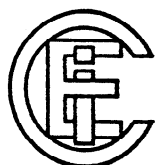


NORME INTERNATIONALE INTERNATIONAL STANDARD

CEI
IEC
824

Première édition
First edition
1988



Commission Electrotechnique Internationale

International Electrotechnical Commission

Международная Электротехническая Комиссия

Terminologie relative aux microprocesseurs

Terminology related to microprocessors

IECNORM.COM Click to view the full PDF of IEC 824:1988

Publication
824: 1988

Révision de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la Commission afin d'assurer qu'il reflète bien l'état actuel de la technique.

Les renseignements relatifs à ce travail de révision, à l'établissement des éditions révisées et aux mises à jour peuvent être obtenus auprès des Comités nationaux de la CEI et en consultant les documents ci-dessous:

- **Bulletin de la CEI**
- **Annuaire de la CEI**
- **Catalogue des publications de la CEI**
Publié annuellement

Terminologie

En ce qui concerne la terminologie générale, le lecteur se reportera à la Publication 50 de la CEI: Vocabulaire Electrotechnique International (VEI), qui est établie sous forme de chapitres séparés traitant chacun d'un sujet défini, l'Index général étant publié séparément. Des détails complets sur le VEI peuvent être obtenus sur demande.

Les termes et définitions figurant dans la présente publication ont été soit repris du VEI, soit spécifiquement approuvés aux fins de cette publication.

Symboles graphiques et littéraux

Pour les symboles graphiques, symboles littéraux et signes d'usage général approuvés par la CEI, le lecteur consultera:

- la Publication 27 de la CEI: Symboles littéraux à utiliser en électrotechnique;
- la Publication 617 de la CEI: Symboles graphiques pour schémas.

Les symboles et signes contenus dans la présente publication ont été soit repris des Publications 27 ou 617 de la CEI, soit spécifiquement approuvés aux fins de cette publication.

Publications de la CEI établies par le même Comité d'Etudes

L'attention du lecteur est attirée sur le deuxième feuillet de la couverture, qui énumère les publications de la CEI préparées par le Comité d'Etudes qui a établi la présente publication.

Revision of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information on the work of revision, the issue of revised editions and amendment sheets may be obtained from IEC National Committees and from the following IEC sources:

- **IEC Bulletin**
- **IEC Yearbook**
- **Catalogue of IEC Publications**
Published yearly

Terminology

For general terminology readers are referred to IEC Publication 50: International Electrotechnical Vocabulary (IEV), which is issued in the form of separate chapters each dealing with a specific field, the General Index being published as a separate booklet. Full details of the IEV will be supplied on request.

The terms and definitions contained in the present publication have either been taken from the IEV or have been specifically approved for the purpose of this publication.

Graphical and letter symbols

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to:

- IEC Publication 27: Letter symbols to be used in electrical technology;
- IEC Publication 617: Graphical symbols for diagrams.

The symbols and signs contained in the present publication have either been taken from IEC Publications 27 or 617, or have been specifically approved for the purpose of this publication.

IEC publications prepared by the same Technical Committee

The attention of readers is drawn to the back cover, which lists IEC publications issued by the Technical Committee which has prepared the present publication.

NORME INTERNATIONALE INTERNATIONAL STANDARD

CEI
IEC
824

Première édition
First edition
1988



Commission Electrotechnique Internationale

International Electrotechnical Commission

Международная Электротехническая Комиссия

Terminologie relative aux microprocesseurs

Terminology related to microprocessors

© CEI 1988 Droits de reproduction réservés — Copyright — all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

Bureau Central de la Commission Electrotechnique Internationale 3, rue de Varembe Genève, Suisse

Code prix
Price code 6

Pour prix, voir catalogue en vigueur
For price, see current catalogue

COMMISSION ELECTROTECHNIQUE INTERNATIONALE

TERMINOLOGIE RELATIVE AUX MICROPROCESSEURS

PREAMBULE

- 1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Etudes où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.
- 3) Dans le but d'encourager l'unification internationale, la CEI exprime le vœu que tous les Comités nationaux adoptent dans leurs règles nationales le texte de la recommandation de la CEI, dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.

PREFACE

La présente norme a été établie par le Sous-Comité 47B: Systèmes à microprocesseurs, du Comité d'Etudes n° 47 de la CEI: Dispositifs à semiconducteurs.

Le texte de cette norme est issu des documents suivants:

Règle des Six Mois	Rapports de vote
47B(BC)6 47B(BC)13	47B(BC)17 47B(BC)18

Les rapports de vote indiqués dans le tableau ci-dessus donnent toute information sur le vote ayant abouti à l'approbation de cette norme.

La publication suivante de la CEI est citée dans la présente norme:

Publication n° 748-2 (1985): Dispositifs à semiconducteurs - Circuits intégrés. Deuxième partie: Circuits intégrés digitaux.

Autres publications citées:

Norme ISO 2382/VII (1977): Traitement de l'information - Vocabulaire - Chapitre 07: Programmation des calculateurs numériques.

Norme ISO 2382/X (1979): Chapitre 10: Techniques et moyens d'exploitation.

Norme ISO 2382-11 (1987): Systèmes de traitement de l'information - Vocabulaire - Partie 11: Unités de traitement.

Projet de norme internationale

ISO/DIS 2382-12.2 (1987): Partie 12: Périphériques.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

TERMINOLOGY RELATED TO MICROPROCESSORS

FOREWORD

- 1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.
- 3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules in so far as national conditions will permit. Any divergence between the IEC recommendation and the corresponding national rules should, as far as possible, be clearly indicated in the latter.

PREFACE

This standard has been prepared by Sub-Committee 47B: Microprocessor systems, of IEC Technical Committee No. 47: Semiconductor devices.

The text of this standard is based on the following documents:

Six Months' Rule	Reports on Voting
47B(C0)6 47B(C0)13	47B(C0)17 47B(C0)18

Full information on the voting for the approval of this standard can be found in the Voting Reports indicated in the above table.

The following IEC publication is quoted in this standard:

Publication No. 748-2 (1985): Semiconductor devices - Integrated circuits. Part 2: Digital integrated circuits.

Other publications quoted:

ISO Standard 2382/VII (1977): Data processing - Vocabulary - Section 07: Digital computer programming.

ISO Standard 2382/X (1979): Section 10: Operating techniques and facilities.

ISO Standard 2382-11 (1987): Information processing systems - Vocabulary - Part 11: Processing units.

Draft International Standard

ISO/DIS 2382-12.2 (1987): Part 12: Peripheral equipment.

TERMINOLOGIE RELATIVE AUX MICROPROCESSEURS

Domaine d'application

La présente norme donne les termes et définitions applicables aux systèmes à microprocesseurs.

1. Termes et définitions

Note. - Les termes et définitions assortis d'une référence ont été repris des parties et chapitres suivants de la Norme ISO 2382:

- chapitre 07;
- chapitre 10;
- partie 11;
- partie 12.

1.1 Architecture

1.1.1 Bus

Chemin commun par lequel transitent des signaux de l'une des sources à une ou plusieurs destinations.

1.1.2 Unité arithmétique [logique] [arithmétique et logique], organe de calcul, UAL (abréviation) (ISO 2382-11 - 11.01.08)

Partie d'un processeur qui effectue des opérations arithmétiques [des opérations logiques] [des opérations arithmétiques et des opérations logiques].

Note. - Le terme "unité arithmétique" désigne parfois un organe qui effectue à la fois des opérations arithmétiques et des opérations logiques.

1.1.3 Unité de commande, organe de commande, unité de contrôle (ISO 2382/11 - 11.01.02)

Partie d'un processeur qui recherche en mémoire centrale les instructions dans l'ordre approprié, interprète chacune d'elles et, selon cette interprétation, adresse les signaux appropriés à l'unité arithmétique et logique et à d'autres organes du processeur.

1.1.4 Compteur ordinal

Définition équivalente à celle de l'ISO pour "Registre d'adresse d'instruction, registre de programme, pointeur de programme" (ISO 2382-11 - 11.02.02).

Registre spécialisé appelé à recevoir l'adresse de la prochaine instruction à exécuter.

TERMINOLOGY RELATED TO MICROPROCESSORS

Scope

This standard gives terms and definitions applicable to micro-processor systems.

1. Terms and definitions

Note.- Where indicated, terms and definitions have been taken from the following parts and sections of ISO Standard 2382:

- section 07;
- section 10;
- part 11;
- part 12.

1.1 Architecture

1.1.1 Bus

A common path along which signals travel from one of several sources to one or several destinations.

1.1.2 Arithmetic [logic] [arithmetic and logic] unit, ALU [abbreviation] (ISO 2382-11 - 11.01.08)

In a processor the part that performs arithmetic operations [logic operations], [arithmetic operations and logic operations].

Note.- The term "arithmetic unit" is sometimes used for a unit that performs both arithmetic and logic operations.

1.1.3 (Instruction) control unit (ISO 2382-11 - 11.01.02)

In a processor, the part that retrieves instructions in proper sequence, interprets each instruction, and applies the proper signals to the arithmetic and logic unit and other parts in accordance with this interpretation.

1.1.4 Program counter

Equivalent to ISO definition of "Instruction address register, program register, instruction pointer register" (ISO 2382/11 - 11.02.02).

A special purpose register used to hold the address of the next instruction to be executed.

1.1.5 *Registre (ISO 2382-11 - 11.01.19)*

Elément de mémoire interne doté d'une capacité déterminée et généralement destiné à un usage particulier.

Note. - Le paragraphe 1.3.11 du Chapitre II de la Publication 748-2 de la CEI indique:

"Association de circuits bistables grâce à laquelle une information peut être enregistrée, conservée et restituée.

Note. - Le registre peut faire partie d'une autre mémoire et a une capacité spécifiée."

1.1.6 *Longueur de registre (ISO 2382-11 - 11.02.15)*

Capacité de mémoire d'un registre.

1.1.7 *Registre général (ISO 2382-11 - 11.02.08)*

Registre appartenant à un ensemble de registres au sein duquel il est généralement adressable de façon explicite, et se prêtant à des utilisations variées, par exemple comme accumulateur, comme registre d'index, ou pour des manipulations spéciales des données.

1.1.8 *Registre d'adresse*

Registre utilisé pour conserver une adresse.

1.1.9 *Adresse de base (ISO 2382/VII - 07.19.05)*

Valeur numérique employée comme repère dans les calculs d'adresses lors de l'exécution d'un programme de calculateur.

1.1.10 *Registre (d'adresse) de base (ISO 2382-11 - 11.02.04)*

Registre qui contient une adresse de base.

1.1.11 *Registre lecture/écriture*

Registre utilisé pour conserver les données reçues du bus ou à lui transmettre.

1.1.12 *Registre d'instruction (ISO 2382-11 - 11.02.01)*

Registre appelé à recevoir une instruction prête à être interprétée.

1.1.13 *Accumulateur (ISO 2382-11 - 11.02.11)*

Registre dans lequel on range un opérande qui se trouve remplacé ensuite par le résultat de l'opération.

1.1.14 *Registre d'index (ISO 2382-11 - 11.02.03)*

Registre dont le contenu peut servir à modifier une adresse d'opérande durant l'exécution d'instructions-machine.

1.1.5 *Register (ISO 2382-11 - 11.01.19)*

A part of internal storage having a specified storage capacity and usually intended for a specific purpose.

Note.- Sub-clause 1.3.11 of Chapter II of IEC Publication 748-2 reads:

"An arrangement of bistable circuits by means of which information may be accepted, stored, and retrieved.

Note.- The register may form part of another memory and is of a specified capacity."

1.1.6 *Register length (ISO 2382-11 - 11.02.15)*

The storage capacity of a register.

1.1.7 *General purpose register (ISO 2382-11 - 11.02.08)*

A register, usually explicitly addressable, within a set of registers, that can be used for different purposes, such as an accumulator, an index register, or a special handler of data.

1.1.8 *Address register*

Register that is used to hold an address.

1.1.9 *Base address (ISO 2382/VII - 07.19.05)*

A numeric value that is used as a reference in the calculation of addresses in the execution of a computer program.

1.1.10 *Base (address) register (ISO 2382-11 - 11.02.04)*

A register that holds a base address.

1.1.11 *Read/write register*

Register that is used to hold data received from or to be transmitted to the bus.

1.1.12 *Instruction register (ISO 2382-11 - 11.02.01)*

A register that is used to hold an instruction for interpretation.

1.1.13 *Accumulator (ISO 2382-11 - 11.02.11)*

A register in which one operand of an operation can be stored and subsequently replaced by the result of an operation.

1.1.14 *Index register (ISO 2382-11 - 11.02.03)*

A register whose contents can be used to modify an operand address during the execution of computer instructions.

Note.- Un registre d'index peut encore servir comme compteur pour commander l'exécution d'une boucle ou l'utilisation des éléments d'un tableau ou pour une recherche en table, être utilisé comme un aiguillage ou comme un pointeur.

1.1.15 *Indicateur (en programmation) (ISO 2382/VII - 07.06.05)*

Donnée qui peut être consultée pour savoir si l'on a satisfait à une condition déterminée lors de l'exécution d'un programme de calculateur.

Exemples: Indicateur d'aiguillage, indicateur de dépassement de capacité.

1.1.16 *Registre des conditions, registre des indicateurs*

Registre qui contient les indicateurs résultant de l'opération de l'unité arithmétique et logique.

Note.- Le registre peut aussi contenir d'autres indicateurs.

1.1.17 *Etat (d'unité centrale de traitement)*

Un ou plusieurs bits de donnée servant à indiquer quelle classe d'opérations est exécutée, vient d'être terminée ou est reconnue par l'unité centrale de traitement.

1.1.18 *Registre d'état*

Registre contenant un ou plusieurs bits d'état.

1.1.19 *Mémoire en pile, mémoire à liste refoulée
(ISO/DIS 2382-12.2 - 12.02.24)*

Mémoire dans laquelle la dernière donnée enregistrée, et encore présente en mémoire, doit être la première extraite.

Note.- En anglais, on emploie l'abréviation "LIFO" pour "last in first out", expression signifiant "dernier entré, premier sorti".

1.1.20 *Pointeur de pile (ISO/DIS 2382-12.2 - 12.02.26)*

Adresse de l'emplacement de mémoire contenant la dernière donnée enregistrée dans une mémoire en pile.

Remarque: Ce terme est fréquemment employé pour parler des registres à pointeur de pile.

1.1.21 *Processeur en tranches (de bits)*

Unité centrale de traitement construite à partir d'un ensemble de dispositifs identiques, dont chacun traite simultanément un ou plusieurs bits contigus.

Note.- An index register may be used as a counter to control the execution of a loop, to control the use of an array, for table look-up, as a switch, or as a pointer.

1.1.15 *Indicator (ISO 2382/VII - 07.06.05)*

An item of data that may be interrogated to determine whether a particular condition has been satisfied in the execution of a computer program.

Examples: A switch indicator; an overflow indicator.

1.1.16 *Condition code register, indicator register*

A register containing the indicators that result from the operation of the arithmetic and logic unit.

Note.- The register may also contain other indicators.

1.1.17 *Status (of a central processing unit)*

One or more data bits showing which one of a class of operations is being performed, has been completed or is recognized by the central processing unit.

1.1.18 *Status register*

A register containing one or more status bits.

1.1.19 *Pushdown storage, stack (storage) (ISO/DIS 2382-12.2 - 12.02.24)*

A storage device in which data are ordered in such a way that the next data element to be retrieved is the most recently stored.

Note.- The method is characterized by "last-in-first-out" (LIFO).

1.1.20 *Stack pointer, stack indicator (ISO/DIS 2382-12.2 - 12.02.26)*

The address of the storage location holding the item of data most recently stored in a pushdown storage.

Remark: This term is frequently used to refer to the stack pointer register.

1.1.21 *Bit slice processor*

A central processing unit constructed of an array of identical units, each of which operates simultaneously upon one or more adjacent bits.

1.2 Opération

1.2.1 Signal (d'entrée) de maintien

Signal qui commande à l'unité centrale de traitement d'arrêter son activité et de lâcher le contrôle du bus jusqu'à ce que ce signal disparaisse.

1.2.2 Signal prêt

Signal d'un dispositif pour indiquer à un autre dispositif:

- qu'il est prêt à émettre ou à recevoir des données, ou
- que le transfert de données est terminé.

1.2.3 Signal "attente"

Signal indiquant que le dispositif auquel l'unité centrale de traitement s'est adressée n'a pas encore terminé son transfert de données.

1.2.4 Remettre à l'état initial (un compteur) (ISO 2382-11 - 11.03.24)

Ramener un compteur à l'état correspondant à un nombre initial donné.

1.2.5 Cycle machine

Séquence d'opérations exécutées par une unité centrale de traitement qui correspond à un cycle mémoire, à un cycle entrée/sortie ou à une opération interne équivalente.

Note. - Une instruction peut nécessiter un ou plusieurs cycles machines pour son exécution et un cycle machine contient généralement plusieurs cycles d'horloge.

1.2.6 Cycle d'horloge

La période de temps, généralement issue d'un oscillateur, et utilisée pour assurer le séquençage du flux de données et la synchronisation d'une ou de plusieurs fonctions.

1.2.7 Recherche anticipée des instructions

Mode de traitement selon lequel les instructions stockées sont lues dans la mémoire par l'unité centrale de traitement avant le moment où le besoin se présente.

1.2.8 Report en cascade (ISO 2382-11 - 11.03.16)

En addition parallèle, mode de traitement selon lequel l'addition donne un numéral de somme partielle et un numéral de retenue qui sont à leur tour additionnés, ce traitement étant répété jusqu'à épuisement des retenues.

1.2 Operation

1.2.1 Hold (Input) signal

A signal that causes a central processing unit to stop its activity and to relinquish control over the bus until the signal is removed.

1.2.2 Ready signal

Signal from a device to indicate to another device:

- that it is ready to send or receive data, or
- that the data transfer has been completed.

1.2.3 Wait signal

A signal indicating that the device addressed by the central processing unit has not yet completed its data transfer.

1.2.4 To reset (a counter) (ISO 2382-11 - 11.03.24)

To cause a counter to take the state corresponding to a specified initial number.

1.2.5 Machine cycle

The sequence of operations in a central processing unit that corresponds to one memory cycle, input/output (I/O) cycle or equivalent internal operation.

Note.- An instruction may require one or more machine cycles for its execution and a machine cycle usually contains more than one clock cycle.

1.2.6 Clock cycle

The time period, generally derived from an oscillator, that is used for sequencing data flow and synchronizing one or more functions.

1.2.7 Anticipatory fetching, pre-fetching

A procedure in which stored instructions are read from memory by the central processing unit prior to the moment of need.

1.2.8 Cascaded carry (ISO 2382-11 - 11.03.16)

In parallel addition, a procedure in which the addition results in a partial sum numeral and a carry numeral which are in turn added; this process is repeated until a zero carry is generated.

1.2.9 *Report simultané, report accéléré, accélération de la retenue*
(ISO 2382-11 - 11.03.14)

En addition parallèle, technique permettant d'accélérer le traitement des retenues.

Exemple: Le report bloqué à neuf.

1.2.10 *Retenue anticipée*

Technique de report accéléré selon laquelle un groupe de chiffres de retenue résulte du traitement en parallèle des bits d'entrée respectifs des deux groupes qui doivent être additionnés et aussi de la retenue la plus significative, si elle existe, qui résulte du groupe antérieur.

1.2.11 *Segment (de mémoire)*

Page (ou bloc) de mémoire, qui est désignée par une adresse de base et qui a été affectée à un usage spécifique.

Note.- En usage courant, on peut repérer diverses portions de mémoire comme segment de données, segment de pile, par exemple.

1.2.12 *Segment (ISO 2382/VII - 07.12.05)*

Tronçon autonome d'un programme de calculateur, pouvant être exécuté sans qu'il soit nécessaire de maintenir à aucun moment la totalité du programme en mémoire interne.

Note.- Ne concerne que la version anglaise.

1.2.13 *Interruption (ISO 2382/X - 10.01.09)*

Suspension d'un processus, tel que l'exécution d'un programme, provoquée par un événement extérieur à ce processus et réalisée de façon à en permettre la reprise.

1.2.14 *Vecteur d'interruption*

Une adresse placée dans un registre spécialisé ou en mémoire qui indique l'instruction à exécuter lors de l'acceptation de l'interruption associée.

Note.- Le terme "vecteur d'interruption" a également été utilisé pour décrire une table de vecteurs d'interruptions qui peuvent être indexés.

1.2.15 *Arbitrage de bus*

Mode de traitement qui résout les priorités entre des organes se disputant la commande d'un bus commun et qui donne la commande à l'organe choisi.

1.2.9 *High-speed carry (ISO 2382-11 - 11.03.14)*

In parallel addition, any procedure for speeding up the processing of carries.

Example: Standing-on-nines carry.

1.2.10 *Look-ahead carry*

A high-speed carry procedure in which a group of carry digits is formed in parallel from the respective input bits of the two groups that are to be added and, if it exists, from the most significant carry digit that is previous to those groups.

1.2.11 *Memory segment*

A block of memory that is identified by a base address and has been allocated for a specific purpose.

Note.- In common usage different portions of memory may be designated as, for example, data segment, stack segment.

1.2.12 *Segment (ISO 2382/VII - 07.12.05)*

A self-contained portion of a computer program that may be executed without the entire computer program necessarily being maintained in the internal storage at any one time.

Note.- The term "memory" is frequently used for "storage".

1.2.13 *Interrupt, interruption (ISO 2382/X - 10.01.09)*

A suspension of a process, such as the execution of a computer program, caused by an event external to that process, and performed in such a way that the process can be resumed.

1.2.14 *Interrupt vector*

An address held in a special purpose register or in memory that indicates the instruction to be executed on acceptance of the associated interrupt.

Note.- The term "interrupt vector" has also been used to describe an array of interrupt vectors that may be indexed.

1.2.15 *Bus arbitration*

A procedure that resolves priorities among units contending for control of a common bus and that passes control to the selected unit.

1.2.16 *Coprocasseur*

Unité de traitement qui étend les possibilités du processeur principal, accède directement à la mémoire de ce processeur et ne peut opérer de manière autonome.

1.2.17 *Multiprocasseur (ISO 2382-11 - 11.01.07)*

Ordinateur comportant plusieurs processeurs ayant accès à une mémoire centrale commune.

Note. - Ne concerne que la version anglaise.

1.3 *Programmation*

1.3.1 *Microprogramme (ISO 2382/VII - 07.01.13)*

Suite d'instructions élémentaires qui correspond à une opération de calculateur particulière, qui est maintenue dans une mémoire spéciale, et dont l'exécution est déclenchée par l'introduction d'une instruction-machine dans le registre d'instruction d'un calculateur.

IECNORM.COM : Click to view the full PDF of IEC 824:1988