

INTERNATIONAL STANDARD

NORME INTERNATIONALE

**Semiconductor devices – Reliability test method for silicon carbide discrete metal-oxide semiconductor field effect transistors –
Part 2: Test method for bipolar degradation due to body diode operation**

Dispositifs à semiconducteurs – Méthode d'essai de fiabilité pour les transistors à effet de champ métal-oxyde-semiconducteurs discrets en carbure de silicium –

Partie 2: Méthode d'essai de la dégradation bipolaire due au fonctionnement de la diode intrinsèque



THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2022 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester. If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'IEC ou du Comité national de l'IEC du pays du demandeur. Si vous avez des questions sur le copyright de l'IEC ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de l'IEC de votre pays de résidence.

IEC Secretariat
3, rue de Varembe
CH-1211 Geneva 20
Switzerland

Tel.: +41 22 919 02 11
info@iec.ch
www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigendum or an amendment might have been published.

IEC publications search - webstore.iec.ch/advsearchform

The advanced search enables to find IEC publications by a variety of criteria (reference number, text, technical committee, ...). It also gives information on projects, replaced and withdrawn publications.

IEC Just Published - webstore.iec.ch/justpublished

Stay up to date on all new IEC publications. Just Published details all new publications released. Available online and once a month by email.

IEC Customer Service Centre - webstore.iec.ch/csc

If you wish to give us your feedback on this publication or need further assistance, please contact the Customer Service Centre: sales@iec.ch.

IEC Products & Services Portal - products.iec.ch

Discover our powerful search engine and read freely all the publications previews. With a subscription you will always have access to up to date content tailored to your needs.

Electropedia - www.electropedia.org

The world's leading online dictionary on electrotechnology, containing more than 22 300 terminological entries in English and French, with equivalent terms in 19 additional languages. Also known as the International Electrotechnical Vocabulary (IEV) online.

A propos de l'IEC

La Commission Electrotechnique Internationale (IEC) est la première organisation mondiale qui élabore et publie des Normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications IEC

Le contenu technique des publications IEC est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

Recherche de publications IEC -

webstore.iec.ch/advsearchform

La recherche avancée permet de trouver des publications IEC en utilisant différents critères (numéro de référence, texte, comité d'études, ...). Elle donne aussi des informations sur les projets et les publications remplacées ou retirées.

IEC Just Published - webstore.iec.ch/justpublished

Restez informé sur les nouvelles publications IEC. Just Published détaille les nouvelles publications parues. Disponible en ligne et une fois par mois par email.

Service Clients - webstore.iec.ch/csc

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions contactez-nous: sales@iec.ch.

IEC Products & Services Portal - products.iec.ch

Découvrez notre puissant moteur de recherche et consultez gratuitement tous les aperçus des publications. Avec un abonnement, vous aurez toujours accès à un contenu à jour adapté à vos besoins.

Electropedia - www.electropedia.org

Le premier dictionnaire d'électrotechnologie en ligne au monde, avec plus de 22 300 articles terminologiques en anglais et en français, ainsi que les termes équivalents dans 19 langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International (IEV) en ligne.

INTERNATIONAL STANDARD

NORME INTERNATIONALE

**Semiconductor devices – Reliability test method for silicon carbide discrete metal-oxide semiconductor field effect transistors –
Part 2: Test method for bipolar degradation due to body diode operation**

**Dispositifs à semiconducteurs – Méthode d'essai de fiabilité pour les transistors à effet de champ métal-oxyde-semiconducteurs discrets en carbure de silicium –
Partie 2: Méthode d'essai de la dégradation bipolaire due au fonctionnement de la diode intrinsèque**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 31.080.30

ISBN 978-2-8322-0121-3

**Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

CONTENTS

FOREWORD.....	3
INTRODUCTION.....	5
1 Scope.....	6
2 Normative references	6
3 Terms and definitions	6
4 Method	7
4.1 General.....	7
4.2 Principle	7
4.3 Requirements	7
4.3.1 Samples	7
4.3.2 Test temperature	8
4.3.3 Test current	8
4.3.4 Test time	8
4.3.5 Failure criteria	8
4.4 Parameter setting	8
4.5 Procedures	9
4.5.1 Setting.....	9
4.5.2 Ambient temperature	9
4.5.3 Initial measurement	9
4.5.4 Stress current.....	9
4.5.5 Intermediate measurement	10
4.6 Evaluation.....	10
4.7 Test report.....	10
Figure 1 – Test flow chart	7
Figure 2 – Circuit diagram for body diode current stress test.....	9
Figure 3 – Rectangular current waveform by the current source in the test circuit	9

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**SEMICONDUCTOR DEVICES –
RELIABILITY TEST METHOD FOR SILICON CARBIDE DISCRETE
METAL-OXIDE SEMICONDUCTOR FIELD EFFECT TRANSISTORS –****Part 2: Test method for bipolar degradation due to body diode operation****FOREWORD**

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

IEC 63275-2 has been prepared by IEC technical committee 47: Semiconductor devices. It is an International Standard.

The text of this International Standard is based on the following documents:

Draft	Report on voting
47/2756/FDIS	47/2765/RVD

Full information on the voting for its approval can be found in the report on voting indicated in the above table.

The language used for the development of this International Standard is English.

This document was drafted in accordance with ISO/IEC Directives, Part 2, and developed in accordance with ISO/IEC Directives, Part 1 and ISO/IEC Directives, IEC Supplement, available at www.iec.ch/members_experts/refdocs. The main document types developed by IEC are described in greater detail at www.iec.ch/standardsdev/publications.

A list of all parts in the IEC 63275 series, published under the general title *Semiconductor devices – Reliability test method for silicon carbide discrete metal-oxide semiconductor field effect transistors*, can be found on the IEC website.

The committee has decided that the contents of this document will remain unchanged until the stability date indicated on the IEC website under webstore.iec.ch in the data related to the specific document. At this date, the document will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IECNORM.COM : Click to view the full PDF of IEC 63275-2:2022

INTRODUCTION

Silicon carbide (SiC) is widely used as a semiconductor material for next-generation power semiconductor devices. SiC, as compared with silicon (Si), has superior physical properties such as a higher breakdown electric field, higher thermal conductivity, lower carrier generation rate, higher saturated electron drift velocity, and lower intrinsic carrier concentration. These attributes realize SiC-based power semiconductor devices with faster switching speeds, lower losses, higher blocking voltages, and higher temperature operation relative to standard Si based power semiconductor devices.

Possible reliability issues include on-state voltage drop change, on-state resistance increase and reverse drain voltage change of metal-oxide semiconductor field effect transistors due to a current flowing through the body diode. This occurs because the body diode current causes the formation of stacking faults that expand within the drift region of the MOSFET and impede current flow within the area that they occupy. This increases the on-state resistance and degrades the operation of the power electronics system. This effect will only occur if the active device volume contains basal plane dislocations (BPDs), and there is electron-hole pair (EHP) recombination such as occurs during forward biasing of the body diode of the SiC MOSFET. That means some of the devices may show parameter drift, others will not drift. Therefore, it is indispensable to establish an International Standard with regard to evaluation of on-state voltage drop change and on-state resistance change as reliability issues.

This document defines the evaluation method of on-state voltage drop change and on-state resistance change under body diode current stress on SiC metal-oxide semiconductor field effect transistors.

IECNORM.COM : Click to view the full PDF of IEC 63275-2:2022

SEMICONDUCTOR DEVICES – RELIABILITY TEST METHOD FOR SILICON CARBIDE DISCRETE METAL-OXIDE SEMICONDUCTOR FIELD EFFECT TRANSISTORS –

Part 2: Test method for bipolar degradation due to body diode operation

1 Scope

This part of IEC 63275 gives the test method and a procedure using this method to evaluate the on-state voltage change, on-state resistance change and reverse drain voltage change of silicon carbide (SiC) power MOSFET devices due to body diode operation. This test is not generally requested for Si power transistors.

2 Normative references

The following documents are referred to in the text in such a way that some or all of their content constitutes requirements of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60747-8, *Semiconductor devices – Discrete devices – Part 8: Field-effect transistors*

3 Terms and definitions

For the purposes of this document, the terms and definitions given in IEC 60747-8 and the following apply.

ISO and IEC maintain terminology databases for use in standardization at the following addresses:

- IEC Electropedia: available at <http://www.electropedia.org/>
- ISO Online browsing platform: available at <http://www.iso.org/obp>

3.1

silicon carbide

compound semiconductor material composed of silicon and carbon

3.2

on-state voltage change

change in the on-state voltage ($V_{DS(on)}$) due to body diode current stress from the source terminal of the device to the drain terminal

3.3

on-state resistance change

change in the on-state resistance ($R_{DS(on)}$) due to body diode current stress from the source terminal of the device to the drain terminal

3.4

reverse drain voltage change

change in the reverse drain voltage (V_{SD}) due to body diode current stress from the source terminal of the device to the drain terminal

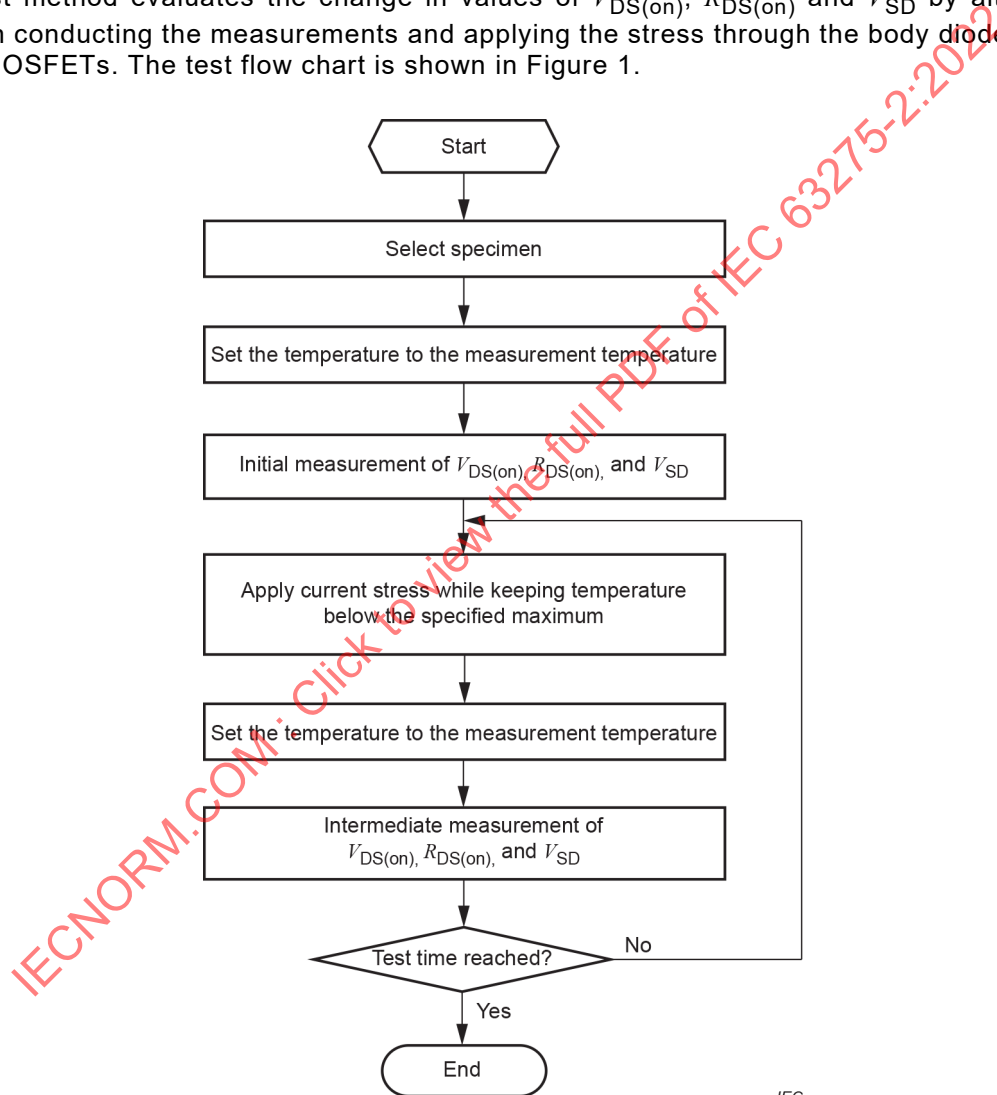
4 Method

4.1 General

The change in values of the on-state voltage, the on-state resistance and the reverse drain voltage occurs when body diode current flows through a body diode of n-channel vertical power MOSFETs fabricated on SiC crystal. This test is intended to evaluate the change in values of the on-state voltage, the on-state resistance and the reverse drain voltage under the body diode current stress on n-channel vertical power MOSFETs fabricated on SiC crystal.

4.2 Principle

This test method evaluates the change in values of $V_{DS(on)}$, $R_{DS(on)}$ and V_{SD} by alternating between conducting the measurements and applying the stress through the body diode current to the MOSFETs. The test flow chart is shown in Figure 1.



IEC

Figure 1 – Test flow chart

4.3 Requirements

4.3.1 Samples

Samples shall have the same MOSFET structure to the evaluation target product. Either the wafer-level or the package-level may be selected for the evaluation. Package-level is recommended to ensure ohmic contact to the MOSFET's electrode.

Unless otherwise specified, a minimum of four samples is recommended for each test condition to evaluate the representative behaviour of $V_{DS(on)}$, $R_{DS(on)}$ and V_{SD} change. For better statistics, a bigger sample size may be needed to ensure lower values of lot tolerance percent defect (LTPD). When the test method is applied to qualify reliability of product, the sample size should be defined by taking into consideration device-to-device deviation of change in values of $V_{DS(on)}$, $R_{DS(on)}$ and V_{SD} , and target applications of the product.

4.3.2 Test temperature

The test shall be performed at a temperature no higher than the maximum in the device specifications. The measurement temperature should be set to the same temperature for each measurement, and room temperature is recommended.

4.3.3 Test current

The test shall be performed at the rated diode forward current (if a pulsed current stress is applied, then this would be the rated pulse current; if a DC current stress is applied, then this would be the rated DC current), and at the rated case temperature and at or below the rated maximum junction temperature. In order to regulate the temperature of the sample, pulse width modulation current is recommended. V_{GS} shall be set at the rated negative voltage to prevent the MOSFET channel from conducting.

4.3.4 Test time

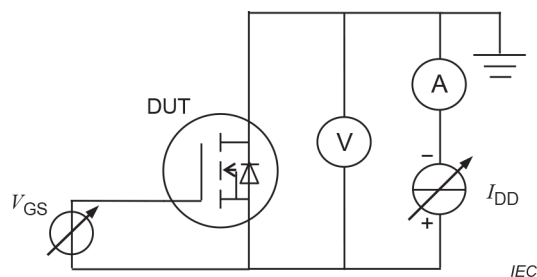
The test time shall be set individually to reach a limit of an acceptable change in values of $V_{DS(on)}$, $R_{DS(on)}$ and V_{SD} , or to collect the data required to extrapolate the time to reach a limit of the acceptable change in values of $V_{DS(on)}$, $R_{DS(on)}$ and V_{SD} . The time for temperature ramping and measuring shall not be included in the test time. Extrapolation of degradation effects shall not overestimate the actual degradation for longer stressing times if extrapolation is performed. Measuring time shall not be included in the test time.

4.3.5 Failure criteria

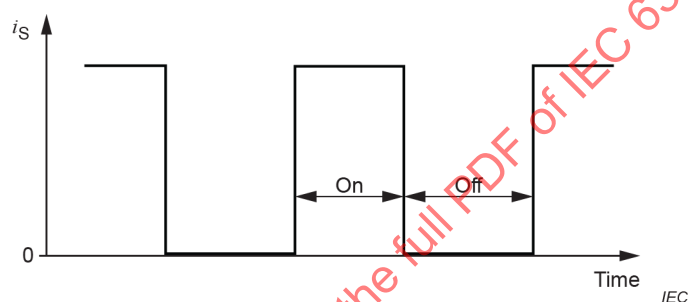
The failure criteria of each change in values of $V_{DS(on)}$, $R_{DS(on)}$ and V_{SD} should be a 20 % change in initial values unless there are individual specifications. In addition, the failure criteria should be linked to a maximum allowed change in the parameter value so that it does not violate the data sheet specification or cause other failures in an intended application.

4.4 Parameter setting

Figure 2 shows the test circuit. This test requires equipment that is capable of providing particular body diode current on the sample. I_{DD} is the current source to apply body diode current stress. V_{GS} is the voltage source to apply negative gate bias during current stress test on the sample.

**Key**

A	ammeter to measure body diode current of DUT
V	voltmeter to measure reverse drain voltage of DUT
DUT	device under test sample
V_{GS}	voltage source
I_{DD}	current source

Figure 2 – Circuit diagram for body diode current stress test**Figure 3 – Rectangular current waveform by the current source in the test circuit****4.5 Procedures****4.5.1 Setting**

Set the sample in the test apparatus.

4.5.2 Ambient temperature

Set the ambient temperature to the test temperature.

4.5.3 Initial measurement

Measure the $V_{DS(on)}$, $R_{DS(on)}$ and V_{SD} of the sample at the measurement temperature.

4.5.4 Stress current

Apply the current stress to the source terminal of the sample. When a temperature rise is unacceptable in terms of current stress, a pulsed current source that generates rectangular current waveform shall be used as shown in Figure 3. The on/off ratio shall be such that the temperature rise does not exceed the rated temperature. The rise time and fall time of the rectangular current waveform shall be such that the overshoot does not exceed the maximum rating of the device. If using DC current stress, the temperature of the device shall be within the maximum ratings as the temperature of the device is likely to rise.

4.5.5 Intermediate measurement

Measure the $V_{DS(on)}$, $R_{DS(on)}$ and V_{SD} of the sample at the measurement temperature as the i -th intermediate value $V_{DS(on)}$.

4.6 Evaluation

Evaluate $\Delta V_{DS(on) i}$, the change in value of the $V_{DS(on)}$ at the time of i -th intermediate measurement as

$$\Delta V_{DS(on) i} = V_{DS(on) i} - V_{DS(on) 0}$$

Evaluate $\Delta R_{DS(on) i}$, the change in value of the $R_{DS(on)}$ at the time of i -th intermediate measurement as

$$\Delta R_{DS(on) i} = R_{DS(on) i} - R_{DS(on) 0}$$

Evaluate $\Delta V_{SD i}$, the change in value of the V_{SD} at the time of i -th intermediate measurement as

$$\Delta V_{SD i} = V_{SD i} - V_{SD 0}$$

4.7 Test report

A test report shall be provided, that includes:

- sample identification;
- package type;
- test temperature;
- test current;
- on and off time of the rectangular current waveform, if used;
- test time;
- initial value of $V_{DS(on)}$, $R_{DS(on)}$ and V_{SD} ;
- the change in values of $V_{DS(on)}$, $R_{DS(on)}$ and V_{SD} .

IECNORM.COM : Click to view the full PDF of IEC 63275-2:2022

SOMMAIRE

AVANT-PROPOS	13
INTRODUCTION.....	15
1 Domaine d'application	16
2 Références normatives	16
3 Termes et définitions	16
4 Méthode	17
4.1 Généralités	17
4.2 Principe	17
4.3 Exigences	18
4.3.1 Échantillons	18
4.3.2 Température d'essai	18
4.3.3 Courant d'essai.....	18
4.3.4 Durée d'essai	18
4.3.5 Critères de défaillance.....	18
4.4 Réglage des paramètres	18
4.5 Procédures	19
4.5.1 Réglage	19
4.5.2 Température ambiante.....	19
4.5.3 Mesure initiale	19
4.5.4 Contrainte de courant	19
4.5.5 Mesure intermédiaire	20
4.6 Évaluation.....	20
4.7 Rapport d'essai.....	20
Figure 1 – Logigramme d'essai	17
Figure 2 – Schéma de circuit pour l'essai de contrainte de courant dans la diode intrinsèque.....	19
Figure 3 – Forme d'onde de courant rectangulaire par la source de courant dans le circuit d'essai-	19

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**DISPOSITIFS À SEMICONDUCTEURS –
MÉTHODE D'ESSAI DE FIABILITÉ POUR LES TRANSISTORS À EFFET DE
CHAMP MÉTAL-OXYDE-SEMICONDUCTEURS DISCRETS EN CARBURE DE
SILICIUM –****Partie 2: Méthode d'essai de la dégradation bipolaire due au
fonctionnement de la diode intrinsèque****AVANT-PROPOS**

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. À cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets.

L'IEC 63275-2 a été établie par le comité d'études 47 de l'IEC: Dispositifs à semiconducteurs.
Il s'agit d'une Norme internationale.

Le texte de cette Norme internationale est issu des documents suivants:

Projet	Rapport de vote
47/2756/FDIS	47/2765/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à son approbation.

La langue employée pour l'élaboration de cette Norme internationale est l'anglais.

Ce document a été rédigé selon les Directives ISO/IEC, Partie 2, il a été développé selon les Directives ISO/IEC, Partie 1 et les Directives ISO/IEC, Supplément IEC, disponibles sous www.iec.ch/members_experts/refdocs. Les principaux types de documents développés par l'IEC sont décrits plus en détail sous www.iec.ch/standardsdev/publications.

Une liste de toutes les parties de la série IEC 63275, publiées sous le titre général *Dispositifs à semiconducteurs – Méthode d'essai de fiabilité pour les transistors à effet de champ métal-oxyde-semiconducteurs discrets en carbure de silicium*, peut être consultée sur le site web de l'IEC.

Le comité a décidé que le contenu de ce document ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous webstore.iec.ch dans les données relatives au document recherché. A cette date, le document sera

- reconduit,
- supprimé,
- remplacé par une édition révisée, ou
- amendé.

INTRODUCTION

Le carbure de silicium (SiC) est largement utilisé comme matériau semiconducteur pour les dispositifs à semiconducteurs de puissance de la prochaine génération. Le carbure de silicium, par rapport au silicium (Si), possède des propriétés physiques supérieures telles qu'un champ électrique de claquage plus élevé, une conductivité thermique plus élevée, un taux de génération de porteurs plus faible, une vitesse saturée des électrons plus élevée et une concentration de porteurs intrinsèques plus faible. Ces attributs permettent d'obtenir des dispositifs à semiconducteurs de puissance à base de SiC avec des vitesses de commutation plus rapides, des pertes plus faibles, des tensions de blocage plus élevées et un fonctionnement à température plus élevée par rapport aux dispositifs à semiconducteurs de puissance à base de Si standards.

Les problèmes de fiabilité éventuels sont une dérive de la chute de tension à l'état passant, une augmentation de la résistance à l'état passant et une variation de tension de drain inverse des transistors à effet de champ métal-oxyde-semiconducteurs en raison d'un courant traversant la diode intrinsèque. Ceci se produit parce que le passage du courant dans la diode intrinsèque provoque la formation de fautes d'empilement qui se répandent dans la zone de chute de tension du MOSFET (transistor à effet de champ métal-oxyde-semiconducteurs) et empêchent la circulation du courant dans la zone qu'elles occupent. Cela augmente la résistance à l'état passant et dégrade le fonctionnement du système électronique de puissance. Cet effet ne se produira que si le volume du dispositif actif contient des dislocations de plan basal (BPD, *basal plane dislocations*) et s'il y a une recombinaison de paires électron-trou (EHP, *electron-hole pair*), comme cela se produit au cours de la polarisation directe de la diode intrinsèque du MOSFET à base de SiC. Ceci signifie que certains des dispositifs peuvent présenter une dérive des paramètres et que d'autres ne dériveront pas. Par conséquent, il est indispensable d'établir une Norme internationale en ce qui concerne l'évaluation de la dérive de la chute de tension à l'état passant et de la dérive de la résistance à l'état passant en tant que problème de fiabilité.

Le présent document définit la méthode d'évaluation de la dérive de la chute de tension à l'état passant et de la dérive de la résistance à l'état passant sous une contrainte de courant dans la diode intrinsèque sur les transistors à effet de champ métal-oxyde-semiconducteurs à base de SiC.

DISPOSITIFS À SEMICONDUCTEURS – MÉTHODE D'ESSAI DE FIABILITÉ POUR LES TRANSISTORS À EFFET DE CHAMP MÉTAL-OXYDE-SEMICONDUCTEURS DISCRETS EN CARBURE DE SILICIUM –

Partie 2: Méthode d'essai de la dégradation bipolaire due au fonctionnement de la diode intrinsèque

1 Domaine d'application

La présente partie de l'IEC 63275 donne la méthode d'essai et une procédure utilisant cette méthode pour évaluer la dérive de la tension à l'état passant, la dérive de la résistance à l'état passant et la variation de tension de drain inverse des dispositifs MOSFET de puissance en carbure de silicium (SiC) en raison du fonctionnement de la diode intrinsèque. Cet essai n'est généralement pas demandé pour les transistors de puissance en Si.

2 Références normatives

Les documents suivants sont cités dans le texte de sorte qu'ils constituent, pour tout ou partie de leur contenu, des exigences du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 60747-8, *Dispositifs à semiconducteurs – Dispositifs discrets –
Partie 8: Transistors à effet de champ*

3 Termes et définitions

Pour les besoins du présent document, les termes et définitions de l'IEC 60747-8, ainsi que les suivants, s'appliquent.

L'ISO et l'IEC tiennent à jour des bases de données terminologiques destinées à être utilisées en normalisation, consultables aux adresses suivantes:

- IEC Electropedia: disponible à l'adresse <http://www.electropedia.org/>
- ISO Online browsing platform: disponible à l'adresse <http://www.iso.org/obp>

3.1

carbure de silicium

matériau semiconducteur composite à base de silicium et de carbone

3.2

dérive de tension à l'état passant

dérive de tension à l'état passant ($V_{DS(on)}$) due à une contrainte de courant dans la diode intrinsèque, de la borne de source du dispositif à la borne de drain

3.3

dérive de résistance à l'état passant

dérive de résistance à l'état passant ($R_{DS(on)}$) due à une contrainte de courant dans la diode intrinsèque, de la borne de source du dispositif à la borne de drain

3.4

dérive de tension de drain inverse

dérive de tension de drain inverse (V_{SD}) due à une contrainte de courant dans la diode intrinsèque, de la borne de source du dispositif à la borne de drain

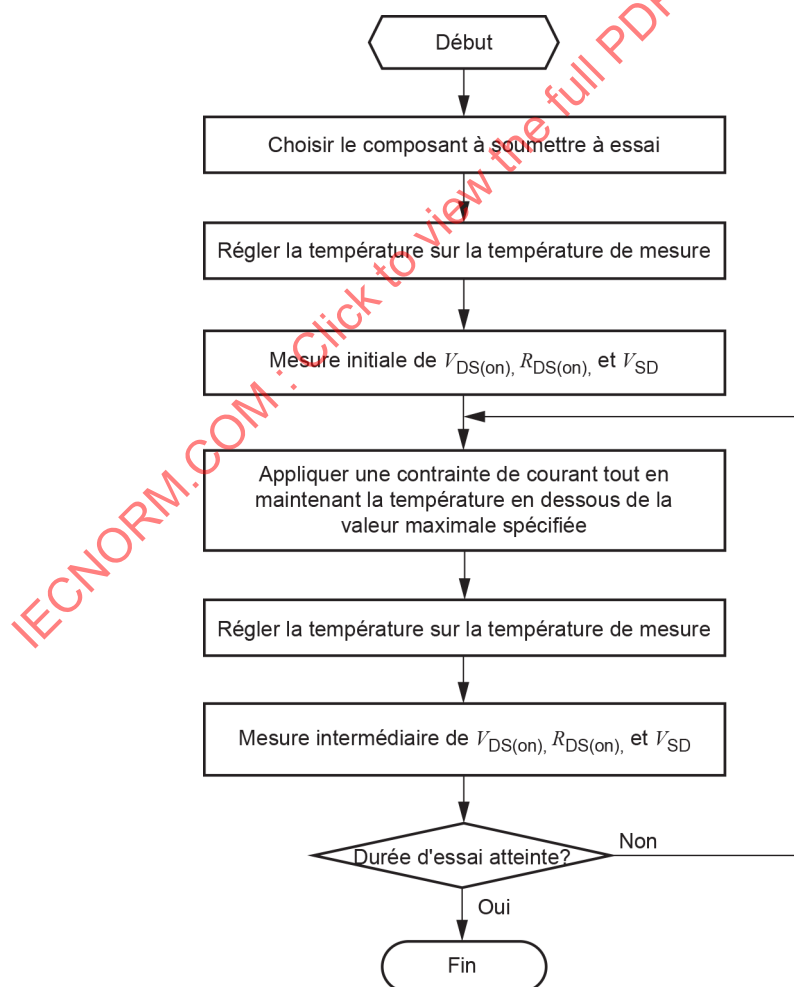
4 Méthode

4.1 Généralités

La dérive des valeurs de la tension à l'état passant, de la résistance à l'état passant et de la tension de drain inverse se produit lorsque le courant dans la diode intrinsèque circule à travers une diode intrinsèque de MOSFET verticaux de puissance à canal n fabriqués à partir de cristaux de carbure de silicium. Cet essai est destiné à évaluer la dérive des valeurs de la tension à l'état passant, de la résistance à l'état passant et de la tension de drain inverse sous la contrainte de courant dans la diode intrinsèque sur des MOSFET verticaux de puissance à canal n fabriqués à partir de cristaux de carbure de silicium.

4.2 Principe

Cette méthode d'essai évalue la dérive des valeurs de $V_{DS(on)}$, $R_{DS(on)}$ et V_{SD} en réalisant alternativement les mesures et en appliquant des contraintes de courant dans la diode intrinsèque sur les MOSFET. Le logigramme d'essai est représenté à la Figure 1.



IEC

Figure 1 – Logigramme d'essai