

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

2326-4-1

QC 230401

Première édition
First edition
1996-12

Cartes imprimées –

Partie 4:

**Cartes imprimées multicouches rigides
avec connexions intercouches –**

Spécification intermédiaire –

**Section 1: Spécification particulière d'agrément –
Niveaux de performances A, B et C**

Printed boards –

Part 4:

**Rigid multilayer printed boards
with interlayer connections –**

Sectional specification –

**Section 1: Capability Detail Specification –
Performance levels A, B and C**



Numéro de référence
Reference number
CEI/IEC 2326-4-1: 1996

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles auprès du Bureau Central de la CEI.

Les renseignements relatifs à ces révisions, à l'établissement des éditions révisées et aux amendements peuvent être obtenus auprès des Comités nationaux de la CEI et dans les documents ci-dessous:

- **Bulletin de la CEI**
- **Annuaire de la CEI**
Publié annuellement
- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement

Terminologie

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 50: *Vocabulaire Electrotechnique International* (VEI), qui se présente sous forme de chapitres séparés traitant chacun d'un sujet défini. Des détails complets sur le VEI peuvent être obtenus sur demande. Voir également le dictionnaire multilingue de la CEI.

Les termes et définitions figurant dans la présente publication ont été soit tirés du VEI, soit spécifiquement approuvés aux fins de cette publication.

Symboles graphiques et littéraux

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera:

- la CEI 27: *Symboles littéraux à utiliser en électrotechnique*;
- la CEI 417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles*;
- la CEI 617: *Symboles graphiques pour schémas*;

et pour les appareils électromédicaux,

- la CEI 878: *Symboles graphiques pour équipements électriques en pratique médicale*.

Les symboles et signes contenus dans la présente publication ont été soit tirés de la CEI 27, de la CEI 417, de la CEI 617 et/ou de la CEI 878, soit spécifiquement approuvés aux fins de cette publication.

Publications de la CEI établies par le même comité d'études

L'attention du lecteur est attirée sur les listes figurant à la fin de cette publication, qui énumèrent les publications de la CEI préparées par le comité d'études qui a établi la présente publication.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available from the IEC Central Office.

Information on the revision work, the issue of revised editions and amendments may be obtained from IEC National Committees and from the following IEC sources:

- **IEC Bulletin**
- **IEC Yearbook**
Published yearly
- **Catalogue of IEC publications**
Published yearly with regular updates

Terminology

For general terminology, readers are referred to IEC 50: *International Electrotechnical Vocabulary* (IEV), which is issued in the form of separate chapters each dealing with a specific field. Full details of the IEV will be supplied on request. See also the IEC Multilingual Dictionary.

The terms and definitions contained in the present publication have either been taken from the IEV or have been specifically approved for the purpose of this publication.

Graphical and letter symbols

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications:

- IEC 27: *Letter symbols to be used in electrical technology*;
- IEC 417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets*;
- IEC 617: *Graphical symbols for diagrams*;

and for medical electrical equipment,

- IEC 878: *Graphical symbols for electromedical equipment in medical practice*.

The symbols and signs contained in the present publication have either been taken from IEC 27, IEC 417, IEC 617 and/or IEC 878, or have been specifically approved for the purpose of this publication.

IEC publications prepared by the same technical committee

The attention of readers is drawn to the end pages of this publication which list the IEC publications issued by the technical committee which has prepared the present publication.

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

2326-4-1

QC 230401

Première édition
First edition
1996-12

Cartes imprimées –

Partie 4:

**Cartes imprimées multicouches rigides
avec connexions intercouches –**

Spécification intermédiaire –

**Section 1: Spécification particulière d'agrément –
Niveaux de performances A, B et C**

Printed boards –

Part 4:

**Rigid multilayer printed boards
with interlayer connections –**

Sectional specification –

**Section 1: Capability Detail Specification –
Performance levels A, B and C**

© CEI 1996 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher

Bureau central de la Commission Electrotechnique Internationale 3, rue de Varembé Genève, Suisse



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

XB

Pour prix, voir catalogue en vigueur
For price, see current catalogue

SOMMAIRE

	Pages
AVANT-PROPOS	4
Articles	
1 Domaine d'application	6
2 Références normatives	6
3 Composant pour l'agrément de savoir-faire (CQC)	8
4 Agrément de savoir-faire	14
5 Démonstration du savoir-faire	16
6 Carte de démonstration du savoir-faire (CTB)	46
Figures	56
Annexes	
A Acronymes relatifs à l'IECQ et leur explication	114
B Tableau de conversion	116
C Bibliographie	126

CONTENTS

	Page
FOREWORD	5
Clause	
1 Scope	7
2 Normative references	7
3 Capability Qualifying Component (CQC)	9
4 Capability approval	15
5 Capability testing	17
6 Capability Test Board (CTB) descriptions	47
Figures	57
Annexes	
A Acronyms related to IECQ and their explanations	115
B Conversion table	117
C Bibliography	127

IECNORM.COM : Click to view the full PDF of IEC 62326-4-1:1996

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

CARTES IMPRIMÉES –

**Partie 4: Cartes imprimées multicouches rigides
avec connexions intercouches –
Spécification intermédiaire –
Section 1: Spécification particulière d'agrément –
Niveaux de performances A, B et C**

AVANT-PROPOS

- 1) La CEI (Commission Electrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes Internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques, représentent, dans la mesure du possible un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
- 3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
- 4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
- 6) L'attention est attirée sur le fait que certains des éléments de la présente Norme internationale peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 2326-4-1 a été établie par le comité d'études 52 de la CEI: Circuits imprimés.

Cette norme annule et remplace la CEI 326-6.

Cette norme doit être consultée conjointement avec la CEI 2326-1 et la CEI 2326-4.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
52/656/FDIS	52/678/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Les annexes A, B et C sont données uniquement à titre d'information.

Le numéro QC qui figure sur la page de couverture de la présente publication est le numéro de spécification dans le Système CEI d'assurance de la qualité des composants électroniques (IECQ).

INTERNATIONAL ELECTROTECHNICAL COMMISSION

PRINTED BOARDS –

Part 4: Rigid multilayer printed boards with interlayer connections –
Sectional specification –
Section 1: Capability Detail Specification –
Performance levels A, B and C

FOREWORD

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
- 3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
- 5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
- 6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 2326-4-1 has been prepared by IEC technical committee 52: Printed circuits.

This standard cancels and replaces IEC 326-6.

This standard should be read in conjunction with IEC 2326-1 and IEC 2326-4

The text of this standard is based on the following documents:

DIS	Report on voting
52/656/DIS	52/678/RVD

Full information on the voting for approval of this standard can be found in the report on voting indicated in the above table.

Annexes A, B and C are for information only.

The QC number that appears on the front cover of this publication is the specification number in the IEC Quality Assessment System for Electronic Components (IECQ).

CARTES IMPRIMÉES –

Partie 4: Cartes imprimées multicouches rigides avec connexions intercouches – Spécification intermédiaire – Section 1: Spécification particulière d'agrément – Niveaux de performances A, B et C

1 Domaine d'application

La présente spécification particulière d'agrément (Cap DS) est basée sur la CEI 2326-4. Elle concerne les cartes imprimées multicouches rigides avec connexions transversales fabriquées avec les matériaux spécifiés en 3.1. Elle fournit des spécifications relatives au composant pour l'agrément de savoir-faire (CQC), les caractéristiques devant faire l'objet d'essais, les méthodes et les conditions d'essai à appliquer, et les exigences relatives à la démonstration de savoir-faire concernant le niveau de performance A, B ou C.

2 Références normatives

Les documents normatifs suivantes contiennent des dispositions qui, par suite de la référence qui est faite, constituent des dispositions valables pour la présente section de la CEI 2326-4. Au moment de la publication, les éditions indiquées étaient en vigueur. Tout document normatif est sujet à révision et les parties prenantes aux accords fondés sur la présente section de la CEI 2326-4 sont invitées à rechercher la possibilité d'appliquer les éditions les plus récentes des documents normatifs indiqués ci-après. Les membres de la CEI et de l'ISO possèdent le registre des Normes internationales en vigueur.

CEI 68-2-3: 1969, *Essais d'environnement – Deuxième partie: Essais – Essai Ca: Essai continu de chaleur humide*

CEI 68-2-20: 1979, *Essais d'environnement – Deuxième partie: Essais – Essai T: Soudure*

CEI 68-2-38: 1974, *Essais d'environnement – Deuxième partie: Essais – Essai Z/AD: Essai cyclique composite de température et d'humidité*

CEI 249-3-3: 1991, *Matériaux de base pour circuits imprimés – Troisième partie: Matériaux spéciaux utilisés en association avec les circuits imprimés – Spécification n° 3: Matériaux de revêtement permanent en polymère (épargne de brasage) pour utilisation dans la fabrication des cartes imprimées*

CEI 1189-3/FDIS, *Méthodes d'essai des matériaux électriques, des structures d'interconnexions et des ensembles – Partie 3: Méthodes d'essai des structures d'interconnexion*¹⁾

CEI 2326-1: 1996, *Cartes imprimées – Partie 1: Spécification générique*

CEI 2326-4: 1996, *Cartes imprimées – Partie 4: Cartes imprimées multicouches rigides avec connexion intercouches – Spécification intermédiaire*

¹⁾ Actuellement au stade de projet final de norme internationale.

PRINTED BOARDS –

Part 4: Rigid multilayer printed boards with interlayer connection – Sectional specification – Section 1: Capability Detail Specification – Performance levels A, B and C

1 Scope

This Capability Detail Specification (Cap DS) is based on IEC 2326-4. It relates to rigid multilayer printed boards with interlayer connections manufactured with materials specified in 3.1. It specifies the capability qualifying component (CQC), the characteristics to be tested, the test methods and conditions to be applied and the requirements to be fulfilled for testing capability for performance level A, B or C.

2 Normative references

The following normative documents contain provisions which, through reference in this text, constitute provisions of IEC 2326-4. At the time of publication, the editions indicated were valid. All standards are subject to revision, and parties to agreements based on this section of IEC 2326-4 are encouraged to investigate the possibility of applying the most recent editions of the standards indicated below. Members of IEC and ISO maintain registers of currently valid International Standards.

IEC 68-2-3: 1969, *Environmental testing – Part 2: Tests – Test Ca: Damp heat, steady state*

IEC 68-2-20: 1979, *Environmental testing – Part 2: Tests – Test T: Soldering*

IEC 68-2-38: 1974, *Environmental testing – Part 2: Tests – Test Z/AD: Composite temperature/humidity cyclic test*

IEC 249-3-3: 1991, *Base materials for printed circuits – Part 3: Special materials used in connection with printed circuits – Specification No. 3: Permanent polymer coating materials (solder resist) for use in the fabrication of printed boards*

IEC/FDIS 1189-3: *Test methods for electrical materials, interconnection structures and assemblies – Part 3: Test methods for interconnection structures*¹⁾

IEC 2326-1: 1996, *Printed boards – Part 1: Generic specification*

IEC 2326-4: 1996, *Printed boards – Part 4: Rigid multilayer printed boards with interlayer connections – Sectional specifications*

¹⁾ At present at the stage of Final Draft International Standard.

3 Composant pour l'agrément de savoir-faire (CQC)

Les éprouvettes à utiliser en tant que CQC, dont la description est fournie à l'article 6, doivent remplir les conditions suivantes:

- être constituées de l'un des matériaux de base plaqués cuivre et de l'un des matériaux agglomérants en feuille spécifiés en 3.1;
- comporter dans leur structure l'un des ensembles de caractéristiques définis dans le tableau 2;
- porter les portions requises de la carte de démonstration de savoir-faire spécifiée en 6.1; à défaut, un panneau de production peut être utilisé. Il est possible d'utiliser les portions du panneau de production en tant qu'éprouvettes, dans la mesure où elles sont similaires à celles indiquées dans la figure 1.

3.1 Matériaux

Tableau 1 – Matériaux

Code du groupe de matériaux	Matériaux de base	
	CEI	Type
M1	1249-2-7	Partie 2: Ensemble de spécifications intermédiaires pour matériaux de base renforcés, recouverts et non recouverts de métal - Section 7: Stratifié en verre époxyde
	1249-4-1	Partie 4: Ensemble de spécifications intermédiaires pour matériaux préimprégnés non recouverts de métal (pour la fabrication des cartes multicouches) - Section 1: Préimprégnés en verre époxyde
M2	1249-2-11	Partie 2: Ensemble de spécifications intermédiaires pour matériaux de base renforcés, recouverts et non recouverts - Section 11: Stratifié en verre polyimide
	1249-4-1	Partie 4: Ensemble de spécifications intermédiaires pour matériaux préimprégnés non recouverts de métal (pour la fabrication des cartes multicouches) - Section 1: Préimprégnés en verre époxyde
M3	1249-2-9	Partie 2: Ensemble de spécifications intermédiaires pour matériaux de base renforcés, recouverts et non recouverts de métal - Section 9: Stratifié en verre époxyde avec bismaléimide/triazine
	1249-4-1	Partie 4: Ensemble de spécifications intermédiaires pour matériaux préimprégnés non recouverts de métal (pour la fabrication des cartes multicouches) - Section 1: Préimprégnés en verre époxyde

3.2 Savoir-faire relatif au produit

Les éprouvettes individuelles (ITS) contenant des CQC pour l'essai de savoir-faire doivent représenter le niveau de savoir-faire. Ce niveau peut être décrit par un code alphanumérique formé à partir du tableau 2. A chaque lettre du code du tableau 2 représentant trois ou une propriétés (trois pour les caractéristiques A, B, C, D et une pour E) appartient trois ou un des chiffres (digit) 1 à 9 représentant le niveau de la propriété applicable. La séquence de ces chiffres correspond à la séquence des propriétés déclarées dans le tableau 2. Par exemple: A356B435C456D334E6

3 Capability Qualifying Component (CQC)

Test specimens to be used as CQCs are described in clause 6 and shall:

- be made of one of the copper clad base materials and one of the bonding sheet materials specified in 3.1;
- have a construction that has one set of characteristics identified in table 2;
- bear the required portions of the capability test board specified in 6.1; as an alternative a production panel may be used. Portions of the production panel may be used as test specimens provided that they are similar to those shown in figure 1.

3.1 Materials

Table 1 – Materials

Material group code	Base material	
	IEC	Type
M1	1249-2-7 1249-4-1	Part 2: Sectional specification set for reinforced base materials, clad and unclad - Section 7: Epoxide woven glass laminate Part 4: Sectional specification set for prepreg materials, unclad - Section 1: Epoxide woven glass prepreps
M2	1249-2-11 1249-4-1	Part 2: Sectional specification set for reinforced base materials, clad and unclad - Section 11: Polyimide woven glass laminate Part 4: Sectional specification set for prepreg materials, unclad - Section 1: Epoxide woven glass prepreps
M3	1249-2-9 1249-4-1	Part 2: Sectional specification set for reinforced base materials, clad and unclad - Section 9: Bismaleimide/Triazine modified epoxide woven glass laminate Part 4: Sectional specification set for prepreg materials, unclad - Section 1: Epoxide woven glass prepreps

3.2 Product capability

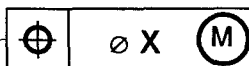
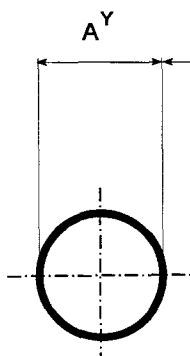
The individual test specimens (ITS) containing the CQC for capability testing shall represent the grade of capability. This grade may be described by an alphanumeric codification developed from table 2. To each codification letter from table 2 representing three or one properties (three for the characteristics A, B, C, D and one for E) belong three or one of the figures (digit) 1 to 9 representing the grade of the relevant property. The sequence of these figures corresponds to the sequence of the properties stated in table 2. For example: A356B435C456D334E6.

Tableau 2 – Savoir-faire relatif au produit

Critères			Indication de code	1	2	3	4	5	6	7	8	9
C A R T E	Taille de la carte (diagonale)	mm	A	≤ 150	250	350	450	550	650	750	850	>850
	Epaisseur totale de la carte	mm		≤ 0,5	1,0	1,6	2,0	2,5	3,5	5,0	6,5	>6,5
	Nombre de couches conductrices	--		3-4	5-6	7-8	9-12	13-16	17-20	21-24	25-28	>28
T R O U S	Diamètre des trous percés	mm	B	≥ 0,6	0,5	0,4	0,35	0,30	0,25	0,20	0,15	<0,15
	Tolérance totale des trous percés (min.-max.)	mm		≥ 0,300	0,250	0,200	0,150	0,125	0,100	0,075	0,050	<0,050
	Emplacement des trous. Tolérance de position **	mm		≥ 0,60	0,50	0,40	0,30	0,25	0,20	0,15	0,10	<0,10
C O N D U C T E U R S *	Non métallisés (couches internes)	Dégagement électrique minimal	C	≥ 0,500	0,350	0,250	0,200	0,150	0,125	0,100	0,075	<0,075
		Largeur minimale conducteur		≥ 0,300	0,250	0,200	0,150	0,125	0,100	0,075	0,050	<0,050
		Tolérance de fabrication du conducteur (min.-max.)		≥ 0,150	0,100	0,075	0,050	0,040	0,030	0,025	0,020	<0,020
	Métallisés (couches externes)	Dégagement électrique minimal	D	≥ 0,500	0,350	0,250	0,200	0,150	0,125	0,100	0,075	<0,075
		Largeur minimale conducteur		≥ 0,300	0,250	0,200	0,150	0,125	0,100	0,075	0,050	<0,050
		Tolérance de fabrication du conducteur (min.-max.)		≥ 0,150	0,100	0,075	0,050	0,040	0,030	0,025	0,020	<0,020
P O S I T I O N	Emplacement des éléments (impression conductrice et non conductrice). Tolérance de position **	mm	E	≥ 0,60	0,50	0,40	0,30	0,25	0,20	0,15	0,10	<0,10

* La grille (ou pas) peut être calculée de la manière suivante:
Incidence électrique minimale + tolérance de fabrication du conducteur + largeur minimale du conducteur

** Tolérance de position:



⊕ symbole de position

⊙ zone cylindrique de tolérance

A est le diamètre du trou

Y est la tolérance du trou

X est la tolérance de position du trou

M est le principe maximum du matériau

voir aussi: ISO 2692

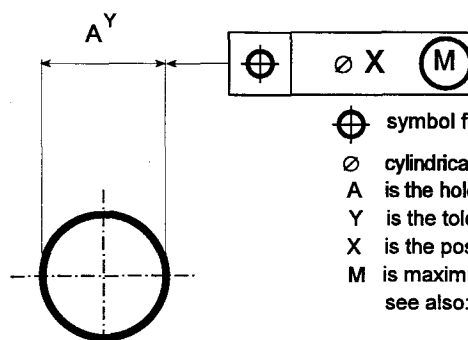
ISO 5458

Table 2 – Product capability

Criteria			Code indication	1	2	3	4	5	6	7	8	9
B O A R D	Board size (diagonal)	mm	A	≤150	250	350	450	550	650	750	850	>850
	Total board thickness	mm		≤0,5	1,0	1,6	2,0	2,5	3,5	5,0	6,5	>6,5
	Number of conductive layers	--		3-4	5-6	7-8	9-12	13-16	17-20	21-24	25-28	>28
H O L E S	Diameter of as-drilled holes	mm	B	≥0,6	0,5	0,4	0,35	0,30	0,25	0,20	0,15	<0,15
	Total tolerance of drilled hole (min.-max.)	mm		≥0,300	0,250	0,200	0,150	0,125	0,100	0,075	0,050	<0,050
	Location of hole. Positional tolerance **	mm		≥0,60	0,50	0,40	0,30	0,25	0,20	0,15	0,10	<0,10
C O N D U C T O R S	Unplated (inner layers)	Minimum electrical clearance	C	≥0,500	0,350	0,250	0,200	0,150	0,125	0,100	0,075	<0,075
		Minimum conductor width		≥0,300	0,250	0,200	0,150	0,125	0,100	0,075	0,050	<0,050
		Conductor process allowance (min.-max.)		≥0,150	0,100	0,075	0,050	0,040	0,030	0,025	0,020	<0,020
	Plated (outer layers)	Minimum electrical clearance	D	≥0,500	0,350	0,250	0,200	0,150	0,125	0,100	0,075	<0,075
		Minimum conductor width		≥0,300	0,250	0,200	0,150	0,125	0,100	0,075	0,050	<0,050
		Conductor process allowance (min.-max.)		≥0,150	0,100	0,075	0,050	0,040	0,030	0,025	0,020	<0,020
P O S I T I O N A L	Location of features (conductive and non-conductive pattern) Positional tolerance **	mm	E	≥0,60	0,50	0,40	0,30	0,25	0,20	0,15	0,10	<0,10

* The grid (or pitch) can be calculated as follows:
minimum electrical clearance + conductor process allowance + minimum conductor width

** Positional tolerance:



⊕ symbol for position

Ø cylindrical tolerance zone

A is the hole diameter

Y is the tolerance of the hole

X is the positional tolerance of the hole

M is maximum material principle

see also: ISO 2692

ISO 5458

3.3 Savoir-faire relatif aux procédés

Le CQC doit être produit à l'aide d'un ou plusieurs des procédés indiqués dans le tableau 3. Les descriptions de procédés fournis dans le tableau 3 identifient les procédés complets utilisés pour la production de produits de type carte imprimée. Ces procédés comprennent les outillages, les transferts d'images (W), les procédés de revêtement métallique (X), les revêtements (Y) et les essais appropriés (Z).

Il n'est pas nécessaire d'utiliser tous les procédés au niveau d'un produit CQC unique; toutefois, en vue d'obtenir un agrément de savoir-faire procédés, tous les procédés demandés doivent être disponibles pour un contrôle éventuel.

Tableau 3 – Outillage et procédés

Indi- ca- tion de code	W Outillages et imageages principaux			X Procédés de revêtement métallique				Y Revêtements			Z Essais
	Outillage photogra- phique	Données élec- troniques	Transfert d'image	Initialisa- tion de la métallisa- tion des trous	Conduc- teur	Revête- ment standard par élec- trolyse	Revête- ment précieux	Métal- lique	Perma- nent de polymère	Orga- nique	
1	Réduction de l'image sur verre et travaux photogra- phiques	Accepta- tion des données CAO et FAO élec- troniques	Image- age par séri- graphie	Intercon- nexion par trous initiale- ment métal- lisés chimique ment	Revête- ment de cuivre par élec- trolyse	Revête- ment d'étain- plomb par élec- trolyse	Revête- ment d'or et d'or sur nickel (zo- nes de contact)	Alliage de brasage (au rouleau)	Revête- ment per- manent de poly- mère en film sec	Flux de protec- tion du cuivre	Essais de conti- nuité électrique
2	Réduction de l'image sur film et travaux (photo- graphique)	Données CAO et FAO (élec- troniques)	Photo image- age	Revête- ments conduc- teurs pour initier l'intercon- nexion par trous métallisés	Semi- additif	Revête- ment d'étain par élec- trolyse	Revête- ment élec- troly- tique d'or pour soudure	Alliage de brasage nivelé à l'air chaud ou à l'huile chaude	Revête- ment per- manent de poly- mère liquide (photo ima- geable)	Revête- ment d'encap- sulation	Contrôle optique
4	Génération d'outillage photo- graphique (photo- traceur)	Autre outillage d'ima- geage	Ima- geage direct	Autres procédés pour initier l'intercon- nexion par trous métallisés	Revête- ment métal- lique de cuivre dépose sans élec- trolyse (additif)	Autres revête- ments métal- liques standards par élec- trolyse	Autres re- vêtements métal- liques exotiques	Autres applica- tions d'alliage de brasage	Revête- ment per- manent de poly- mère liquide (séri- graphie)	Autres revête- ments orga- niques	Autres essais

Le codage du savoir-faire procédés doit être formé à partir du tableau 3. Le code de procédés est une série de lettres significatives (W, X, Y et Z, chacune correspond à un groupe de procédés), chacune suivie par une trois ou quatre chiffres représentant les colonnes à l'intérieur du groupe de procédés. Suivant le tableau 3, les chiffres sont 1, 2 ou 4. Si le fabricant n'utilise aucune des fonctionnalités concernées, ou s'il en utilise deux ou trois dans une colonne, les chiffres suivants doivent être utilisés:

- 0 = aucun agrément de savoir-faire pour ce processus particulier de W, X, Y ou Z.
- 1 = 1 uniquement
- 2 = 2 uniquement
- 3 = 1 et 2
- 4 = 4 uniquement

3.3 Process capability

The CQC shall be produced with one or more of the processes given in table 3. The descriptions of the processes given in table 3 identify the total processes used in the facility to produce printed board products. These processes include toolings and primary imagings (W), plating processes (X), coatings (Y) and testing (Z).

Not all processes need to be used on a single product CQC; however, to obtain process capability approval all processes claimed must be available for review.

Table 3 – Tooling and processes

Code indication	W Toolings and primary imagings			X Plating processes				Y Coatings			Z Testing
	Photo tooling	Electronic data	Image transfer	Initial plated holes	Conductive	Standard overplate	Precious overplate	Metallic	Permanent polymer	Organic	
1	Glass image reduction and manipulation (photographic)	CAD data acceptance (electrical)	Screen imaging	Electroless initial through-hole interconnection	Electrolytic copper plating	Tin-lead plating	Gold and gold on nickel (contact areas)	Solder (roller coated)	Dry film permanent polymer coating	Copper conservation coating flux	Electrical continuity tests
2	Film image reduction and manipulation (photographic)	CAD data and CAM (electrical)	Photo-imaging	Conductive coatings for initial through-hole interconnection	Semi-additive	Tin plating	Bond gold plating	Solder (hot levelled, air or oil)	Liquid permanent polymer coating (photo-defined)	Conformal coating	Optical inspection
4	Photo tool generation (plotter)	Other image tool	Direct imaging	Other processes for initial through-hole interconnection	Electroless copper plating (additive)	Other standard platings	Other exotic platings	Other solder applications	Liquid permanent polymer coating (screened)	Other organic coatings	Other testing

The codification of the process capability shall be developed from table 3. The process code is a series of significant letters (W, X, Y and Z, each corresponding to a group of processes), each followed by one, three or four figures representing the columns within the group of processes. According to table 3 the figures are 1, 2 or 4. If the manufacturer uses none, two or three of the referred facilities within a column, the following figure shall be used:

0 = no capability approval for that particular process of W, X, Y or Z

1 = only 1

2 = only 2

3 = 1 and 2

4 = only 4

5 = 1 et 4
6 = 2 et 4
7 = 1, 2 et 4

Exemple : Le code W416X2732Y150Z3 est utilisé lorsqu'un fabricant a demandé les fonctionnalités suivantes :

Usinage (W)	4 (première colonne) :	Génération d'outillage photographique (photo-traceur)
	1 (deuxième colonne) :	Acceptation des données CAO (électronique)
	6 (troisième colonne) :	Photo imageage et imageage directe
Processus de revêtement métallique (X)	2 (première colonne) :	Revêtements conducteurs pour initier l'interconnexion par trous métallisés
	7 (deuxième colonne) :	Revêtement de cuivre par l'électrolyse, revêtement métallique de cuivre déposé sans électrolyse (additif) et revêtement métallique semi-additif
	3 (troisième colonne) :	Revêtement d'étain-plomb et revêtement d'étain par électrolyse
	2 (quatrième colonne) :	Revêtement électrolytique d'or pour soudure
Revêtements (Y)	1 (première colonne) :	Alliage de brasage (au rouleau)
	5 (deuxième colonne) :	Revêtement permanent de polymère en film sec et revêtement permanent de polymère liquide (sérigraphie)
	0 (troisième colonne) :	Aucun agrément de savoir-faire pour les revêtements organiques
Essais (Z)	3 (première colonne) :	Essais de continuité électrique et contrôle optique

4 Agrément de savoir-faire

4.1 Etendue de l'agrément de savoir-faire

Cet agrément de savoir-faire est délivré pour l'essai d'une combinaison de produit dans les limites spécifiées en 5.7 de la CEI 2326-1 selon les critères suivants:

- matériaux de base, conformément à 3.1;
- caractéristiques maximales du produit, conformément à 3.2;
- procédés utilisés, conformément à 3.3.

4.2 Informations de la liste des fabricants homologués (QML)

Les informations de la QML doivent être fournies conformément aux indications du paragraphe 5.4 de la CEI 2326-1, et doivent contenir les détails suivants concernant la présente Cap DS:

- une référence à la présente Cap DS: 2326-4-1;
- une description des éléments pour lesquels l'agrément de savoir-faire est obtenu :
 - identification du matériau conforme au tableau 1 ;
 - identification du produit conforme au tableau 2 ;
 - identification des processus conforme au tableau 3.

Par exemple: 2326-4-1B/M1A356B435C456D334E6W416X2732Y150Z3

5 = 1 and 4
 6 = 2 and 4
 7 = 1, 2 and 4

Example: The code W416X2732Y150Z3 is used when a manufacturer has claimed the following facilities:

Tooling (W)	4 (first column) :	Photo tool generation (plotter)
	1 (second column) :	CAD data acceptance (electronic)
	6 (third column) :	Photo imaging and direct imaging
Plating processes (X)	2 (first column) :	Conductive coatings for initial through-hole inter-connection
	7 (second column) :	Electrolytic copper plating, electrolysis copper plating (additive) and semi-additive
	3 (third column) :	Tin-lead plating and tin plating
	2 (fourth column) :	Bond gold plating
Coatings (Y)	1 (first column) :	Solder (roller coated)
	5 (second column) :	Dry film permanent polymer coating and liquid permanent polymer coating (screened)
	0 (third column) :	No capability approval for organic coatings
Testing (Z)	3 (first column) :	Electrical continuity tests and optical inspection

4 Capability approval

4.1 Range of capability approval

Capability approval granted on testing one product combination within the limits specified in 5.7 of IEC 2326-1 and the following:

- base materials according to 3.1;
- the maximum product characteristics according to 3.2;
- processes used according to 3.3.

4.2 Qualified Manufacturers List (QML) information

The QML information shall be given in accordance with 5.4 of IEC 2326-1 and shall contain the following details related to this Cap DS:

- reference to this Cap DS: 2326-4-1;
- description of features for which capability approval is granted:
 - identify the material in accordance with table 1;
 - identify the product in accordance with table 2;
 - identify the processes in accordance with table 3.

For example: 2326-4-1B/M1A356B435C456D334E6W416X2732Y150Z3

Remarque:

Ce code de description est utilisé par un système avec ordinateur pour établir un produit type fait par un fabricant. Le code facilite l'utilisation d'un ou de système(s) avec ordinateur pour classer les fabricants par catégories, pour trier les produits de la liste par leurs caractéristiques spécifiques, ou pour assortir les exigences des utilisateurs de produits avec le savoir-faire du fabricant. Lorsque ce code est utilisé avec une QPL ou QML, le fabricant a la possibilité de fabriquer:

- (2326-4-1) – une carte imprimée multicouche rigide avec connexions intercouches;
- (B) – de niveau B de performance (couvrant les niveaux A et B);
- (M1) – cette carte est constituée de matériaux de base conformes aux spécifications de la CEI 1249-2-7 et de la CEI 1249-4-1.

Les caractéristiques de la carte sont les suivantes :

- (A356) taille maximale de la carte de 350 mm en diagonale;
épaisseur totale maximale de la carte de 2,5 mm;
nombre maximal de couches conductrices égal à 20;
- (B435) diamètre minimal des trous percés de 0,35 mm;
tolérance totale minimale pour un trou percé de 0,200 mm;
emplacement minimal de trou (diamètre à partir de la position réelle) de 0,25 mm;
- (C456) digagement électrique minimal (couche interne) de 0,200 mm;
largeur de conducteur minimale (couche interne) de 0,125 mm;
tolérance totale requise de fabrication minimale (couche interne) de 0,030 mm;
- (D334) digagement électrique minimal (couche externe) de 0,250 mm;
largeur de conducteur minimale (couche externe) de 0,200 mm;
tolérance totale minimale requise de fabrication (couche externe) de 0,050 mm;
- (E6) emplacement minimal des impressions (diamètre à partir de la position réelle) de 0,20 mm.

Les usinages et les procédés disponibles sont les suivants :

- (W416) génération d'outillage photo-traceur;
acceptation des données CAO (électronique);
photo imageage et imageage directe;
- (X2732) revêtements conducteurs pour initier l'interconnexion de trous métallisés;
revêtement de cuivre par l'électrolyse, revêtement métallique de cuivre déposé sans électrolyse (additif) et revêtement de cuivre par électrolyse semi-additif ;
revêtement étain-plomb et étain par électrolyse;
revêtement électrolytique d'or pour soudure;
- (Y150) alliage de brasage (au rouleau);
revêtement permanent de polymère en film sec et revêtement permanent de polymère liquide (sérigraphie);
- (Z3) essais de continuité électrique et contrôle optique.

5 Démonstration du savoir-faire

5.1 Programme de démonstration du savoir-faire

Le programme de démonstration du savoir-faire et le nombre d'éprouvettes à essayer doivent être appliqués conformément aux indications fournies dans le tableau 4.

La séquence des essais est fournie dans l'article 6 de la CEI 2326-4.

5.2 Caractéristiques

Les caractéristiques fournies dans le tableau 4 doivent faire l'objet d'essais. Les méthodes d'essai et les conditions indiquées dans ce tableau pour le niveau de performance approprié doivent être appliquées. De même, les exigences fournies dans ce tableau doivent être satisfaites.

Aucun défaut n'est autorisé.

Remark:

This code description is used by a computer system to establish a product type made by a manufacturer. The code facilitates using (a) computer system(s) to categorize manufacturers, to help in sorting products listing by a specific product characteristic, or to provide ease of matching a users' product requirement with a manufacturers' capability. When this code is used in conjunction with a QPL or QML the manufacturer has the capability to make:

- (2326-4-1) – a rigid multilayer printed board with interlayer connections;
- (B) – of level B performance (covers both levels A and B);
- (M1) – this board is made of base materials according to IEC 1249-2-7 and IEC 1249-4-1.

The board has the following characteristics:

- (A356) maximum board size of 350 mm diagonal;
maximum total board thickness of 2,5 mm;
maximum number of conductive layers of 20;
- (B435) smallest diameter of as-drilled holes of 0,35 mm;
smallest total tolerance of drilled hole of 0,200 mm;
smallest location of hole (diameter from true position) of 0,25 mm;
- (C456) smallest electrical clearance (inner layer) of 0,200 mm;
smallest minimum conductor width (inner layer) of 0,125 mm;
smallest total required manufacturing allowance (inner layer) of 0,030 mm;
- (D334) smallest electrical clearance (outer layer) of 0,250 mm;
smallest minimum conductor width (outer layer) of 0,200 mm;
smallest total required manufacturing allowance (outer layer) of 0,050 mm;
- (E6) smallest location of features (diameter from true position) of 0,20 mm.

The toolings and processes available are:

- (W416) photo tool generation (plotter);
CAD data acceptance (electrical);
photo and direct imaging;
- (X2732) conductive coatings for initial through-hole interconnection;
electrolytic copper plating, electrolysis copper plating (additive) and semi-additive plating;
tin-lead and tin platings;
bond gold plating;
- (Y150) solder (roller coated);
dry film permanent polymer coating and liquid permanent polymer coating (screened);
- (Z3) electrical continuity tests and optical inspection.

5 Capability testing

5.1 Capability test programme

The capability test programme, the number of specimens to be tested shall be applied as specified in table 4.

The test sequence is given in clause 6 of IEC 2326-4.

5.2 Characteristics

The characteristics given in table 4 shall be tested. The test methods and conditions given there for the appropriate performance level shall be applied and the requirements given there shall be fulfilled. No defects are allowed.

**Tableau 4 – Exigences en matière de performance
pour la qualification de niveau A, B ou C**

NOTE - Les lettres «EG» sont utilisées pour indiquer le fait que seules les exigences générales doivent être satisfaites. Pour ce qui concerne le CTB, voir l'article 6. Pour obtenir des explications sur les acronymes, voir l'annexe A.

Code d'essai	Caractéristiques	Exigences générales	Exigences spécifiques pour le niveau de performance			Evaluation	
			A	B	C	Nombre d'éprouvettes à essayer	N° d'essai CEI 1189-3
V	EXAMEN VISUEL						
V1	Conformité	Impression, marquage, identification et finition du matériau doivent être conformes à l'article 6 lorsqu'ils sont visualisés sans grossissement. Il ne doit pas y avoir de défauts apparents.	EG	EG	EG	2 TP ou PP (avant subdivision)	3V04
V2	Apparence et qualité d'exécution	Les cartes doivent présenter l'aspect que donne une fabrication exécutée avec soin et compétence, en conformité avec la bonne pratique courante.	EG	EG	EG	2 TP ou PP (avant subdivision)	3V01
V3	Trous métallisés à la réception	Les trous métallisés doivent être propres et sans inclusions quelconques qui pourraient affecter l'introduction du composant ou la brasabilité, lorsqu'ils sont visualisés sans grossissement.	EG	EG	EG	2 TP ou PP (avant subdivision)	3V04
		Le nombre de trous présentant des manques de métallisation ne doit pas excéder le pourcentage spécifié du nombre total de trous métallisés lorsqu'ils sont visualisés sans grossissement.	5 %	2 %	0,1 %		
	Trous présentant des manques de métallisation	La surface totale des manques de métallisation dans un trou ne doit pas excéder le pourcentage spécifié de la surface totale de la paroi.	5 %	2 %	2 %		
		La dimension la plus grande des manques ne doit pas excéder le pourcentage spécifié de la circonférence du trou dans le plan horizontal ou le même pourcentage de l'épaisseur de la carte dans le plan vertical.	15 %	10 %	5 %		
V4	Trous métallisés après coupe micrographique	Les trous métallisés (niveaux B et C) doivent être essayés dans le conditionnement de réception et après pré-conditionnement, conformément aux indications de l'essai Y4. Les manques ne doivent pas coïncider avec les couches internes ou externes de cuivre <i>Remarques</i> 1) Tous les examens doivent être effectués avec un grossissement de 100x 2) Les données de contrôle de processus peuvent être utilisées pour compléter/minimiser cet essai.	-	EG	EG	1 éprouvette A ou B (CTB), 3 trous	3X09

Table 4 – Performance requirements for level A, B or C qualification

NOTE - The letters GR are used to indicate that only the general requirements shall be met. For the explanation of the CTB see clause 6. For the explanation of the acronyms, see annex A.

Test code	Character-istics	General requirements	Specific requirements for performance level			Assessment	
			A	B	C	Number of specimens to be tested	Test No. IEC 1189-3
V	VISUAL EXAMINATION						
V1	Conformity	Pattern, marking identification and material finishes shall comply with clause 6 when viewed without magnification. There shall be no apparent defects.	GR	GR	GR	2 TP or PP (before sub-division)	3V04
V2	Appearance and workmanship	The boards shall appear to have been processed in a careful and workmanlike manner, in accordance with good current practice.	GR	GR	GR	2 TP or PP (before sub-division)	3V01
V3	Plated holes as received	Plated holes shall be clean and free from inclusions of any sort that could affect component insertion and solderability when viewed without magnification.	GR	GR	GR	2 TP or PP (before sub-division)	3V04
		The number of holes with plating voids shall not exceed the specified percentage of the total number of plated holes when viewed without magnification.	5 %	2 %	0,1 %		
	Holes showing plating voids	The total area of the plating voids within a hole shall not exceed the specified percentage of the total area.	5 %	2 %	2 %		
		The largest dimension of voids shall not exceed the specified percentage of the hole circumference in the horizontal plane or the same percentage of the board thickness in the vertical plane.	15 %	10 %	5 %		
V4	Plated holes after microsection	Plated holes (levels B and C) shall be tested in as-received conditioning and after preconditioning according to test code Y4. Voids shall not coincide with internal or external copper layers. <i>Remarks</i> 1) All examinations at 100x magnification. 2) Process control data may be used to supplement/minimize this test.	—	GR	GR	1 specimen A or B (CTB), 3 holes	3X09

Code d'essai	Caractéristiques	Exigences générales	Exigences spécifiques pour le niveau de performance			Evaluation	
			A	B	C	Nombre d'éprouvettes à essayer	N° d'essai CEI 1189-3
V4.1	Coulées de résine au niveau de l'interface	Les coulées de résine entre la tranche de la couche interne du cuivre et le cuivre déposé ne doivent pas interrompre la continuité électrique ou excéder le pourcentage spécifié de l'épaisseur du cuivre de la couche interne à l'interface (voir figure 1 de la CEI 2326-4).	≤ 30 %	≤ 15 %	Aucune		
V4.2	Coupures du cuivre électro déposé sur la circonférence	Il ne doit y avoir ni coupure du cuivre sur la circonférence ni décollement annulaire du cuivre de la paroi du trou métallisé (voir figure 2 de la CEI 2326-4).	EG	EG	EG		
V4.3	Décollement du cuivre de la paroi cylindrique du trou	Il ne doit pas y avoir de séparation entre la métallisation et la paroi du trou excédant le pourcentage spécifiée de la circonférence du trou (voir figure 2 de la CEI 2326-4). <i>Remarque</i> Si nécessaire, cela doit être vérifié à l'aide d'un contrôle des dimensions en effectuant l'essai 3D01.	≤ 50 %	≤ 40 %	≤ 30 %		
V4.4	Coupures de feuille	Il ne doit y avoir aucune coupure de feuille.	EG	EG	EG		
V5	Conducteurs					2 TP ou PP	3V02
V5.1	Conducteurs externes	Il ne doit y avoir ni coupures ni fissure. Les imperfections telles que manques de métallisation ou défauts de bords sont autorisées dans la mesure où la réduction de la largeur du conducteur ou de la surface de la pastille n'excède pas le pourcentage spécifié (voir figure 3 de la CEI 2326-4). <i>Remarques</i> 1) Si nécessaire, cela doit être vérifié à l'aide d'un contrôle des dimensions en effectuant l'essai D01. 2) Il ne doit y avoir aucune imperfection au niveau des zones de contact effectif. 3) Pour les éprouvettes fournies avec un revêtement de protection brasable temporaire, l'exigence ci-dessus n'est pas applicable	≤ 30 % (aucun défaut > 10 mm)	≤ 20 % (aucun défaut > 5 mm)	≤ 10 % (aucun défaut > 3 mm)		
		Lorsque spécifié, les conducteurs doivent être couverts d'un revêtement lisse et brillant d'alliage ne présentant pas plus de 5 % de défauts éparpillés tels que piqures, surfaces non mouillées ou ayant subi un retrait de mouillage. Les défauts ne doivent pas être localisés en un seul endroit de la surface	EG	EG	EG	2 éprouvettes N (CTB)	3V02

Test code	Characteristics	General requirements	Specific requirements for performance level			Assessment	
			A	B	C	Number of specimens to be tested	Test No. IEC 1189-3
V4.1	Resin smear at interface	Resin smear between the edge of the inner layer copper and the continuous plated copper shall not interrupt electrical continuity or exceed the specified percentage of inner layer copper thickness at the interface (see figure 1 of IEC 2326-4).	≤ 30 %	≤ 15 %	None	2 TP or PP	3V02
V4.2	Circumferential cracks of copper plating	There shall be no circumferential cracks of the copper, or circumferential separation of the copper from the wall in the plated hole (see figure 2 of IEC 2326-4).	GR	GR	GR		
V4.3	Copper barrel to hole separation	There shall be no separation of plating from the hole wall exceeding the specified percentage of the hole circumference (see figure 2 of IEC 2326-4). <i>Remark</i> Where necessary, this shall be verified by dimensional examination using test 3D01.	≤ 50 %	≤ 40 %	≤ 30 %		
V4.4	Foil cracking	There shall be no foil cracking.	GR	GR	GR		
V5	Conductors						
V5.1	External conductors	There shall be neither cracks nor breaks. Imperfections such as voids or edge defects are permissible provided that the conductor width or land area is not reduced by more than the specified percentage (see figure 3 of IEC 2326-4). <i>Remarks</i> 1) Where necessary, this shall be verified by dimensional examination using test 3D01. 2) In the effective contact areas there shall be no imperfections. 3) For test specimens supplied with solderable temporary protective coating, the above requirement is not applicable.	≤ 30 % (no occurrence > 10 mm)	≤ 20 % (no occurrence > 5 mm)	≤ 10 % (no occurrence > 3 mm)	2 specimens N (CTB)	3V02
		When specified the conductors shall be covered with a smooth and bright solder coating with no more than 5 % of scattered imperfections, such as pinholes, unwetted or dewetted areas. The imperfections shall not be concentrated on one area.	GR	GR	GR		

Code d'essai	Caractéristiques	Exigences générales	Exigences spécifiques pour le niveau de performance			Evaluation	
			A	B	C	Nombre d'éprouvettes à essayer	N° d'essai CEI 1189-3
V5.2	Conducteurs internes	Il ne doit y avoir ni coupures ni fissures. Les imperfections telles que manques ou défauts de bords sont autorisées dans la mesure où la réduction de la largeur du conducteur n'excède pas la valeur spécifiée (voir figure 3 de la CEI 2326-4). <i>Remarques</i> 1) Si nécessaire, cela doit être vérifié à l'aide d'un contrôle des dimensions en effectuant l'essai 3D01. 2) Cet examen doit être effectué en cours de processus.	≤ 30 % (aucun défaut > 10 mm)	≤ 20 % (aucun défaut > 5 mm)	≤ 10 % (aucun défaut > 3 mm)	1 TP ou PP (non stratifié)	3V02
V6	Particules entre conducteurs						
V6.1	Conducteurs externes	Les particules métalliques résiduelles sont autorisées dans la mesure où la réduction de la ligne de fuite n'est pas supérieure au pourcentage spécifié, où la ligne de fuite, requise pour les tensions du circuit, est atteinte dans des zones isolées présentant des évidements du conducteur, des inégalités sur les bords, des aspérités de type pointe, etc. (voir figure 3 de la CEI 2326-4). <i>Remarque</i> Si nécessaire, cela doit être vérifié au moyen d'un contrôle des dimensions, en effectuant l'essai 3D01.	≤ 30 %	≤ 30 %	≤ 20 %	2 TP ou PP	3V02
V6.2	Conducteurs internes	Les particules métalliques résiduelles sont autorisées dans la mesure où la réduction de la ligne de fuite n'est pas supérieure au pourcentage spécifié, où la ligne de fuite, requise pour les tensions du circuit, est atteinte dans des zones isolées présentant des évidements du conducteur, des inégalités sur les bords, des aspérités de type pointe, etc. (voir figure 3 de la CEI 2326-4). <i>Remarques</i> 1) Si nécessaire, cela doit être vérifié au moyen d'un contrôle des dimensions, en effectuant l'essai 3D01. 2) Cet examen doit être effectué en cours de processus.	≤ 30 %	≤ 20 %	≤ 10 %	1 TP ou PP (non stratifié)	3V02

Test code	Characteristics	General requirements	Specific requirements for performance level			Assessment	
			A	B	C	Number of specimens to be tested	Test No. IEC 1189-3
V5.2	Internal conductors	There shall be neither cracks nor breaks. Imperfections such as voids or edge defects are permissible provided that the conductor width is not reduced by more than the specified percentage (see figure 3 of IEC 2326-4). <i>Remarks</i> 1) Where necessary, this shall be verified by dimensional examination using test 3D01. 2) This examination shall be in-process.	≤ 30 % (no occurrence > 10 mm)	≤ 20 % (no occurrence > 5 mm)	≤ 10 % (no occurrence > 3 mm)	1 TP or PP (not laminated)	3V02
V6	Particles between conductors						
V6.1	External conductors	Residual metallic particles are permissible provided that the leakage path is not reduced by more than the specified percentage or to less than the distance required for the circuit voltages in isolated areas discounting conductor undercut, edge roughness, spikes, etc. (see figure 3 of IEC 2326-4). <i>Remark</i> Where necessary, this shall be verified by dimensional examination using test 3D01.	≤ 30 %	≤ 30 %	≤ 20 %	2 TP or PP	3V02
V6.2	Internal conductors	Residual metallic particles are permissible provided that the leakage path is not reduced by more than the specified percentage or to less than the distance required for the circuit voltages in isolated areas discounting conductor undercut, edge roughness, spikes, etc. (see figure 3 of IEC 2326-4). <i>Remarks</i> 1) Where necessary, this shall be verified by dimensional examination using test 3D01. 2) This examination shall be in-process.	≤ 30 %	≤ 20 %	≤ 10 %	1 TP or PP (not laminated)	3V02

Code d'essai	Caractéristiques	Exigences générales	Exigences spécifiques pour le niveau de performance			Evaluation	
			A	B	C	Nombre d'éprouvettes à essayer	N° d'essai CEI 1189-3
V7	Revêtement permanent de polymère (épargne de brasage comprise)	Le revêtement polymère, conforme aux spécifications de la CEI 1249-8-5, doit satisfaire aux exigences fournies ci-dessous. Les éprouvettes D doivent comporter des dégagements dans les revêtements. Les éprouvettes G et N doivent être couvertes de façon complète. Il ne doit pas y avoir de défauts apparents. <i>Remarque</i> Si nécessaire, cela doit être vérifié au moyen d'un contrôle des dimensions, en effectuant l'essai 3D01.	EG	EG	EG	2 éprouvettes D, G et N (CTB)	3V01
		Lorsque il est demandé que le revêtement de polymère soit utilisé en tant qu'isolant toutes les parties doivent être couvertes de façon complète.	EG	EG	EG		
		Les imperfections présentes au niveau du revêtement polymère sur le matériau de base, telles que piqûres, zones non couvertes de petite taille, égratignures, etc., sont autorisées.	EG	EG	EG		
		Le revêtement de polymère utilisé en tant qu'épargne de brasage doit couvrir la surface du sommet du conducteur et ne doit comporter pratiquement aucune piqûre. Il doit couvrir au moins l'un des deux bords de deux conducteurs adjacents.	EG	EG	EG		
		Les bords de la carte et les zones situées près des fentes, des encoches, etc., ne doivent comporter aucun revêtement polymère (comme spécifié dans le dessin de la carte de production).	EG	EG	EG		
		Toutes les zones métalliques destinées à être utilisées pour le brasage ou le contact électrique ou le système d'indexation ne doivent comporter aucun résidu de revêtement polymère.	EG	EG	EG		3V02

Test code	Characteristics	General requirements	Specific requirements for performance level			Assessment	
			A	B	C	Number of specimens to be tested	Test No. IEC 1189-3
V7	<i>Permanent polymer coating (including solder resist)</i>	The polymer coating according to IEC 1249-8-5 shall meet the requirements given below. Specimens D shall have clearances in the coating. Specimens G and N shall be covered completely. There shall be no apparent defects. <i>Remark</i> When necessary this shall be verified by dimensional examination using test 3D01.	GR	GR	GR	2 specimens D, G and N (CTB)	3V01
		When noted in the CDS that the polymer coating is used as an insulation all parts shall be completely covered.	GR	GR	GR		
		Imperfections, in the polymer coating on the base material, such as pinholes, small uncovered areas, scratches, etc. are permitted.	GR	GR	GR		
		Polymer coating used as solder resist shall cover the top surface of the conductor and shall be substantially free of pinholes. At least one or two adjacent conductor edges shall be covered.	GR	GR	GR		
		Board edges and the areas near slots, notches, etc. shall be free from polymer coating (as specified on the master drawing, when using a production board).	GR	GR	GR		
		All metallic areas intended for solder attachment, electrical contact, or indexing marker shall be free from polymer coating residues.	GR	GR	GR		3V02

Code d'essai	Caractéristiques	Exigences générales	Exigences spécifiques pour le niveau de performance			Evaluation	
			A	B	C	Nombre d'éprouvettes à essayer	N° d'essai CEI 1189-3
D	CONTRÔLES DIMENSIONNELS						
D1	Dimensions de la carte (contour extérieur)	Les dimensions doivent correspondre aux tailles demandées dans le tableau 2.	EG	EG	EG	2 TP ou PP, à 3 emplacements	3D04
D2	Épaisseur de la carte dans la zone des contacts d'extrémité de carte	Non applicable					
D.3	Trous (voir également D8)						
D3.1	Diamètre	Les diamètres des trous d'usinage, des trous de montage et des trous pour composants doivent être conformes au tableau 2 et à l'article 6. <i>Remarque</i> Une gamme recommandée de tailles de trous et de tolérances est fournie dans la CEI 1188-6.	EG	EG	EG	2 TP ou PP, sélection aléatoire de 10 trous aux quatre coins et au centre par TP ou PP	3D04
D3.2	Épaisseur de la métallisation	L'épaisseur de la métallisation doit être au moins de 20 µm <i>Remarque</i> Examens effectués avec un grossissement de 400x.	EG	EG	EG	1 éprouvette A ou B (CTB), 3 trous	3X09
D4	Fentes, évidements et encoches	Non applicable					
D5	Largeur des conducteurs						
D5.1	Couche externe	La largeur doit correspondre aux tolérances de conducteur demandées fournies dans le tableau 2. <i>Remarque</i> A mesurer dans le cadre de la mise en oeuvre de V5.1.	EG	EG	EG	2 éprouvettes E (CTB)	3D01
D5.2	Couche interne	La largeur doit correspondre aux tolérances de conducteur demandées fournies dans le tableau 2. <i>Remarques</i> 1) A mesurer dans le cadre de la mise en oeuvre de V5.2. 2) Cette mesure doit être effectuée en cours de processus.	EG	EG	EG	2 éprouvettes H, couche 5 (CTB) (non stratifiée)	3D01
D6	Espacement des conducteurs						
D6.1	Couche externe	L'espacement doit correspondre au dégagement électrique minimal fourni dans le tableau 2. <i>Remarque</i> A mesurer dans le cadre de la mise en oeuvre de V6.1.	EG	EG	EG	2 éprouvettes E (CTB)	3D01

Test code	Characteristics	General requirements	Specific requirements for performance level			Assessment	
			A	B	C	Number of specimens to be tested	Test No. IEC 1189-3
D	DIMENSIONAL EXAMINATION						
D1	Board dimensions (external boundary)	Dimensions shall achieve the claimed sizes given in table 2.	GR	GR	GR	2 TP or PP, at 3 places	3D04
D2	Board thickness in the zone of edge board contacts	Not applicable					
D3	Holes (see also D8)						
D3.1	Diameter	Diameters of tooling holes, mounting holes and component holes shall comply with table 2 and clause 6. <i>Remark</i> A recommended range of hole sizes and tolerances are given in IEC 1188-6.	GR	GR	GR	2 TP or PP, 10 holes random selection at four corners and centre per TP or PP	3D04
D3.2	Plating thickness	The plating thickness shall be at least 20 µm. <i>Remark</i> Examinations at 400x magnification.	GR	GR	GR	1 specimen A or B (CTB), 3 holes	3X09
D4	Slots, cut-outs and notches	Not applicable					
D5	Conductor width						
D5.1	External layer	The width shall achieve the claimed conductor tolerances given in table 2. <i>Remark</i> To be measured together with V5.1	GR	GR	GR	2 specimens E (CTB)	3D01
D5.2	Internal layer	The width shall achieve the claimed conductor tolerances given in table 2. <i>Remarks</i> 1) To be measured together with V5.2 2) This measurement shall be in-process.	GR	GR	GR	2 specimens H, layer 5 (CTB) (not laminated)	3D01
D6	Spacing between conductors						
D6.1	External layer	The spacing shall achieve the minimum electrical clearance given in table 2. <i>Remark</i> To be measured together with V6.1.	GR	GR	GR	2 specimens E (CTB)	3D01

Code d'essai	Caractéristiques	Exigences générales	Exigences spécifiques pour le niveau de performance			Evaluation	
			A	B	C	Nombre d'éprouvettes à essayer	N° d'essai CEI 1189-3
D6.2	Couche interne	L'espacement doit correspondre au dégagement électrique minimal fournie dans le tableau 2. <i>Remarques</i> 1) A mesurer dans le cadre de la mise en oeuvre de V6.2. 2) Cette mesure doit être effectuée en cours de processus.	EG	EG	EG	2 éprouvettes H, couche 5 (CTB) (non stratifiée)	3D01
D7	Alignement du trou et de l'impression conductrice	Il ne doit y avoir aucune interruption de l'impression conductrice ; il ne doit pas y avoir de cassure du trou (coupure de pastille) à la jonction de la pastille et du conducteur excédant celui spécifié ci-dessous. Cela s'applique à la couche externe et à la couche interne (voir figures 4, 5 et 6 de la CEI 2326-4).				2 éprouvettes A ou B ou D (CTB), 5 trous sur chaque côté du TP ou RP	3D01
D7.1	Alignement de l'impression externe aux trous métallisés	Les exigences doivent être conformes aux valeurs spécifiées. Largeur annulaire minimale W_1 de la pastille externe à la jonction conductrice (voir figure 4 de la CEI 2326-4) Largeur annulaire minimale W_1 de la pastille externe aux autres parties	Pas de défaut sur l'impression conductrice et la métallisation des trous —	$W_1 \geq 0,03 \text{ mm}$ Point de rupture $\theta \leq 90^\circ$ (voir figure 6)	$W_1 \geq 0,05 \text{ mm}$ $W_1 \geq 0,05 \text{ mm}$ (voir figure 4)		
D7.2	Alignement de l'impression externe aux trous non métallisés	Les exigences doivent être conformes aux valeurs spécifiées.	Pas de point de rupture. Pas de réduction de jonction de conducteur	Pas de point de rupture. Pas de réduction de jonction de conducteur	Pas de point de rupture. Largeur annulaire minimale de 0,4 mm		
D7.3	Alignement de l'impression interne aux trous métallisés	Les exigences doivent être conformes aux valeurs spécifiées. <i>Remarques</i> 1) Grossissement de 100x. 2) Il est possible d'utiliser toute autre méthode adéquate. Largeur annulaire minimale W_2 de la pastille interne à la jonction conductrice (voir figure 5 de la CEI 2326-4) Largeur annulaire minimale W_2 de la pastille interne aux autres parties	$W_2 \geq 0,03 \text{ mm}$ Point de rupture $\theta \leq 180^\circ$ (voir figure 6)	$W_2 \geq 0,03 \text{ mm}$ Point de rupture $\theta \leq 90^\circ$ (voir figure 6)	$W_2 \geq 0,05 \text{ mm}$ $W_2 \geq 0 \text{ mm}$ (voir figure 5)	1 éprouvette A ou B (CTB), 3 trous	3X09
D7.4	Trous sans pastille	Essai à l'étude					

Test code	Characteristics	General requirements	Specific requirements for performance level			Assessment	
			A	B	C	Number of specimens to be tested	Test No. IEC 1189-3
D6.2	Internal layer	The spacing shall achieve the minimum electrical clearance given in table 2. <i>Remarks</i> 1) To be measured together with V6.2. 2) This measurement shall be in-process.	GR	GR	GR	2 specimens H, layer 5 (CTB) (not laminated)	3D01
D7	Alignment of hole and conductive pattern	There shall be no interruption of the conductive pattern and there shall be no hole break-out (land cut off) at the junction of the land and the conductor in excess of that specified below. This applies to both internal and external layers (see figures 4, 5 and 6 of IEC 2326-4).				2 specimens A or B or D (CTB), 5 holes each side of the TP or PP	3D01
D7.1	External pattern alignment to plated holes	The requirements shall be as specified. Minimum annular width W_1 of external land at conductor junction (see figure 4 of IEC 2326-4) Minimum annular width W_1 of external land at the other parts	There shall be no defects at conductive pattern and through-hole plating	$W_1 \geq 0,03 \text{ mm}$	$W_1 \geq 0,05 \text{ mm}$		
			—	breakout $\theta \leq 90^\circ$ (see figure 6)	$W_1 \geq 0,05 \text{ mm}$ (see figure 4)		
D7.2	External pattern alignment to plain holes	The requirements shall be as specified.	No breakout. No conductor junction reduction	No breakout. No conductor junction reduction	No breakout. Minimum annular width 0,4 mm		
D7.3	Internal pattern alignment to plated holes	The requirements shall be as specified. <i>Remarks</i> 1) 100x magnification. 2) Any other adequate method may be used. Minimum annular width W_2 of internal land at conductor junction (see figure 5 of IEC 2326-4) Minimum annular width W_2 of internal land at the other parts	$W_2 \geq 0,03 \text{ mm}$ breakout $\theta \leq 180^\circ$ (see figure 6)	$W_2 \geq 0,03 \text{ mm}$ breakout $\theta \leq 90^\circ$ (see figure 6)	$W_2 \geq 0,05 \text{ mm}$ $W_2 \geq 0 \text{ mm}$ (see figure 5)	1 specimen A or B (CTB), 3 holes	3X09
D7.4	Landless holes	Test under consideration					

Code d'essai	Caractéristiques	Exigences générales	Exigences spécifiques pour le niveau de performance			Evaluation	
			A	B	C	Nombre d'éprouvettes à essayer	N° d'essai CEI 1189-3
D8	<i>Précision du positionnement</i>						
D8.1	Position de l'impression conductrice et des trous par rapport aux repères de position	Aucune continuité entre le trou 10 et le trou 1, 2, 3, 4 ou 5. <i>Remarque</i> Un testeur de continuité normalisé doit être utilisé.	EG	EG	EG	2 éprouvettes R (CTB)	3D04
D8.2	Tolérance de la position des centres des trous par rapport aux repères de position	<i>Non applicable</i>					
D9	<i>Revêtement polymère permanent (épargne de brasage comprise)</i>						
D9.1	Dimensions	Les dimensions de l'impression du revêtement polymère doivent être conformes aux dimensions globales de l'éprouvette.	EG	EG	EG	2 éprouvettes D, G et N (CTB), à 10 emplacements	3D01
D9.2	Epaisseur du revêtement polymère	L'épaisseur doit être conforme aux spécifications. <i>Remarque</i> L'épaisseur doit être mesurée au centre de chaque conducteur lors de la mise en oeuvre de l'essai n° 3X09 avec un grossissement de 400x.	5 µm EG	25 µm EG	25 µm EG	2 éprouvettes D, G et N (CTB), à 3 emplacements 1 éprouvette D ou N (CTB), à 3 emplacements	3D04 ou 3X09
D10	<i>Planéité</i>	Les valeurs de courbure et de vrillage autorisées ne doivent pas être supérieures aux valeurs spécifiées concernant les cartes imprimées de diagonale ≥ 100 mm.	1,5 % de la diagonale	1 % de la diagonale	0,5 % de la diagonale	2 TP ou PP	3M04

Test code	Characteristics	General requirements	Specific requirements for performance level			Assessment	
			A	B	C	Number of specimens to be tested	Test No. IEC 1189-3
D8	<i>Positional accuracy</i>						
D8.1	Position of conductive pattern and holes relative to the position data	No continuity between hole 10 and hole 1, 2, 3, 4, or 5. <i>Remark</i> A standard continuity tester shall be used.	GR	GR	GR	2 specimens R (CTB)	3D04
D8.2	Positional tolerance of hole centres relative to the position data	<i>Not applicable</i>					
D9	<i>Permanent polymer coating (including solder resist)</i>						
D9.1	Dimensions	The dimensions of the polymer coating pattern shall comply with the overall dimensions of the specimens.	GR	GR	GR	2 specimens D, G and N (CTB), at 10 places	3D01
D9.2	Thickness of polymer coating	The thickness shall be as specified. <i>Remark</i> The thickness shall be measured at the centre of each conductor when using test 3X09 with 400x magnification.	5 µm GR	25 µm GR	25 µm GR	2 specimens D, G and N (CTB), at 3 places 1 specimen D or N (CTB), at 3 places	3D04 or 3X09
D10	<i>Flatness</i>	The allowable bow and twist shall be not more than the specified value for printed boards with a diagonal of ≥ 100 mm.	1,5 % of the diagonal	1 % of the diagonal	0,5 % of the diagonal	2 TP or PP	3M04

Code d'essai	Caractéristiques	Exigences générales	Exigences spécifiques pour le niveau de performance			Evaluation	
			A	B	C	Nombre d'éprouvettes à essayer	N° d'essai CEI 1189-3
S	ESSAIS CONCERNANT L'ÉTAT DE SURFACE						
S1	Revêtement métallique de finition						
S1.1	Adhérence du revêtement métallisé, méthode du ruban adhésif	On ne doit pas constater la présence de revêtement adhérent au ruban adhésif après l'avoir arraché du conducteur. <i>Remarque</i> L'éprouvette N doit être essayée avant la fusion.	EG	EG	EG	2 éprouvettes N (CTB) (non couvertes de revêtement polymère).	3X01
	ou						
	Adhérence du revêtement métallique, méthode du brunissement	Il ne doit être constaté ni cloquage ni décollement du revêtement métallique. <i>Remarque</i> Pour les finitions des contacts uniquement.	EG	EG	EG	2 éprouvettes N (CTB)	3X02
S1.2	Epaisseur du revêtement métallique (zones de contact)	L'épaisseur doit être la suivante : – pour l'or : $\geq 5 \mu\text{m}$ – pour l'or sur nickel : or $\geq 0,7 \mu\text{m}$, nickel $\geq 2,5 \mu\text{m}$	–	EG	EG	2 éprouvettes N (CTB)	3X06
S1.3	Epaisseur du revêtement métallique (autres zones)	<i>Non applicable</i>					
S1.4	Porosité, exposition aux gaz	<i>Non applicable</i>					
	Porosité, essai électrographique	<i>Non applicable</i>					
S2	Adhérence du revêtement polymère permanent, méthode du ruban adhésif	La perte d'adhérence ne doit pas être supérieure au pourcentage admissible spécifié de la zone d'essai. <i>Remarque</i> Applicable au revêtement polymère permanent uniquement. – sur le cuivre nu ; – sur l'or ou le nickel ; – sur la stratifié de base ; – sur les métaux de fusibles (revêtement métallique de étain-plomb, étain-plomb fondu, etc.).	10 % 25 % 10 % 50 %	5 % 10 % 5 % 25 %	0 % 5 % 0 % 10 %	2 éprouvettes G (CTB)	3X01
S3	Brasabilité	<i>Remarque</i> Lors de l'essai de brasabilité, les surfaces conductrices de la carte et de l'intérieur des trous doivent être correctement mouillées. Lorsque l'essai est appliqué à des cartes de production, il convient de ne contrôler que les trous qui ne sont pas reliés aux couches internes pour éviter «l'effet de dissipation thermique» qui affecterait l'interprétation des résultats.					

Test code	Characteristics	General requirements	Specific requirements for performance level			Assessment	
			A	B	C	Number of specimens to be tested	Test No. IEC 1189-3
S	SURFACE CONDITION TESTS						
S1	Plating finishing						
S1.1	Adhesion of plating, tape method or Adhesion of plating, burnish method	There shall be no evidence of plating adhering to tape after removal from the conductor. <i>Remark</i> Specimen N shall be tested prior to fusing. There shall be no evidence of blistering or detachment of the plating. <i>Remark</i> For contact finishes only.	GR	GR	GR	2 specimens N (CTB) (not covered with polymer coating)	3X01
			GR	GR	GR	2 specimens N (CTB)	3X02
S1.2	Thickness of plating (contact area)	The thickness shall be: - for gold: $\geq 5 \mu\text{m}$; - for gold over nickel: gold $\geq 0,7 \mu\text{m}$, nickel $\geq 2,5 \mu\text{m}$.	—	GR	GR	2 specimens N (CTB)	3X06
S1.3	Thickness of plating (other than contact areas)	Not applicable					
S1.4	Porosity, gas exposure	Not applicable					
	Porosity, electro-graphic test	Not applicable					
S2	Adhesion of permanent polymer coating, tape method	The loss of adhesion shall not be more than the specified allowable percentage of testing area. <i>Remark</i> Applicable to permanent polymer coating only: - on bare copper; - on gold or nickel; on base laminate; - on melting metals (tin-lead plating, fused tin-lead, etc.).	10 % 25 % 10 % 50 %	5 % 10 % 5 % 25 %	0 % 5 % 0 % 10 %	2 specimens G (CTB)	3X01
S3	Solderability	<i>Remark</i> When tested, the conductive surfaces of the board and the insides of the holes shall be properly wetted. When applied on production boards, only those holes having no connection with internal layers should be assessed to avoid "heat sink effect" affecting results interpretation.					

Code d'essai	Caractéristiques	Exigences générales	Exigences spécifiques pour le niveau de performance			Evaluation	
			A	B	C	Nombre d'éprouvettes à essayer	N° d'essai CEI 1189-3
S3.1	Lorsque l'emploi d'un flux non activé est agréé par le client et le fournisseur	<i>Remarques</i> 1) Flux non activé, tel que spécifié dans la CEI 68-2-20. 2) Concernant le mouillage et le retrait de mouillage, les trous doivent correspondre aux trous correctement brasés indiqués dans la figure 7 de la CEI 2326-4. 3) Vieillessement accéléré : Essai Ca de la CEI 68-2-3, 10 jours.				2 éprouvettes M et S (CTB)	3X07
	A la réception	Mouillage: l'échantillon doit être mouillé dans les 3 s. Quand un revêtement de protection temporaire destiné à préserver l'aptitude au mouillage est utilisé, l'échantillon doit être mouillé dans les 4 s. Retrait de mouillage: l'échantillon doit rester en contact avec l'alliage en fusion de 5 s à 6 s et ne doit pas présenter de retrait de mouillage.	—	—	EG		
	Après vieillissement accéléré	Mouillage: l'échantillon doit être mouillé dans les 4 s. Retrait de mouillage: l'échantillon doit rester en contact avec l'alliage en fusion de 5 s à 6 s et ne doit pas présenter de retrait de mouillage.	—	—	EG		
S3.2	Lorsque l'emploi d'un flux activé est agréé par le client et le vendeur	<i>Remarques</i> 1) Flux activé (0,2 %) tel que spécifié dans la CEI 68-2-20. 2) Pour ce qui concerne le mouillage et le retrait de mouillage, les trous doivent correspondre aux trous correctement brasés indiqués dans la figure 7 de la CEI 2326-4. 3) Vieillessement accéléré : Essai Ca de la CEI 68-2-3, pendant 10 jours.				2 éprouvettes M et S (CTB)	3X07
	A la réception et après vieillissement accéléré	Pour les cartes comportant ou ne comportant pas de revêtement de protection temporaire (brasable) : Mouillage: l'échantillon doit être mouillé dans les 3 s. Retrait de mouillage: l'échantillon doit rester en contact avec l'alliage en fusion de 5 s à 6 s et ne doit pas présenter de retrait de mouillage.	EG	EG	—		

Test code	Characteristics	General requirements	Specific requirements for performance level			Assessment	
			A	B	C	Number of specimens to be tested	Test No. IEC 1189-3
S3.1	When the use of a non-activated flux is agreed between customer and supplier	<i>Remarks</i> 1) Non-activated flux, as specified in IEC 68-2-20. 2) For both wetting and dewetting the holes shall comply with the well-soldered holes of figure 7 of IEC 2326-4. 3) Accelerated ageing. Test Ca of IEC 68-2-3, 10 days.				2 specimens M and S (CTB)	3X07
	As-received condition	Wetting: the specimen shall wet within 3 s. When temporarily protective coating intended to preserve the wettability is used, the specimen shall be wet within 4 s. Dewetting: the specimen shall remain in contact with the molten solder for 5 s to 6 s and shall not be dewetted.	—	—	GR		
	After accelerated ageing	Wetting: the specimen shall be wet within 4 s.	—	—	GR		
		Dewetting: The specimen shall remain in contact with the molten solder for 5 s to 6 s and shall not be dewetted.	—	—	GR		
S3.2	When the use of an activated flux is agreed between purchaser and vendor	<i>Remarks</i> 1) Activated flux (0,2 %) as specified in IEC 68-2-20. 2) For both wetting and dewetting the holes shall comply with the well-soldered holes in figure 7 of IEC 2326-4. 3) Accelerated ageing: test Ca of IEC 68-2-3, for 10 days.				2 specimens M and S (CTB)	3X07
	As-received condition and after accelerated ageing	For boards with or without (solderable) temporary protective coating:	GR	GR	—		
		Wetting: the specimen shall be wet within 3 s. Dewetting: the specimen shall remain in contact with the molten solder for 5 s to 6 s and shall not be dewetted.	GR	GR	—		

Code d'essai	Caractéristiques	Exigences générales	Exigences spécifiques pour le niveau de performance			Evaluation	
			A	B	C	Nombre d'éprouvettes à essayer	N° d'essai CEI 1189-3
S4	<i>Résistance aux solvants et aux flux</i>						
S4.1	Revêtement polymère permanent	Aucun signe de: – cloquage ou décollement interlaminaire; – enlèvement accidentel de zones du revêtement polymère permanent ou d'encre; – changement important de couleur.	–	EG	EG	2 TP ou PP	3C04
S4.2	Marquages	Acceptable: a) marquage non affecté ; b) marquage réduit mais lisible. Non acceptable: c) marquage difficilement lisible, c'est-à-dire pouvant induire des erreurs de lecture de caractères similaires tels que R-P-B, E-F, C-G-O ; d) marquage illisible ou détruit.	–	EG	EG	2 TP ou PP	3C04
S5	<i>Topographie de l'impression de pastille</i>	<i>Essai à l'étude</i>					
S6	<i>Nettoyabilité</i>	<i>Essai à l'étude</i>					

IECNORM.COM : Click to view the full PDF of IEC 62326-4-1:1996

Test code	Characteristics	General requirements	Specific requirements for performance level			Assessment	
			A	B	C	Number of specimens to be tested	Test No. IEC 1189-3
S4	<i>Resistance to cleaning agents and flux</i>						
S4.1	Permanent polymer coating	No sign of: - blistering or delamination; - random removal of areas of permanent polymer coating or ink dissolving; - substantial change in colour.	—	GR	GR	2 TP or PP	3C04
S4.2	Marking legend	Accept: a) marking unaffected; b) marking reduced but legible. Reject: c) markings doubtfully legible, i.e. possible mistake between similar characters, such as R-P-B, E-F, C-G-O; d) marking illegible or destroyed.	—	GR	GR	2 TP or PP	3C04
S5	<i>Land pattern topography</i>	<i>Test under consideration</i>					
S6	<i>Cleanliness</i>	<i>Test under consideration</i>					

IECNORM.COM : Click to view the full PDF of IEC 62326-4-1:1996

Code d'essai	Caractéristiques	Exigences générales	Exigences spécifiques pour le niveau de performance			Evaluation	
			A	B	C	Nombre d'éprouvettes à essayer	N° d'essai CEI 1189-3
E	ESSAIS ÉLECTRIQUES						
E1	Intégrité électrique						
E1.1	Continuité de circuit	La résistance des conducteurs et les interconnexions ne doivent pas excéder 5 Ω.	EG	EG	EG	2 TP ou PP	3E02
E1.2	Isolation de circuit	La résistance doit être > 1 MΩ.	EG	EG	EG	2 TP ou PP	3E01
E2	Epreuve de courant	L'épreuve est exécutée sur cinq trous au moins. Le revêtement dans les trous doit résister au courant approprié comme spécifié dans la CEI 1189-3 sans destruction (fusion) ni surchauffe se traduisant par une décoloration. Les conducteurs ne doivent pas être détériorés (fusion) et il ne doit pas y avoir de surchauffe se traduisant par une décoloration.	—	EG	EG	2 éprouvettes H (CTB)	3E14 et 3E15
E3	Epreuve de tension	Il ne doit pas y avoir de décharge disruptive.	—	EG	EG	2 éprouvettes H (CTB)	3E09
E4	Modification de résistance des trous métallisés	Au cours du conditionnement, les exigences doivent être satisfaites. <i>Remarque</i> L'Augmentation maximale admissible de la résistance en pourcentage au cours de toute immersion dans le bain d'huile à 260 °C doit être spécifié.	—	Augmentation après 10 cycles : ≤ 50 %	Augmentation après 30 cycles : ≤ 25 %	2 éprouvettes D (CTB)	3E08
E5	Résistance d'isolement	<i>Remarque</i> La résistance d'isolement doit être mesurée avant et après conditionnement environnemental et à une température élevée.					
E5.1	Mesure dans des conditions atmosphériques normalisées	Le préconditionnement est effectué à l'aide de l'essai 1P01. La résistance d'isolement doit être conforme aux spécifications.					
	Couches de surface		—	≥ 500 MΩ	≥ 500 MΩ	2 éprouvettes E (CTB)	3E03
	Couches internes		—	≥ 500 MΩ	≥ 500 MΩ	2 éprouvettes E (CTB)	3E04
	Entre couches		—	≥ 500 MΩ	≥ 500 MΩ	2 éprouvettes E (CTB)	3E05
E5.2	Mesure après conditionnement	Conditionnement conforme aux spécifications de la CEI 68-2-3 : Essai Ca : Essai continu de chaleur humide, ou CEI 68-2-38 : Essai Z/AD : Essai cyclique composite de température et d'humidité La résistance d'isolement doit être conforme aux spécifications. <i>Remarque</i> L'essai de conditionnement Ca est à préférer.	—	10 jours	21 jours		

Test code	Characteristics	General requirements	Specific requirements for performance level			Assessment	
			A	B	C	Number of specimens to be tested	Test No. IEC 1189-3
E	ELECTRICAL TESTS						
E1	<i>Electrical integrity</i>						
E1.1	Circuit continuity	The resistance of conductors and interconnections shall not be greater than 5 Ω .	GR	GR	GR	2 TP or PP	3E02
E1.2	Circuit isolation	The resistance shall be over 1 M Ω .	GR	GR	GR	2 TP or PP	3E01
E2	<i>Current proof</i>	At least five holes shall be tested. The plating within the holes shall withstand the appropriate current as specified in IEC 1189-3 without burn-out (fusing) and without overheating as apparent by discoloration. The conductors shall not burn out (fuse) and there shall be no overheating as apparent by discoloration.	—	GR	GR	2 specimens H (CTB)	3E14 and 3E15
E3	<i>Voltage proof</i>	There shall be no disruptive discharge.	—	GR	GR	2 specimens H (CTB)	3E09
E4	<i>Change in resistance of plated holes</i>	During conditioning the requirements shall be met. <i>Remark</i> Maximum permissible increase of resistance in per cent during any immersion into the oil bath of 260 °C shall be specified.	—	10 cycles increase: $\leq 50\%$	30 cycles increase: $\leq 25\%$	2 specimens D (CTB)	3E08
E5	<i>Insulation resistance</i>	<i>Remark</i> Insulation resistance shall be measured before environmental conditioning, after environmental conditioning and at elevated temperature.					
E5.1	Measurement at standard atmospheric conditions	Preconditioning using test 1P01. The insulation resistance shall be as specified.					
	Surface layers		—	$\geq 500\text{ M}\Omega$	$\geq 500\text{ M}\Omega$	2 specimens E (CTB)	3E03
	Internal layers		—	$\geq 500\text{ M}\Omega$	$\geq 500\text{ M}\Omega$	2 specimens E (CTB)	3E04
	Between layers		—	$\geq 500\text{ M}\Omega$	$\geq 500\text{ M}\Omega$	2 specimens E (CTB)	3E05
E5.2	Measurement after conditioning	Conditioning, as specified in IEC 68-2-3: test Ca: Damp Heat, Steady state, or 68-2-38: test Z/AD: composite temperature/humidity cyclic test. The insulation resistance shall be as specified. <i>Remark</i> Preferred conditioning test Ca.	—	10 days	21 days		

Code d'essai	Caractéristiques	Exigences générales	Exigences spécifiques pour le niveau de performance			Evaluation	
			A	B	C	Nombre d'éprouvettes à essayer	N° d'essai CEI 1189-3
E5.3	Couches de surface	<i>Remarque</i> La température et la durée de l'essai dans la chambre doivent être spécifiées dans la CDS. La résistance d'isolement doit être spécifiée.	—	≥ 500 MΩ	≥ 500 MΩ	2 éprouvettes E (CTB)	3E03
	Couches internes		—	≥ 500 MΩ	≥ 500 MΩ	2 éprouvettes E (CTB)	3E04
	Entre couches		—	≥ 500 MΩ	≥ 500 MΩ	2 éprouvettes E (CTB)	3E05
	Mesure à température élevée						
	Couches de surface		—	≥ 100 MΩ	≥ 500 MΩ	2 éprouvettes E (CTB)	3E03
	Couches internes		—	≥ 100 MΩ	≥ 500 MΩ	2 éprouvettes E (CTB)	3E04
	Entre couches		—	≥ 100 MΩ	≥ 500 MΩ	2 éprouvettes E (CTB)	3E05
E6	Impédance caractéristique	Essai à l'étude					

IECNORM.COM : Click to view the full PDF of IEC 62264-1:1996

Test code	Characteristics	General requirements	Specific requirements for performance level			Assessment	
			A	B	C	Number of specimens to be tested	Test No. IEC 1189-3
E5.3	Surface layers	<i>Remark</i> The temperature and the time in the chamber shall be specified in the CDS. The insulation resistance shall be specified.	—	$\geq 500 \text{ M}\Omega$	$\geq 500 \text{ M}\Omega$	2 specimens E (CTB)	3E03
	Internal layers		—	$\geq 500 \text{ M}\Omega$	$\geq 500 \text{ M}\Omega$	2 specimens E (CTB)	3E04
	Between layers		—	$\geq 500 \text{ M}\Omega$	$\geq 500 \text{ M}\Omega$	2 specimens E (CTB)	3E05
	Measurement at elevated temperature						
	Surface layers		—	$\geq 100 \text{ M}\Omega$	$\geq 500 \text{ M}\Omega$	2 specimens E (CTB)	3E03
	Internal layers		—	$\geq 100 \text{ M}\Omega$	$\geq 500 \text{ M}\Omega$	2 specimens E (CTB)	3E04
	Between layers		—	$\geq 100 \text{ M}\Omega$	$\geq 500 \text{ M}\Omega$	2 specimens E (CTB)	3E05
E6	Characteristic impedance	Test under consideration					

IECNORM.COM : Click to view the full PDF of IEC 62367-1:1996

Code d'essai	Caractéristiques	Exigences générales	Exigences spécifiques pour le niveau de performance			Evaluation	
			A	B	C	Nombre d'éprouvettes à essayer	N° d'essai CEI 1189-3
P	ESSAIS PHYSIQUES						
P1	Force d'adhérence	<i>Remarque</i> Lorsque la stratification est réalisée avec une feuille de cuivre uniquement.					
P1.1	Mesure dans des conditions atmosphériques normalisées	L'adhérence ne doit pas être inférieure à la valeur spécifiée.	—	—	≥ 22 N par 25 mm	2 éprouvettes N (CTB)	3M01
P1.2	Mesure à température élevée	<i>Essai à l'étude</i>					
P2	Arrachement des trous métallisés sans pastille	L'arrachement, après cinq opérations de brasure, ne doit pas être inférieur à la valeur spécifiée. <i>Remarques</i> 1) Préconditionnement pendant 2 h. 2) L'essai de choc thermique (3N02) doit être appliqué pour 10 s (B) et 20 s (C). 3) La coupe micrographique sera effectuée seulement si elle est requise dans la CDS	—	≥ 16 N	≥ 16 N	2 éprouvettes A ou B (CTB)	3M03
P3	Arrachement des pastilles montées en surface	<i>Essai à l'étude</i>					
P4	Dureté du revêtement polymère permanent	Le revêtement ne doit pas être endommagé lorsque l'on utilise un crayon dont la dureté est spécifiée.	2B	F	2H	2 éprouvettes D ou G (CTB)	2 ¹⁾

¹⁾ Essai 2 de la CEI 249-3-3

Test code	Characteristics	General requirements	Specific requirements for performance level			Assessment	
			A	B	C	Number of specimens to be tested	Test No. IEC 1189-3
P	PHYSICAL TESTS						
P1	Peel strength	Remark For foil lamination only.					
P1.1	Measurement at standard atmospheric conditions	The peel strength shall not be less than the value specified.	—	—	≥ 22 N per 25 mm	2 specimens N (CTB)	3M01
P1.2	Measurement at elevated temperature	Test under consideration					
P2	Pull-off strength of landless plated holes	The pull-off strength after five soldering operations shall be not less than the value specified. Remarks 1) Preconditioning for 2 h. 2) The thermal shock test (3N02) shall be applied for 10 s (B) and 20 s (C). 3) Microsection will be done only when required in the CDS.	—	≥ 16 N	≥ 16 N	2 specimens A or B (CTB)	3M03
P3	Pull-out strength of surface-mounted lands	Test under consideration					
P4	Permanent polymer coating hardness	The coating shall not be damaged when using a pencil hardness as specified.	2B	F	2H	2 specimens D or G (CTB)	2 ¹⁾

¹⁾ Test 2 of IEC 249-3-3.

Code d'essai	Caractéristiques	Exigences générales	Exigences spécifiques pour le niveau de performance			Evaluation	
			A	B	C	Nombre d'éprouvettes à essayer	N° d'essai CEI 1189-3
Y	ESSAIS D'INTÉGRITÉ STRUCTURELLE						
Y1	<i>Décollement laminaire, choc thermique</i>	Il ne doit y avoir aucun cloquage ou décollement laminaire apparent. <i>Remarques</i> 1) Préconditionnement pendant 2 h. 2) L'essai de choc thermique (3N02) doit être appliqué pendant 10 s (B) et 20 s (C). 3) La coupe micrographique sera effectuée si elle est requise dans la CDS.	—	EG	EG	2 éprouvettes S (CTB)	3X08
Y2	<i>Inflammabilité</i>	Les matériaux utilisés doivent être conformes au degré d'inflammabilité du matériau de base.	EG	EG	EG	2 TP ou PP	3C01
Y3	<i>Facteur de dissipation diélectrique</i>	<i>Essai à l'étude</i>					
Y4	<i>Trous métallisés après préconditionnement</i>	Après conditionnement selon l'essai 3N02, les exigences fournies sous le code d'essai V4 doivent être satisfaites.	—	Voir V4	Voir V4	1 éprouvette A ou B (CTB), 3 trous	Voir V4

IECNORM.COM : Click to view the full PDF of IEC 62326-4-1:1996

Test code	Characteristics	General requirements	Specific requirements for performance level			Assessment	
			A	B	C	Number of specimens to be tested	Test No. IEC 1189-3
Y	STRUCTURAL INTEGRITY TESTS						
Y1	<i>Delamination, thermal shock</i>	There shall be no apparent blistering or delamination. <i>Remarks</i> 1) Preconditioning for 2 h. 2) The thermal shock test (3N02) shall be applied for 10 s (B) and 20 s (C). 3) Microsection will be done only when required in the CDS.	—	GR	GR	2 specimens S (CTB)	3X08
Y2	<i>Flammability</i>	The materials used shall meet the flammability class of the base material.	GR	GR	GR	2 TP or PP	3C01
Y3	<i>Dielectric dissipation factor</i>	<i>Test under consideration</i>					
Y4	<i>Plated holes after preconditioning</i>	After conditioning according to test 3N02, the requirements given under test code V4 shall be met.	—	See V4	See V4	1 specimen A or B (CTB) 3 holes	See V4

IECNORM.COM : Click to view the full PDF of IEC 62326-4-1:1996

6 Carte de démonstration du savoir-faire (CTB)

La CTB, qui comprend les éprouvettes individuelles (ITS) indiquées dans le tableau 5 et montrées sur la figure 1, doit être utilisée de préférence, pour l'essai de savoir-faire (voir 5.5 de la CEI 2326-1). Dans le tableau 5, est aussi indiquée l'affectation des essais à mettre en oeuvre avec l'ITS applicable.

Tableau 5 – Epreuves individuelles et essais

Epreuve individuelle	Niveau de performance	Essai
A1 + A2 A3 + A4 A5 + A6	A B C	Trous métallisés, épaisseur du cuivre, épaisseur du revêtement polymère et force d'arrachement
B1 + B2 B3 + B4 B5 + B6	A B C	Trous métallisés, épaisseur du cuivre, épaisseur du revêtement polymère et force d'arrachement
D1 + D2 D3 + D4 D5 + D6	A B C	Modification de résistance des trous métallisés (PTH)
E1 + E2 E3 + E4 E5 + E6	A B C	Résistance d'isolement
F2* F3 F6	A B C	Alignement des trous et de l'impression conductrice des trous métallisés internes (essai en cours de processus)
G3 + G4**	A, B, C	Revêtements permanents de polymère
H1 H2 H3	A B C	Epreuve de courant et épreuve de tension
L1 + L2 L3 + L4 L5 + L6	A B C	(Caractéristiques de gravure, option de fabrication) (essai en cours de processus)
M2 + M5	A, B, C	Brasabilité
N1 + N2 N3 + N4 N5 + N6	A B C	Revêtement métallique de finition et adhérence
R1 + R4 + R5	A, B, C	Alignement des trous et de l'impression conductrice des trous métallisés internes
S1 + S6	A, B, C	Brasabilité et décollement interlaminaire

* F1 + F4 + F5 sont remplacés par R1 + R4 + R5.
 ** G1 + G2 + G5 + G6 sont remplacés par S1, M2, M5 et S6.

6 Capability Test Board (CTB) descriptions

The CTB, which includes the individual test specimens (ITS) given in table 5 and shown in figure 1, shall preferably be used for capability testing (see 5.5 of IEC 2326-1). In table 5 also is given the assignment of tests to be carried out with the relevant ITS.

Table 5 – Individual test specimens and tests

Individual test specimen	Performance level	Test
A1 + A2 A3 + A4 A5 + A6	A B C	Plated holes, copper thickness, thickness of polymer coating and pull-out strength
B1 + B2 B3 + B4 B5 + B6	A B C	Plated holes, copper thickness, thickness of polymer coating and pull-out strength
D1 + D2 D3 + D4 D5 + D6	A B C	Change of resistance of plated holes (PTH)
E1 + E2 E3 + E4 E5 + E6	A B C	Insulation resistance
F2* F3 F6	A B C	Alignment of hole and conductive pattern of internal plated holes (in-process testing)
G3 + G4**	A, B, C	Permanent polymer coating
H1 H2 H3	A B C	Current proof and voltage proof
L1 + L2 L3 + L4 L5 + L6	A B C	(Etching characteristics, manufacturing option) (in-process testing)
M2 + M5	A, B, C	Solderability
N1 + N2 N3 + N4 N5 + N6	A B C	Plating finishing and peel strength
R1 + R4 + R5	A, B, C	Alignment of hole and conductive pattern of internal plated holes
S1 + S6	A, B, C	Solderability and delamination
* F1 + F4 + F5 are replaced by R1 + R4 + R5. ** G1 + G2 + G5 + G6 are replaced by S1, M2, M5 and S6.		

6.1 Structure des cartes d'essai

La carte d'essai (CTB) doit avoir un minimum de 10 couches et doit satisfaire aux exigences des tableaux 6 et 7. Un savoir-faire plus étendu sera obtenu par augmentation du nombre de couches ou par des critères rigoureux indiqués dans le tableau 2. Les couches supplémentaires peuvent être l'une quelconque des couches 2 à 9 montrées sur la figure 3.

Tableau 6 – Structure des cartes d'essai

Carte d'essai	Avec 10 couches	Avec plus de 10 couches
Structure NOTE – Les couches 1 et 10 peuvent être constituées d'une feuille de cuivre et/ou d'un stratifié superficiel recouvert (simple face). Les couches diélectriques non identifiées comme étant des stratifiés minces doivent être constituées de deux feuilles de préimprégnés au minimum.	1----- Feuilles préimprégnées ou couche de tête et feuilles préimprégnées 2----- stratifiés minces 3----- Feuilles préimprégnées 4----- stratifiés minces 5----- Feuilles préimprégnées 6----- stratifiés minces 7----- Feuilles préimprégnées 8----- stratifiés minces 9----- Feuilles préimprégnées ou couche de tête et feuilles préimprégnées 10-----	Voir la structure à 10 couches Couches supplémentaires entre couches 5 et 6
Nombre de couches	10	12-14-16-18-20-22 etc. (les nombres soulignés sont à préférer)
Épaisseur totale de la carte	1,6 mm ± 0,2 mm	A spécifier selon les limites choisies par les fabricants pour le produit et les procédés
Support isolant :	épaisseur diélectrique nominale Supérieure ou égale à 0,1 mm feuille conductrice 35 µm de cuivre, des deux côtés	
Isolément :	épaisseur 0,1 mm au minimum nombre de feuilles de collage 2 au minimum	
Largeur du conducteur et tolérances	Voir le tableau 8	
Trous	Tous trous métallisés (voir le tableau 7)	
Finition de surface	A spécifier selon le choix des fabricants	
Remarques	Les impressions doivent être correctement orientées selon la méthode de construction. Un espace suffisant doit être prévu autour de la zone imprimée en vue de placer un système de référence.	

6.1 Structure of test boards

The test board (CTB) shall have a minimum of 10 layers and shall meet the requirements of table 6 and 7. More enhanced capability will be obtained by increasing the number of layers or by stringent criteria given in table 2. The additional layers may be any one of the layer 2 to 9 shown in figure 3.

Table 6 – Structure of test boards

Test board	With 10 layers	With more than 10 layers
Structure NOTE – Layer 1 and 10 may be copper foil and/or cap laminate (single-sided) copper clad material. Dielectric separation not identified as CORE material shall be prepreg as required with a minimum of two sheets in each opening.	1----- Prepreg or cap layer and prepreg 2----- I core 0,1 - 0,2 mm I 3----- prepreg 4----- I core 0,1 - 0,2 mm I 5----- prepreg 6----- I core 0,1 - 0,2 mm I 7----- prepreg 8----- I core 0,1 - 0,2 mm I 9----- Prepreg or cap layer and prepreg 10-----	See 10 layer structure. Extra layers between layers 5 and 6.
Number of layers	10	12-14-16- <u>18</u> -20- <u>22</u> etc. (underlined numbers are preferred)
Total board thickness	1,6 mm ± 0,2 mm	To be specified according to the manufacturer's selected limits for product and processes.
Laminate:	nominal dielectric thickness conductive foil	
Insulation:	thickness number of bonding sheets	
Conductor width and tolerance	See table 8	
Holes	All holes plated (see table 7)	
Surface finish	To be specified according to the manufacturer's selection.	
Remarks	The patterns shall be correctly orientated according to the method of construction. Sufficient space shall be provided outside the pattern area to accommodate a registration system.	

**Tableau 7 – Exigences relatives aux trous,
comprenant la largeur annulaire minimale (anneau)**

Eprouvette d'essais	Diamètre et largeur annulaire des trous non métallisés	Diamètre du trou non métallisés comme percé et largeur annulaire	Calcul de la largeur annulaire
A5, B5, A6, B6, D5, D6, H3		Diamètre du trou (0,3 - 0,4) mm avec largeur minimale annulaire de 0,05 mm; D5, D6 trous de fixation (0,7-0,9) mm	Pastille de (0,7 - 0,8) mm ; tolérance de fabrication de 0,2 mm ; largeur annulaire interne et externe de 0,05 mm
A3, B3, A4, B4, D3, D4, H2		Diamètre du trou (0,5 - 0,6) mm avec largeur minimale annulaire de 0,05 mm; D1, D2 trous de fixation (0,7-0,9) mm	Pastille de (1,0 - 1,1) mm ; tolérance de fabrication de 0,3 mm ; largeur annulaire interne et externe de 0,05 mm
A1, B1, A2, B2, D1, D2, E1, E2, E3, E4, E5, E6, H1		Diamètre du trou (0,7 - 0,8) mm avec largeur minimale annulaire de 0,05 mm; D1, D2 trous de fixation (0,7-0,9) mm	Pastille de (1,3 - 1,4) mm ; tolérance de fab. de 0,4 mm ; largeur annulaire interne et externe de 0,05 mm
R5		Diamètre interne du trou métallisé, non mesuré. Trou percé pour avoir 0,8 mm de diamètre. Pastilles sur couches externes 2,0 mm	Le dégagement interne varie en fonction des trous. Le diamètre de dégagement du trou n° 5 est de 1,0 mm* avec une tolérance de fabrication de 0,2 mm
R4		Diamètre interne du trou métallisé, non mesuré. Trou percé pour avoir 0,8 mm de diamètre. Pastilles sur couches externes 2,0 mm	Le dégagement interne varie en fonction des trous. Le diamètre de dégagement du trou n° 5 est de 1,10 mm* avec une tolérance de fabrication de 0,30 mm
R1		Diamètre interne du trou métallisé, non mesuré. Trou percé pour avoir 0,8 mm de diamètre. Pastilles sur couches externes 2,0 mm	Le dégagement interne varie en fonction des trous. Le diamètre de dégagement du trou n° 5 est de 1,20 mm* avec une tolérance de fabrication de 0,40 mm
S1, S6		Diamètre de (0,8 - 1,0) mm avec largeur annulaire minimale de 0,2 mm	Pastille de (1,6 - 1,7) mm ; tolérance de fabrication de 0,4 mm ; largeur annulaire interne et externe de 0,2 mm
F6	Diamètre du trou (2,3 - 2,4) mm avec largeur minimale annulaire de 0 mm (tangentielle)		Pastille de (2,6 - 2,7) mm ; tolérance de fabrication de 0,2 mm; largeur annulaire interne (tangente) 0 mm
F3	Diamètre du trou (2,3 - 2,4) mm avec largeur minimale annulaire de 0 mm (tangentielle)		Pastille de (2,7 - 2,8) mm ; tolérance de fabrication de 0,3 mm ; largeur annulaire interne (tangente) 0 mm
F2	Diamètre du trou (2,3 - 2,4) mm avec largeur minimale annulaire de 0 mm (tangentielle)		Pastille de (2,8 - 2,9) mm; tolérance de fabrication de 0,4 mm ; largeur annulaire interne (tangente) 0 mm
Trous d'usinage	Diamètre de (2,3 -2,4) mm		Aucun
* Dégagement exact de la couche interne à enregistrer.			

Table 7 – Hole requirements including minimum annular width (ring)

Individual test specimen	Unplated hole diameter and annular width	Plated hole diameter as drilled and annular width	Annular width calculation
A5, B5, A6, B6, D5, D6, H3		(0,3 - 0,4) mm hole diameter with minimum annular width of 0,05 mm; D5, D6 attachment holes (0,7 - 0,9) mm	(0,7 - 0,8) mm land; 0,2 mm manufacturer allowance; 0,05 mm annular width, internal and external
A3, B3, A4, B4, D3, D4, H2		(0,5 - 0,6) mm hole diameter with minimum annular width of 0,05 mm; D1, D2 attachment holes (0,7 - 0,9) mm	(1,0 - 1,1) mm land; 0,3 mm manufacturer allowance; 0,05 mm annular width, internal and external
A1, B1, A2, B2, D1, D2, E1, E2, E3, E4, E5, E6, H1		(0,7 - 0,8) mm hole diameter with minimum annular width of 0,05 mm D1, D2 attachment holes (0,7 - 0,9) mm	(1,3 - 1,4) mm land; 0,4 mm manufacturer allowance; 0,05 mm annular width, internal and external
R5		Plated internal hole diameter, not measured. Drilled hole to be 0,8 mm diameter. Lands on external layers 2,0 mm	Internal clearance varies for each hole. Hole No. 5 has clearance diameter of 1,0 mm* using 0,2 mm manufacturer allowance
R4		Plated internal hole diameter, not measured. Drilled hole to be 0,8 mm diameter. Lands on external layers 2,0 mm	Internal clearance varies for each hole. Hole No. 5 has clearance diameter of 1,10 mm* using 0,30 mm manufacturer allowance
R1		Plated internal hole diameter, not measured. Drilled hole to be 0,8 mm diameter. Lands on external layers 2,0 mm	Internal clearance varies for each hole. Hole No. 5 has clearance diameter of 1,20 mm* using 0,40 mm manufacturer allowance
S1, S6		(0,8 - 1,0) mm diameter with minimum annular width of 0,2 mm	(1,6 - 1,7) mm land; 0,4 mm manufacturer allowance; 0,2 mm annular width, internal and external
F6	(2,3 - 2,4) mm hole diameter with minimum annular width of 0 mm (tangential)		(2,6 - 2,7) mm land; 0,2 mm manufacturer allowance; 0 mm annular width (tangential) internal
F3	(2,3 - 2,4) mm hole diameter with minimum annular width of 0 mm (tangential)		(2,7 - 2,8) mm land; 0,3 mm manufacturer allowance; 0 mm annular width (tangential) internal
F2	(2,3 - 2,4) mm hole diameter with minimum annular width of 0 mm (tangential)		(2,8 - 2,9) mm land; 0,4 mm manufacturer allowance; 0 mm annular width (tangential) internal
Tooling holes	(2,3 - 2,4) mm diameter		None

* Actual internal layer clearance to be recorded.

Tableau 8 - Exigences sur les largeurs des conducteurs

Les largeurs des conducteurs et leurs tolérances doivent satisfaire aux exigences du tableau 2.

Eprouvette d'essai	Largeurs des conducteurs mm		Observations
	Externes	Internes	
D1, D2	1,55 - 1,65	1,45 - 1,55	Zones de raccordement (1,55 - 1,65) mm
D3, D4	1,15 - 1,25	1,11 - 1,21	Zones de raccordement (1,55 - 1,65) mm
D5, D6	0,8 - 0,9	0,76 - 0,86	Zones de raccordement (1,55 - 1,65) mm
	Espacement de conducteur (REF) à maintenir par remarques mm		Espacement interne E1, E2 : (0,45 - 0,55) mm E3, E4 : (0,25 - 0,35) mm E5, E6 : (0,05 - 0,15) mm Espacement externe E1, E2 : (0,45 - 0,55) mm E3, E4 : (0,35 - 0,45) mm E5, E6 : (0,25 - 0,35) mm
	Externes	Internes	
E1, E2	0,4	0,4	
E3, E4	0,4	0,5	
E5, E6	0,4	0,6	
De L1 à L6	Pour la maîtrise des procédés		Pour référence seulement
N1, N2	(1,2 - 1,3) mm		1,9 x 1,8 avec conducteur de raccordement de 0,2 mm *
N3, N4	(0,5 - 0,6) mm		1,6 x 2,0 avec conducteur de raccordement de 0,2 mm *
N5, N6	(0,3 - 0,4) mm		1,1 x 1,2 avec conducteur de raccordement de 0,1 mm *
H1	(0,5 - 0,6) mm		
H2	(0,3 - 0,4) mm		
H3	(0,1 - 0,2) mm		
Autres caractéristiques	Les caractéristiques sans dimensions n'exigent pas de contrôle		
* Pour information seulement, ce n'est pas une valeur à contrôler.			

6.2 Arrangement des éprouvettes

L'arrangement des éprouvettes pour les CQC doit être conforme à la figure 2. Le tableau 9 montre les emplacements spécifiques des éprouvettes décrites à la figure 1 et les détails de la lettre, du numéro de l'éprouvette, et de son emplacement à partir de la coordonnée zéro (0).

Des éprouvettes supplémentaires peuvent être localisées en dehors des CQC et/ou suivant le choix du fabricant. Elles ne sont pas livrées pour essais, mais sont utilisées par le fabricant pour préévaluer les performances des CQC (voir la figure 2b).

La figure 3 montre les arrangements des impressions pour les CQC de 10 couches.

Table 8 – Conductor width requirements

Conductor width and tolerances shall meet the requirements of table 2.

Individual test specimen	Conductor width mm		Remarks
	External	Internal	
D1, D2	1,55 - 1,65	1,45 - 1,55	Attachment area (1,55 - 1,65) mm
D3, D4	1,15 - 1,25	1,11 - 1,21	Attachment area (1,55 - 1,65) mm
D5, D6	0,8 - 0,9	0,76 - 0,86	Attachment area (1,55 - 1,65) mm
	Conductor (REF) spacing to be maintained per remarks mm		Internal spacing E1, E2 : 0,45 - 0,55 mm E3, E4 : 0,25 - 0,35 mm E5, E6 : 0,05 - 0,15 mm
	External	Internal	
E1, E2	0,4	0,4	External spacing E1, E2 : 0,45 - 0,55 mm E3, E4 : 0,35 - 0,45 mm E5, E6 : 0,25 - 0,35 mm
E3, E4	0,4	0,5	
E5, E6	0,4	0,6	
L1 through L6	For process control		Reference only
N1, N2	(1,2 - 1,3) mm		1,9 x 1,8 with 0,2 mm connecting conductor *
N3, N4	(0,5 - 0,6) mm		1,6 x 2,0 with 0,2 mm connecting conductor *
N5, N6	(0,3 - 0,4) mm		1,1 x 1,2 with 0,1 mm connecting conductor *
H1	(0,5 - 0,6) mm		
H2	(0,3 - 0,4) mm		
H3	(0,1 - 0,2) mm		
Other features	Undimensioned features do not require inspection		

* Not an inspectable dimension but for information only

6.2 Arrangement of test specimens

The arrangement of test specimens for the CQC shall be in accordance with figure 2. Table 9 shows the specific locations of the test patterns described in figure 1 and details the test specimen letter and number and its location from coordinate zero (0).

Additional test specimens may be located outside the CQC and/or at the option of the manufacturer. They are not delivered for testing but are for the manufacturer's use to pre-evaluate his performance of the CQC (see figure 2b).

Figure 3 shows the pattern arrangements for the 10 layer CQC.

6.3 Arrangements multiples de cartes pour essai de savoir-faire (CTB)

Si, par exemple, le savoir-faire du produit demande des tailles de cartes (zone active) plus grandes que celles des cartes de savoir-faire simple (370 mm x 170 mm, diagonale = 407 mm) et si le fabricant souhaite démontrer son savoir-faire en utilisant des CTB, des arrangements multiples de ces CTB peuvent être utilisés. Ces arrangements multiples doivent être tels que chaque coin de la zone active de la carte multiple est occupé par une CTB. Des zones inoccupées entre les CTB sont autorisées, à condition qu'elles ne dépassent pas les dimensions des CTB.

Voir la figure 4 pour un exemple d'arrangement multiple.

Tableau 9 - Positionnement d'éprouvettes individuelles (ITP) sur le CQC

Eprouvette individuelles	Emplacement à partir de la coordonnée zéro mm		Eprouvette individuelles	Emplacement à partir de la coordonnée zéro mm	
A1, B1	40,0	122,0	H1	78,0	108,0
A2, B2	285,0	122,0	H2	78,0	55,0
A3, B3	40,0	69,0	H3	78,0	2,0
A4, B4	285,0	69,0	L1	5,0	150,0
A5, B5	40,0	16,0	L2	320,0	150,0
A6, B6	285,0	16,0	L3	40,0	97,0
D1	40,0	108,0	L4	285,0	97,0
D2	285,0	108,0	L5	5,0	44,0
D3	40,0	55,0	L6	285,0	44,0
D4	285,0	55,0	M2	320,0	136,0
D5	40,0	2,0	M5	5,0	30,0
D6	285,0	2,0	N1	40,0	136,0
E1	5,0	108,0	N2	285,0	136,0
E2	320,0	108,0	N3	40,0	83,0
E3	5,0	55,0	N4	285,0	83,0
E4	320,0	55,0	N5	40,0	30,0
E5	5,0	2,0	N6	285,0	30,0
E6	320,0	2,0	R1	5,0	150,0
F2	285,0	150,0	R4	320,0	97,0
F3	5,0	97,0	R5	40,0	44,0
F6	285,0	44,0	S1	5,0	136,0
G3	5,0	83,0	S6	320,0	30,0
G4	320,0	83,0			

6.3 Multiple arrangements of the capability test boards (CTB)

Where for example the product capability claims larger board sizes (active area), than that of a single capability test board (370 mm x 170 mm, diagonal = 407 mm), and if the manufacturer wishes to demonstrate the product capability by using the CTB, adequate multiple arrangements of the CTB may be used. The multiple arrangements shall be such that each corner of the active area of the multiple board is occupied by a CTB. Unoccupied areas between the CTBs are permitted providing they do not exceed the dimensions of the CTB.

For an example of a multiple arrangement see figure 4.

Table 9 – Positioning ITP on the CQC

Individual test specimen	Location from coordinate zero mm		Individual test specimen	Location from coordinate zero mm	
A1, B1	40,0	122,0	H1	78,0	108,0
A2, B2	285,0	122,0	H2	78,0	55,0
A3, B3	40,0	69,0	H3	78,0	2,0
A4, B4	285,0	69,0	L1	5,0	150,0
A5, B5	40,0	16,0	L2	320,0	150,0
A6, B6	285,0	16,0	L3	40,0	97,0
D1	40,0	108,0	L4	285,0	97,0
D2	285,0	108,0	L5	5,0	44,0
D3	40,0	55,0	L6	285,0	44,0
D4	285,0	55,0	M2	320,0	136,0
D5	40,0	2,0	M5	5,0	30,0
D6	285,0	2,0	N1	40,0	136,0
E1	5,0	108,0	N2	285,0	136,0
E2	320,0	108,0	N3	40,0	83,0
E3	5,0	55,0	N4	285,0	83,0
E4	320,0	55,0	N5	40,0	30,0
E5	5,0	2,0	N6	285,0	30,0
E6	320,0	2,0	R1	5,0	150,0
F2	285,0	150,0	R4	320,0	97,0
F3	5,0	97,0	R5	40,0	44,0
F6	285,0	44,0	S1	5,0	136,0
G3	5,0	83,0	S6	320,0	30,0
G4	320,0	83,0			

Dimensions in mm

Specimen placement point from coordinate zero		
A1	B1	40,0 122,0
A2	B2	285,0 122,0
A3	B3	40,0 69,0
A4	B4	285,0 69,0
A5	B5	40,0 16,0
A6	B6	285,0 16,0

Land diameter size all layers		
A1	B1	1,4
A2	B2	1,4
A3	B3	1,1
A4	B4	1,1
A5	B5	0,8
A6	B6	0,8

Diameter of clearance areas		
A1	B1	1,9
A2	B2	1,9
A3	B3	1,6
A4	B4	1,6
A5	B5	1,3
A6	B6	1,3

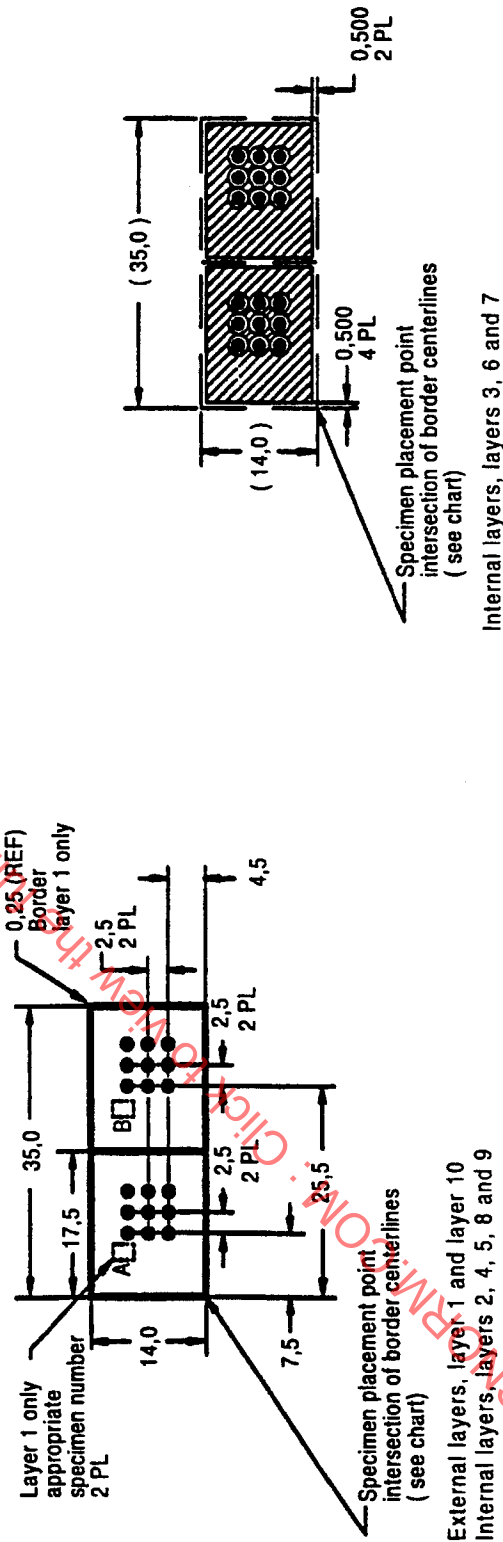
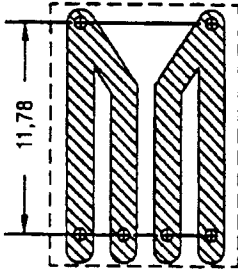


Figure 1a - Test specimens A and B

Dimensions en mm

Voir feuille 14 pour l'emplacement de l'échantillon D

Point de placement de l'échantillon à partir de la coordonnée zéro		
D1	40,0	108,0
D2	285,0	108,0
D3	40,0	55,0
D4	285,0	55,0
D5	40,0	2,0
D6	285,0	2,0



Vue A
(Localisations des trous montrées pour raison de clarté)

	Diamètre nominal des pastilles sur toutes les couches	Diamètre des dégagements	Compensation du plan à partir du bord de l'échantillon (couches 3, 5 et 7)	Largeur du circuit	
				Zone externe A	Zone B
D1	1,4	1,9	0,500	1,60	1,4
D2	1,4	1,9	0,500	1,60	1,4
D3	1,1	1,6	0,500	1,60	1,1
D4	1,1	1,6	0,500	1,60	1,1
D5	0,8	1,3	0,500	1,60	0,8
D6	0,8	1,3	0,500	1,60	0,8

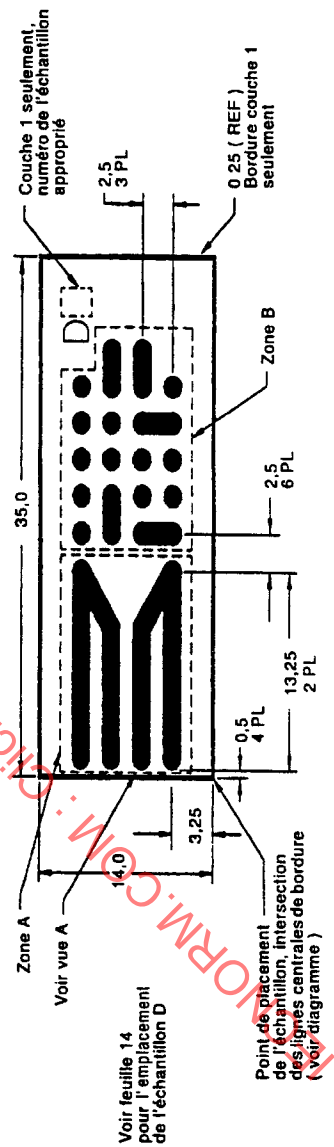
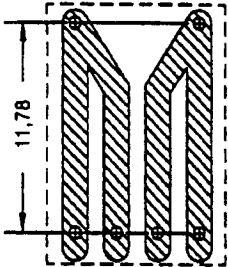


Figure 1b - Eprouvette D

REC 1 05296

Dimensions in mm



View A
(Hole locations shown for clarity)

Specimen placement point from coordinate zero	
D1	40,0 108,0
D2	285,0 108,0
D3	40,0 55,0
D4	285,0 55,0
D5	40,0 2,0
D6	285,0 2,0

	Diameter of lands on all layers	Diameter of clearance area	Offset of plane from specimen edge (layers 3, 6 and 7)	Circuit width	
				External area A	Area B
D1	1,4	1,9	0,500	1,60	1,4
D2	1,4	0,9	0,500	1,60	1,4
D3	1,1	1,6	0,500	1,60	1,1
D4	1,1	1,6	0,500	1,60	1,1
D5	0,8	1,3	0,500	1,60	0,8
D6	0,8	1,3	0,500	1,60	0,8

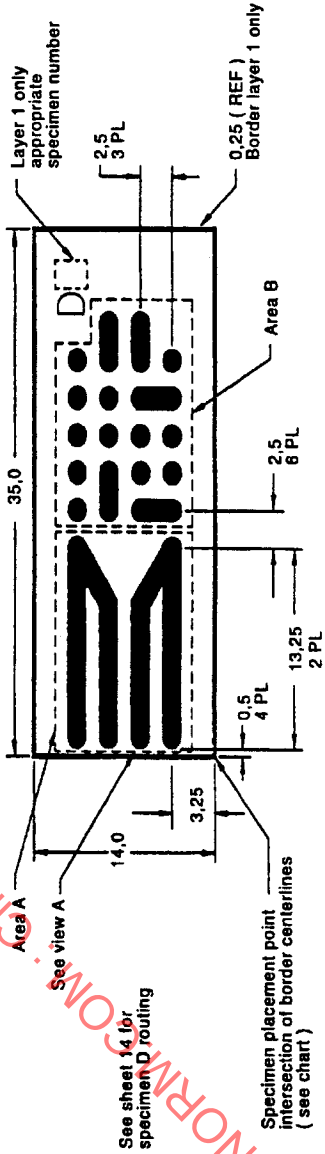
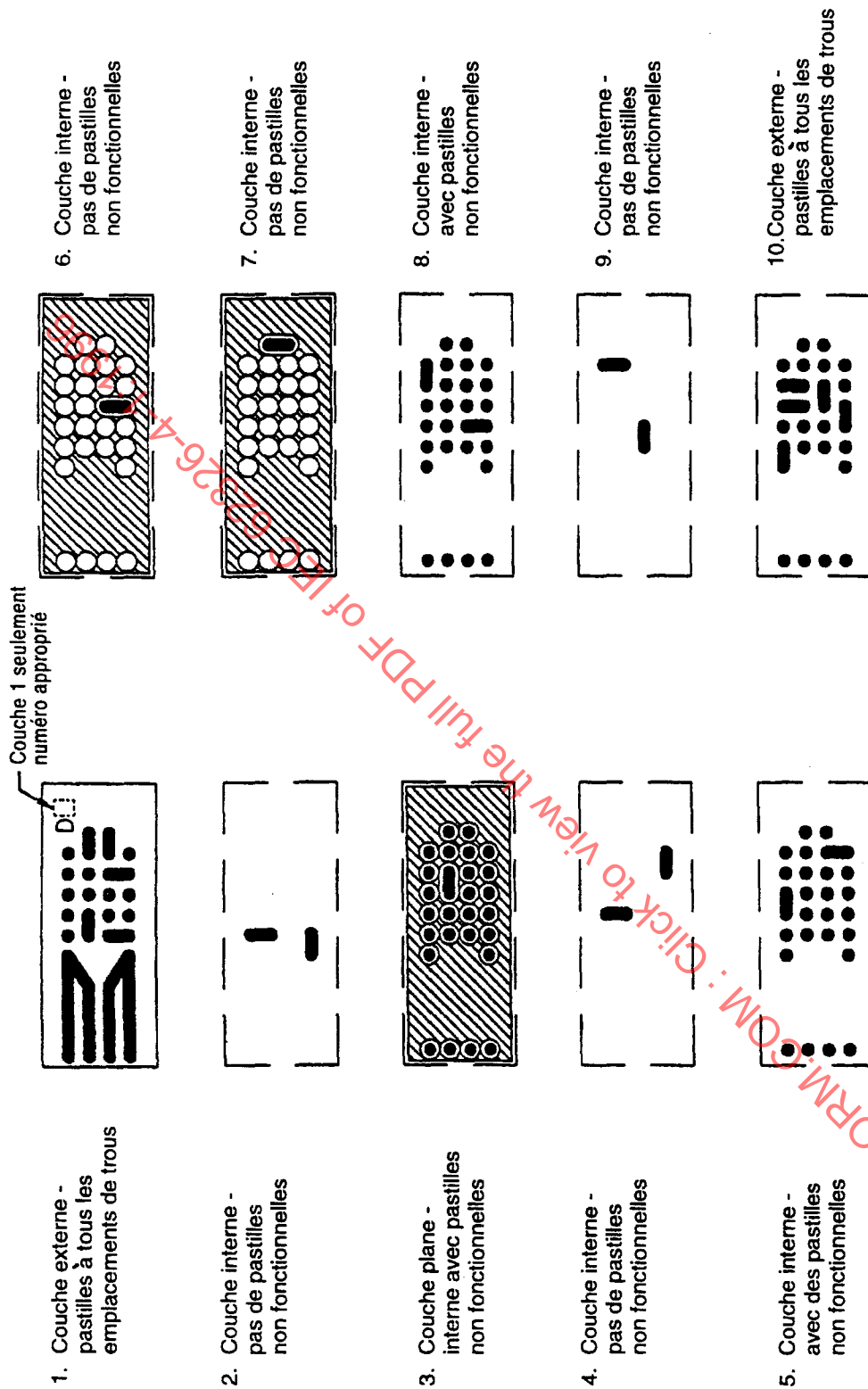
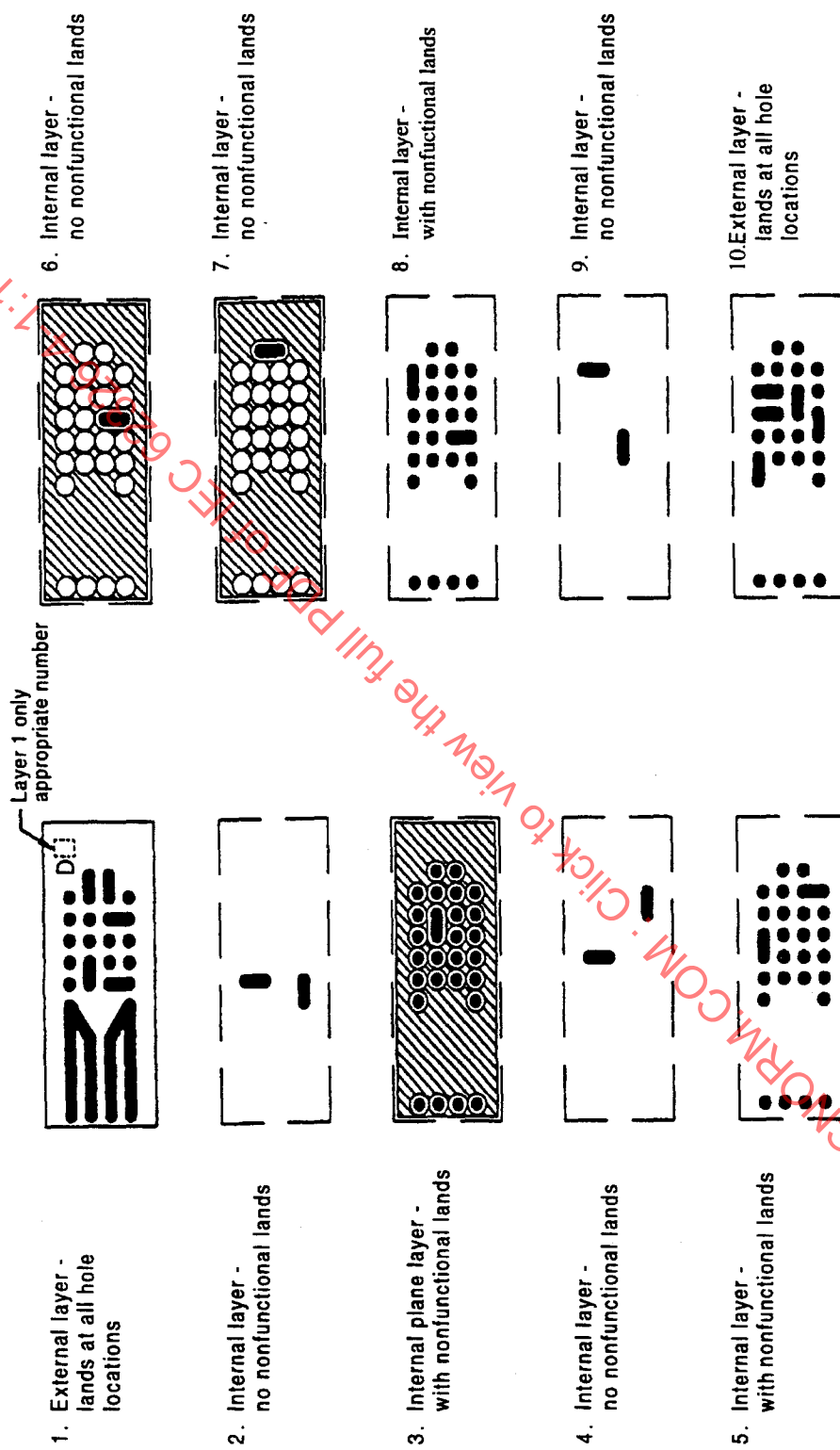


Figure 1b - Test specimen D



IEC 1053/96

Figure 1c - Epreuve D (fin)



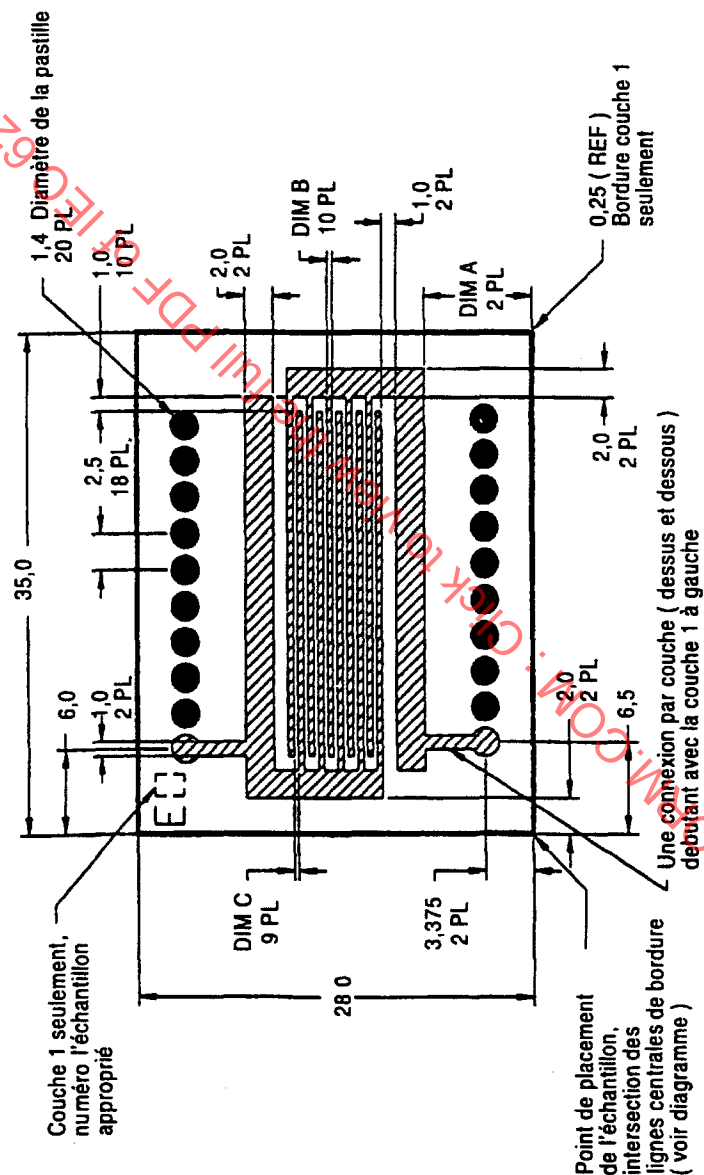
IEC 105396

Figure 1c - Test specimen D (concluded)

Dimensions en mm

Couches externes		DIM A	DIM B	DIM C
E1	E2	6,75	0,4	0,5
E3	E4	7,2	0,4	0,4
E5	E6	7,65	0,4	0,3

Couches Internes		DIM A	DIM B	DIM C
E1	E2	6,75	0,4	0,5
E3	E4	7,15	0,5	0,3
E5	E6	7,55	0,6	0,1



Borne de placement du spécimen à partir de la coordonnée zéro		
E1	5,0	108,0
E2	320,0	108,0
E3	5,0	55,0
E4	320,0	55,0
E5	5,0	2,0
E6	320,0	2,0

IEC 105496

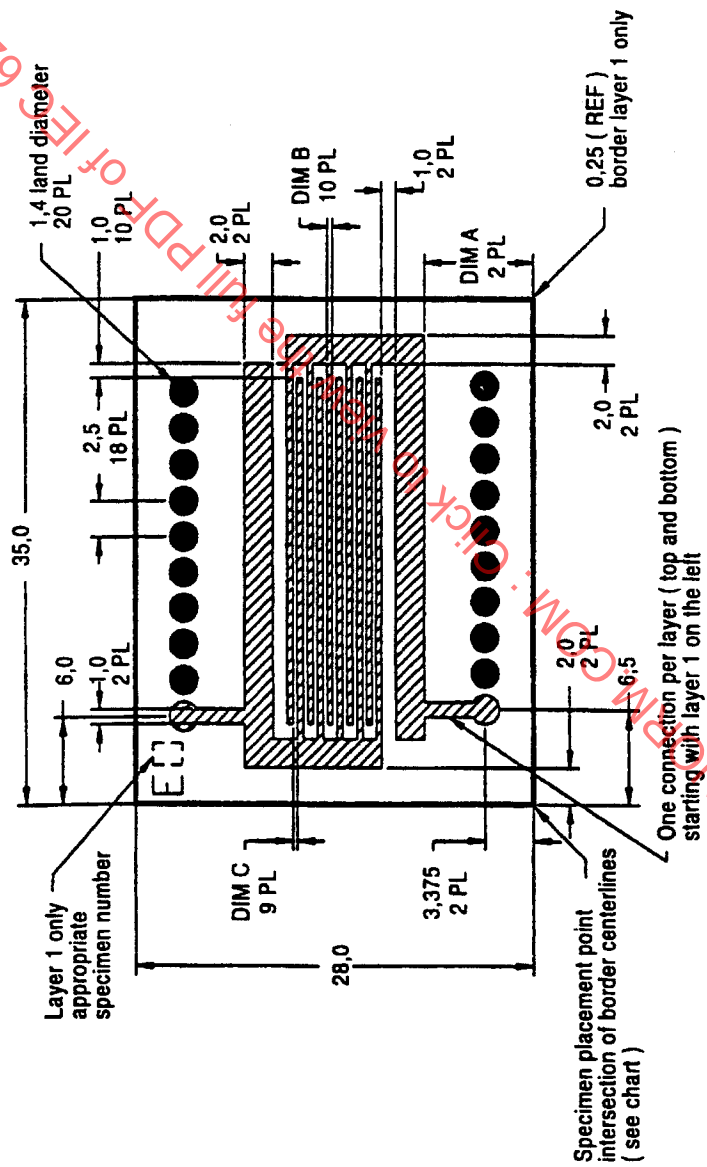
Exemple: La connexion à l'impression en peigne sur la couche 3 est la troisième à gauche

Figure 1d - Epruvette E

Dimensions in mm

External layers		DIM A	DIM B	DIM C
E1	E2	6,75	0,4	0,5
E3	E4	7,2	0,4	0,4
E5	E6	7,65	0,4	0,3

Internal layers		DIM A	DIM B	DIM C
E1	E2	6,75	0,4	0,5
E3	E4	7,15	0,5	0,3
E5	E6	7,55	0,6	0,1



Specimen placement point from coordinate zero		
E1	5,0	108,0
E2	320,0	108,0
E3	5,0	55,0
E4	320,0	55,0
E5	5,0	2,0
E6	320,0	2,0

Example: Connection to comb pattern on layer 3 is third from left

Figure 1d - Test specimen E

Dimensions en mm

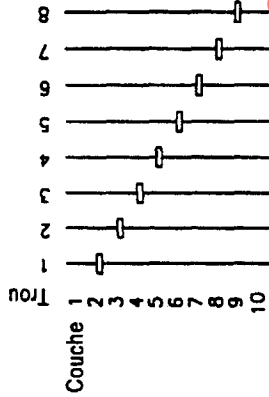
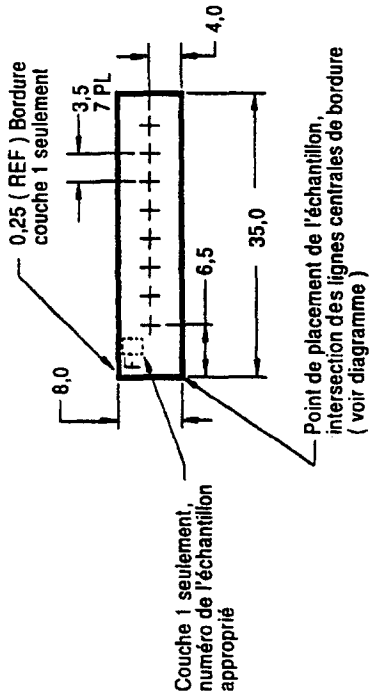
Eprouvette F

Point de placement de l'échantillon à partir de la coordonnée zéro	
F2	285,0
F3	5,0
F6	285,0

Dimensions du diamètre de la pastille	
F2	2,9
F3	2,8
F6	2,7

Eprouvette G

Point de placement de l'échantillon à partir de la coordonnée zéro	
G3	5,0
G4	320,0



Uniquement les couches externes

Couches externes: pas de pastilles
Couches internes: une pastille par
Couches de gauche à droite
(couche 2 première pastille)

Figure 1e - Epruvette F et G

Dimensions in mm

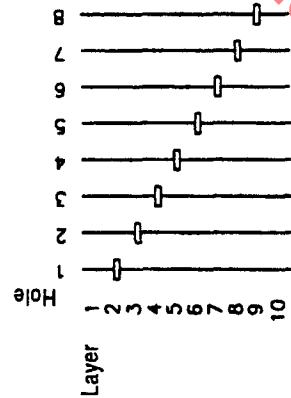
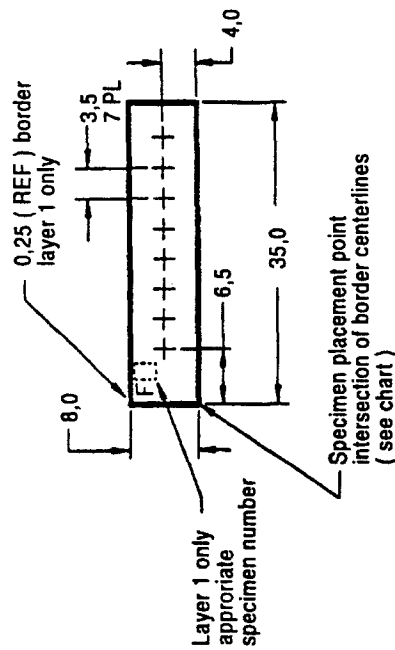
Specimen F

Specimen placement point from coordinate zero	
F2	285,0
F3	5,0
F6	285,0

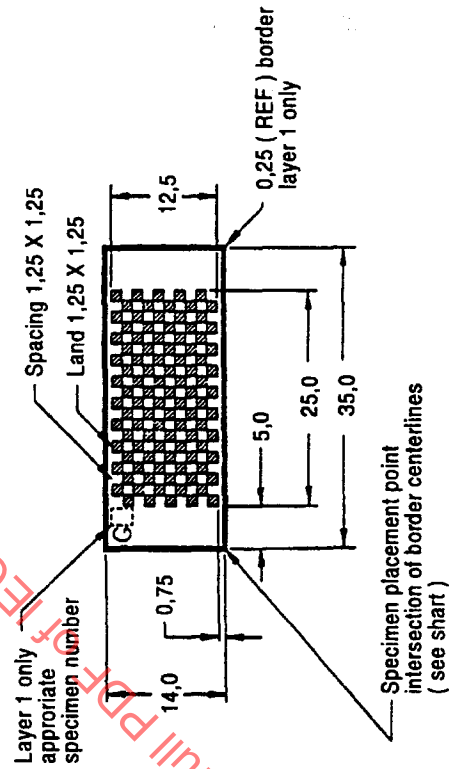
Land diameter size	
F2	2,9
F3	2,8
F6	2,7

Specimen G

Specimen placement point from coordinate zero	
G3	5,0
G4	320,0



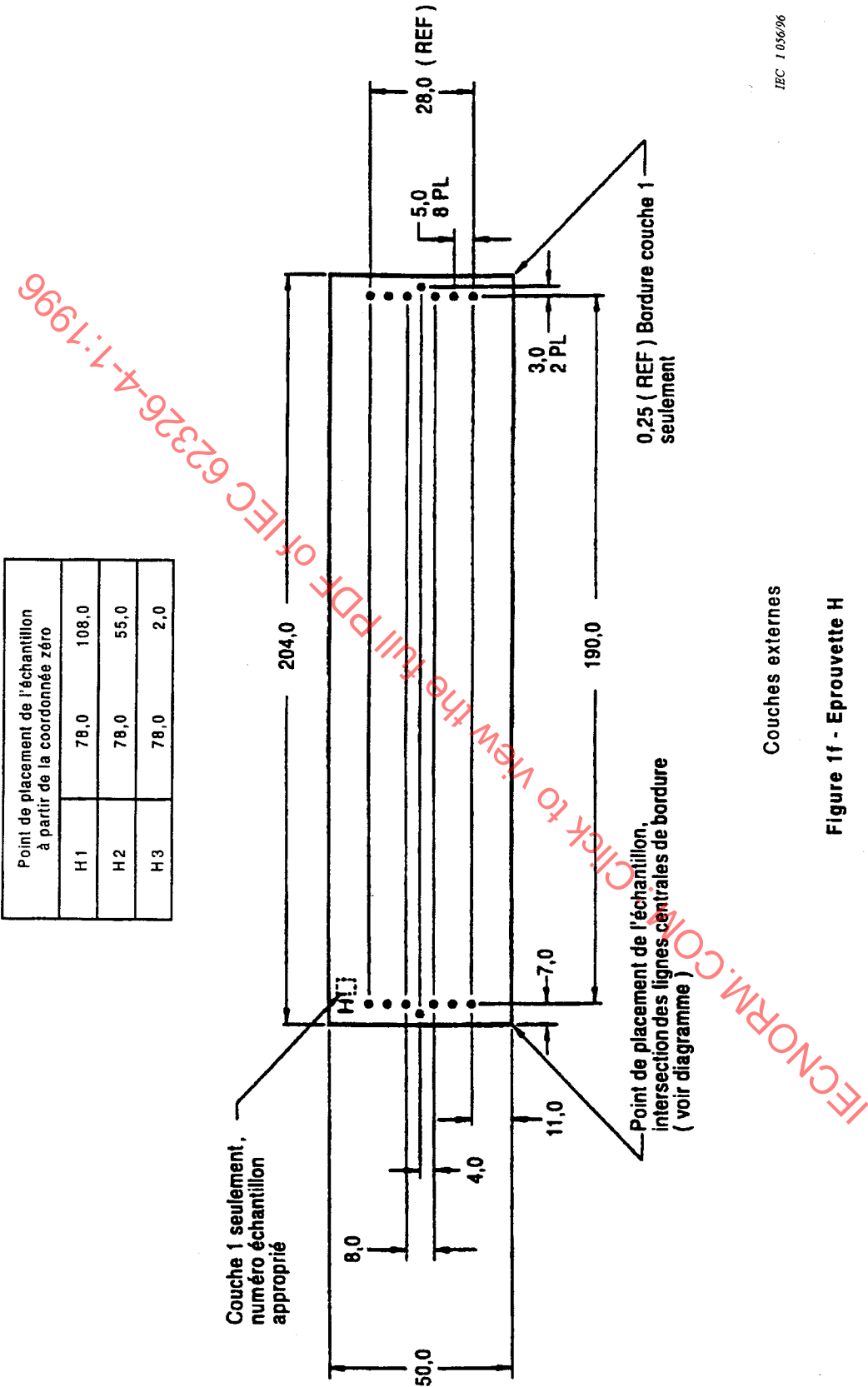
External layers: no lands
Internal layers: one land per layer,
starting left to right
(layer 2 first pad)



External layers only

Figure 1e - Test specimen F and G

Dimensions en mm



IEC 1056/96

Dimensions in mm

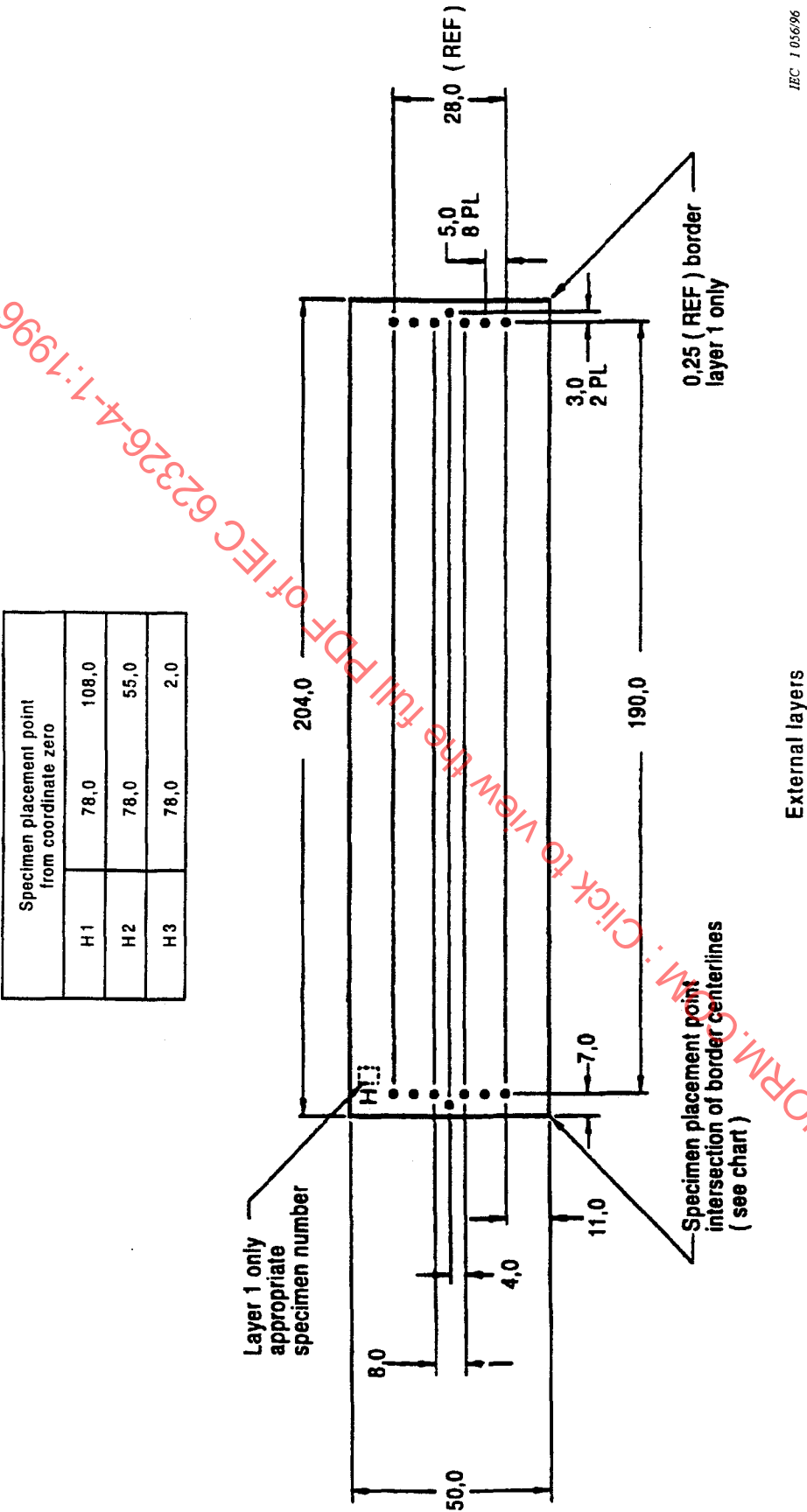
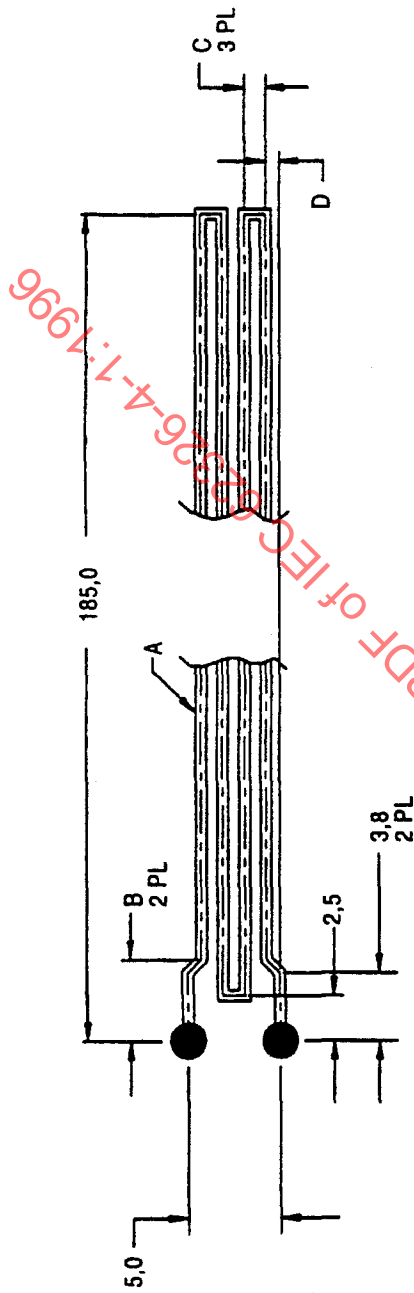


Figure 1f - Test specimen H

Dimension en mm



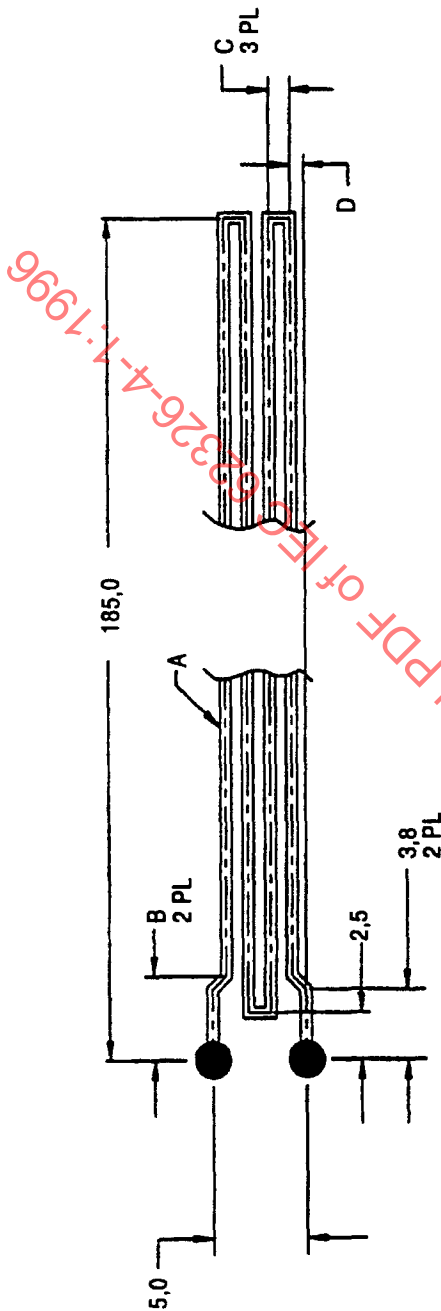
Echantillon	Diamètre nom. pastilles Toutes couches	Largeur nom. ligne A	Dimension B	Dimension C	Dimension D
H1	1,4	0,55	4,55	1,2	0,70
H2	1,4	0,35	5,45	0,6	1,60
H3	0,8	0,15	6,05	0,2	2,20

Circuit interne pour H1, H2, et H3
(voir couches 2, 4, 5, 7 et 9 pour le placement et l'orientation)

IEC 1 057/96

Figure 1g -Epreuve H (suite)

Dimensions in mm



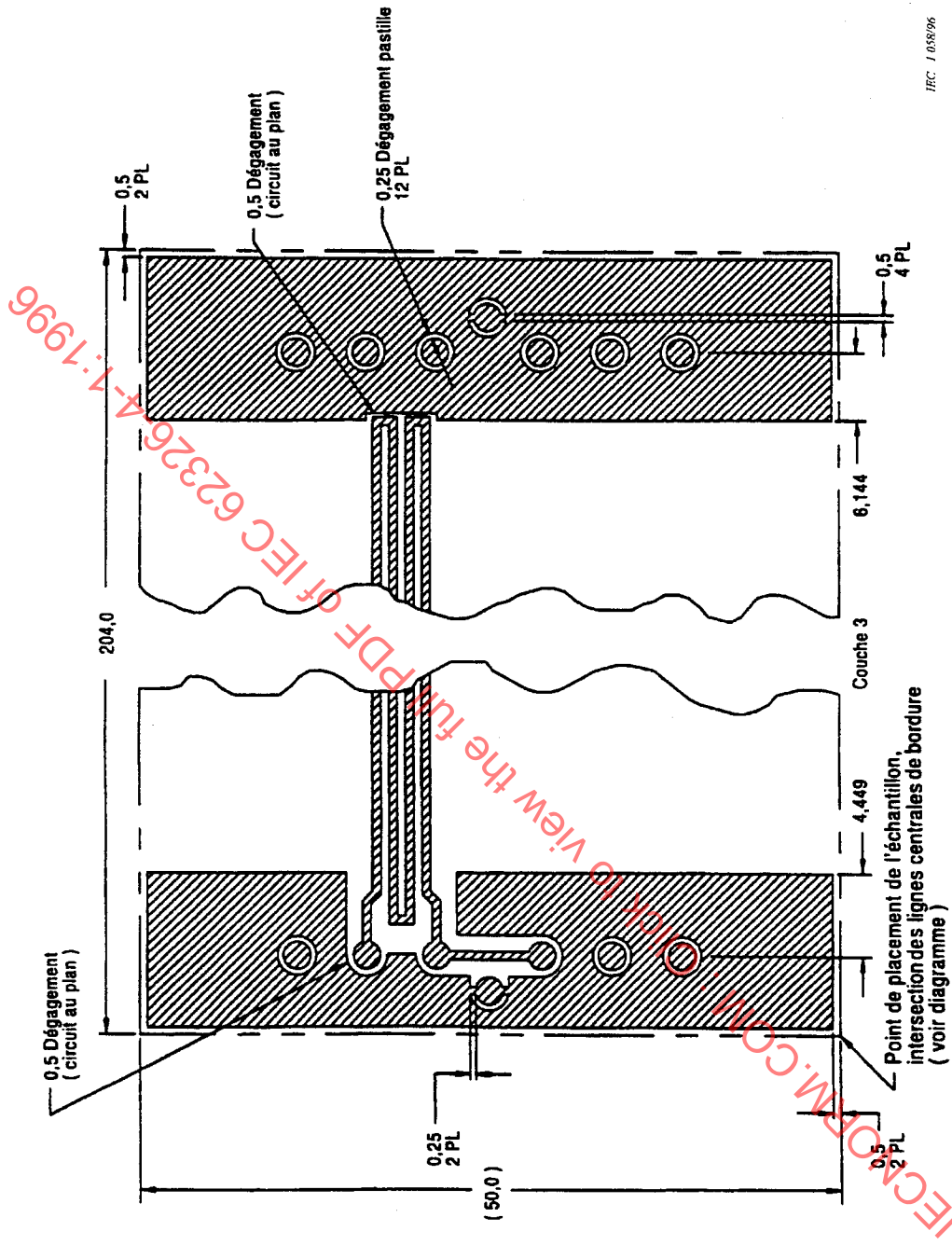
Specimen	Land diameter size all layers	Line width A	Dimension B	Dimension C	Dimension D
H1	1,4	0,55	4,55	1,2	0,70
H2	1,1	0,35	5,45	0,6	1,60
H3	0,8	0,15	6,05	0,2	2,20

Internal circuit for H1, H2 and H3
(see layers 2, 4, 7 and 9 for placement and orientation)

IEC 1 057/96

Figure 1 g - Test specimen H (continued)

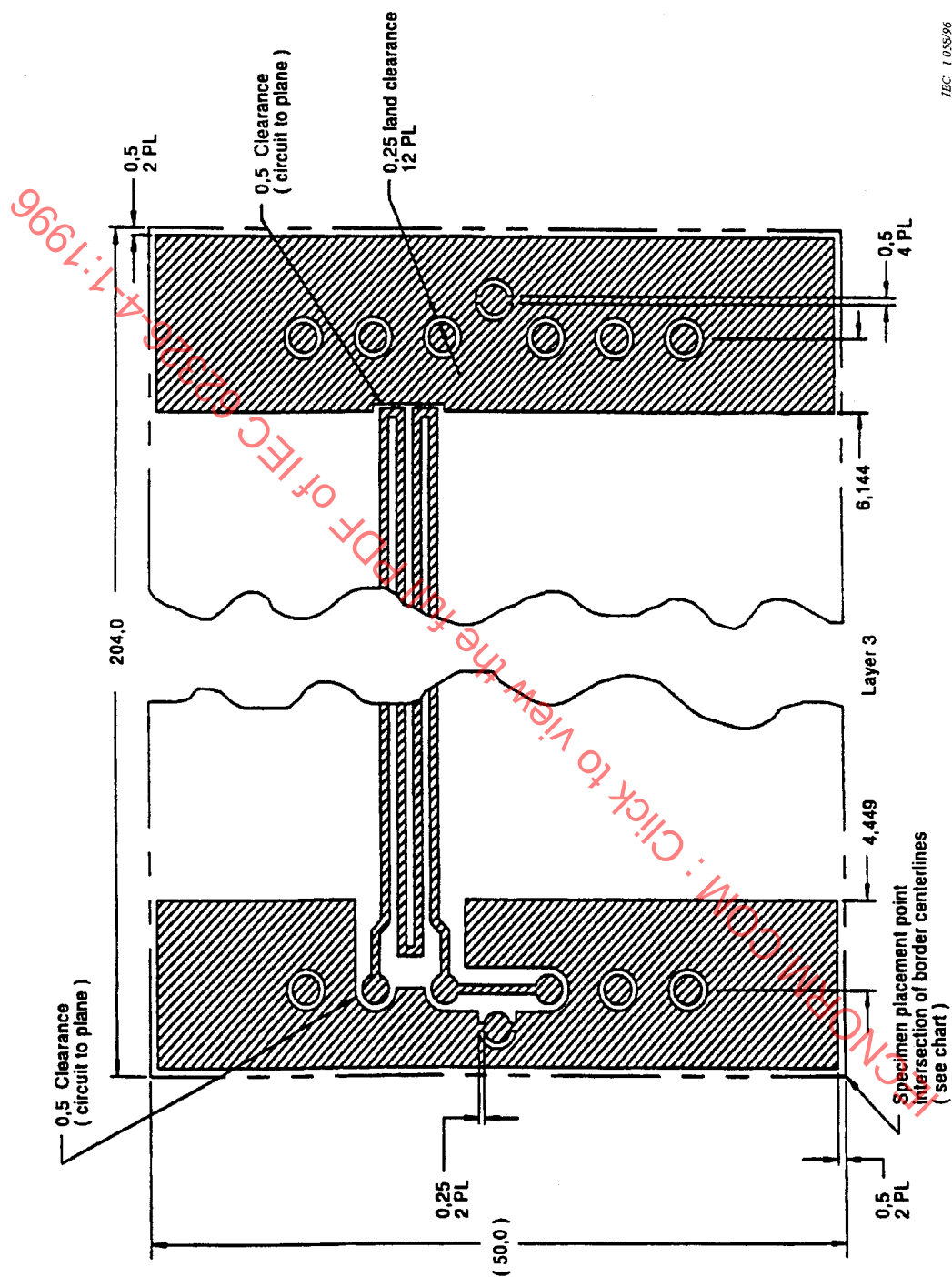
Dimensions en mm



IEC 1058/96

Figure 1h - Epreuve H1 (suite)

Dimensions in mm



IEC 1058/96

Figure 1h - Specimen H1 (continued)

Dimension en mm

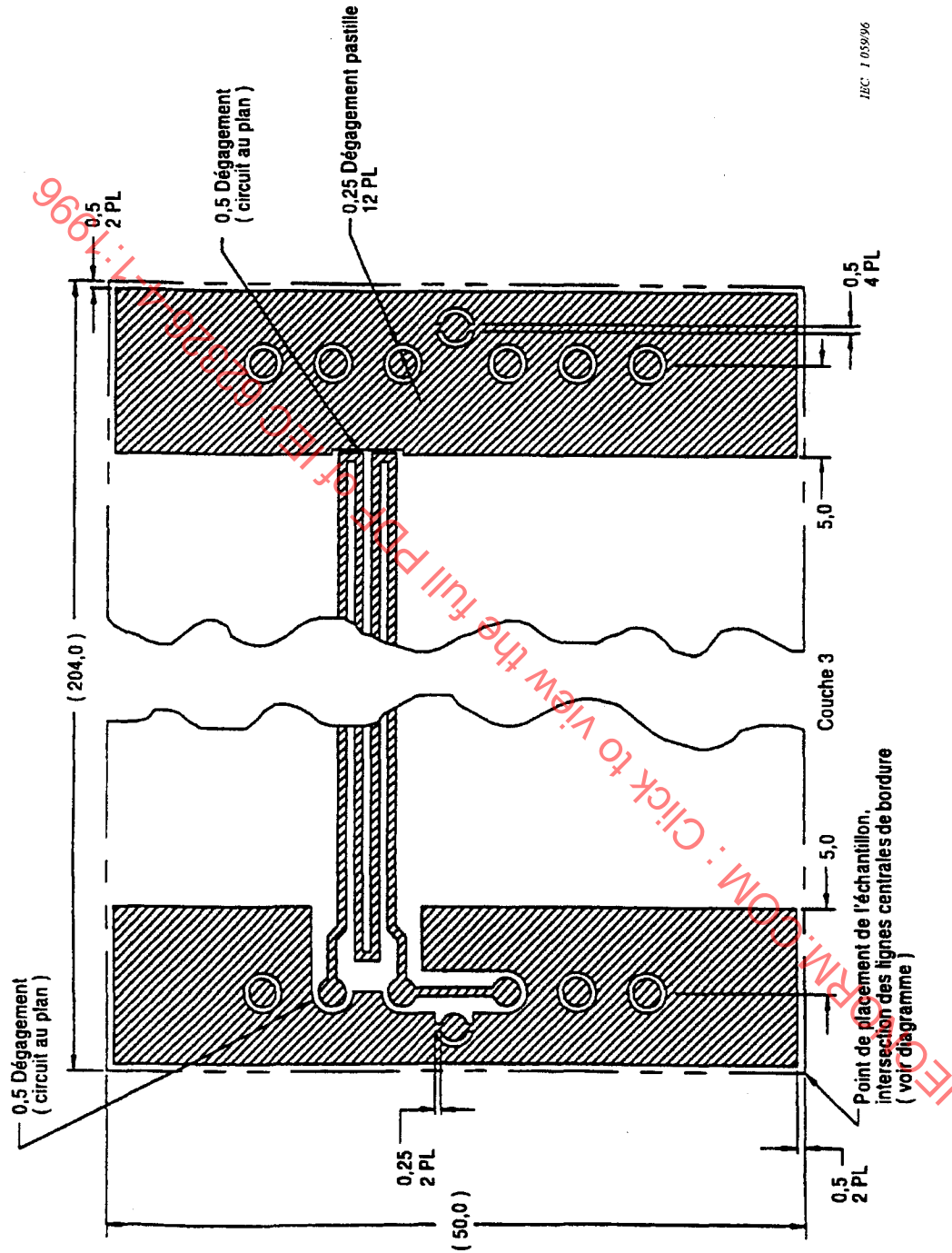
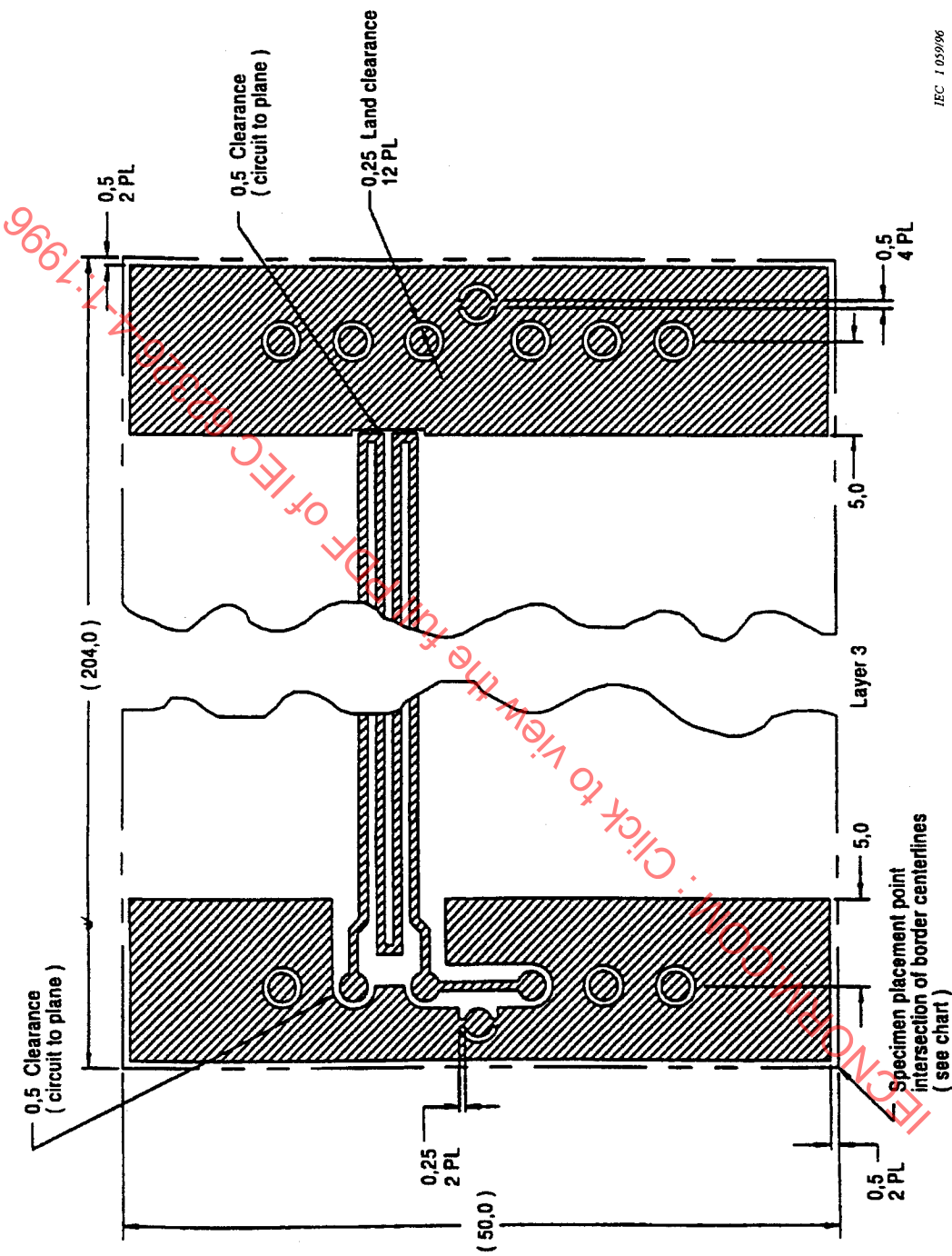


Figure 1i - Epruvettes H2 et H3 (suite)

Dimensions in mm



IEC 1059/96

Figure 11 - Test specimens H2 and H3 (continued)

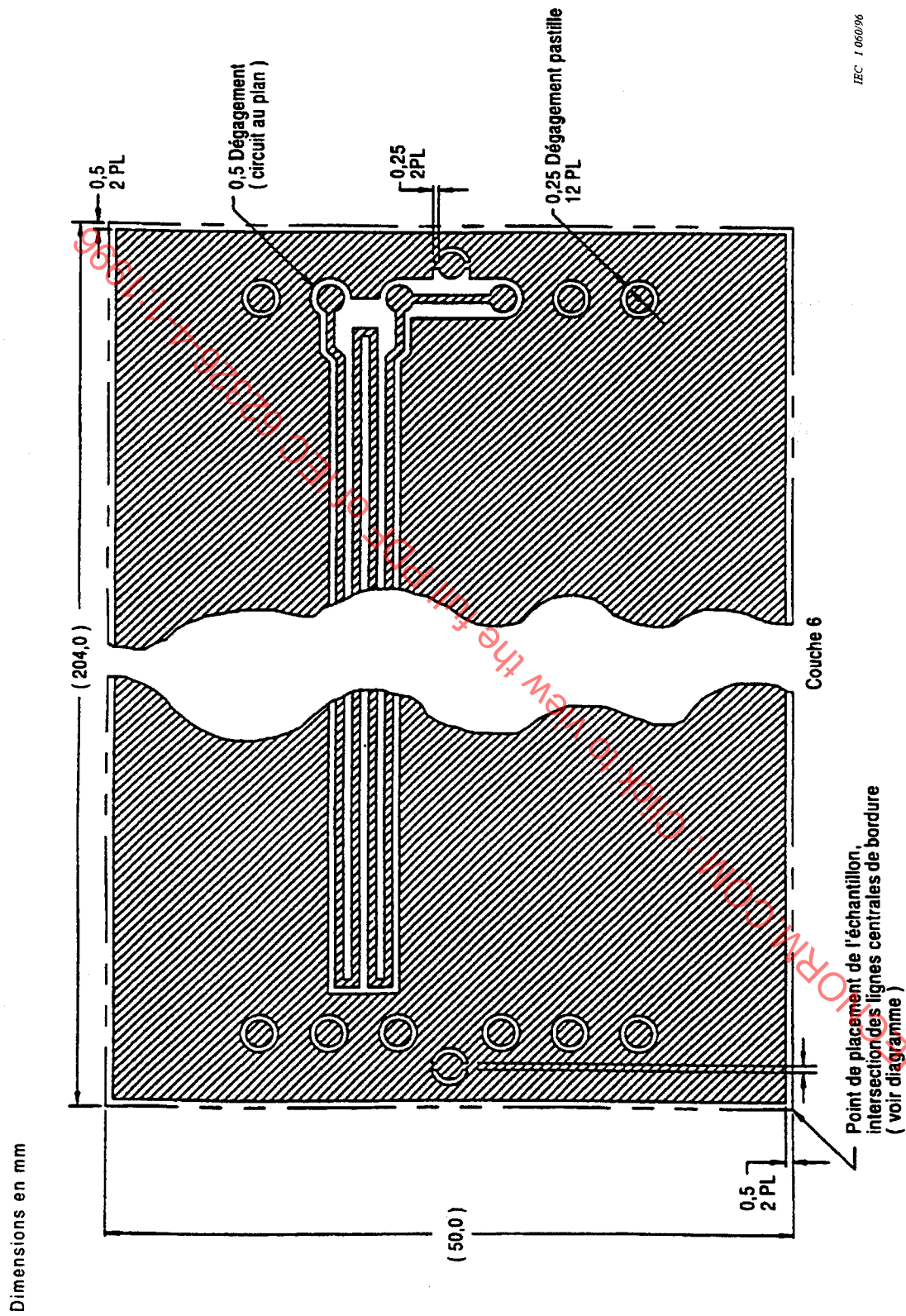


Figure 1j - Eprouvettes H1, H2 et H3 (suite)

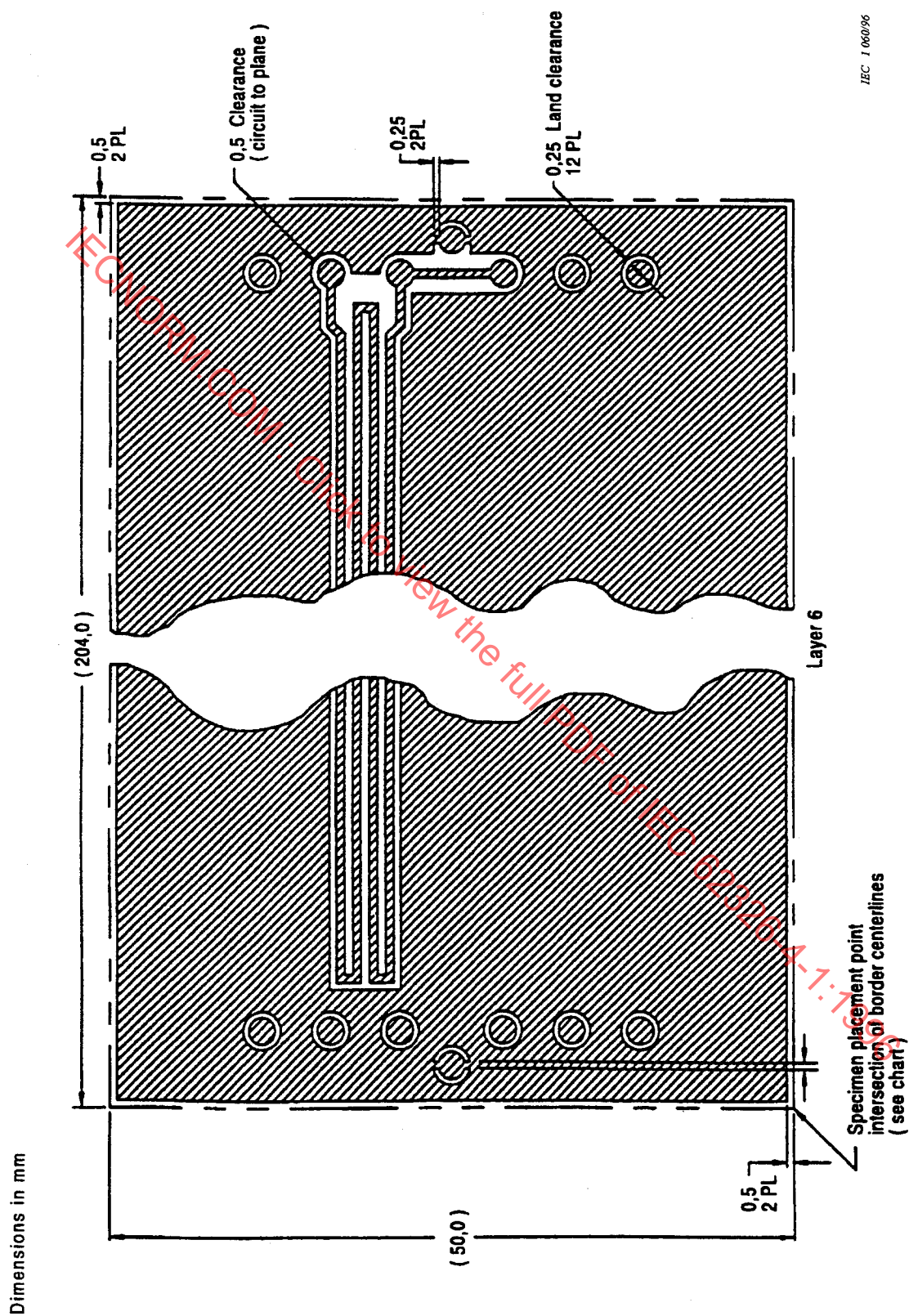


Figure 1j - Test specimen H1, H2 and H3 (continued)

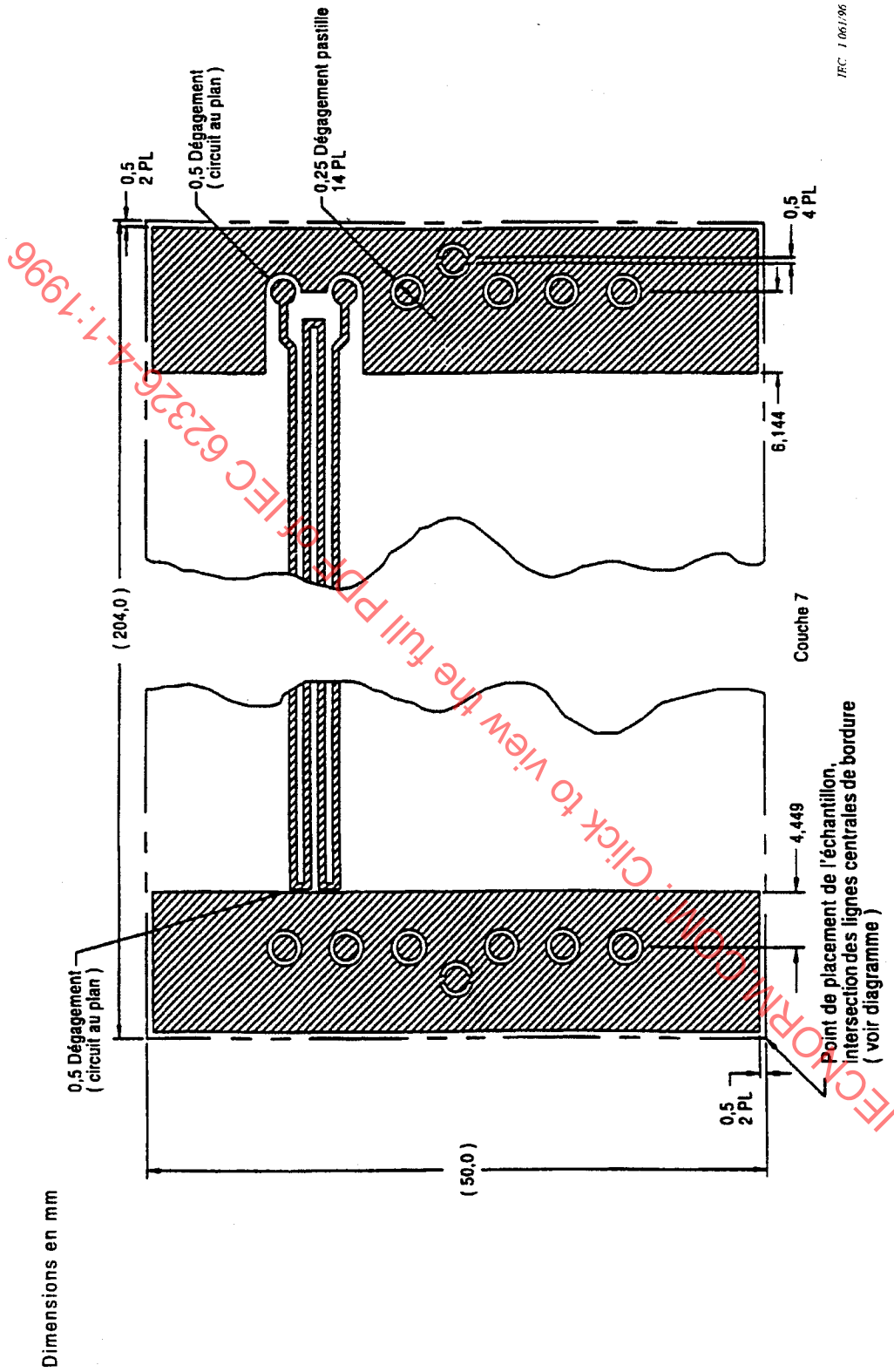


Figure 1k - Eprouvette H1 (suite)

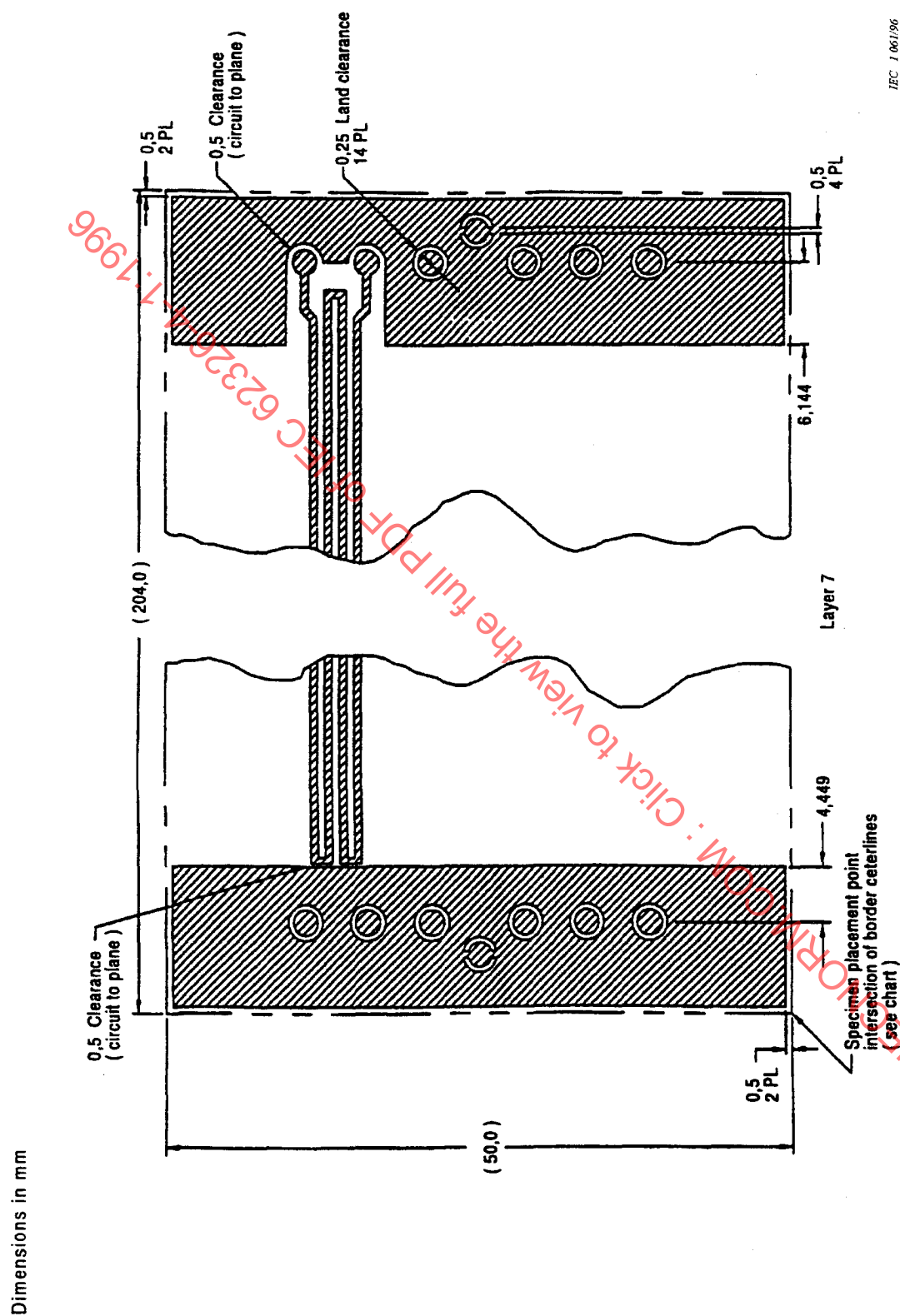


Figure 1k - Test specimen H1 (continued)

Dimensions en mm

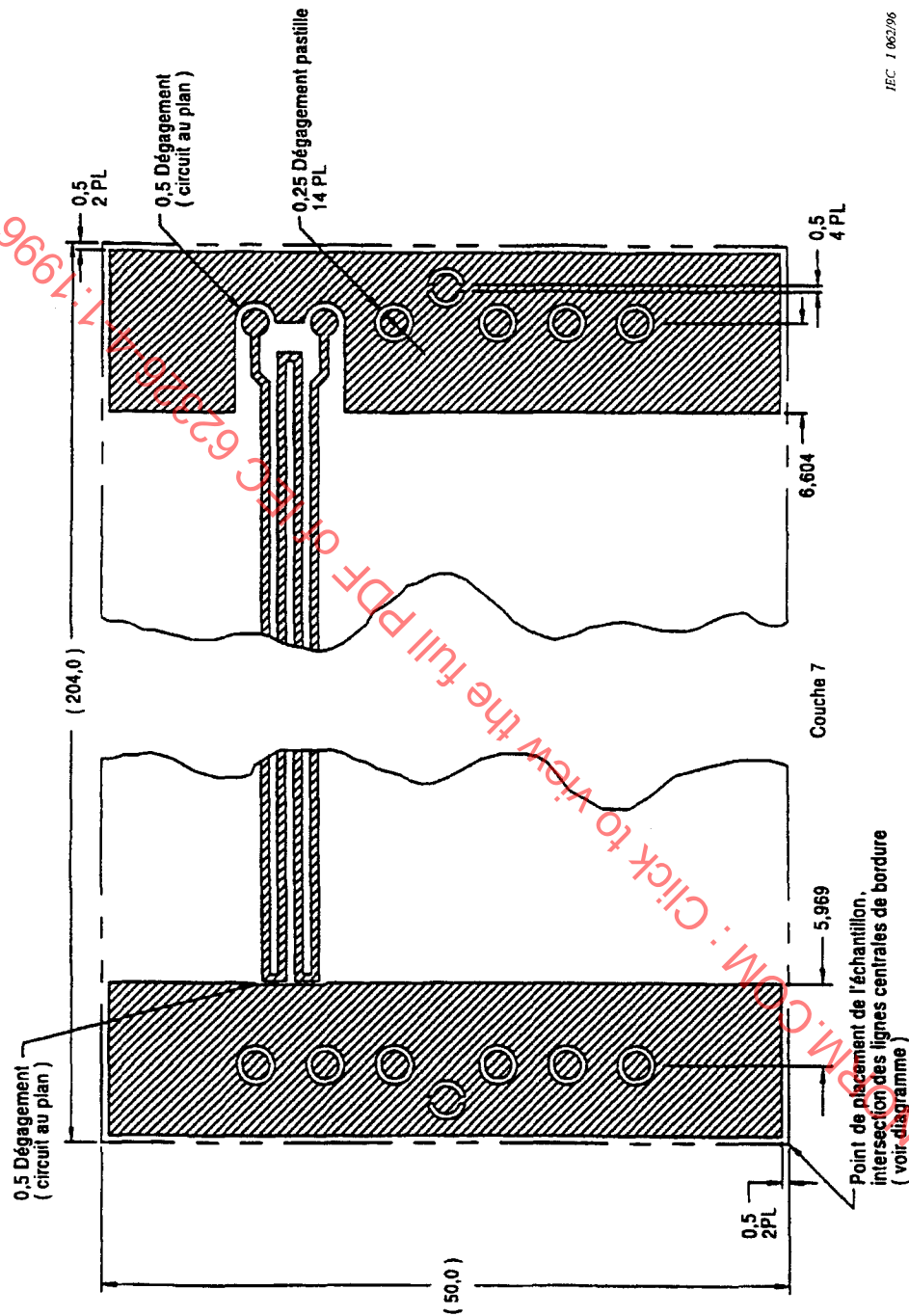
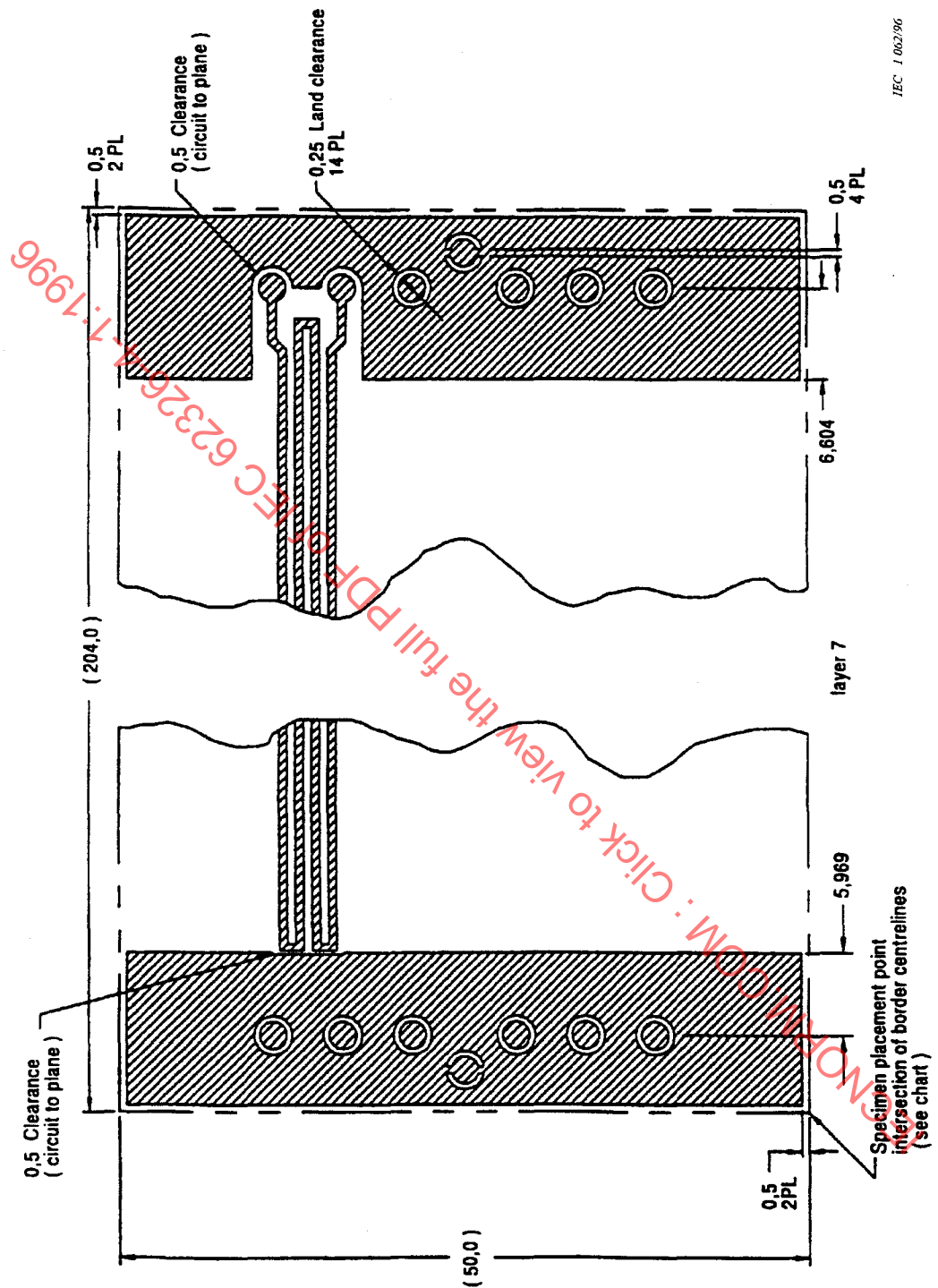


Figure 11 - Epruvettes H2 et H3 (fin)

Dimensions in mm



IEC 1 002/96

Figure 11 - Test specimens H2 and H3 (concluded)

Dimensions en mm

Eprouvette M

Point de placement de l'échantillon à partir de la coordonnée zéro		
M 2	320,0	136,0
M 5	5,0	30,0

Eprouvette L

Borne de placement de l'échantillon à partir de la coordonnée zéro		
L 1	5,0	150,0
L 2	320,0	150,0
L 3	40,0	97,0
L 4	285,0	97,0
L 5	5,0	44,0
L 6	285,0	44,0

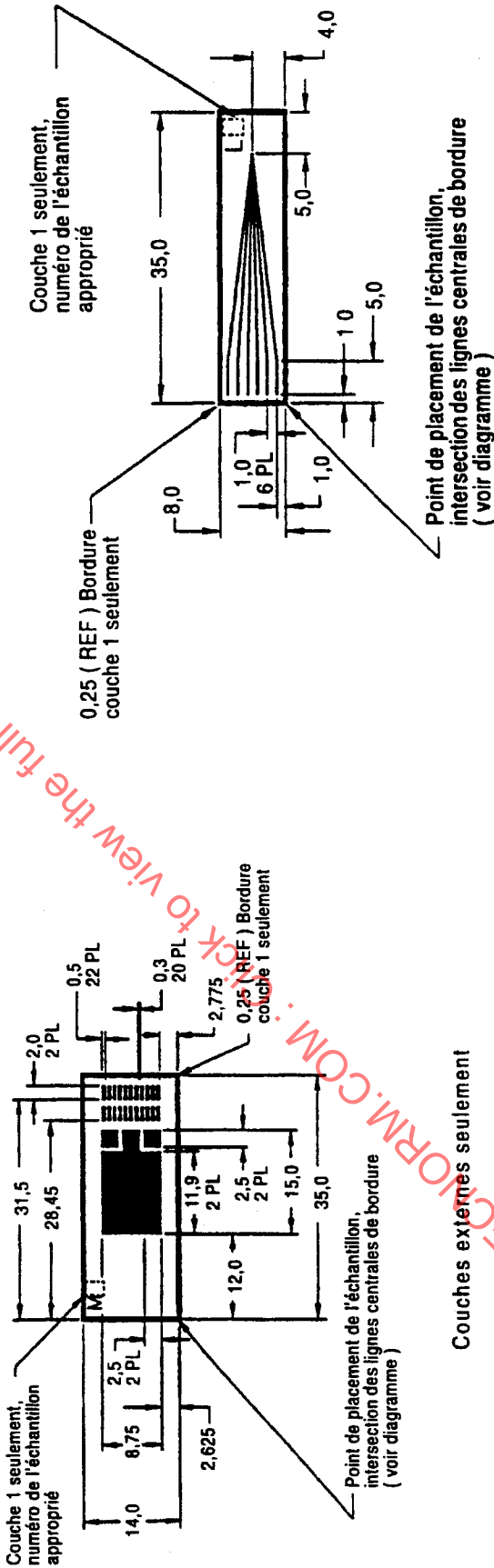


Figure 1m - Eprrouvette L et M

IEC 1 063/96

Dimensions en mm

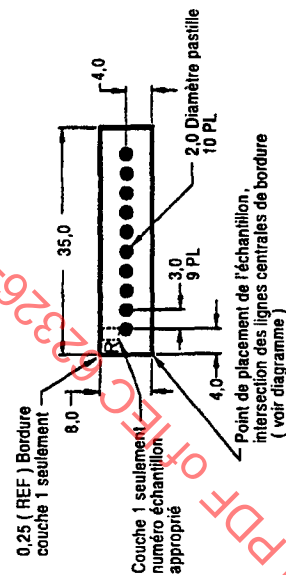
Epreuve N

Borne de placement du spécimen à partir de la coordonnée zéro	
N1	40,0 136,0
N2	285,0 136,0
N3	40,0 83,0
N4	285,0 83,0
N5	40,0 30,0
N6	285,0 30,0

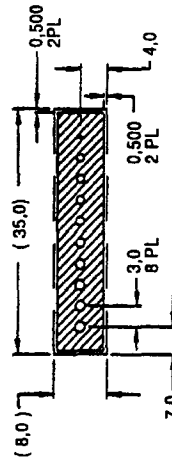
	Dim A	Dim B	Dim C	Dim D
N1	1,90	0,20	1,80	2,50
N2	1,90	0,20	1,80	2,50
N3	1,60	0,20	2,00	2,50
N4	1,60	0,20	2,00	2,50
N5	1,10	0,10	1,20	2,50
N6	1,10	0,10	1,20	2,50

Epreuve R

Point de placement de l'échantillon à partir de la coordonnée zéro	
R1	5,0 150,0
R4	320,0 97,0
R5	40,0 44,0



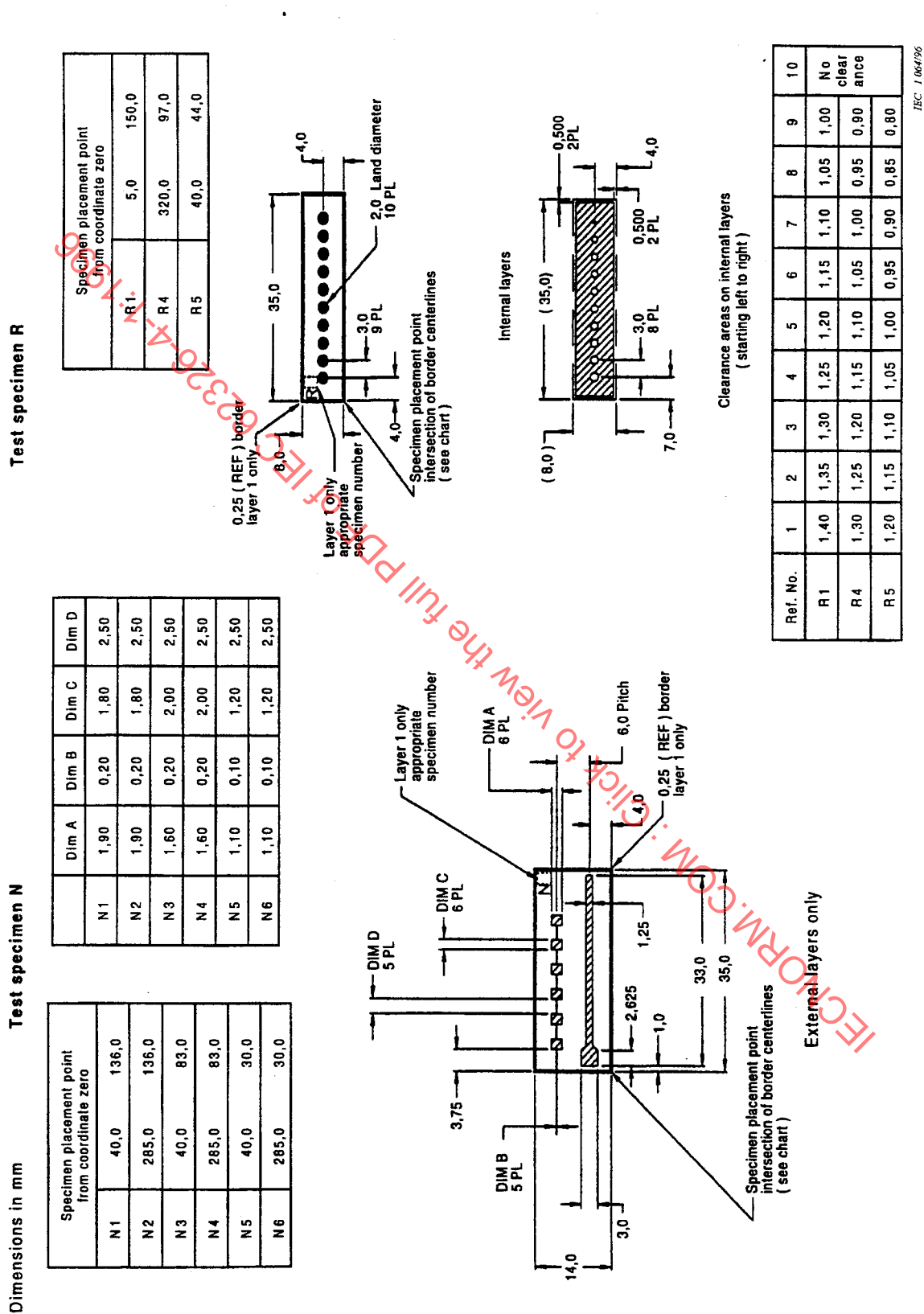
Couches internes

Dégagements sur les couches internes
(de gauche à droite)

Ref. No.	1	2	3	4	5	6	7	8	9	10
R1	1,40	1,35	1,30	1,25	1,20	1,15	1,10	1,05	1,00	Sans dégagements
R4	1,30	1,25	1,20	1,15	1,10	1,05	1,00	0,95	0,90	
R5	1,20	1,15	1,10	1,05	1,00	0,95	0,90	0,85	0,80	

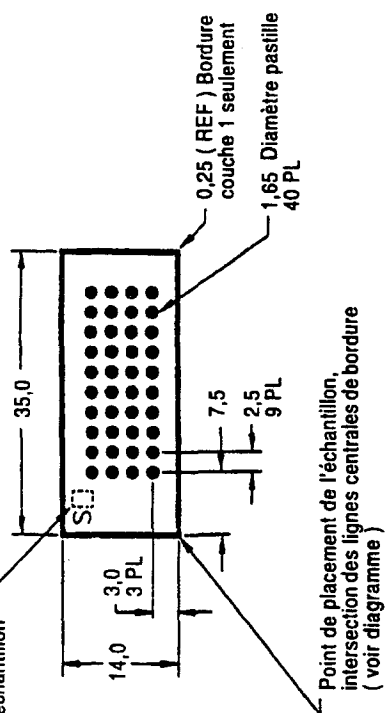
REC 106496

Figure 1n - Epreuve N et R

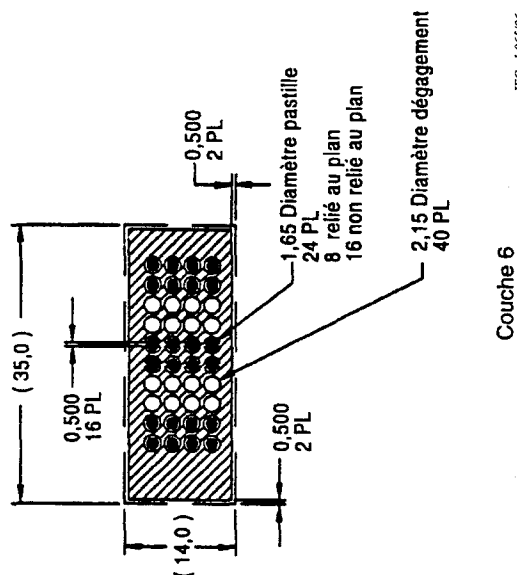


Dimensions en mm

Couche 1 seulement,
numéro de l'échantillon
approprié



Couches 1, 2, 4, 5, 8, 9, et 10



Couche 6

IEC 1065:96

Couches 3 et 7

Figure 10 - Epruvette S

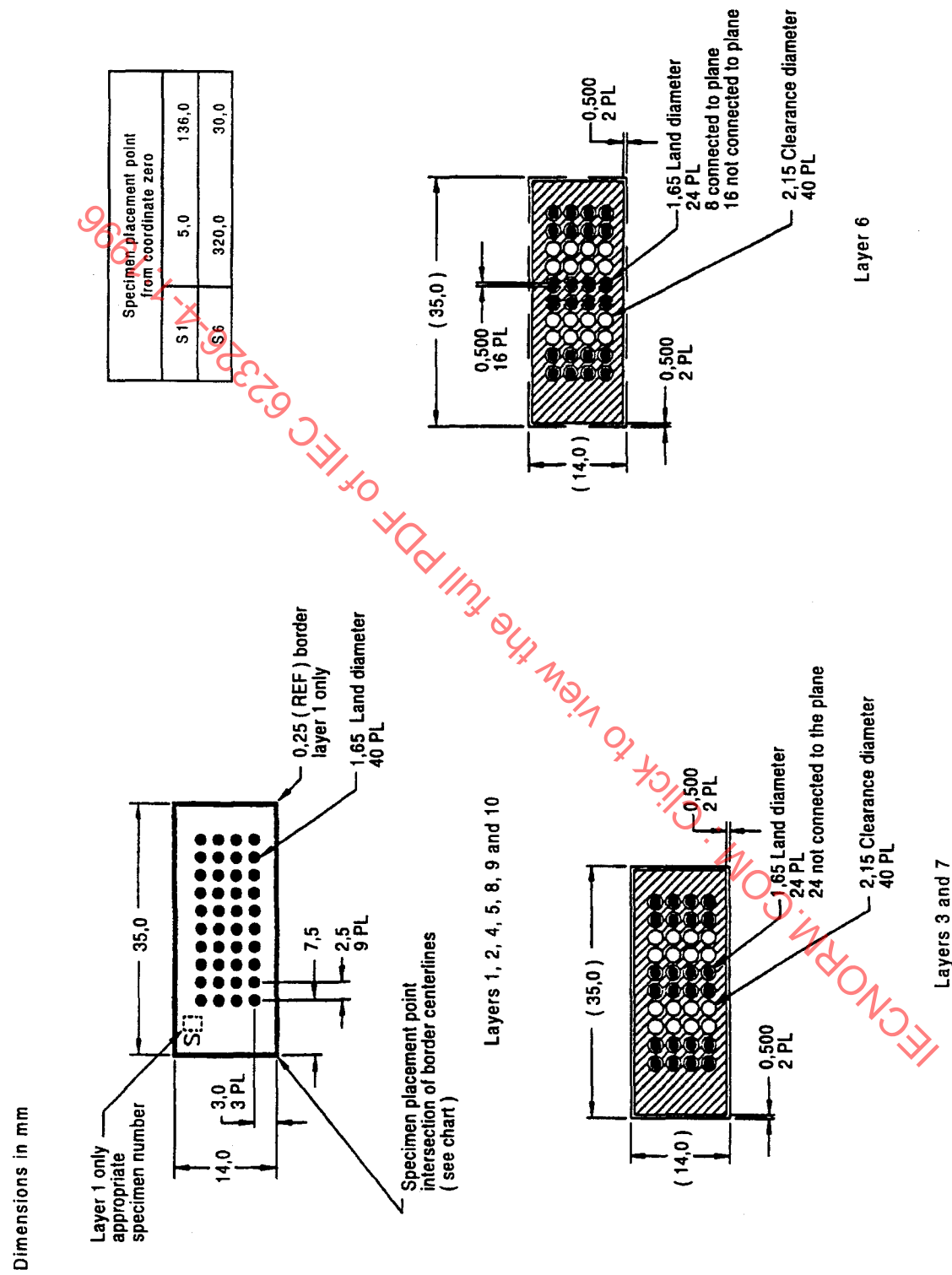


Figure 10 - Test specimen S

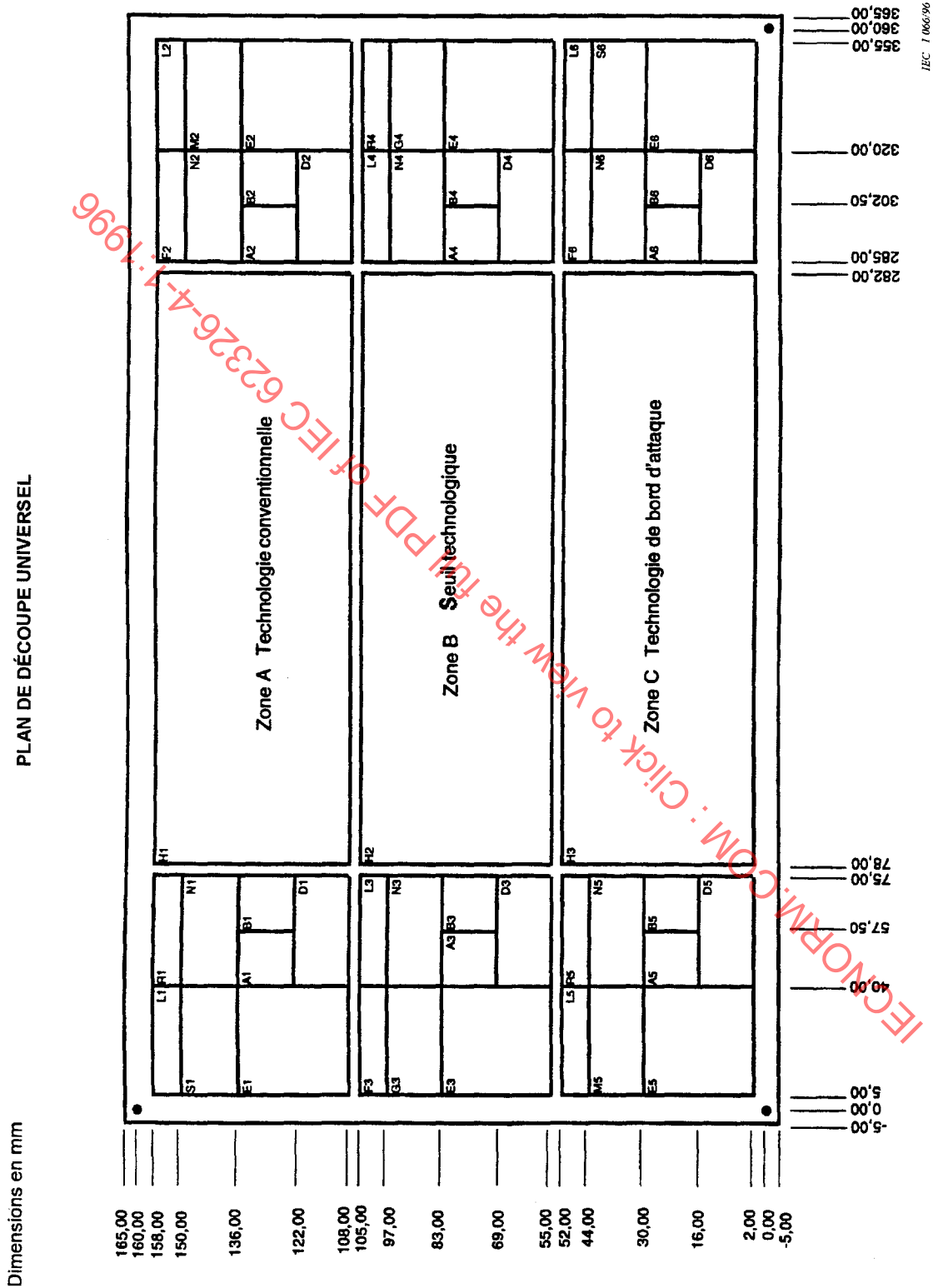


Figure 2 - Arrangement type d'un CTP par panneau de production

UNIVERSAL ROUTING PROFILE MASTER

Dimensions in mm

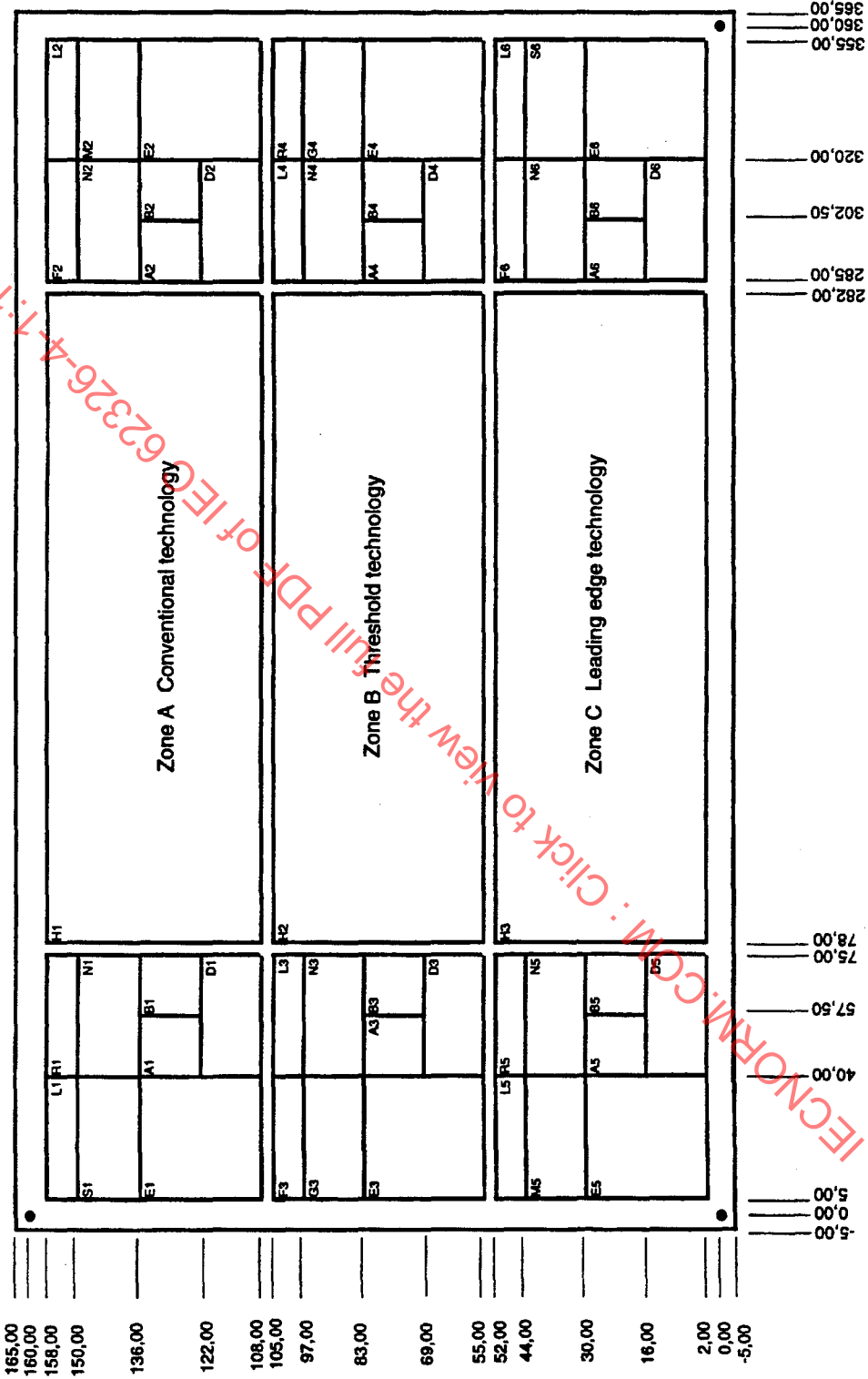
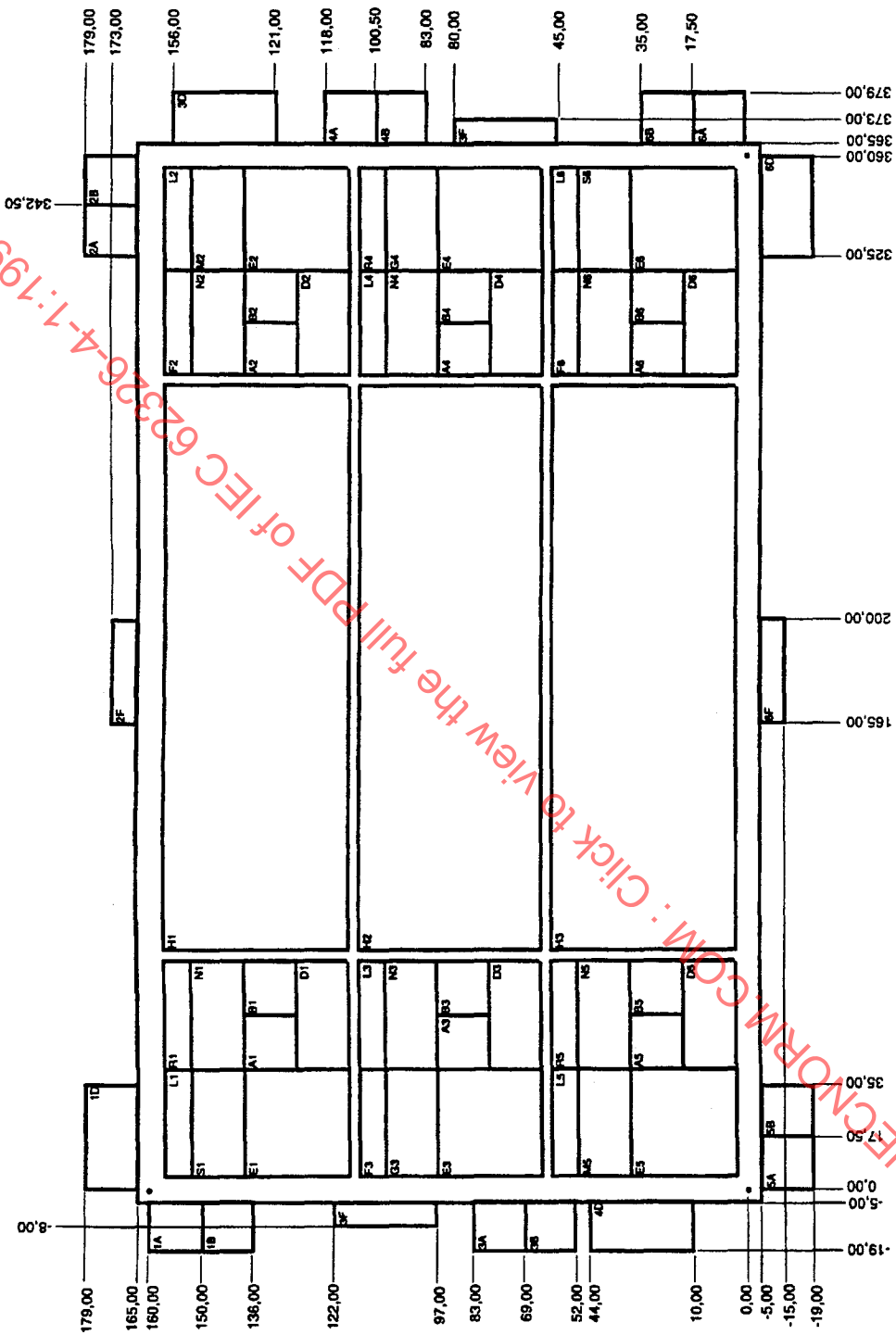


Figure 2 - Typical arrangement one CTP per production panel

PLAN DE DÉCOUPE UNIVERSEL

Dimensions en mm

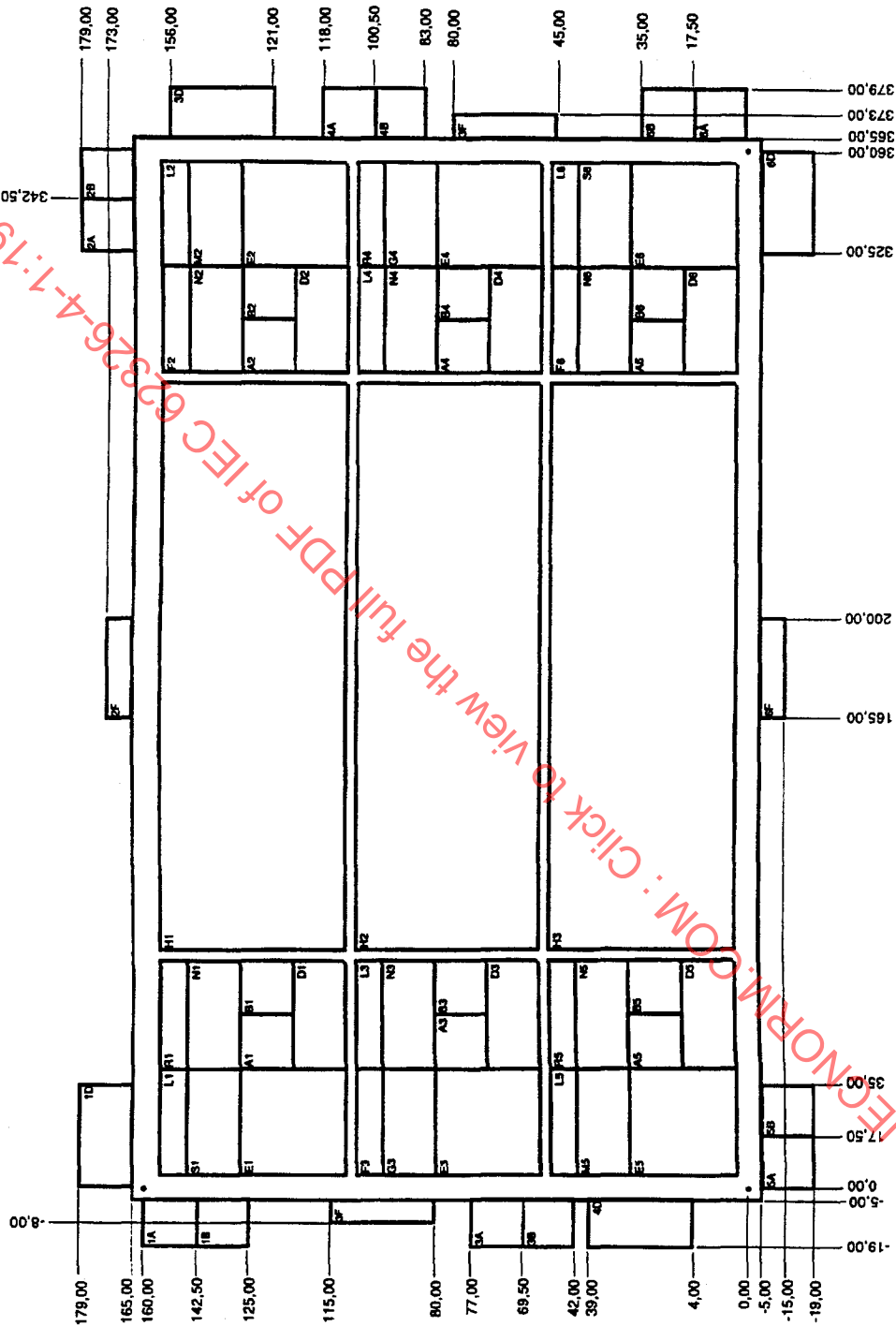


IEC 1 067/96

Figure 2 - Arrangement type d'un CTP par panneau de production (suite)

UNIVERSAL ROUTING PROFILE MASTER

Dimensions in mm



IEC 1067/96

Figure 2 - Typical arrangement one CTP per production panel (continued)

EMPLACEMENT DES TROUS

Dimensions en mm

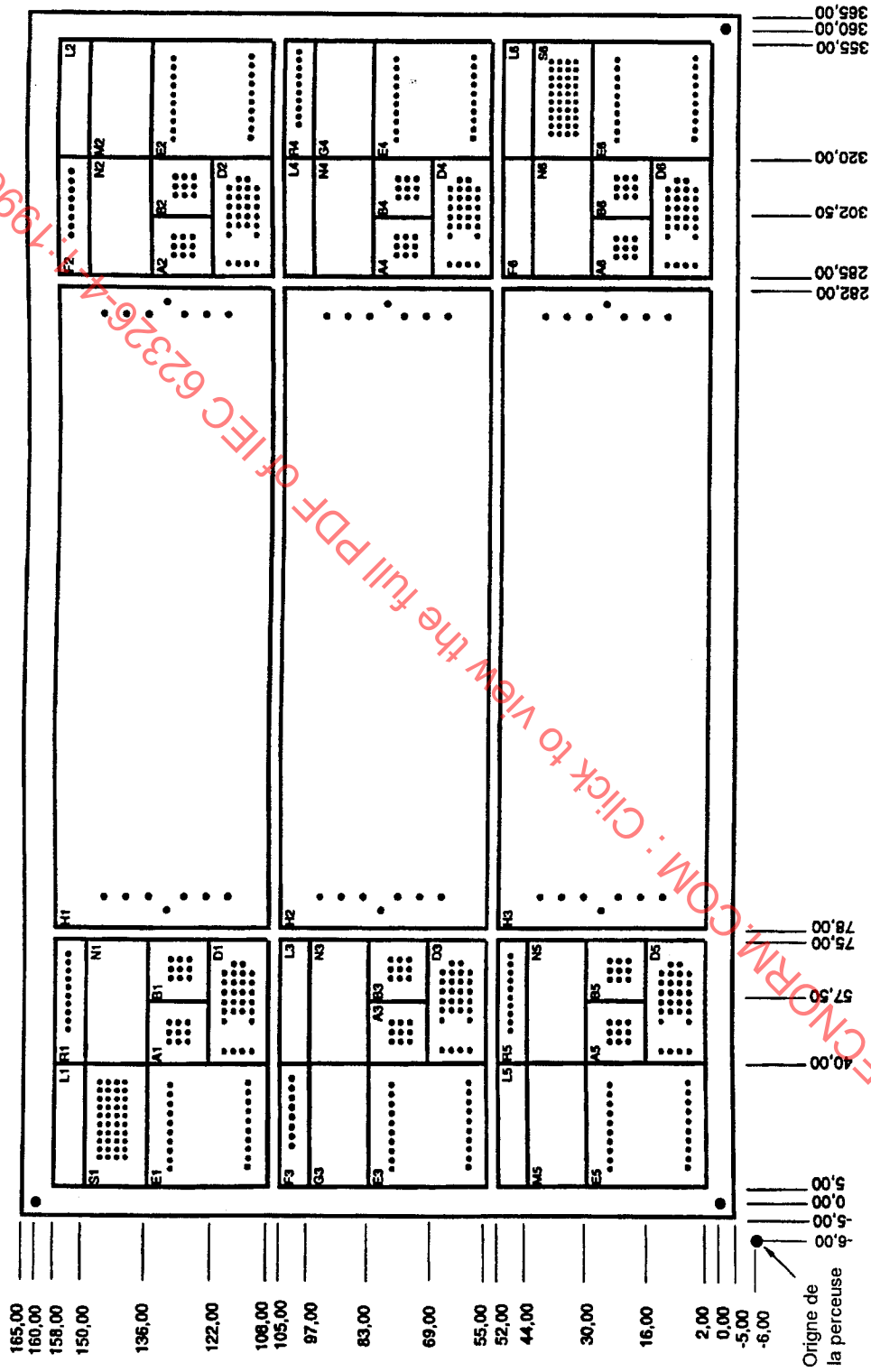


Figure 2 - Arrangement type d'un CTP par panneau de production (fin)

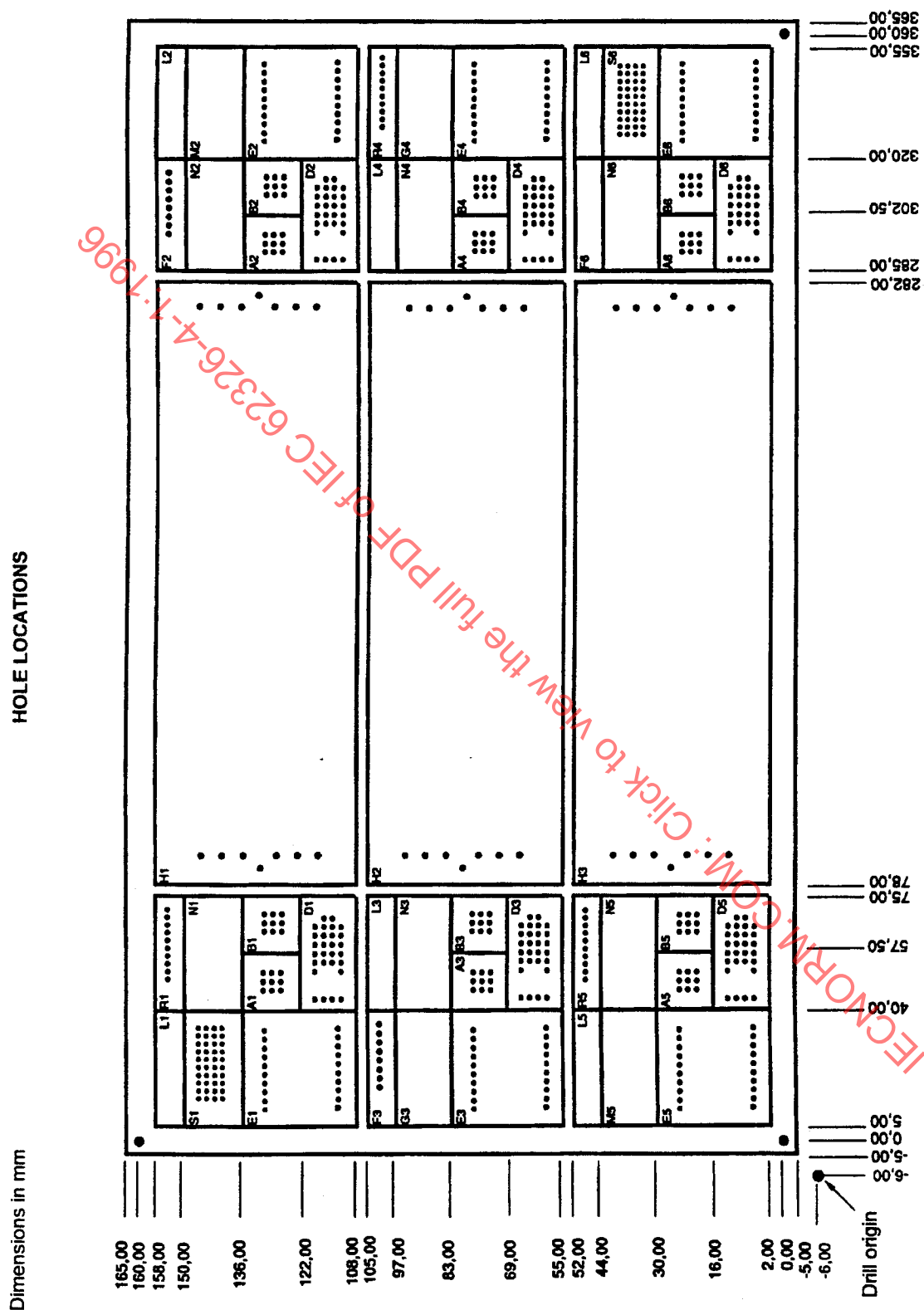


Figure 2 - Typical arrangement one CTP per production panel (concluded)

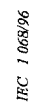


Figure 3a - CTP (Couche 1)

Layer 1

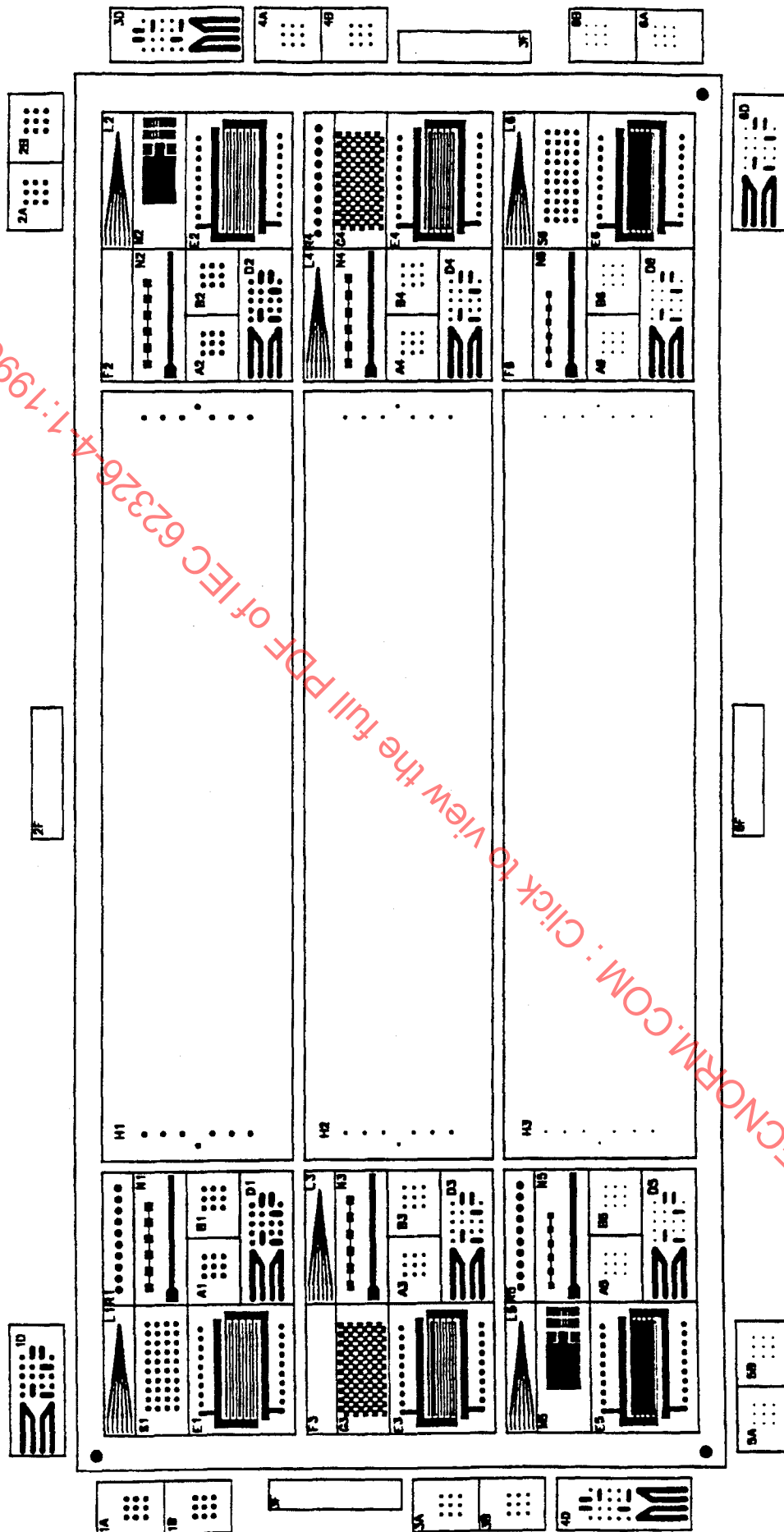
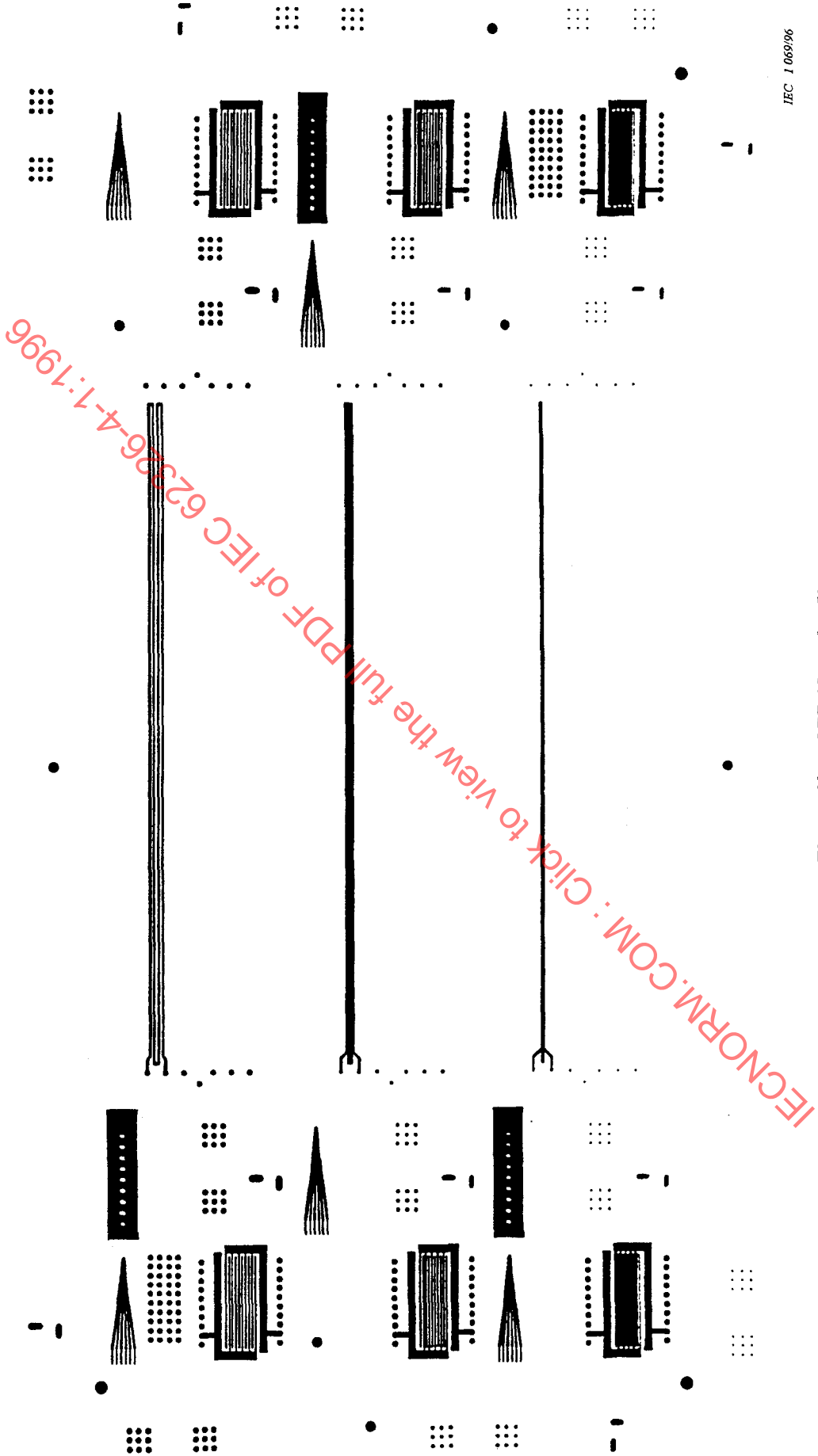


Figure 3a - CTP (Layer 1)

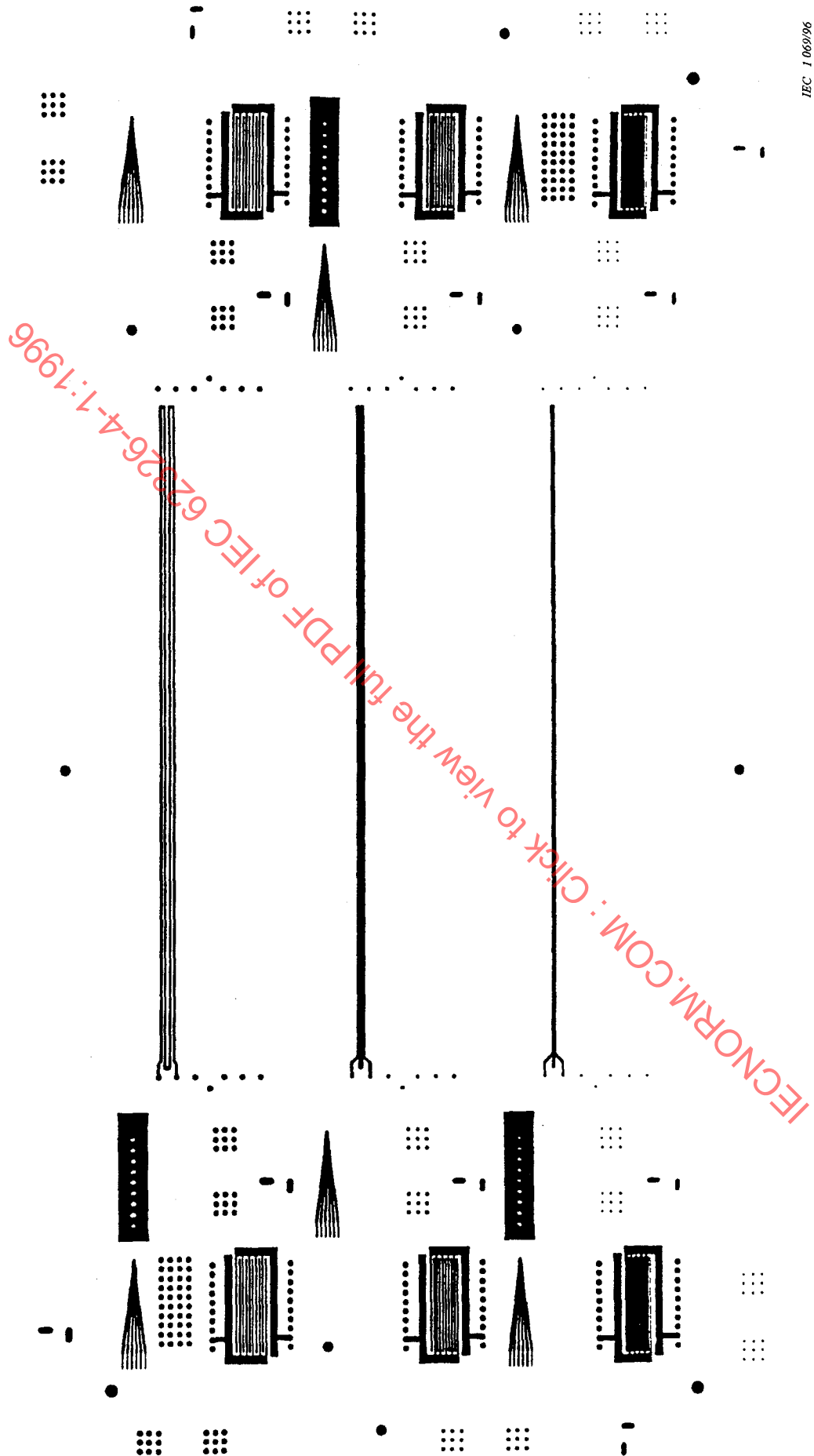
Couche 2



IEC 1 069/96

Figure 3b - CTP (Couche 2)

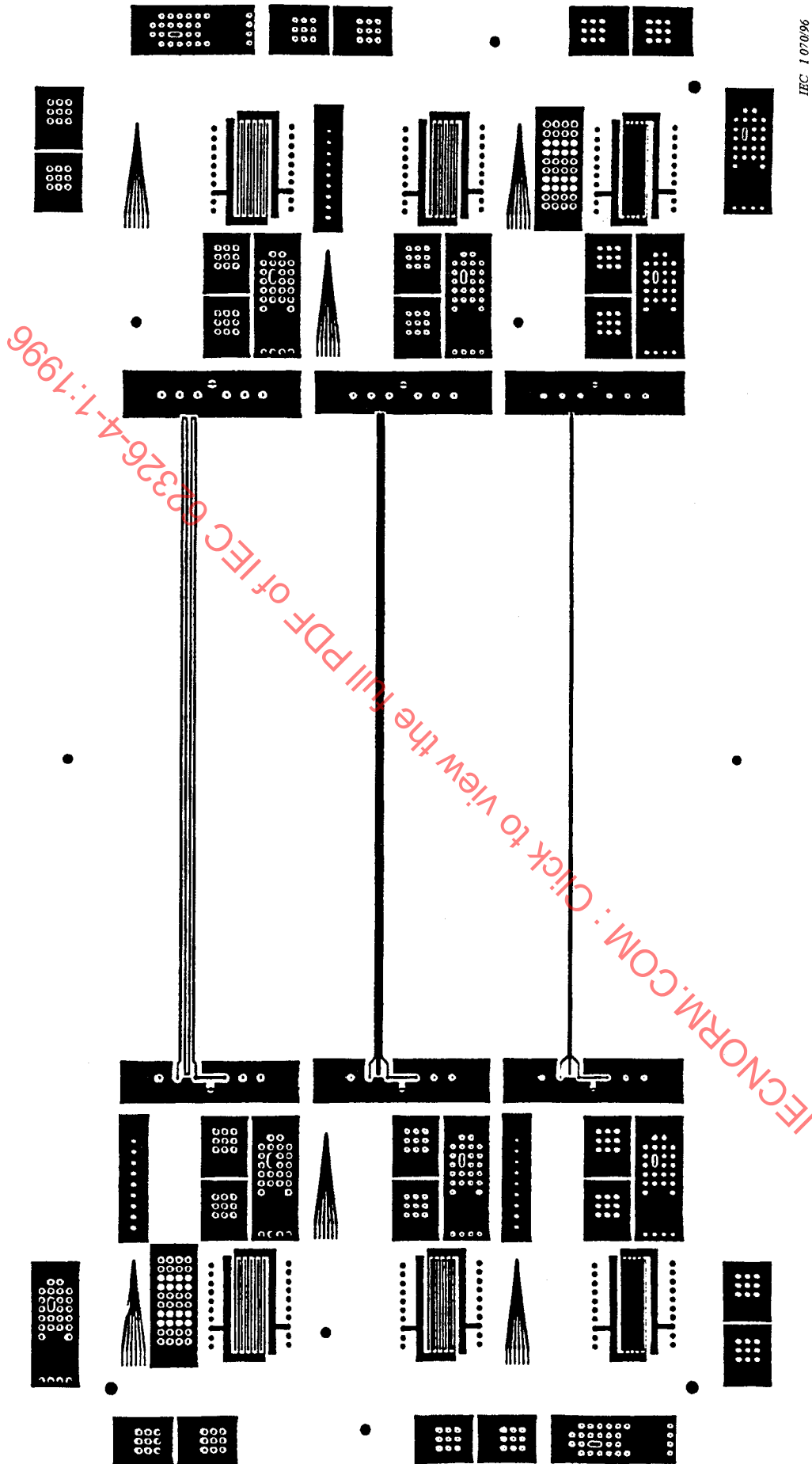
Layer 2



IEC 1 069/96

Figure 3b - CTP (Layer 2)

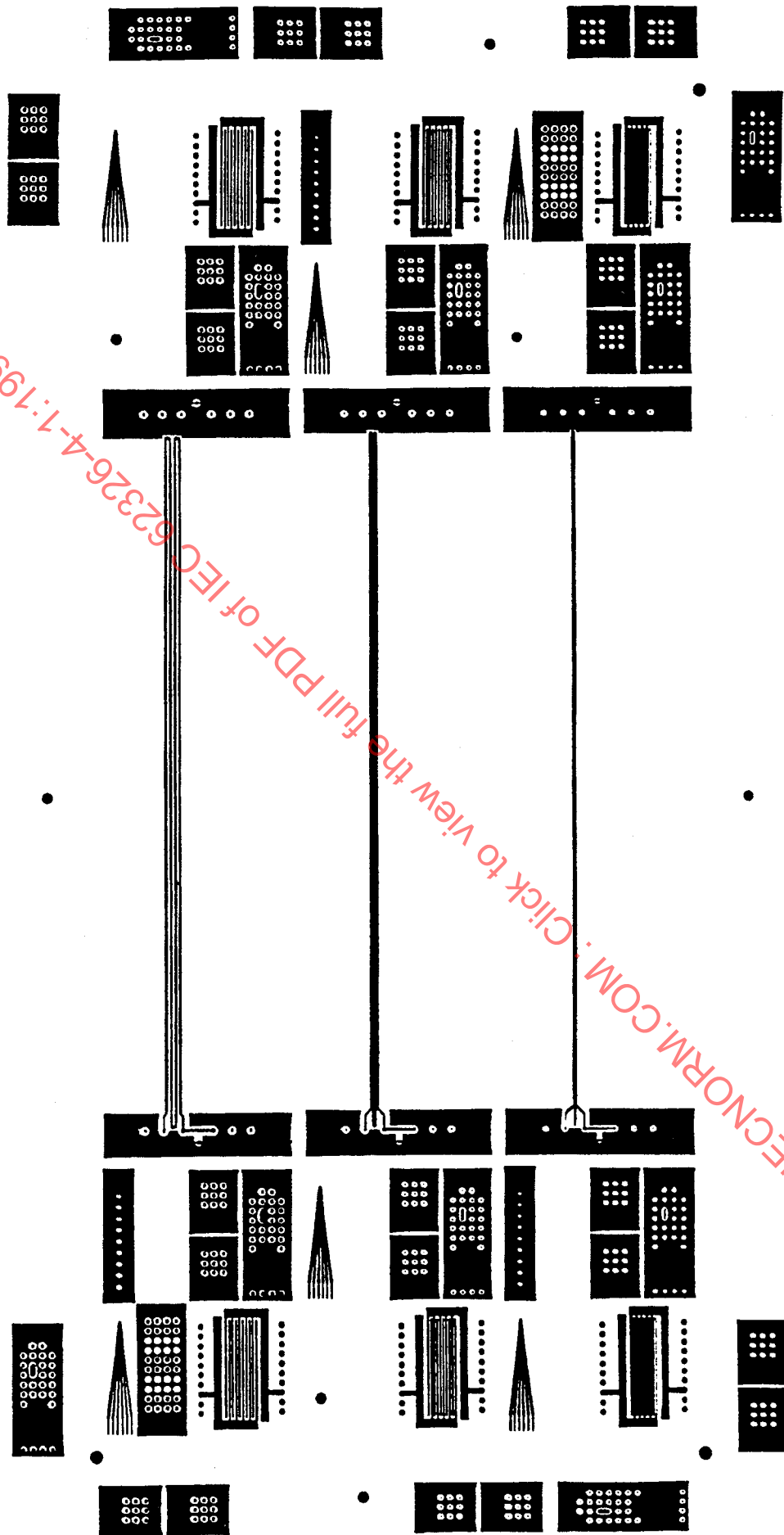
Couche 3



IEC 107096

Figure 3c - CTP (Couche 3)

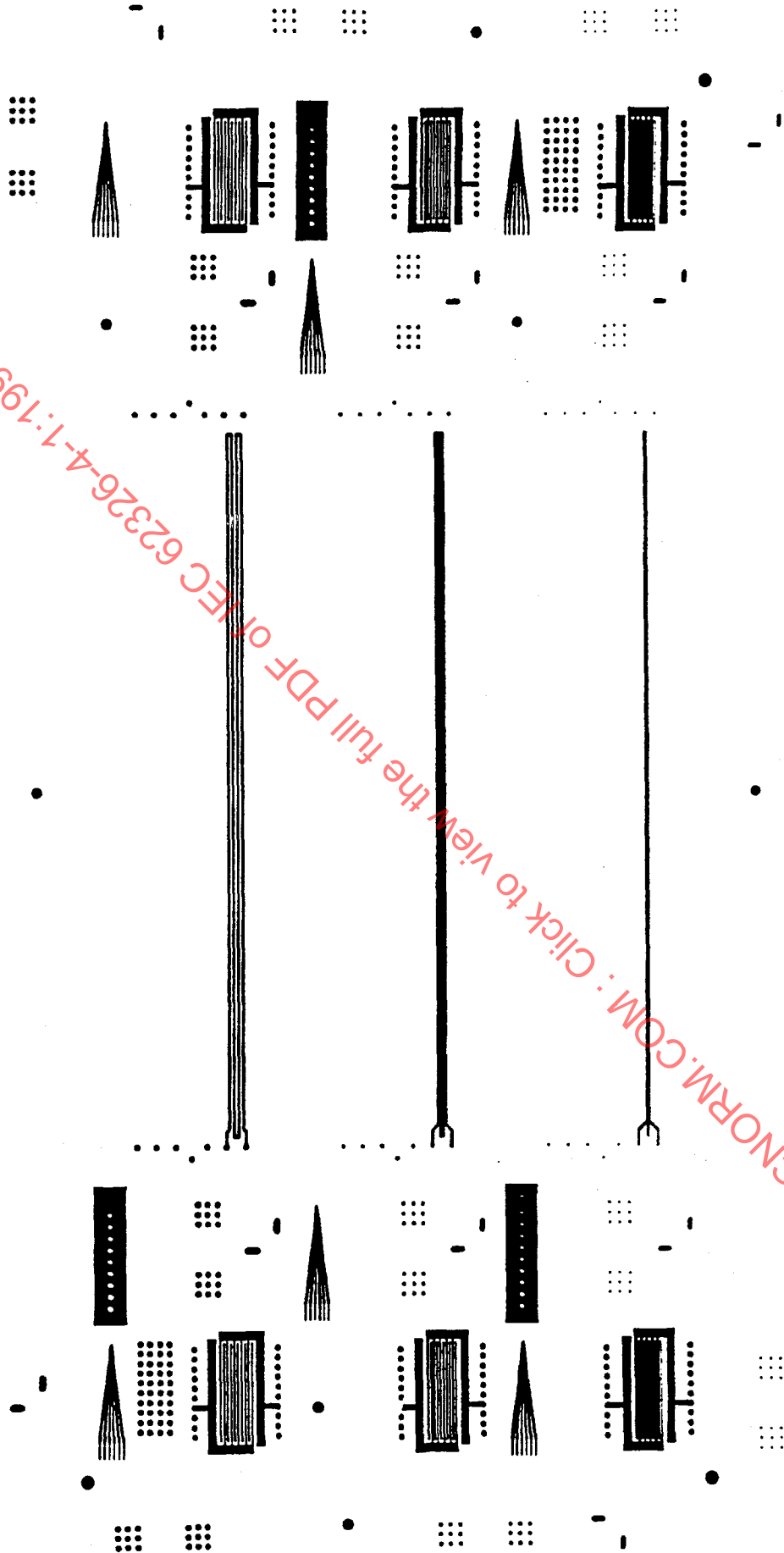
Layer 3



IEC 107096

Figure 3c - CTP (Layer 3)

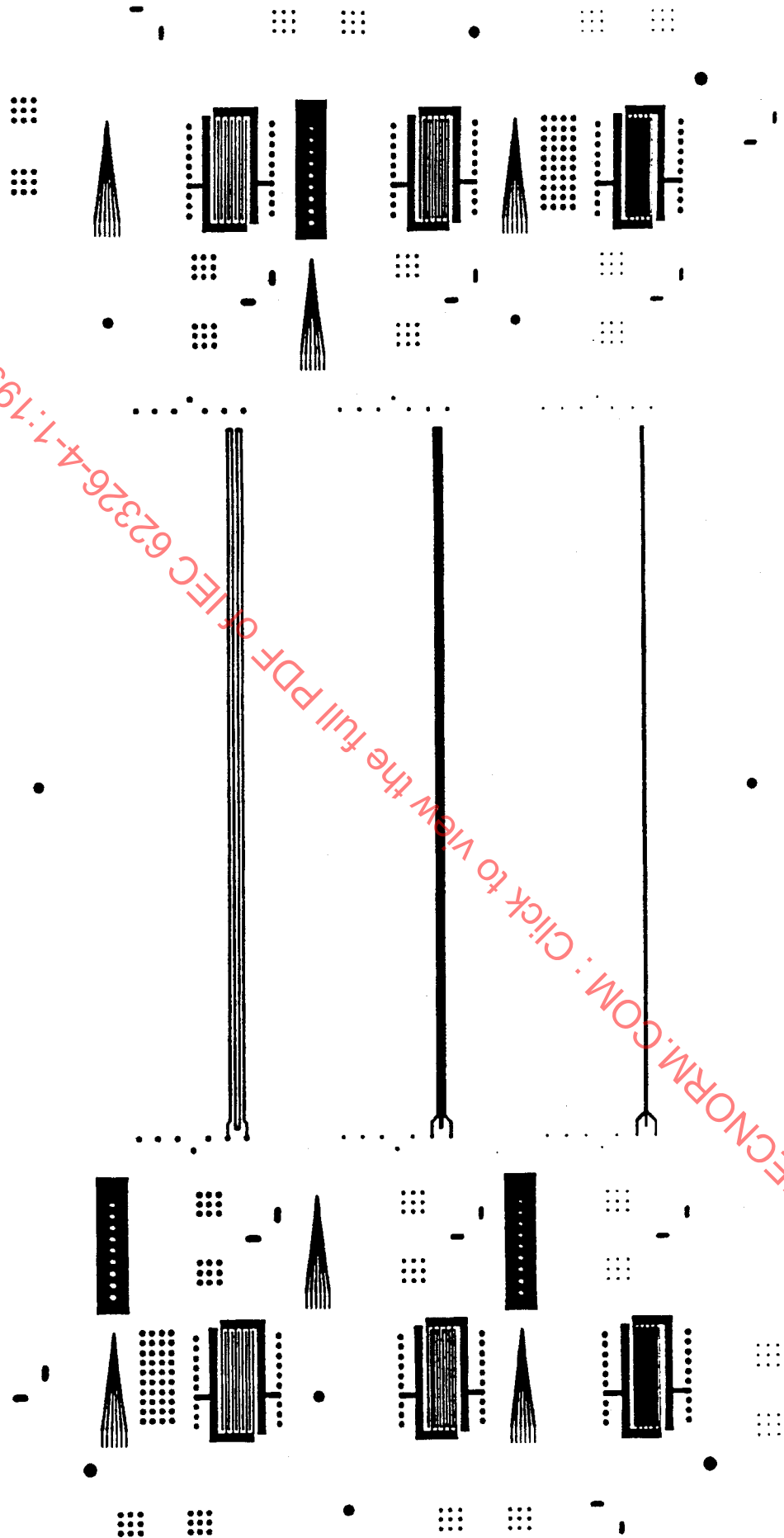
Couche 4



IEC 1 071/96

Figure 3d - CTP (Couche 4)

Layer 4



IEC 1071/96

Figure 3d - CTP (Layer 4)

Couche 5

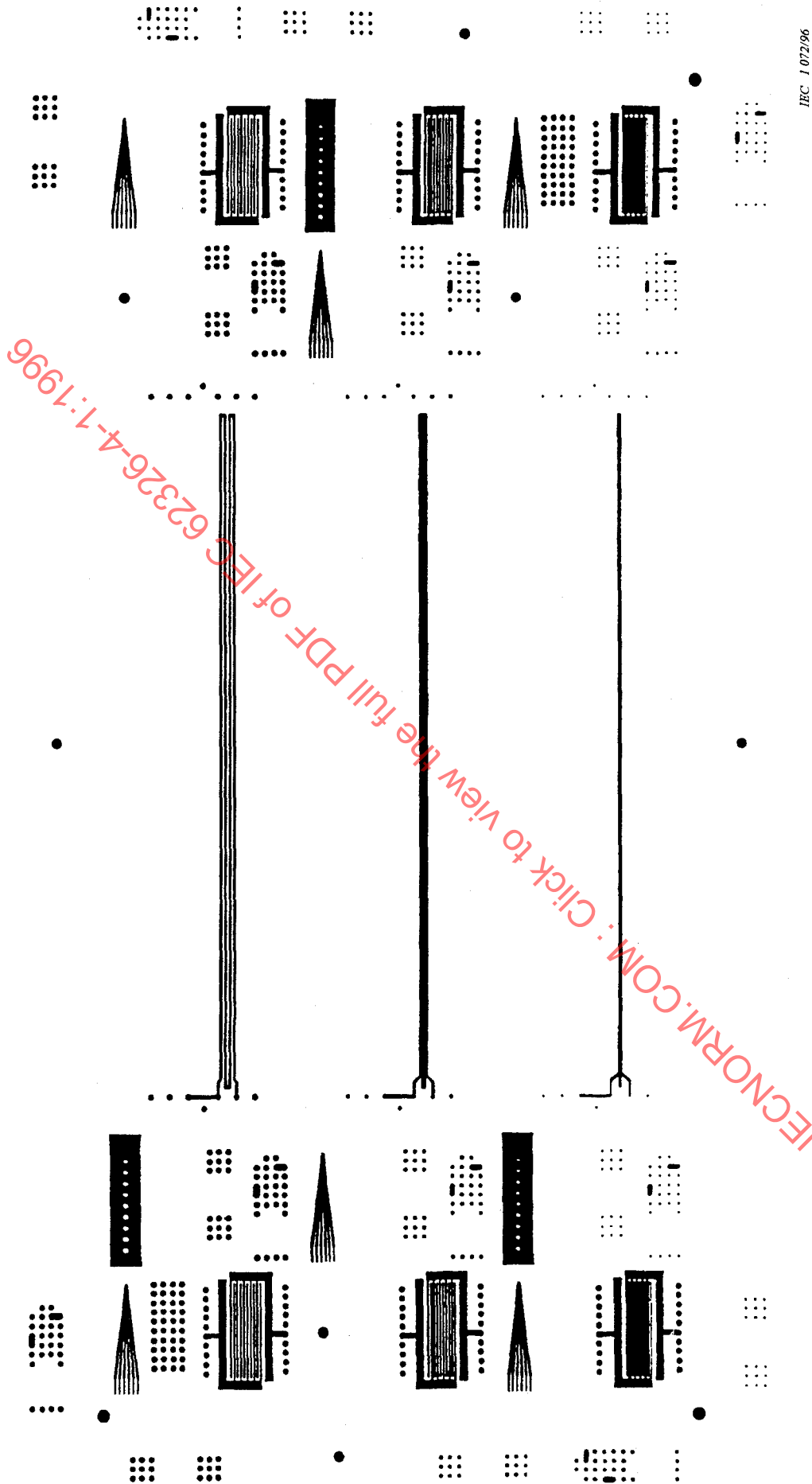
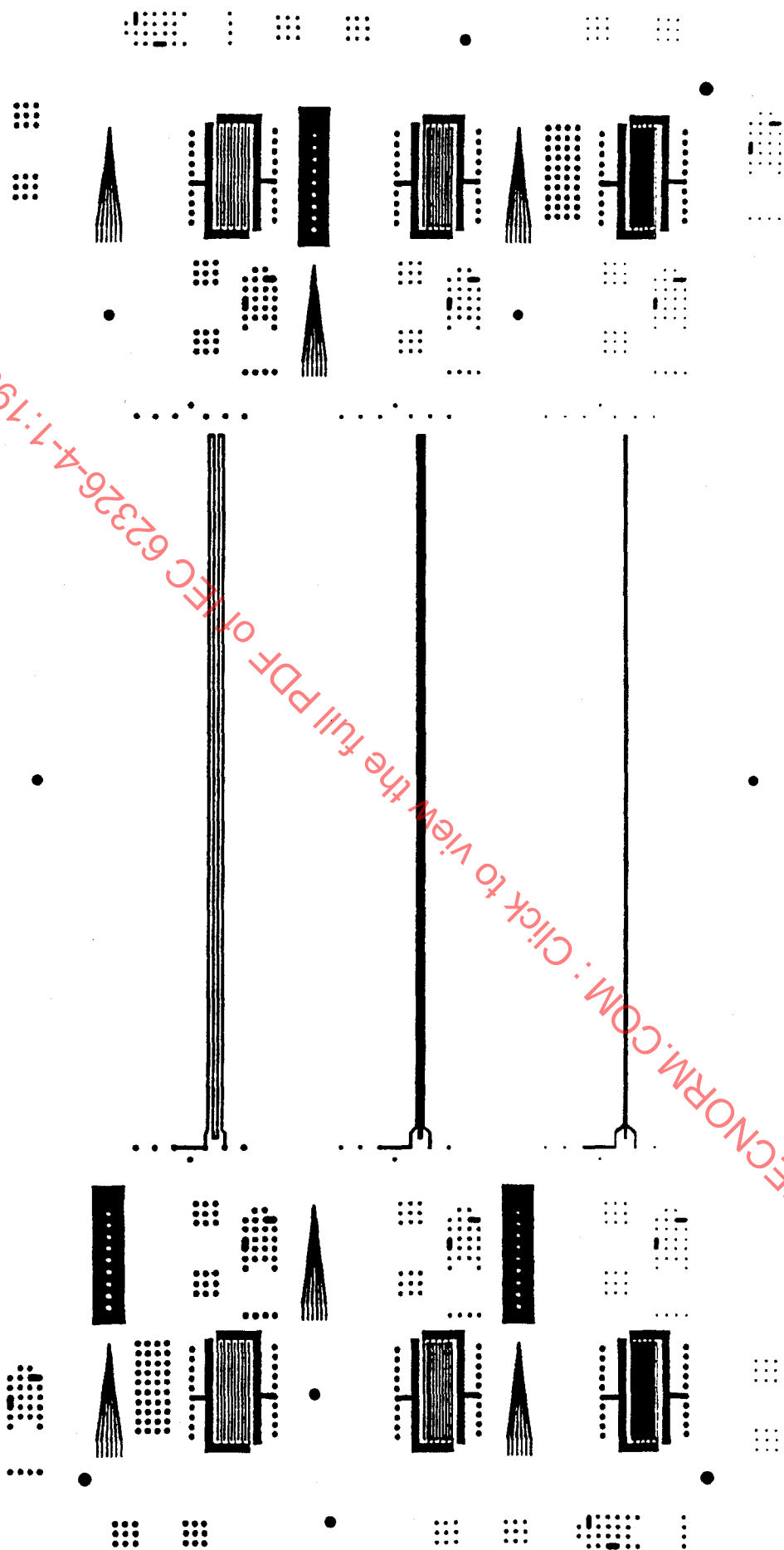


Figure 3e - CTP (Couche 5)

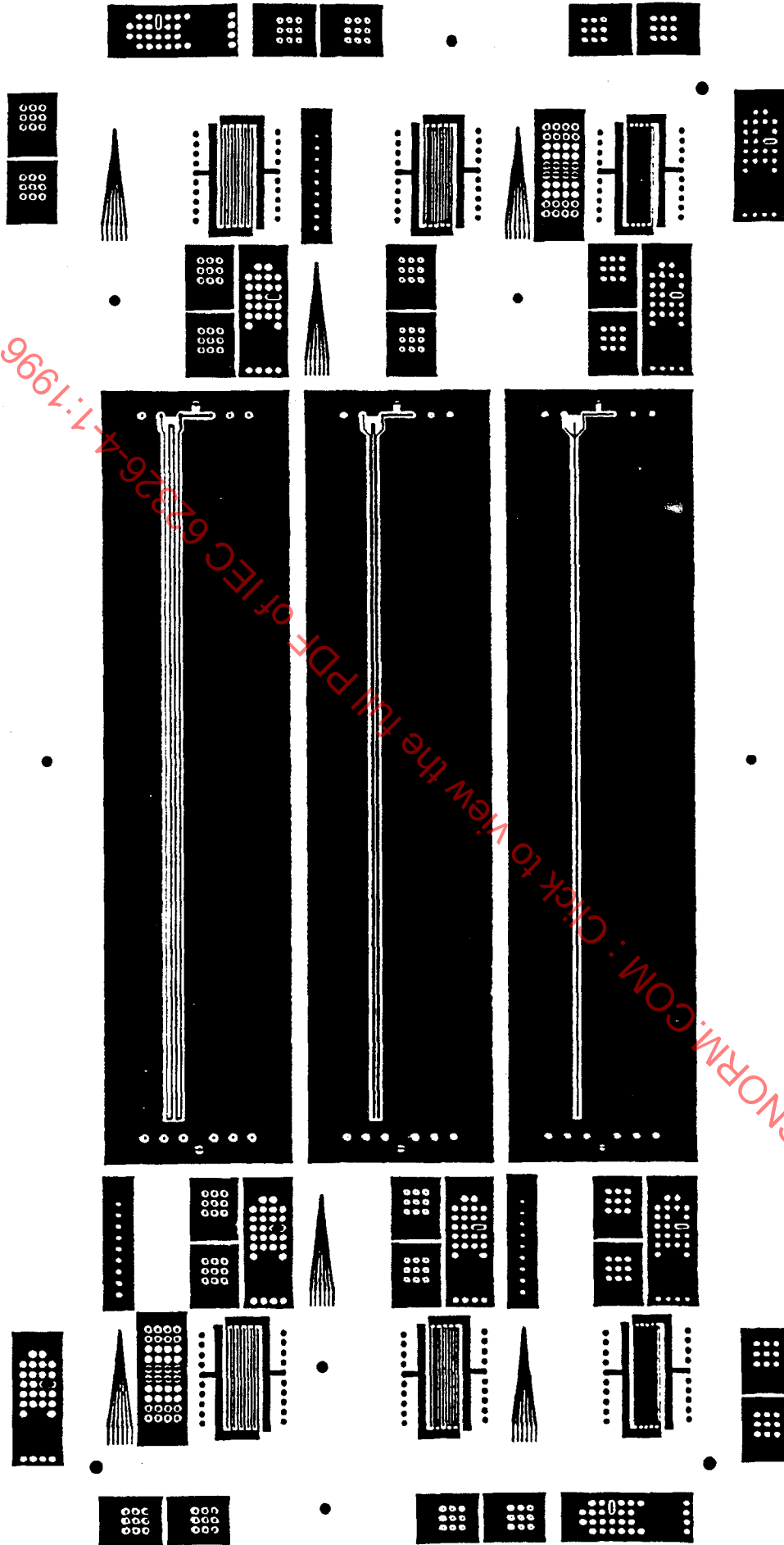
Layer 5



IEC 1 072/96

Figure 3e - CTP (Layer 5)

Couche 6



IEC 1 073/96

Figure 3f - CTP (Couche 6)