

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**Integrated circuits – Measurement of electromagnetic immunity –
Part 8: Measurement of radiated immunity – IC stripline method**

**Circuits intégrés – Mesure de l'immunité électromagnétique –
Partie 8: Mesure de l'immunité rayonnée – Méthode de la ligne TEM à plaques
pour circuit intégré**

IECNORM.COM : Click to view the full PDF of IEC 62132-8:2012



THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2012 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester.

If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de la CEI ou du Comité national de la CEI du pays du demandeur.

Si vous avez des questions sur le copyright de la CEI ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de la CEI de votre pays de résidence.

IEC Central Office
3, rue de Varembe
CH-1211 Geneva 20
Switzerland

Tel.: +41 22 919 02 11
Fax: +41 22 919 03 00
info@iec.ch
www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigenda or an amendment might have been published.

Useful links:

IEC publications search - www.iec.ch/searchpub

The advanced search enables you to find IEC publications by a variety of criteria (reference number, text, technical committee,...).

It also gives information on projects, replaced and withdrawn publications.

IEC Just Published - webstore.iec.ch/justpublished

Stay up to date on all new IEC publications. Just Published details all new publications released. Available on-line and also once a month by email.

Electropedia - www.electropedia.org

The world's leading online dictionary of electronic and electrical terms containing more than 30 000 terms and definitions in English and French, with equivalent terms in additional languages. Also known as the International Electrotechnical Vocabulary (IEV) on-line.

Customer Service Centre - webstore.iec.ch/csc

If you wish to give us your feedback on this publication or need further assistance, please contact the Customer Service Centre: csc@iec.ch.

A propos de la CEI

La Commission Electrotechnique Internationale (CEI) est la première organisation mondiale qui élabore et publie des Normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications CEI

Le contenu technique des publications de la CEI est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

Liens utiles:

Recherche de publications CEI - www.iec.ch/searchpub

La recherche avancée vous permet de trouver des publications CEI en utilisant différents critères (numéro de référence, texte, comité d'études,...).

Elle donne aussi des informations sur les projets et les publications remplacées ou retirées.

Just Published CEI - webstore.iec.ch/justpublished

Restez informé sur les nouvelles publications de la CEI. Just Published détaille les nouvelles publications parues. Disponible en ligne et aussi une fois par mois par email.

Electropedia - www.electropedia.org

Le premier dictionnaire en ligne au monde de termes électroniques et électriques. Il contient plus de 30 000 termes et définitions en anglais et en français, ainsi que les termes équivalents dans les langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International (VEI) en ligne.

Service Clients - webstore.iec.ch/csc

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions contactez-nous: csc@iec.ch.

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**Integrated circuits – Measurement of electromagnetic immunity –
Part 8: Measurement of radiated immunity – IC stripline method**

**Circuits intégrés – Mesure de l'immunité électromagnétique –
Partie 8: Mesure de l'immunité rayonnée – Méthode de la ligne TEM à plaques
pour circuit intégré**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

PRICE CODE
CODE PRIX

T

ICS 31.200

ISBN 978-2-83220-206-7

**Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

CONTENTS

FOREWORD.....	4
1 Scope.....	6
2 Normative references	6
3 Terms and definitions	6
4 General	7
5 Test conditions	7
5.1 General.....	7
5.2 Supply voltage.....	8
5.3 Frequency range	8
6 Test equipment.....	8
6.1 General.....	8
6.2 Cables.....	8
6.3 Shielding	8
6.4 RF disturbance generator	8
6.5 IC stripline.....	8
6.6 50 Ω termination.....	8
6.7 DUT monitor.....	8
7 Test setup	9
7.1 General.....	9
7.2 Test configuration.....	9
7.3 EMC test board (PCB).....	9
8 Test procedure	9
8.1 General.....	9
8.2 Operational check	10
8.3 Immunity measurement	10
8.3.1 General.....	10
8.3.2 RF disturbance signal.....	10
8.3.3 Test frequency steps and ranges	10
8.3.4 Test levels and dwell time	10
8.3.5 DUT monitoring	10
8.3.6 Detail procedure	11
9 Test report.....	11
10 RF immunity acceptance level	11
Annex A (normative) Field strength determination.....	12
Annex B (normative) IC stripline descriptions.....	15
Annex C (informative) Closed stripline geometrical limitations	18
Bibliography.....	22
Figure 1 – IC stripline test setup	9
Figure A.1 – Definition of height (h) and width (w) of IC stripline	12
Figure A.2 – EM field distribution	13
Figure B.1 – Cross section view of an example of an open IC stripline.....	15
Figure B.2 – Cross section view of an example of a closed IC stripline	16

Figure B.3 – Example of IC stripline with housing	17
Figure C.1 – Calculated H -field reduction of closed version referenced to referring open version as a function of portion of active conductor width of closed version to open version	20
Figure C.2 – Location of currents and mirrored currents at grounded planes used for calculation of fields	21
Table 1 – Frequency step size versus frequency range	10
Table B.1 – Maximum DUT dimensions for 6,7 mm IC stripline (Open version)	16
Table B.2 – Maximum DUT dimensions for 6,7 mm IC stripline (Closed version)	16
Table C.1 – Height of shielding, simulated at $h_{\text{bottom}} = 6,7\text{mm}$ to achieve practically 50 Ω system	19

IECNORM.COM : Click to view the full PDF of IEC 62132-8:2012

INTERNATIONAL ELECTROTECHNICAL COMMISSION

INTEGRATED CIRCUITS – MEASUREMENT OF ELECTROMAGNETIC IMMUNITY –

Part 8: Measurement of radiated immunity – IC stripline method

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 62132-8 has been prepared by subcommittee 47A: Integrated circuits, of IEC technical committee 47: Semiconductor devices.

The text of this standard is based on the following documents:

FDIS	Report on voting
47A/882/FDIS	47A/886/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

This part of IEC 62132 is to be read in conjunction with IEC 62132-1.

A list of all the parts in the IEC 62132 series, published under the general title *Integrated circuits – Measurement of electromagnetic immunity*, can be found on the IEC website.

Future standards in this series will carry the new general title as cited above. Titles of existing standards in this series will be updated at the time of the next edition.

The committee has decided that the contents of this publication will remain unchanged until the stability date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IMPORTANT – The 'colour inside' logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

IECNORM.COM : Click to view the full PDF of IEC 62132-8:2012

INTEGRATED CIRCUITS – MEASUREMENT OF ELECTROMAGNETIC IMMUNITY –

Part 8: Measurement of radiated immunity – IC stripline method

1 Scope

This part of IEC 62132 specifies a method for measuring the immunity of an integrated circuit (IC) to radio frequency (RF) radiated electromagnetic disturbances over the frequency range of 150 kHz to 3 GHz.

2 Normative references

The following documents, in whole or in part, are normatively referenced in this document and are indispensable for its application. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60050 (all parts), *International Electrotechnical Vocabulary* (available at <http://www.electropedia.org>)

IEC 62132-1:2006, *Integrated circuits – Measurement of electromagnetic immunity, 150 kHz to 1 GHz – Part 1: General conditions and definitions*

IEC 61000-4-20, *Electromagnetic compatibility (EMC) – Part 4-20: Testing and measurement techniques – Emission and immunity testing in transverse electromagnetic (TEM) waveguides*

3 Terms and definitions.

For the purpose of this document, the terms and definitions given in IEC 62132-1:2006, Clause 3, IEC 60050-131 and IEC 60050-161, and the following, apply.

3.1

transverse electromagnetic mode

TEM

waveguide mode in which the components of the electric and magnetic fields in the propagation direction are much less than the primary field components across any transverse cross-section

Note 1 to entry: This note only applies to the French language.

3.2

TEM waveguide

open or closed transmission line system, in which a wave is propagating in the transverse electromagnetic mode to produce a specified field for testing purposes

3.3

IC stripline

TEM waveguide, consisting of an active conductor placed on a defined spacing over an enlarged ground plane, connected to a port structure on each end and an optional shielded enclosure

Note 1 to entry: This arrangement guides a wave propagation in the transverse electromagnetic mode to produce a specific field for testing purposes between the active conductor and the enlarged ground plane. The ground plane of the standard EMC test board according to IEC 62132-1:2006, Annex B, should be used. An optional shielding enclosure may be used for fixing the IC stripline configuration and for shielding purposes. This leads to a closed version of the IC stripline in opposite to the open version without shielding enclosure. For further information see Annex A.

3.4

two-port TEM waveguide

TEM waveguide with input/output measurement ports at both ends

3.5

characteristic impedance

magnitude of the ratio of the voltage between the active conductor and the corresponding ground plane to the current on either conductor for any constant phase wave-front

Note 1 to entry: The characteristic impedance is independent of the voltage/current magnitudes and depends only on the cross sectional geometry of the transmission line. TEM waveguides are typically designed to have a 50 Ω characteristic impedance. For further information and equation to stripline arrangements see Annex A.

3.6

primary field component

primary component

electric field component aligned with the intended test polarization

Note 1 to entry: For example, in IC stripline, the active conductor is parallel to the horizontal floor, and the primary mode electric field vector is vertical at the transverse centre of the IC stripline.

4 General

An IC to be evaluated for EMC performance is referred to as a device under test (DUT). The DUT should be mounted on an EMC test board according to IEC 62132-1. The EMC test board is provided with the appropriate measurement or monitoring points at which the DUT response parameters can be measured. It controls the geometry and orientation of the DUT relative to the active conductor and eliminates in the case of a closed version of the IC stripline any connecting leads within the housing (these are on the backside of the board, which is outside the housing).

For the IC stripline, one of the 50 Ω ports is terminated with a 50 Ω load. The other 50 Ω port is connected to the output of an RF disturbance generator. The injected RF disturbance signal exposes the DUT to an electromagnetic field determined by the injected power, the typical impedance and the distance between the ground plane of the EMC test board and the active conductor of the IC stripline. The relationship is given in Annex A.

Rotating the EMC test board in the four possible orientations in the aperture to accept EMC test board of the IC stripline will affect the sensitivity of the DUT. Dependent upon the DUT, the response parameters of the DUT may vary (e.g. a change of current consumption, deterioration in function performance, waveform jitter). The intent of this test method is to provide a quantitative measure of the RF immunity of DUTs for comparison or other purposes.

For further information see Annex A.

5 Test conditions

5.1 General

The test conditions shall meet the requirements as described in IEC 62132-1:2006, Clause 4. In addition, the following test conditions shall apply.

5.2 Supply voltage

The supply voltage shall be as specified by the IC manufacturer. If the users of this procedure agree to other values, they shall be documented in the test report.

5.3 Frequency range

The effective frequency range of this radiated immunity procedure is 150 kHz to 3 GHz.

6 Test equipment

6.1 General

The test equipment shall meet the requirements described in IEC 62132-1:2006, Clause 5. In addition, the following test equipment requirements shall apply.

6.2 Cables

Double shielded or semi-rigid coaxial cable may be required depending on the local ambient conditions.

6.3 Shielding

Testing in a shielded room is only necessary for the open IC stripline version. The closed version of the IC stripline is shielded by its housing.

6.4 RF disturbance generator

An RF disturbance generator with sufficient power handling capabilities shall be used. The RF disturbance generator may comprise an RF signal source with a modulation function, an RF power amplifier. The voltage standing wave ratio (VSWR) at the output of the RF disturbance generator shall be less than 1,5 over the frequency range being measured.

The gain (or attenuation) of the RF disturbance generating equipment, without the IC stripline, shall be known with an accuracy $\pm 0,5$ dB.

6.5 IC stripline

The IC stripline (open or closed version) used for this test procedure shall be fitted with an aperture to mate with the EMC test board. The IC stripline shall not exhibit higher order modes over the frequency range being measured. For this procedure, the IC stripline frequency range is 150 kHz to 3 GHz. The VSWR over the frequency range of the empty IC stripline being measured shall be less than 1,25.

For further information as to field strength determination, IC stripline designs and the limitation of geometrical dimensions of closed version, see Annexes A, B and C.

6.6 50 Ω termination

A 50 Ω termination with a VSWR less than 1,1 and sufficient power handling capabilities over the frequency range of measurement is recommended for the IC stripline 50 Ω port not connected to the RF disturbance generator.

6.7 DUT monitor

The performance of the DUT shall be monitored for indications of performance degradation. The monitoring equipment shall not be adversely affected by the injected RF disturbance signal.

7 Test setup

7.1 General

A test setup shall meet the requirements described in IEC 62132-1:2006, Clause 6. In addition, the following test setup requirements shall apply.

7.2 Test configuration

See Figure 1 for IC stripline test configurations. One of the IC stripline 50 Ω ports is terminated with a 50 Ω load. The other IC stripline 50 Ω port is connected to the output port of the RF disturbance generator.

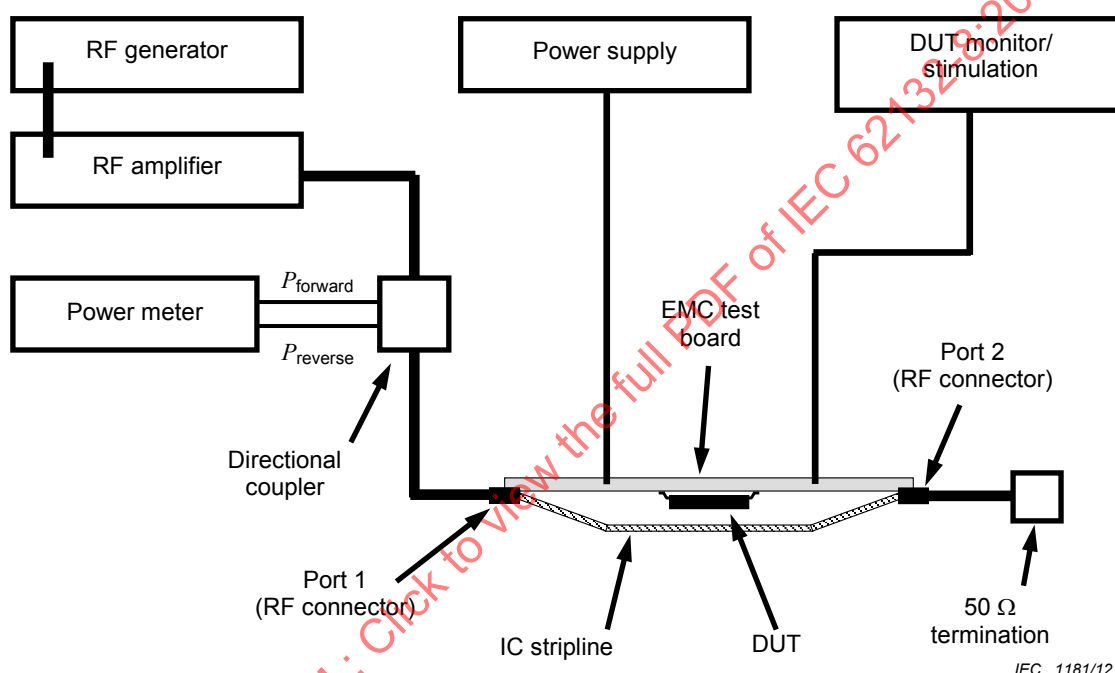


Figure 1 – IC stripline test setup

For further information and cross section view of IC stripline see Annex B.

7.3 EMC test board (PCB)

The EMC test board shall be designed in accordance with the requirements in IEC 62132-1.

8 Test procedure

8.1 General

Test procedure shall be in accordance with IEC 62132-1:2006, Clause 7, except as modified herein. These default test conditions are intended to assure a consistent test environment. The following steps shall be performed:

- Operational check (see 8.2)
- Immunity measurement (see 8.3)

If the users of this procedure agree to other conditions, they shall be documented in the test report.

8.2 Operational check

Energize the DUT and complete an operational check to verify proper function of the device (i.e. run DUT test code) in the ambient test condition. During the operational check, the RF disturbance generator and any monitoring equipment shall be powered; however, the output of the RF disturbance generator shall be disabled. The performance of the DUT shall not be degraded by ambient conditions.

8.3 Immunity measurement

8.3.1 General

With the EMC test board energized and the DUT operated in the intended test mode, measure the immunity to the injected RF disturbance signal over the desired frequency range.

8.3.2 RF disturbance signal

The RF disturbance signal may be:

- CW (continuous wave, no modulation)
- sinusoidal modulated with 80 % amplitude modulated by a 1 kHz sine wave, and
- pulse modulated with 50 % duty cycle and 1 kHz pulse repetition rate.

8.3.3 Test frequency steps and ranges

The RF immunity of the DUT is generally evaluated in the frequency range from 150 kHz to 3 GHz. The frequencies to be tested shall be generated from the requirements specified in Table 1.

Table 1 – Frequency step size versus frequency range

Frequency range (MHz)	0,15 – 1	1 – 100	100 – 1000	1000-3000
Linear steps (MHz)	≤0,1	≤1	≤10	≤20
Logarithmic steps	≤5 % increment			

In addition, the RF immunity of the DUT shall be evaluated at critical frequencies. Critical frequencies are frequencies that are generated by, received by, or operated on by the DUT. Critical frequencies include but are not limited to crystal frequencies, oscillator frequencies, clock frequencies, data frequencies, etc.

8.3.4 Test levels and dwell time

The applied test level shall be increased in steps until a malfunction is observed or the maximum signal generator setting (test level) is reached. The step size and test level shall be documented in the test report.

At each test level and frequency, the RF disturbance signal shall be applied for the time necessary for the DUT to respond and the monitoring system to detect any performance degradation (typically 1 s).

8.3.5 DUT monitoring

The performance of the DUT shall be monitored for indications of performance degradation using suitable test equipment. The monitoring equipment shall not be adversely affected by the injected RF disturbance signal.

8.3.6 Detail procedure

8.3.6.1 Field strength determination

At each frequency to be tested, the signal generator setting to achieve the desired electric field level or levels shall be determined as described in Annex A.

8.3.6.2 Immunity measurement

The test flow, including major steps, is described below. One of two strategies can be employed in performing this measurement as follows:

- a) The output of the RF disturbance generator shall be set at a low value (e.g. 20 dB below a desired upper limit) and slowly increased up to the desired limit while monitoring the DUT for performance degradation. Any performance degradation at or below the desired limit shall be recorded.
- b) The output of the RF disturbance generator shall be set at the desired performance limit while monitoring the DUT for performance degradation. Any performance degradation at the desired limit shall be recorded. The output of the RF disturbance generator shall then be reduced until normal function returns. This level shall also be recorded.

NOTE The DUT can respond differently to each of the above methods. In such a case, a method in which the interference signal is ramped up as well as down can be required. Additionally, in some cases, it might be necessary to reset or restart the DUT to come back to proper operation.

The RF immunity measurement shall be performed for at least two orientations (0°, 90°). If necessary the other orientations 180° and 270° should be tested too. The first measurement is made with the EMC test board mounted in an arbitrary orientation in the IC stripline aperture to accept EMC test board. The second measurement is made with the EMC test board rotated 90 degrees from the orientation in the first measurement. For each of the third and fourth measurements, the EMC test board is rotated again to ensure immunity is measured in all four possible orientations. The results and their tested orientations shall be documented in the test report.

9 Test report

The test report shall be in accordance with the requirements of IEC 62132-1:2006, Clause 8.

10 RF immunity acceptance level

The RF immunity acceptance level of a DUT, if any, is to be agreed upon between the manufacturer and the user of the DUT and can be defined also differently for special frequency bands.

Annex A (normative)

Field strength determination

A.1 General

The signal level setting of the RF disturbance generator required to achieve the desired electric field level within the IC stripline shall be determined in accordance with this procedure. This measurement shall be performed at each standard frequency (either linear or logarithmic as used in the actual test) as specified in 8.3.1. The RF disturbance signal shall be a CW signal (i.e. no modulation shall be applied).

A.2 Characteristic impedance of stripline arrangements

The nominal, characteristic impedance of an open version of IC stripline can be calculated as follows [3], if $1 < w/h \leq 10$

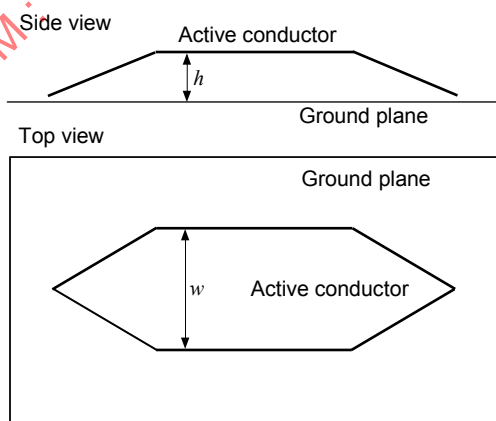
$$Z = \frac{120 \times \pi}{\frac{w}{h} + 2,42 - 0,44 \times \frac{h}{w} + \left[1 - \frac{h}{w}\right]^6} \quad (\text{A.1})$$

Where

Z = characteristic impedance [Ω], typically 50 Ω

w = width [m] of active conductor (see Figure A.1)

h = height [m] between surfaces of the active conductor and ground plane (see Figure A.1)



IEC 1182/12

Figure A.1 – Definition of height (h) and width (w) of IC stripline

For the closed version of the IC stripline the influence of housing has to be taken into account. This correction depends on the housing geometry. For spherical housing surface an analytical formula for the characteristic impedance cannot be provided, empirical investigations are necessary. The characteristic impedance of those stripline arrangements have to be verified by measurement.

A.3 Field strength calculation

The RF disturbance applied at the input to the IC stripline is related to the electromagnetic field by the distance between the active conductor and the ground plane of the EMC test board.

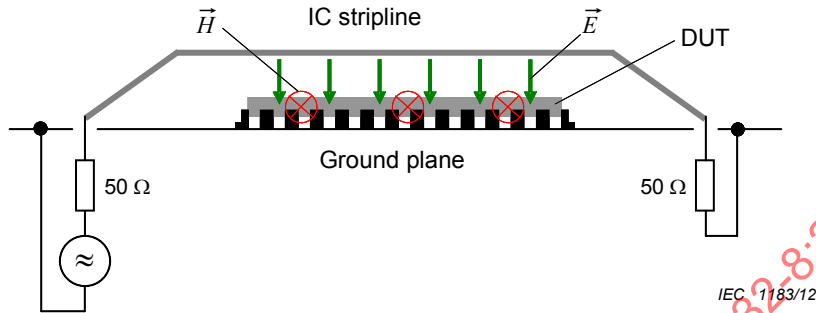


Figure A.2 – EM field distribution

$$E = \frac{\sqrt{P \times Z}}{h} \quad (\text{A.2})$$

Where

- E = electric field strength [V/m] within the IC stripline
- Z = characteristic impedance [Ω], nominal value
- P = measured forward test power [W]
- h = height [m] between the surfaces of active conductor and ground plane of the EMC test board

Tests with closed and open version of IC stripline, both with an impedance of 50 Ω , have shown that slightly different coupling between IC stripline versions and DUT appears. The deviation is in the range of approximately 0,5 dB to 1 dB [4]. In practice, this offset can be neglected for proposed geometrical dimensions of the IC stripline as given in Annex B. For any other geometrical dimension, the active conductor width of closed version shall not be less than 70% of the width of the referring open version as described in Annex C.

A.4 Verification of IC stripline RF characteristic

For verification of the IC stripline RF characteristic, the VSWR value of the empty IC stripline with 50 Ω load termination at the second port shall be measured and documented in the test report. The value shall be lower than 1,25.

In addition, it is recommended to check also the DUT loaded IC stripline. In accordance to IEC 61000-4-20, IC stripline resonances with DUT shall be considered, with DUT power off.

$$A_{\text{tloss}} = \left| 10 \times \log \left(\frac{P_{\text{refl}}}{P_{\text{fwd}}} + \frac{P_{\text{output}}}{P_{\text{fwd}}} \right) \right| \leq 1 \text{ dB} \quad (\text{A.3})$$

Where

- A_{tloss} = Transmission loss of loaded IC stripline [dB]

P_{refl} = reflected power at input port [W]

P_{fwd} = forward power at input port [W]

P_{output} = measured power at output port [W]

Measurements carried out at frequencies where the VSWR and losses exceed the maximum tolerated values shall be ignored.

IECNORM.COM : Click to view the full PDF of IEC 62132-8:2012

Annex B (normative)

IC stripline descriptions

B.1 IC stripline

The IC stripline offers a broadband method of measuring either immunity of a DUT to fields generated within the IC stripline or radiated emission from a DUT placed within the IC stripline. It eliminates the use of conventional antennas with their inherent measurement limitations of bandwidth, non-linear phase, directivity and polarization. The IC stripline is a special kind of transmission line that propagates a TEM wave. This wave is characterized by transverse orthogonal electric (E) and magnetic (H) fields, which are perpendicular to the direction of propagation along the length of the IC stripline or transmission line. This field simulates a planar field generated in free space with impedance of $377\ \Omega$. The TEM mode has no low frequency cut-off. This allows the IC stripline to be used at frequencies as low as desired. The TEM mode also has linear phase and constant amplitude response as a function of frequency. This makes it possible to use the IC stripline to generate or detect a field intensity in a defined way. The upper useful frequency for an IC stripline is limited by distortion of the test signal caused by resonances and multi-moding that occur within the IC stripline. These effects are a function of the physical size and shape of the IC stripline.

The IC stripline is of a size and shape, with impedance matching at the input and output feed points of the IC stripline that limits the VSWR to less than 1,25 up to its rated frequency. In principle there are two versions of IC stripline possible – open and closed version. The open version uses the common stripline configuration (Figure B.1). At the closed version a shielding case is added (Figure B.2). To get the same characteristic impedance for the closed version as the one for the open version with the same height of active conductor, the width needs to be reduced to keep the $50\ \Omega$ characteristic impedance. The correct width value depends on the shape of the housing. As long as the $50\ \Omega$ characteristic impedance is kept for both versions the electric field strength conditions can be calculated by Equation A.2 and corrected if necessary as described in Annex C.

The active conductor of the IC stripline is tapered at each end to adapt to conventional $50\ \Omega$ coaxial connectors. The requested EMC test board can be based on a TEM cell board according to IEC 62132-1. The first resonance is demonstrated by a high VSWR over a narrow frequency range. An IC stripline verified for field generation to a maximum frequency will also be suitable for emission measurements to this frequency.

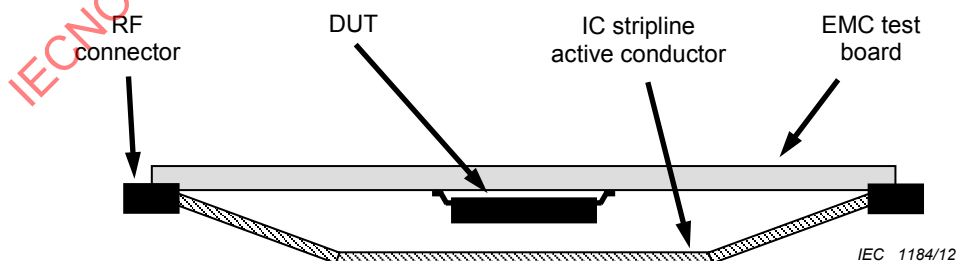


Figure B.1 – Cross section view of an example of an open IC stripline

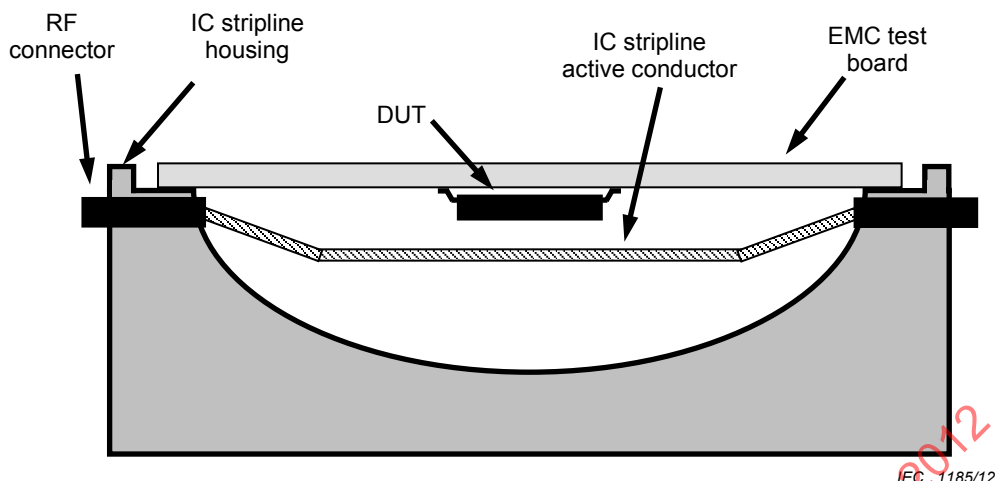


Figure B.2 – Cross section view of an example of a closed IC stripline

The maximum usable DUT size is limited by the IC stripline dimensions. The ratio of DUT package height to IC stripline height is recommended to one third but shall not exceed one half according to IEC 61000-4-20. In x-y dimension the package shall not exceed the width of active conductor by more than 10 %.

NOTE 3 D field simulations of a IC stripline setup with a DUT, whose package size exceeds the width of the active conductor by 10 % at a half of active conductor height, have shown that a uniform field (not more than +0 dB and not less than -3 dB) is still present at the DUT beyond the active conductor edge [4].

The limitation values for the 6,7 mm IC stripline for example are given in Tables B.1 and B.2.

Table B.1 – Maximum DUT dimensions for 6,7 mm IC stripline (Open version)

	Active conductor 6,7 mm IC stripline open version	DUT
z dimension (height)	6,7 mm	≤3,35 mm
x-y dimension (width)	33 mm	≤36,3 mm

Table B.2 – Maximum DUT dimensions for 6,7 mm IC stripline (Closed version)

	Active conductor 6,7 mm IC stripline closed version	DUT
z dimension (height)	6,7 mm	≤3,35 mm
x-y dimension (width)	24 mm	≤26,4 mm

B.2 Example for IC stripline arrangement

An example for IC stripline with housing is given in Figure B.3. The housing x-y dimensions are defined by the used EMC test board (IEC 62132-1: 100 mm × 100 mm). The housing in z direction should be as far as possible from the active conductor but avoid resonances and multi-moding in the frequency range of interest.

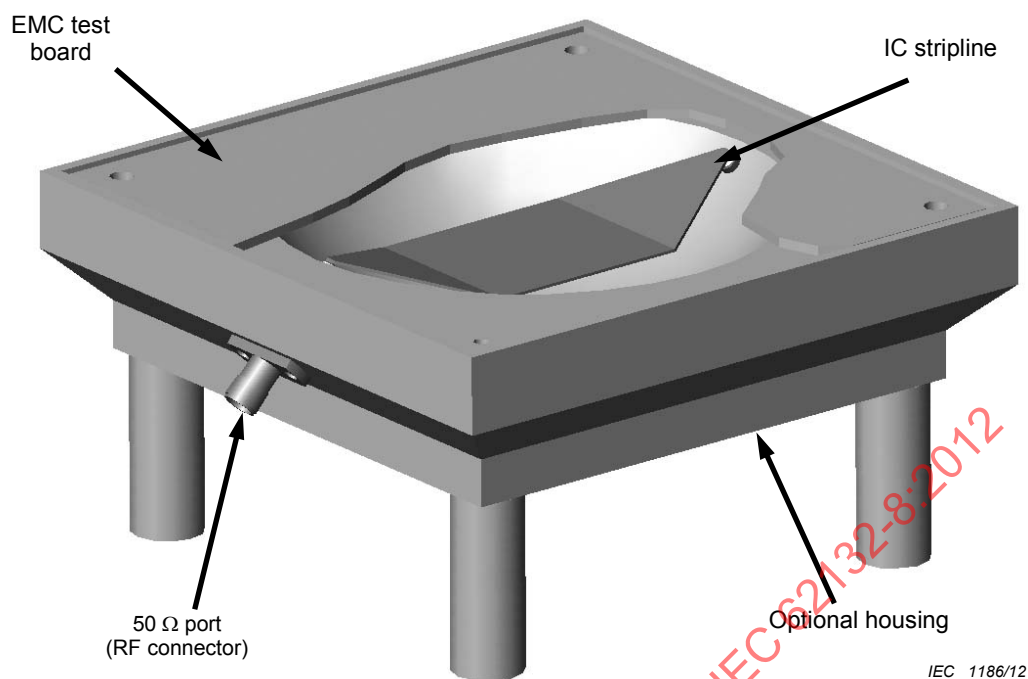


Figure B.3 – Example of IC stripline with housing

IECNORM.COM : Click to view the full PDF of IEC 62132-8:2012

Annex C (informative)

Closed stripline geometrical limitations

An open version of IC stripline with any conductor height is designed to realize a characteristic wave impedance of $Z = 50 \Omega$. By adding a shielding, an additional partial stripline capacitance arises and therefore the width of the active conductor has to be reduced to keep impedance $Z = 50 \Omega$. This reduction of the width of the active conductor is limited in order to achieve comparable field levels in open and closed version of IC stripline. As distance of shielding is controlled by the reduction of the width of the active conductor and the geometrical shape of shielding, the distance of shielding is limited accordingly.

In the case of open version of IC stripline, only one grounded plane parallel to active conductor is used. Back current occurs in this plane. In the case of referring closed version, second grounded plane is added (shielding). Back current occurs in both planes, fractions depend on chosen geometries.

H-fields at location of DUT are superposed. In the case of open version they are generated by current flow located in active conductor (quasi-static approach) and due to mirrored current at grounded bottom plane. In the case of referring closed version, mirroring has to be done at grounded bottom and shielding planes, resulting in a convergent infinite series of *H*-fields [5]. Compare Figure C.2 and Formula (C.2). Reducing width of active conductor results in increasing levels of current density and therewith increasing *H*-field at location of DUT in the case of considering only field generated by current at the location of the active conductor. Coexistent, *H*-field level at location of DUT is overallly reduced due to superposing effects of mirrored currents as second grounded plane above active conductor is added. Effects eliminate each other approximately in the case of limited geometrical setups with a limitation of active conductor width. To achieve negligible field differences of setups, active conductor width of closed version should not be reduced to less than approximate 70% of referring open version as shown below. As impedance $Z = 50 \Omega$ has to be achieved, this yields accordingly in limitation of usable heights of shielding. Values of heights of shielding are depending on used geometrical shape of shielding. Shifting shielding very close to active conductor (referring to highly reducing width of active conductor) and keeping distance of active conductor to DUT constant would result in high fraction of back current in shielding. Distance of active conductor to DUT is far greater than to shielding. Therewith, *H*-fields at location of DUT would largely cancel each other and different field behaviour would be achieved compared to the open version of IC stripline.

H-field generated by current at active conductor as band conductor at distance of DUT which is located centrically close to bottom plane is calculated from Formula (C.1). *H*-fields of mirrored currents are calculated accordingly and superposed. In the case of the closed version, convergent infinite series result. See Formula (C.2).

$$|H_{\text{septum}, \text{DUT}}| = \frac{|J| \times t}{\pi} \operatorname{arcsinh} \left(\frac{w/2}{a} \right) \quad (\text{C.1})$$

Where

J = current density

t = active conductor thickness

w = active conductor width

a = perpendicular distance of active conductor to centrically placed DUT

$$\begin{aligned}
|H| = |H_{\sin gle}(J)| & \left[\operatorname{arcsinh}\left(\frac{w/2}{h_{\text{bottom}} - x}\right) + \operatorname{arcsinh}\left(\frac{w/2}{h_{\text{bottom}} + x}\right) - \right. \\
& \operatorname{arcsinh}\left(\frac{w/2}{h_{\text{bottom}} - x + 2 \times h_{\text{shielding}}}\right) - \operatorname{arcsinh}\left(\frac{w/2}{h_{\text{bottom}} + x + 2 \times h_{\text{shielding}}}\right) + \\
& \left. \operatorname{arcsinh}\left(\frac{w/2}{h_{\text{bottom}} - x + 2 \times h_{\text{shielding}} + 2 \times h_{\text{bottom}}}\right) + \operatorname{arcsinh}\left(\frac{w/2}{h_{\text{bottom}} + x + 2 \times h_{\text{shielding}} + 2 \times h_{\text{bottom}}}\right) - \right. \\
& \left. \dots + \dots \right] \quad (C.2)
\end{aligned}$$

Where

- J = current density
 w = active conductor width
 $h_{\text{bottom}}, h_{\text{shielding}}$ = perpendicular distance of active conductor to bottom/shielding
 x = distance of centrally placed DUT to bottom

Current distribution is assumed to be homogeneous; therewith density J increases by $w_{\text{open}}/w_{\text{closed}}$ in the case of reducing width of active conductor.

Resulting H -field of closed version at location of DUT is referenced to resulting H -field of referring open version of IC stripline. In the following, active conductor height of $h_{\text{bottom}} = 6,7$ mm is regarded. Active conductor width is reduced to fractions of width of referring open version. Referring height of shielding $h_{\text{shielding}}$ to achieve impedance $Z = 50 \Omega$ is assumed by formula given in (C.3).

$$h_{\text{shielding}} = h_{\text{fit}} \times \frac{w_{\text{closed}}/w_{\text{open}}}{(1 - w_{\text{closed}}/w_{\text{open}})} \times h_{\text{bottom}}, \text{ with } h_{\text{fit}} = \frac{38}{35} - \frac{3}{7} \times w_{\text{closed}}/w_{\text{open}} \quad (C.3)$$

Where

- $h_{\text{shielding}}, h_{\text{bottom}}$ as defined in Figure C.2
 w_{closed} = active conductor width of closed version
 w_{open} = active conductor width of referring open version

This approximation Formula (C.3) is based on some spot tests of simulation of an IC stripline with spherically shaped shielding. Some shielding heights are calculated to achieve 50Ω in impedance and shown in Table C.1 as a function of $w_{\text{closed}}/w_{\text{open}}$.

Table C.1 – Height of shielding, simulated at $h_{\text{bottom}} = 6,7$ mm to achieve practically 50Ω system

$w_{\text{closed}}/w_{\text{open}}; w_{\text{open}} = 33$ mm	$h_{\text{shielding}}$
0,2	1,68 mm
0,4	4,0 mm
0,6	8,5 mm
0,73	14,5 mm
0,8	19,5 mm
0,9	41 mm

Resulting calculated H -field reduction of the closed version compared to the referring open version is shown in Figure C.1. By this calculation, a negligible increase of H -field would be expected in the case of slight reduction of active conductor width, independent of starting width of referring open version ($50\ \Omega$ system). Further decrease of active conductor width results in decreasing $h_{\text{shielding}}$ and finally in decreasing H -field at location of DUT. Realized setup with active conductor heights 6,7 mm refers to an active conductor width reduction to 73% (24 mm for closed version derived from 33 mm active conductor width of open version). At this value, experimental result is an overall coupling reduction of approximately 0,5 dB in comparison to referring open version. As shown in Figure C.1, decreasing active conductor width further would be expected to lead to higher coupling reductions in the case of H -field coupling. To keep universality, active conductor width of closed version shall not be reduced to lower values than approximately 70% of referring version. Therewith, shielding shall keep minimum distance to active conductor in order to achieve impedance $Z = 50\ \Omega$, value of $h_{\text{shielding}}$ depends on chosen geometrical shape of shielding.

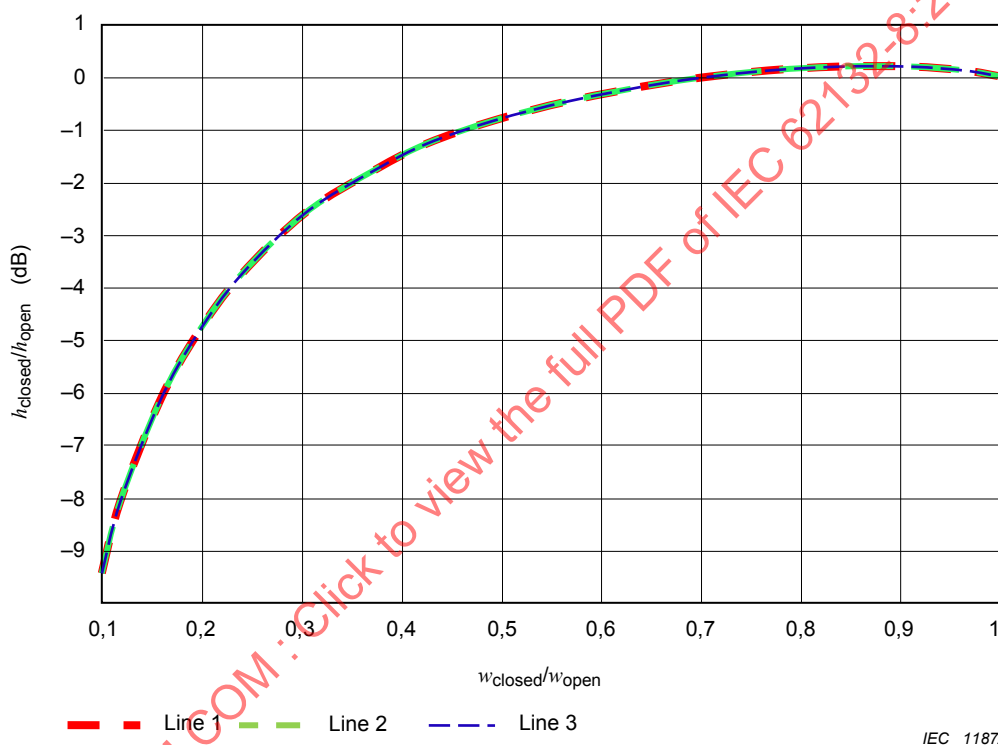
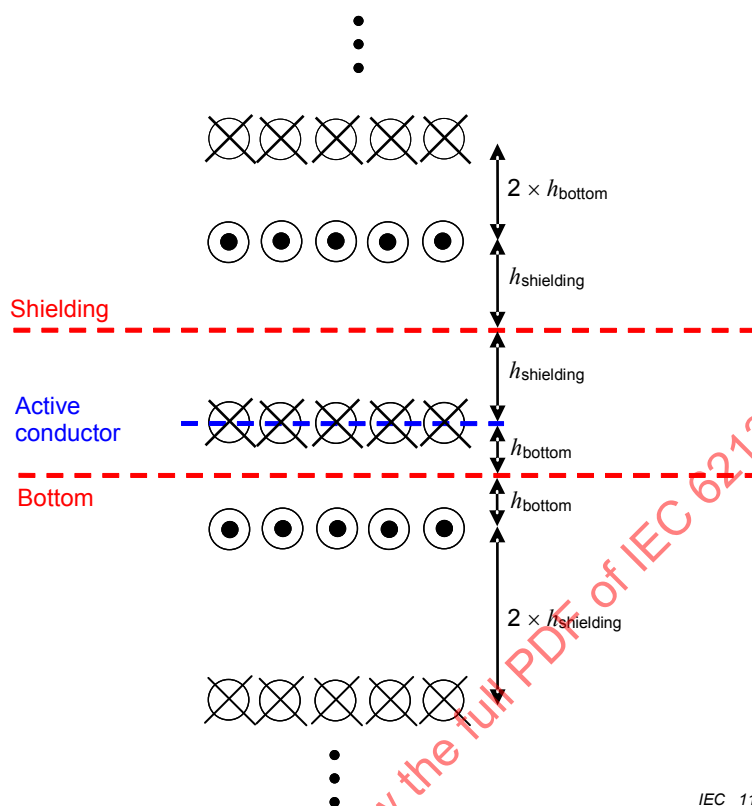


Figure C.1 – Calculated H -field reduction of closed version referenced to referring open version as a function of portion of active conductor width of closed version to open version

Experimental setups (active conductor width reduction of 73 %) yields approximately 0,5 dB to 1 dB reduced coupling and therewith rather slightly more H -field reduction as calculated. This might be due to the fixed shielding height, shielding is approximated as a grounded parallel plate in calculation instead of shaped geometry and/or slightly higher portion of current could be located at shielding due to geometrical shapes and due to the fact

that adapters to IC stripline are connected to shielding body. This would yield to slightly less H -field at the location of DUT than the one ideally calculated.



IEC 1188/12

Key

h_{bottom} = perpendicular distance of active conductor to bottom

$h_{\text{shielding}}$ = perpendicular distance of active conductor to shielding

Figure C.2 – Location of currents and mirrored currents at grounded planes used for calculation of fields

Bibliography

- [1] KÖRBER, KLOTZ, MUELLER, TREBECK. *IC- Stripline – A new Proposal for Susceptibility and Emission Testing of ICs*, EMC COMPO 2007
- [2] KÖRBER, MUELLER, TREBECK. *IC- Streifenleitung – Neues Messverfahren zur Bewertung der EMV- Eigenschaften von Halbleitern* (only available in German), EMV Düsseldorf 2008
- [3] SCHNEIDER M. V.. Microstrip Lines for Microwave Integrated Circuits. *The Bell System Technical Journal*, May 1969, vol. 48, pp. 1421–1444,
- [4] KÖRBER, KLOTZ, MÜLLER, MÜLLERWIEBUS, TREBECK. *IC- Stripline for Susceptibility and Emission Testing of ICs*, EMC COMPO 2009
- [5] UNGER H.-G.. *Elektromagnetische Theorie für Hochfrequenztechnik, Teil 1: Allgemeine Gesetze und Verfahren, Antennen und Funkübertragung, planare, rechteckige und zylindrische Wellenleiter*, (only available in German) Hüthig Verlag 1988.

IECNORM.COM : Click to view the full PDF of IEC 62132-8:2012

IECNORM.COM : Click to view the full PDF of IEC 62132-8:2012

SOMMAIRE

AVANT-PROPOS	26
1 Domaine d'application	28
2 Références normatives	28
3 Termes et définitions	28
4 Généralités	29
5 Conditions d'essai	30
5.1 Généralités	30
5.2 Tension d'alimentation	30
5.3 Gamme de fréquences	30
6 Equipement d'essai	30
6.1 Généralités	30
6.2 Câbles	30
6.3 Blindage	30
6.4 Générateur de perturbation RF	30
6.5 Ligne TEM à plaques pour circuit intégré	30
6.6 Terminaison de 50 Ω	31
6.7 Dispositif de surveillance du DEE	31
7 Montage d'essai	31
7.1 Généralités	31
7.2 Configuration des essais	31
7.3 Carte d'essai CEM	32
8 Procédure d'essai	32
8.1 Généralités	32
8.2 Vérification opérationnelle	32
8.3 Mesure de l'immunité	32
8.3.1 Généralités	32
8.3.2 Signal de perturbation RF	32
8.3.3 Gammes et échelons de fréquences d'essai	32
8.3.4 Niveaux d'essai et durée de maintien	33
8.3.5 Surveillance du DEE	33
8.3.6 Procédure détaillée	33
9 Rapport d'essai	34
10 Niveau d'acceptation de l'immunité RF	34
Annexe A (normative) Détermination de l'intensité de champ	35
Annexe B (normative) Description d'une ligne TEM à plaques pour circuit intégré	38
Annexe C (informative) Limitation des dimensions géométriques d'une ligne TEM à plaques pour circuit intégré fermée	41
Bibliographie	46
Figure 1 – Montage d'essai de la ligne TEM à plaques pour circuit intégré	31
Figure A.1 – Définition de la hauteur (h) et de la largeur (w) d'une ligne TEM à plaques pour circuit intégré	35
Figure A.2 – Distribution des champs électromagnétiques	36

Figure B.1 – Vue en coupe d'un exemple de ligne TEM à plaques pour circuit intégré non blindée.....	39
Figure B.2 – Vue en coupe d'un exemple de ligne TEM à plaques pour circuit intégré avec un boîtier.....	39
Figure B.3 – Exemple d'une ligne TEM à plaques pour circuit intégré avec boîtier	40
Figure C.1 – Réduction calculée du champ H entre la version fermée et la version ouverte de référence en fonction du rapport entre la largeur du conducteur actif de la version fermée et la largeur du conducteur actif de la version ouverte	44
Figure C.2 – Emplacement des courants et des courants miroirs au niveau des plans de masse utilisés pour le calcul des champs.....	45
Tableau 1 – Taille des échelons de fréquence par rapport à la gamme de fréquences.....	32
Tableau B.1 – Dimensions maximales d'un DEE pour une ligne TEM à plaques pour circuit intégré de 6,7 mm en version ouverte.....	39
Tableau B.2 – Dimensions maximales d'un DEE pour une ligne TEM à plaques pour circuit intégré de 6,7 mm en version fermée.....	40
Tableau C.1 – Hauteur de référence du blindage, simulé pour $h_{\text{bottom}} = 6,7$ mm pour obtenir un système de pratiquement 50Ω	43

IECNORM.COM : Click to view the full PDF of IEC 62132-8:2012

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

CIRCUITS INTÉGRÉS – MESURE DE L'IMMUNITÉ ÉLECTROMAGNÉTIQUE –

Partie 8: Mesure de l'immunité rayonnée – Méthode de la ligne TEM à plaques pour circuit intégré

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (CEI) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de la CEI"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de la CEI intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de la CEI se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de la CEI. Tous les efforts raisonnables sont entrepris afin que la CEI s'assure de l'exactitude du contenu technique de ses publications; la CEI ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de la CEI s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de la CEI dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de la CEI et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) La CEI elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de la CEI. La CEI n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à la CEI, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de la CEI, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de la CEI ou de toute autre Publication de la CEI, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de la CEI peuvent faire l'objet de droits de brevet. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

La Norme internationale CEI 62132-8 a été établie par le sous-comité 47A: Circuits intégrés, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
47A/882/FDIS	47A/886/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les Directives ISO/CEI, Partie 2.

La présente partie de la CEI 62132 doit être lue conjointement avec la CEI 62132-1.

Une liste de toutes les parties de la série CEI 62132, publiées sous le titre général *Circuits intégrés – Mesure de l'immunité électromagnétique*, peut être consultée sur le site web de la CEI.

Les futures normes de cette série porteront dorénavant le nouveau titre général indiqué ci-dessus. Le titre des normes existant déjà dans cette série sera mis à jour lors de la prochaine édition.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de stabilité indiquée sur le site web de la CEI sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. À cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

IMPORTANT – Le logo "colour inside" qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.

CIRCUITS INTÉGRÉS – MESURE DE L'IMMUNITÉ ÉLECTROMAGNÉTIQUE –

Partie 8: Mesure de l'immunité rayonnée – Méthode de la ligne TEM à plaques pour circuit intégré

1 Domaine d'application

La présente partie de la CEI 62132 définit une méthode de mesure de l'immunité d'un circuit intégré (CI) aux perturbations électromagnétiques rayonnées aux fréquences radioélectriques sur la gamme de fréquences comprise entre 150 kHz et 3 GHz.

2 Références normatives

Les documents suivants sont cités en référence de manière normative, en intégralité ou en partie, dans le présent document et sont indispensables pour son application. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

CEI 60050 (toutes les parties), *Vocabulaire Electrotechnique International* (disponible à l'adresse: <http://www.electropedia.org>)

CEI 62132-1:2006, *Circuits intégrés – Mesure de l'immunité électromagnétique, 150 kHz à 1 GHz – Partie 1: Conditions générales et définitions*

CEI 61000-4-20, *Compatibilité électromagnétique (CEM) – Partie 4-20: Techniques d'essai et de mesure – Essais d'émission et d'immunité dans les guides d'onde TEM*

3 Termes et définitions

Pour les besoins du présent document, les termes et définitions donnés dans les normes CEI 62132-1:2006, Article 3, CEI 60050-131 et CEI 60050-161, ainsi que les termes et définitions suivants, s'appliquent.

3.1

mode électromagnétique transverse TEM)

mode de guide d'ondes, dans lequel les composantes des champs électriques et magnétiques dans le sens de propagation sont bien inférieures aux composantes de champ primaire à travers toute section transversale

Note 1 à l'article: L'abréviation TEM provient de l'anglais «transverse electromagnetic mode».

3.2

guide d'ondes TEM

système de ligne de transmission ouverte ou fermée, dans lequel une onde se propage dans le mode électromagnétique transverse, afin de produire un champ spécifié pour les essais

3.3

ligne TEM à plaques pour circuit intégré

guide d'ondes TEM constitué d'un conducteur actif placé sur un espace défini au-dessus d'un plan de masse de plus grande largeur, connecté à une structure d'accès à chaque extrémité et à un boîtier blindé facultatif

Note 1 à l'article: Cette disposition guide la propagation d'ondes dans le mode électromagnétique transverse pour produire un champ spécifique aux essais entre le conducteur actif et le plan de masse de plus grande largeur. Il convient d'utiliser le plan de masse de la carte d'essai CEM normalisée conformément à la l'Annexe B de la CEI 62132-1:2006. Un boîtier blindé facultatif peut être utilisé pour monter la configuration de la ligne TEM à plaques pour circuit intégré et pour assurer le blindage. On obtient ainsi une version fermée de la ligne TEM à plaques pour circuit intégré par opposition à la version ouverte sans boîtier de blindage. Se reporter à l'Annexe A pour plus d'informations.

3.4

guide d'ondes TEM à deux ports

guide d'ondes TEM avec des accès de mesure d'entrée/sortie au niveau des deux extrémités

3.5

impédance caractéristique

amplitude du rapport entre la tension entre le conducteur actif et le plan de masse correspondant et le courant sur l'un ou l'autre des conducteurs pour tout front d'onde à phase constante

Note 1 à l'article: L'impédance caractéristique ne dépend pas des amplitudes de tension/courant et ne dépend que de la géométrie transversale de la ligne de transmission. Les guides d'ondes TEM sont généralement conçus pour avoir une impédance caractéristique de 50 Ω . Se reporter à l'Annexe A pour plus d'informations et l'équation sur les dispositions des lignes TEM à plaques.

3.6

composante de champ primaire

composante primaire

composante de champ électrique alignée avec la polarisation d'essai prévue

Note 1 à l'article: Par exemple, dans une ligne TEM à plaques pour circuit intégré, le conducteur actif est parallèle au sol, et le vecteur du champ électrique de mode primaire est vertical au niveau du centre transversal de la ligne TEM à plaques pour circuit intégré.

4 Généralités

Le circuit intégré à évaluer pour la performance CEM est désigné par « dispositif en essai » (DEE). Il convient de monter le DEE sur une carte d'essai CEM conformément à la CEI 62132-1. La carte d'essai CEM contient les points de mesure ou de surveillance appropriés, au niveau desquels les paramètres de réponse du DEE peuvent être mesurés. Elle contrôle la géométrie et l'orientation du DEE par rapport au conducteur actif et, dans le cas de la version fermée de la ligne TEM à plaques pour circuit intégré, elle élimine tous les conducteurs de connexion à l'intérieur du boîtier (ceux-ci se situent sur la face arrière de la carte, qui est à l'extérieur du boîtier).

Pour la ligne TEM à plaques pour circuit intégré, l'un des accès de 50 Ω est terminé par une charge de 50 Ω . L'autre accès de 50 Ω est connecté à la sortie d'un générateur de perturbation RF. Le signal de perturbation RF injecté expose le DEE à un champ électromagnétique déterminé par la tension injectée, l'impédance typique et la distance entre le plan de masse de la carte d'essai CEM et le conducteur actif de la ligne TEM à plaques pour circuit intégré. La relation est donnée à l'Annexe A.

Le fait de faire pivoter la carte d'essai CEM dans les quatre orientations possibles dans l'accès sur la paroi de la ligne TEM à plaques pour circuit intégré affectera la sensibilité du DEE. En fonction du DEE, les paramètres de réponse du DEE peuvent varier (par exemple une variation de la consommation de courant, une détérioration des performances de fonctionnement, une gigue de forme d'onde, etc.). L'objectif de cette méthode d'essai est de fournir une mesure quantitative de l'immunité RF des DEE en vue de comparaisons ou à d'autres fins.

Se reporter à l'Annexe A pour plus d'informations.

5 Conditions d'essai

5.1 Généralités

Les conditions d'essai doivent satisfaire aux exigences décrites dans l'Article 4 de la CEI 62132-1:2006. De plus, les conditions suivantes relatives aux essais doivent s'appliquer.

5.2 Tension d'alimentation

La tension d'alimentation doit être telle que spécifiée par le fabricant de circuits intégrés. Si les utilisateurs de cette procédure sont d'accord sur d'autres valeurs, elles doivent figurer dans le rapport d'essai.

5.3 Gamme de fréquences

La gamme des fréquences efficaces de cette procédure sur l'immunité rayonnée est comprise entre 150 kHz et 3 GHz.

6 Equipement d'essai

6.1 Généralités

L'équipement d'essai doit satisfaire aux exigences décrites dans l'Article 5 de la CEI 62132-1:2006. De plus, les exigences suivantes relatives à l'équipement d'essai doivent s'appliquer.

6.2 Câbles

Un câble coaxial à double blindage ou semi-rigide peut être exigé, en fonction des conditions ambiantes locales.

6.3 Blindage

Les essais effectués dans une salle blindée sont uniquement nécessaires pour la version ouverte de la ligne TEM à plaques pour circuit intégré. La version fermée de la ligne TEM à plaques pour circuit intégré est blindée par son boîtier.

6.4 Générateur de perturbation RF

Un générateur de perturbation RF présentant une puissance maximale admissible suffisante doit être utilisé. Le générateur de perturbation RF peut comprendre une source de signal RF avec une fonction de modulation et un amplificateur de puissance RF. Le rapport d'onde stationnaire (ROS) à la sortie du générateur de perturbation RF doit être inférieur à 1,5 sur la gamme de fréquences mesurée.

Le gain (ou l'affaiblissement) de l'équipement produisant des perturbations RF, sans la ligne TEM à plaques pour circuit intégré, doit être connu avec une précision de $\pm 0,5$ dB.

6.5 Ligne TEM à plaques pour circuit intégré

La ligne TEM à plaques pour circuit intégré (version ouverte ou fermée) utilisée pour cette procédure d'essai doit être pourvue d'un accès sur la paroi dimensionné afin de pouvoir s'accoupler avec la carte d'essai CEM. La ligne TEM à plaques pour circuit intégré ne doit pas présenter de modes d'ordre plus élevé sur la gamme de fréquences mesurée. Pour cette procédure, la gamme de fréquences de la ligne TEM à plaques pour circuit intégré est comprise entre 150 kHz et 3 GHz. Le ROS de la ligne TEM à plaques pour circuit intégré vide sur la gamme de fréquences mesurée doit être inférieur à 1,25.

Se reporter aux Annexes A, B et C pour plus d'informations sur la détermination de l'intensité de champ, l'architecture de la ligne TEM à plaques pour circuit intégré et la limitation des dimensions géométriques de la version fermée.

6.6 Terminaison de 50 Ω

Il est recommandé d'utiliser une terminaison de 50 Ω avec un ROS inférieur à 1,1 et une puissance maximale admissible suffisante sur la gamme de fréquences de mesure pour l'accès de 50 Ω de la ligne TEM à plaques pour circuit intégré non connecté au générateur de perturbation RF.

6.7 Dispositif de surveillance du DEE

Le DEE doit être surveillé pour détecter une éventuelle dégradation de ses performances. L'équipement de surveillance ne doit pas être affecté défavorablement par le signal de perturbation RF injecté.

7 Montage d'essai

7.1 Généralités

Le montage d'essai doit satisfaire aux exigences décrites dans l'Article 6 de la CEI 62132-1:2006. De plus, les exigences suivantes relatives au montage d'essai doivent s'appliquer.

7.2 Configuration des essais

Les configurations des essais de la ligne TEM à plaques pour circuit intégré sont présentées à la Figure 1. Un des accès de 50 Ω de la ligne TEM à plaques pour circuit intégré est terminé par une charge de 50 Ω . L'autre accès de 50 Ω de la ligne TEM à plaques pour circuit intégré est connecté à l'accès de sortie du générateur de perturbation RF.

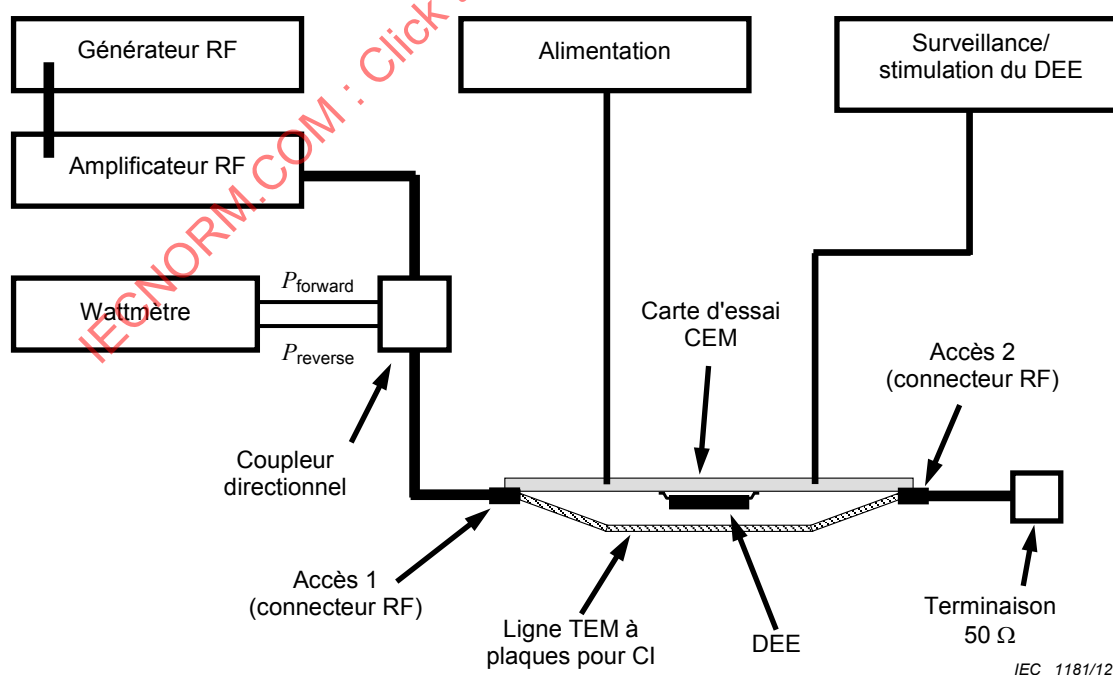


Figure 1 – Montage d'essai de la ligne TEM à plaques pour circuit intégré

Se reporter à l'Annexe B pour plus d'informations et la vue en coupe de la ligne TEM à plaques pour circuit intégré.

7.3 Carte d'essai CEM

La carte d'essai CEM doit être conçue conformément aux exigences de la CEI 62132-1.

8 Procédure d'essai

8.1 Généralités

La procédure d'essai doit être conforme à l'Article 7 de la CEI 62132-1:2006, à l'exception des modifications suivantes. Ces conditions d'essai par défaut sont destinées à assurer un environnement d'essai cohérent. Les étapes suivantes doivent être effectuées:

- a) Vérification opérationnelle (voir 8.2)
- b) Mesure de l'immunité (voir 8.3)

Si les utilisateurs de cette procédure sont d'accord sur d'autres conditions, elles doivent figurer dans le rapport d'essai.

8.2 Vérification opérationnelle

Mettre sous tension le DEE et procéder à une vérification opérationnelle pour s'assurer du bon fonctionnement du dispositif (c'est-à-dire exécuter le code d'essai du DEE) dans les conditions ambiantes de l'essai. Pendant la vérification opérationnelle, le générateur de perturbation RF et tout équipement de surveillance doivent être mis sous tension. Toutefois, la sortie du générateur de perturbation RF doit être désactivée. Les performances du DEE ne doivent pas être dégradées par les conditions ambiantes.

8.3 Mesure de l'immunité

8.3.1 Généralités

Avec la carte d'essai CEM sous tension et le DEE mis en fonctionnement dans le mode d'essai prévu, mesurer l'immunité au signal de perturbation RF injecté sur la gamme de fréquences souhaitée.

8.3.2 Signal de perturbation RF

Le signal de perturbation RF peut être:

- un signal à onde entretenue sans modulation
- un signal sinusoïdal modulé avec 80 % de l'amplitude modulée par une onde sinusoïdale de 1 kHz, et
- un signal modulé en impulsion avec un cycle de service de 50 % et une cadence de répétition d'impulsion de 1 kHz.

8.3.3 Gammes et échelons de fréquences d'essai

L'immunité RF du DEE est généralement évaluée dans la gamme de fréquences comprise entre 150 kHz et 3 GHz. Les fréquences à soumettre aux essais doivent être générées à partir des exigences spécifiées dans le Tableau 1.

Tableau 1 – Taille des échelons de fréquence par rapport à la gamme de fréquences

Gamme de fréquences (MHz)	0,15 – 1	1 – 100	100 – 1000	1000-3000
Echelons linéaires (MHz)	≤0,1	≤1	≤10	≤20
Echelons logarithmiques	Incrément ≤ 5 %			

De plus, l'immunité RF du DEE doit être évaluée aux fréquences critiques. Les fréquences

critiques sont les fréquences qui sont générées, reçues ou traitées par le DEE. Les fréquences critiques comprennent, sans toutefois s'y limiter, les fréquences obtenues par un quartz, les fréquences d'oscillateur, les fréquences d'horloge, les fréquences de données, etc.

8.3.4 Niveaux d'essai et durée de maintien

Le niveau d'essai appliqué doit être augmenté par paliers jusqu'à ce qu'un dysfonctionnement soit observé ou jusqu'à ce que le réglage maximal du générateur de signal (niveau d'essai) soit atteint. La taille des paliers et le niveau d'essai doivent figurer dans le rapport d'essai.

À chaque niveau d'essai et chaque fréquence, le signal de perturbation RF doit être appliqué pendant le temps nécessaire pour que le DEE réponde et pour que le système de surveillance détecte toute dégradation des performances (typiquement 1 s).

8.3.5 Surveillance du DEE

Le DEE doit être surveillé pour détecter une éventuelle dégradation des performances à l'aide d'un équipement d'essai approprié. L'équipement de surveillance ne doit pas être affecté défavorablement par le signal de perturbation RF injecté.

8.3.6 Procédure détaillée

8.3.6.1 Détermination de l'intensité de champ

A chaque fréquence à soumettre aux essais, le réglage du générateur de signal pour atteindre le niveau ou les niveaux de champ électrique souhaités doit être déterminé tel que décrit à l'Annexe A.

8.3.6.2 Mesure de l'immunité

Le diagramme d'essai, comprenant les étapes principales, est décrit ci-dessous. L'une des deux stratégies suivantes peut être utilisée pour réaliser cette mesure:

- a) La sortie du générateur de perturbation RF doit être réglée sur une valeur faible (par exemple 20 dB en dessous de la limite supérieure souhaitée) et doit être augmentée lentement jusqu'à la limite souhaitée, tout en surveillant le DEE pour détecter une éventuelle dégradation des performances. Toute dégradation des performances à la limite souhaitée ou en dessous de cette limite doit être enregistrée.
- b) La sortie du générateur de perturbation RF doit être réglée sur la limite de performances souhaitée, tout en surveillant le DEE pour détecter une éventuelle dégradation des performances. Toute dégradation des performances à la limite souhaitée doit être enregistrée. La sortie du générateur de perturbation RF doit ensuite être diminuée jusqu'au retour à un fonctionnement normal. Ce niveau doit également être enregistré.

NOTE Le DEE peut répondre différemment à chacune des méthodes décrites ci-dessus. Dans un tel cas, une méthode dans laquelle le signal de brouillage peut être augmenté ou diminué peut être exigée. De plus, dans certains cas, il peut être nécessaire de réinitialiser ou de redémarrer le DEE pour revenir à un fonctionnement correct.

La mesure de l'immunité RF doit être effectuée pour au moins deux orientations (0°, 90°). Si nécessaire, les orientations 180° et 270° doivent également être soumises aux essais. La première mesure est effectuée avec la carte d'essai CEM montée selon une orientation arbitraire dans l'accès sur la paroi de la ligne TEM à plaques pour circuit intégré. La deuxième mesure est effectuée avec la carte d'essai CEM tournée de 90 degrés par rapport à l'orientation de la première mesure. Pour chacune des troisième et quatrième mesures, la carte d'essai CEM est tournée à nouveau, afin de s'assurer que l'immunité est mesurée dans l'ensemble des quatre orientations possibles. Les résultats et les orientations soumises aux essais doivent figurer dans le rapport d'essai.

9 Rapport d'essai

Le rapport d'essai doit être conforme aux exigences de l'Article 8 de la CEI 62132-1:2006.

10 Niveau d'acceptation de l'immunité RF

Le niveau d'acceptation de l'immunité RF d'un DEE, le cas échéant, doit faire l'objet d'un accord entre le fabricant et l'utilisateur du DEE, et peut également être défini différemment pour des bandes de fréquences spéciales.

IECNORM.COM : Click to view the full PDF of IEC 62132-8:2012

Annexe A (normative)

Détermination de l'intensité de champ

A.1 Généralités

Le réglage du niveau de signal du générateur de perturbation RF exigé pour atteindre le niveau de champ électrique souhaité à l'intérieur de la ligne TEM à plaques pour circuit intégré doit être déterminé conformément à cette procédure. Cette mesure doit être réalisée à chaque fréquence normalisée (linéaire ou logarithmique, telle qu'utilisée dans l'essai réel), tel que cela est spécifié en 8.3.1. Le signal de perturbation RF doit être un signal à onde entretenue (c'est-à-dire qu'aucune modulation ne doit être appliquée).

A.2 Impédance caractéristique des dispositions de la ligne TEM à plaques

L'impédance caractéristique nominale d'une version ouverte de ligne TEM à plaques pour circuit intégré peut être calculée de la manière suivante [3], si $1 < w/h \leq 10$

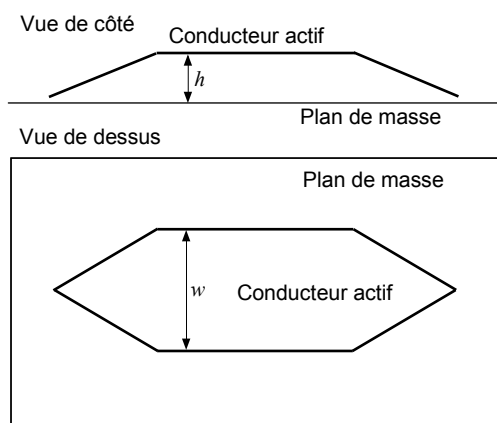
$$Z = \frac{120 \times \pi}{\frac{w}{h} + 2,42 - 0,44 \times \frac{h}{w} + \left[1 - \frac{h}{w}\right]^6} \quad (\text{A.1})$$

où

Z est l'impédance caractéristique [Ω], typiquement 50Ω

w est la largeur [m] du conducteur actif (voir Figure A.1)

h est la hauteur [m] entre les surfaces du conducteur actif et du plan de masse (voir Figure A.1)



IEC 1182/12

Figure A.1 – Définition de la hauteur (h) et de la largeur (w) d'une ligne TEM à plaques pour circuit intégré

Pour la version fermée de la ligne TEM à plaques pour circuit intégré, l'influence du boîtier doit être prise en compte. La correction dépend de la géométrie du boîtier. On ne peut pas donner de formule analytique de l'impédance caractéristique pour un boîtier de surface sphérique. Il est donc nécessaire de procéder à des investigations empiriques. L'impédance

caractéristique de telles lignes TEM à plaques de circuit intégré doit être vérifiée par des mesures.

A.3 Calcul de l'intensité de champ

La perturbation RF appliquée à l'entrée de la ligne TEM à plaques pour circuit intégré est liée au champ électromagnétique par la distance entre le conducteur actif et le plan de masse de la carte d'essai CEM.

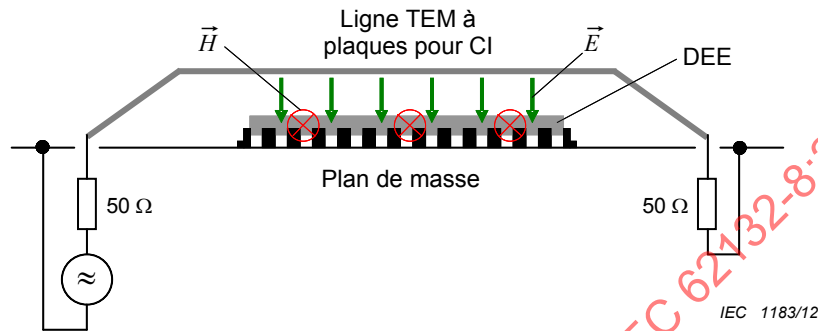


Figure A.2 – Distribution des champs électromagnétiques

$$E = \frac{\sqrt{P \times Z}}{h} \quad (\text{A.2})$$

où

E est l'intensité de champ électrique [V/m] à l'intérieur de la ligne TEM à plaques pour circuit intégré

Z est l'impédance caractéristique [Ω], en valeur nominale

P est la puissance directe d'essai mesurée [W]

h est la hauteur [m] entre les surfaces du conducteur actif et du plan de masse de la carte d'essai CEM

Les essais avec la version fermée et la version ouverte d'une ligne TEM à plaques pour circuit intégré, chacune avec une impédance de 50 Ω , ont montré qu'une légère différence de couplage apparaît entre les versions de la ligne TEM à plaques pour circuit intégré et le DEE. L'écart est dans la gamme comprise entre environ 0,5 dB et 1dB [4]. Ce décalage peut être négligé dans la pratique pour les dimensions géométriques proposées de la ligne TEM à plaques pour circuit intégré données à l'Annexe B. Pour toute autre dimension géométrique, la largeur du conducteur actif de la version fermée doit être supérieure à 70 % de la largeur de la version ouverte de référence comme cela est décrit à l'Annexe C.

A.4 Vérification de la caractéristique RF d'une ligne TEM à plaques pour circuit intégré

Pour vérifier la caractéristique RF d'une ligne TEM à plaques pour circuit intégré, la valeur du ROS de la ligne TEM à plaques pour circuit intégré vide terminée sur une charge de 50 Ω au niveau du second accès doit être mesurée et figurer dans le rapport d'essai. La valeur doit être inférieure à 1,25.

En outre, il est recommandé de contrôler également la ligne TEM à plaques pour circuit intégré chargée sur le DEE. Conformément à la CEI 61000-4-20, les résonances de la ligne TEM à plaques pour circuit intégré avec le DEE doivent être prises en considération, le DEE étant hors tension.

$$A_{\text{tloss}} = \left| 10 \times \log \left(\frac{P_{\text{refl}}}{P_{\text{fwd}}} + \frac{P_{\text{output}}}{P_{\text{fwd}}} \right) \right| \leq 1 \text{ dB} \quad (\text{A.3})$$

où

A_{tloss} est la perte de transmission de la ligne TEM à plaques pour circuit intégré chargée [dB]

P_{refl} est la puissance réfléchie au niveau de l'accès d'entrée [W]

P_{fwd} est la puissance directe au niveau du port d'entrée [W]

P_{output} est la puissance mesurée au niveau de l'accès de sortie [W]

Les mesures réalisées à des fréquences où le ROS et les pertes dépassent les valeurs maximales tolérées doivent être ignorées.

IECNORM.COM : Click to view the full PDF of IEC 62132-8:2012

Annexe B (normative)

Description d'une ligne TEM à plaques pour circuit intégré

B.1 Ligne TEM à plaques pour circuit intégré

La ligne TEM à plaques pour circuit intégré propose une méthode à large bande de mesure de l'immunité d'un DEE par rapport aux champs produits dans la ligne TEM à plaques pour circuit intégré ou des émissions rayonnées à partir d'un DEE situé dans la ligne TEM à plaques pour circuit intégré. Elle élimine l'utilisation d'antennes conventionnelles avec leurs limites de mesure inhérentes relatives à la largeur de bande, à la phase non linéaire, à la directivité et à la polarisation. La ligne TEM à plaques pour circuit intégré est une ligne de transmission spéciale qui propage une onde TEM. Cette onde est caractérisée par des champs électriques (E) et magnétiques (H) orthogonaux et transversaux, qui sont perpendiculaires au sens de propagation le long de la longueur de la ligne TEM à plaques pour circuit intégré ou de la ligne de transmission. Ce champ simule un champ planaire généré en espace libre avec une impédance de 377Ω . Le mode TEM ne présente aucune fréquence de coupure basse. Cela permet à la ligne TEM à plaques pour circuit intégré d'être utilisée à des fréquences aussi faibles que souhaité. Le mode TEM présente également une phase linéaire et une réponse en amplitude constante en fonction de la fréquence. Cela permet d'utiliser la ligne TEM à plaques pour circuit intégré pour générer ou détecter une intensité de champ d'une manière définie. La fréquence utile supérieure pour une ligne TEM à plaques pour circuit intégré est limitée par la distorsion du signal d'essai provoquée par des résonances et des modes multiples qui se produisent dans la ligne TEM à plaques pour circuit intégré. Ces effets sont fonction de la taille physique et de la forme de la ligne TEM à plaques pour circuit intégré.

La ligne TEM à plaques pour circuit intégré a une taille et une forme, avec une adaptation d'impédance au niveau des points d'alimentation d'entrée et de sortie de la ligne TEM à plaques pour circuit intégré, qui limitent le ROS à moins de 1,25 jusqu'à sa fréquence assignée. Il existe en principe deux versions possibles de lignes TEM à plaques de circuit intégré: la version ouverte et la version fermée. La version ouverte utilise la configuration de ligne TEM à plaques pour circuit intégré commune (Figure B.1). Un boîtier de blindage est ajouté à la version fermée (Figure B.2). Pour que l'impédance caractéristique de la version fermée soit la même que celle de la version ouverte avec la même hauteur de conducteur actif, la largeur doit être réduite pour conserver l'impédance caractéristique de 50Ω . La largeur correcte dépend de la forme du boîtier. Tant que l'impédance caractéristique est 50Ω pour les deux versions, les conditions sur l'intensité de champ peuvent être calculées à partir de l'Equation A.2 et corrigées, si nécessaire, comme cela est décrit à l'Annexe C.

Le conducteur actif de la ligne TEM à plaques pour circuit intégré est conique à chaque extrémité afin de s'adapter à des connecteurs coaxiaux de 50Ω conventionnels. La carte d'essai CEM requise peut être basée sur une carte de cellule TEM conformément à la CEI 62132-1. La première résonance est démontrée par un ROS élevé sur une gamme de fréquences étroite. Une ligne TEM à plaques pour circuit intégré vérifiée pour l'établissement de champ jusqu'à une fréquence maximale sera également adaptée à des mesures d'émission pour cette fréquence.