

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

61188-5-2

Première édition
First edition
2003-06

**Cartes imprimées et cartes imprimées équipées –
Conception et utilisation –**

**Partie 5-2:
Considérations sur les liaisons pistes-soudures –
Composants discrets**

**Printed boards and printed board assemblies –
Design and use –**

**Part 5-2:
Attachment (land/joint) considerations –
Discrete components**



Numéro de référence
Reference number
CEI/IEC 61188-5-2:2003

Numérotation des publications

Depuis le 1er janvier 1997, les publications de la CEI sont numérotées à partir de 60000. Ainsi, la CEI 34-1 devient la CEI 60034-1.

Editions consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

Informations supplémentaires sur les publications de la CEI

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique. Des renseignements relatifs à cette publication, y compris sa validité, sont disponibles dans le Catalogue des publications de la CEI (voir ci-dessous) en plus des nouvelles éditions, amendements et corrigenda. Des informations sur les sujets à l'étude et l'avancement des travaux entrepris par le comité d'études qui a élaboré cette publication, ainsi que la liste des publications parues, sont également disponibles par l'intermédiaire de:

- Site web de la CEI (www.iec.ch)
- Catalogue des publications de la CEI

Le catalogue en ligne sur le site web de la CEI (http://www.iec.ch/searchpub/cur_fut.htm) vous permet de faire des recherches en utilisant de nombreux critères, comprenant des recherches textuelles, par comité d'études ou date de publication. Des informations en ligne sont également disponibles sur les nouvelles publications, les publications remplacées ou retirées, ainsi que sur les corrigenda.

- IEC Just Published

Ce résumé des dernières publications parues (http://www.iec.ch/online_news/justpub/jp_entry.htm) est aussi disponible par courrier électronique. Veuillez prendre contact avec le Service client (voir ci-dessous) pour plus d'informations.

- Service clients

Si vous avez des questions au sujet de cette publication ou avez besoin de renseignements supplémentaires, prenez contact avec le Service clients:

Email: custserv@iec.ch
Tél: +41 22 919 02 11
Fax: +41 22 919 03 00

Publication numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series. For example, IEC 34-1 is now referred to as IEC 60034-1.

Consolidated editions

The IEC is now publishing consolidated versions of its publications. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

Further information on IEC publications

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology. Information relating to this publication, including its validity, is available in the IEC Catalogue of publications (see below) in addition to new editions, amendments and corrigenda. Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is also available from the following:

- IEC Web Site (www.iec.ch)
- Catalogue of IEC publications

The on-line catalogue on the IEC web site (http://www.iec.ch/searchpub/cur_fut.htm) enables you to search by a variety of criteria including text searches, technical committees and date of publication. On-line information is also available on recently issued publications, withdrawn and replaced publications, as well as corrigenda.

- IEC Just Published

This summary of recently issued publications (http://www.iec.ch/online_news/justpub/jp_entry.htm) is also available by email. Please contact the Customer Service Centre (see below) for further information.

- Customer Service Centre

If you have any questions regarding this publication or need further assistance, please contact the Customer Service Centre:

Email: custserv@iec.ch
Tel: +41 22 919 02 11
Fax: +41 22 919 03 00

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

61188-5-2

Première édition
First edition
2003-06

**Cartes imprimées et cartes imprimées équipées –
Conception et utilisation –**

**Partie 5-2:
Considérations sur les liaisons pistes-soudures –
Composants discrets**

**Printed boards and printed board assemblies –
Design and use –**

**Part 5-2:
Attachment (land/joint) considerations –
Discrete components**

© IEC 2003 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission, 3, rue de Varembe, PO Box 131, CH-1211 Geneva 20, Switzerland
Telephone: +41 22 919 02 11 Telefax: +41 22 919 03 00 E-mail: inmail@iec.ch Web: www.iec.ch



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

XA

Pour prix, voir catalogue en vigueur
For price, see current catalogue

SOMMAIRE

AVANT-PROPOS	8
INTRODUCTION	12
1 Domaine d'application.....	14
2 Références normatives	14
3 Emballage	16
4 Résistances fixes chipsets rectangulaires	16
4.1 Remarque introductive.....	16
4.2 Description du composant.....	16
4.3 Dimensions du composant.....	18
4.4 Conception du cordon de brasure	20
4.5 Dimensions de la zone de report.....	24
5 Résistances fixes chipsets cylindriques	28
5.1 Remarque introductive.....	28
5.2 Description du composant.....	28
5.3 Dimensions du composant.....	30
5.4 Conception du cordon de brasure	30
5.5 Dimensions de la zone de report.....	34
6 Condensateurs fixes chipsets à diélectrique en céramique multicouche	38
6.1 Remarque introductive.....	38
6.2 Description du composant.....	38
6.3 Dimensions du composant.....	42
6.4 Conception du cordon de brasure	42
6.5 Dimensions de la zone de report.....	46
7 Condensateurs fixes chipsets au tantale	50
7.1 Remarque introductive.....	50
7.2 Description du composant.....	50
7.3 Dimensions du composant.....	52
7.4 Conception du cordon de brasure	52
7.5 Dimensions de la zone de report.....	56
8 Condensateurs fixes chipsets électrolytiques à l'aluminium à électrolyte non solide (de type vertical).....	60
8.1 Remarque introductive.....	60
8.2 Description du composant.....	60
8.3 Dimensions du composant.....	62
8.4 Conception du cordon de brasure	64
8.5 Dimensions de la zone de report.....	66
9 Condensateurs fixes chipsets électrolytiques à l'aluminium à électrolyte non solide (de type horizontal).....	70
9.1 Remarque introductive.....	70
9.2 Description du composant.....	70
9.3 Dimensions du composant.....	72
9.4 Conception du cordon de brasure	74
9.5 Dimensions de la zone de report.....	76

CONTENTS

FOREWORD	9
INTRODUCTION	13
1 Scope	15
2 Normative references.....	15
3 Packaging.....	17
4 Fixed rectangular chip resistors	17
4.1 Introductory remark	17
4.2 Component description	17
4.3 Component dimensions	19
4.4 Solder joint fillet design	21
4.5 Land pattern dimensions.....	25
5 Fixed cylindrical chip resistors	29
5.1 Introductory remark	29
5.2 Component description	29
5.3 Component dimensions	31
5.4 Solder joint fillet design	31
5.5 Land pattern dimensions.....	35
6 Fixed multilayer ceramic chip capacitors	39
6.1 Introductory remark	39
6.2 Component description	39
6.3 Component dimensions	43
6.4 Solder joint fillet design	43
6.5 Land pattern dimensions.....	47
7 Fixed tantalum chip capacitors.....	51
7.1 Introductory remark.....	51
7.2 Component description	51
7.3 Component dimensions	53
7.4 Solder joint fillet design	53
7.5 Land pattern dimensions.....	57
8 Fixed aluminium electrolytic chip capacitors with non-solid electrolyte (vertical type).....	61
8.1 Introductory remark	61
8.2 Component description	61
8.3 Component dimensions	63
8.4 Solder joint fillet design	65
8.5 Land pattern dimensions.....	67
9 Fixed aluminium electrolytic chip capacitors with non-solid electrolyte (horizontal type).....	71
9.1 Introductory remark	71
9.2 Component description	71
9.3 Component dimensions	73
9.4 Solder joint fillet design	75
9.5 Land pattern dimensions.....	77

10	Condensateurs fixes chipses à diélectrique en film	80
10.1	Remarque introductive.....	80
10.2	Description du composant.....	80
10.3	Dimensions du composant.....	82
10.4	Conception du cordon de brasure	84
10.5	Dimensions de la zone de report.....	86
11	Inductances fixes chipses (de type multicouche).....	90
11.1	Remarque introductive.....	90
11.2	Description du composant.....	90
11.3	Dimensions du composant.....	92
11.4	Conception du cordon de brasure	92
11.5	Dimensions de la zone de report.....	96
12	Inductances fixes chipses [à enroulement].....	100
13	Transistors – SC-59/TO-236	100
14	Transistors – SC-62/TO-243	100
15	Transistors – SC-61/TO-253	100
16	Diodes – SC-73	100
17	Transistors – SC-63/TO-252	100
18	Transistors – SC-77	100
	Bibliographie	102
	Figure 1 – Emballage	16
	Figure 2 – Construction d'une résistance fixe chipse rectangulaire.....	18
	Figure 3 – Dimensions d'une résistances fixe chipse rectangulaire.....	20
	Figure 4 – Protubérance de soudure	24
	Figure 5 – Dimensions de la zone de report pour résistances fixes chipses rectangulaires	26
	Figure 6 – Construction d'une résistance fixe chipse cylindrique	28
	Figure 7 – Dimensions d'une résistance fixe chipse cylindrique.....	30
	Figure 8 – Protubérance de soudure	34
	Figure 9 – Dimensions de la zone de report pour résistances fixes chipses cylindriques.....	36
	Figure 10 – Construction d'un condensateur fixe chipse à diélectrique en céramique multicouche.....	38
	Figure 11 – Dimensions d'un condensateur fixe chipse à diélectrique en céramique multicouche.....	42
	Figure 12 – Protubérance de soudure	46
	Figure 13 – Dimensions de la zone de report pour condensateurs fixes chipses à diélectrique en céramique multicouche.....	48
	Figure 14 – Construction d'un condensateur fixe chipse au tantale.....	50
	Figure 15 – Dimensions d'un condensateur fixe chipse au tantale	52
	Figure 16 – Protubérance de soudure	56
	Figure 17 – Dimensions de la zone de report pour condensateurs fixes chipses au tantale.....	58

10	Fixed film chip capacitors	81
10.1	Introductory remark	81
10.2	Component description	81
10.3	Component dimensions	83
10.4	Solder joint fillet design	85
10.5	Land pattern dimensions.....	42
11	Fixed chip inductors (multilayer type).....	91
11.1	Introductory remark	91
11.2	Component description	91
11.3	Component dimensions	93
11.4	Solder joint fillet design	93
11.5	Land pattern dimensions.....	97
12	Fixed chip inductors (wire wound type)	101
13	SC-59/TO-236 – Transistors	101
14	SC-62/TO-243 – Transistors	101
15	SC-61/TO-253 – Transistors	101
16	SC-73 – Diodes	101
17	SC-63/TO-252 – Transistors	101
18	SC-77 – Transistors	101
	Bibliography	103
	Figure 1 – Packaging	17
	Figure 2 – Fixed rectangular chip resistor construction.....	19
	Figure 3 – Fixed rectangular chip resistor dimensions	21
	Figure 4 – Solder joint protrusion	25
	Figure 5 – Fixed rectangular chip resistor land pattern dimensions	27
	Figure 6 – Fixed cylindrical chip resistor construction.....	29
	Figure 7 – Fixed cylindrical chip resistor dimensions	31
	Figure 8 – Solder joint protrusion	35
	Figure 9 – Fixed cylindrical chip resistor land pattern dimensions	37
	Figure 10 – Fixed multilayer ceramic chip capacitor construction	39
	Figure 11 – Fixed multilayer ceramic chip capacitor component dimensions.....	43
	Figure 12 – Solder joint protrusion	47
	Figure 13 – Fixed multilayer ceramic chip capacitor land pattern dimensions	49
	Figure 14 – Fixed tantalum chip capacitor construction	51
	Figure 15 – Fixed tantalum chip capacitor component dimensions.....	53
	Figure 16 – Solder joint protrusion	57
	Figure 17 – Fixed tantalum chip capacitor land pattern dimensions	59

Figure 18 – Construction d'un condensateur fixe chipse électrolytique à l'aluminium à électrolyte non solide (de type vertical)	60
Figure 19 – Dimensions d'un condensateur fixe chipse électrolytique à l'aluminium (de type vertical)	62
Figure 20 – Protubérance de soudure	66
Figure 21 – Dimensions de la zone de report pour condensateurs fixes chipses électrolytiques à l'aluminium (de type vertical)	70
Figure 22 – Construction d'un condensateur fixe chipse électrolytique à l'aluminium à électrolyte non solide (de type horizontal)	70
Figure 23 – Dimensions d'un condensateur fixe chipse électrolytique à l'aluminium (de type horizontal)	72
Figure 24 – Protubérance de soudure	76
Figure 25 – Dimensions de la zone de report pour condensateurs fixes chipses électrolytiques à l'aluminium (de type horizontal)	78
Figure 26a – Condensateur à empilement	41
Figure 26b – Condensateur à enroulement	80
Figure 27a – A empilement	82
Figure 27b – A enroulement	82
Figure 28 – Protubérance de soudure	86
Figure 29 – Dimensions de la zone de report pour condensateurs fixes chipses à diélectrique en film MPPS	88
Figure 30 – Construction d'une inductance fixe chipse	90
Figure 31 – Dimensions d'une inductance fixe chipse (de type multicouche)	92
Figure 32 – Protubérance de soudure	96
Figure 33 – Dimensions de la zone de report pour inductances fixes chipses	98

Figure 18 – Fixed aluminium electrolytic chip capacitor with non-solid electrolyte (vertical type) construction	61
Figure 19 – Fixed aluminium electrolytic chip capacitor (vertical type) dimensions	63
Figure 20 – Solder joint protrusion	67
Figure 21 – Fixed aluminium electrolytic chip capacitor (vertical type) land pattern dimensions	71
Figure 22 – Fixed aluminium electrolytic chip capacitor with non-solid electrolyte (horizontal type) construction	71
Figure 23 – Fixed aluminium electrolytic chip capacitor (horizontal type) dimensions	73
Figure 24 – Solder joint protrusion	77
Figure 25 – Fixed aluminium electrolytic chip capacitor (horizontal type) land pattern dimensions	79
Figure 26a – Stacked type	38
Figure 26b – Wound type	81
Figure 27a – Stacked type	83
Figure 27b – Wound type	39
Figure 28 – Solder joint protrusion	87
Figure 29 – MPPS film chip capacitor land pattern dimensions	89
Figure 30 – Fixed chip inductor construction	91
Figure 31 – Fixed chip inductor (multilayer type) component dimensions	93
Figure 32 – Solder joint protrusion	97
Figure 33 – Fixed chip inductor land pattern dimensions	99

IECNORM.COM : Click to view the full PDF of IEC 61188-5-2:2003

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

CARTES IMPRIMÉES ET CARTES IMPRIMÉES EQUIPÉES – CONCEPTION ET UTILISATION –

Partie 5-2: Considérations sur les liaisons pistes-soudures – Composants discrets

AVANT-PROPOS

- 1) La CEI (Commission Electrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
- 3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, spécifications techniques, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
- 4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
- 6) L'attention est attirée sur le fait que certains des éléments de la présente Norme internationale peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La norme internationale CEI 61188-5-2 a été établie par le comité d'études 91 de la CEI: Techniques d'assemblage des composants électroniques.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
91/382/FDIS	91/397/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les directives ISO/CEI, Partie 2

Il convient que la présente Norme internationale soit lue conjointement avec la CEI 61188-5-1: 2002.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**PRINTED BOARDS AND PRINTED BOARD ASSEMBLIES –
DESIGN AND USE –****Part 5-2: Attachment (land/joint) considerations –
Discrete components**

FOREWORD

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
- 3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical specifications, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
- 5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
- 6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 61188-5-2 has been prepared by IEC technical committee 91: Electronics assembly technology.

The text of this standard is based on the following documents:

FDIS	Report on voting
91/382/FDIS	91/397/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

This International Standard is to be read in conjunction with IEC 61188-5-1:2002.

Cette norme constitue la Partie 5-2 de la CEI 61188 publiée sous le titre général *Cartes imprimées et cartes imprimées équipées – Conception et utilisation* ¹:

- Partie 5-1: Considérations sur les liaisons pistes-soudures – Prescriptions génériques
- Partie 5-2: Considérations sur les liaisons pistes-soudures – Composants discrets
- Partie 5-3: Considérations sur les liaisons pistes-soudures – Composants à pattes bilatérales en ailes de mouette
- Partie 5-4: Considérations sur les liaisons pistes-soudures – Composants à pattes «J» bilatérales
- Partie 5-5: Considérations sur les liaisons pistes-soudures – Composants à pattes quadrilatérales en ailes de mouette
- Partie 5-6: Considérations sur les liaisons pistes-soudures – Composants à sorties en «J» sur quatre côtés
- Partie 5-7: Considérations sur les liaisons pistes-soudures – Composants (DIP) à broches bilatérales

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant 2004. A cette date, la publication sera

- reconduite;
- supprimée;
- remplacée par une édition révisée, ou
- amendée.

¹ Actuellement, certaines de ces parties sont encore à publier.

This standard forms Part 5-2 of IEC 61188 which is published under the general title *Printed boards and printed board assemblies – Design and use*¹:

- Part 5-1: Attachment (land/joint) considerations – Generic requirements
- Part 5-2: Attachment (land/joint) considerations – Discrete components
- Part 5-3: Attachment (land/joint) considerations – Gull-wing leads, two sides
- Part 5-4: Attachment (land/joint) considerations – J leads, two sides
- Part 5-5: Attachment (land/joint) considerations – Components with gull-wing leads, four sides
- Part 5-6: Attachment (land/joint) considerations – J leads, four sides
- Part 5-7: Attachment (land/joint) considerations – Post (DIP) leads, two sides

The committee has decided that the contents of this publication will remain unchanged until 2004. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or
- amended.

¹ At the time of writing, some of these parts are still under consideration.

INTRODUCTION

La présente partie de la CEI 61188 concerne les zones de report pour composants discrets tels que résistances chipses, condensateurs chipses, ainsi que différents types de diodes et transistors.

Les dimensions des zones de report proposées dans cette norme sont basées sur les calculs fondamentaux de tolérance associés aux zones de protubérance de soudure et aux excédents de surfaces (prescriptions génériques de la CEI 61188-5-1). Le surface inclut tout ce qui concerne les besoins normaux de fabrication.

Les dimensions des zones de report indiquées dans cette norme sont généralement applicables pour les processus de soudage par refusion. Pour les processus de soudage par immersion (par exemple, vague, jet, brasage à la traîne), les chipses peuvent avoir à être modifiées pour éviter le masquage et les courts-circuits, (par exemple, en agrandissant la longueur du chipse parallèlement à la direction du mouvement de la carte et/ou en fournissant des échantillons de soudure).

Cette norme présente un triple dimensionnement des zones de report (niveaux 1, 2 et 3) sur la base de trois types de zones de protubérances et d'excédents de surface maximal (max.) moyen (moy.) et minimal (min.). A chaque zone de report a été assigné un identificateur pour indiquer les caractéristiques de la robustesse spécifique des zones de report. Les utilisateurs ont également la possibilité d'organiser les informations de façon à ce qu'elles s'adaptent le mieux possible à leur utilisation spécifique.

Cette norme suppose que les dimensions des pastilles sont toujours plus grandes que celles des broches des composants ou que des contours des sorties. Si un utilisateur a des raisons valables d'utiliser de l'épargne de brasure pour limiter le mouillage sur un chipse ou d'utiliser des chipses plus petits que les sorties du composant, ou d'appliquer un concept différent de celui de la CEI 61188-5-1, cette norme ne peut pas être appliquée.

Il est de la responsabilité de l'utilisateur de vérifier les zones de report des composants pour montage en surface (CMS) utilisés pour mener à bien un processus de montage convenable comportant les essais et une fiabilité assurée pour l'utilisation en conditions perturbées du produit.

Les dimensions des composants énumérées dans cette norme sont celles disponibles sur le marché et sont seulement considérées comme référence.

INTRODUCTION

This part of IEC 61188 covers land patterns for discrete components such as chip resistors, chip capacitors, and various diode and transistor types.

The proposed land pattern dimensions are based upon the fundamental tolerance calculation combined with the given land protrusions and courtyard excesses (see IEC 61188-5-1, Generic requirements). The courtyard includes all issues relating to normal manufacturing requirements.

The land pattern dimensions given in this standard are generally applicable for reflowed solder paste processes. For immersion soldering processes (e.g. wave, jet, drag soldering), lands may have to be modified to prevent shadowing and shorting (e.g. by extending land length parallel to the direction of motion of the board and/or provision of solder thieves).

This standard offers a threefold land pattern dimensioning (levels 1, 2 and 3) on the basis of a threefold set of land protrusions and courtyard excesses: maximum (max.), median (mdn) and minimum (min.). Each land pattern has been assigned an identification number to indicate the characteristics of the specific robustness of the land patterns. Users also have the opportunity to organize the information so that it is most useful for their particular design.

This standard assumes that land dimensions are always larger than component termination or lead outlines. If a user has good reason to use solder resist to limit wetting on a land, or to use lands smaller than component terminations, or to apply a concept different from that of IEC 61188-5-1, then this standard may not apply.

It is the responsibility of the user to verify the SMD land patterns used for achieving an undisturbed mounting process, including testing, and an ensured reliability for the product stress conditions in use.

Dimensions of the components listed in this standard are those available on the market and are for reference only.

IECNORM.COM : Click to view the full PDF of IEC 61188-5-2:2003

CARTES IMPRIMÉES ET CARTES IMPRIMÉES EQUIPÉES – CONCEPTION ET UTILISATION –

Partie 5-2: Considérations sur les liaisons pistes-soudures – Composants discrets

1 Domaine d'application

La présente partie de la CEI 61188 donne des informations sur la géométrie des zones de report, en vue du soudage par refusion des divers composants discrets.

Le but des informations indiquées dans cette norme est de fournir les dimensions, formes et tolérances appropriées des zones de report pour montage en surface afin d'assurer une surface suffisante pour le cordon de brasure et pour permettre l'inspection, les essais et les retouches des joints de brasure.

Chaque article contient une série de critères particuliers de telle façon que l'information présentée soit claire et fournisse les informations sur le composant, ses dimensions, la conception du cordon de brasure ainsi que les dimensions de la zone de report.

2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

CEI 60068-2-58, *Essais d'environnement – Partie 2-58: Essais – Essai Td: Méthodes d'essai de la soudabilité, résistance de la métallisation à la dissolution et résistance à la chaleur de soudage des composants pour montage en surface (CMS)*

CEI 60115-1, *Résistances fixes utilisées dans les équipements électroniques – Partie 1: Spécification générique*

CEI 60286-3, *Emballage de composants pour opérations automatisées – Partie 3: Emballage des composants appropriés au montage en surface en bandes continues*

CEI 60286-4, *Emballage de composants pour opérations automatisées – Partie 4: Magasins chargeurs pour composants électroniques moulés de forme E et G*

CEI 60286-5, *Emballage de composants pour opérations automatisées – Partie 5: Supports matriciels*

CEI 60286-6, *Emballage de composants pour opérations automatisées – Partie 6: Emballages en vrac des composants pour montage en surface*

CEI 60384-3, *Condensateurs fixes utilisés dans les équipements électroniques – Partie 3: Spécification intermédiaire: Condensateurs fixes chipsets au tantale*

CEI 60384-18, *Condensateurs fixes utilisés dans les équipements électroniques – Partie 18: Spécification intermédiaire: Condensateurs fixes chipsets électrolytiques à l'aluminium à électrolyte solide et non solide*

PRINTED BOARDS AND PRINTED BOARD ASSEMBLIES – DESIGN AND USE –

Part 5-2: Attachment (land/joint) considerations – Discrete components

1 Scope

This part of IEC 61188 provides information on land pattern geometries used for the surface attachment of discrete electronic components.

The purpose of this standard is to provide the appropriate size, shape and tolerances of surface mount land patterns to ensure sufficient area for the appropriate solder fillet, and also allow for inspection, testing and rework of resulting solder joints.

Each clause contains a specific set of clearly presented criteria providing information on the component, the component dimensions, the solder joint design and the land pattern dimensions.

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60068-2-58, *Environmental testing – Part 2-58: Tests – Test Td: Test methods for solderability, resistance to dissolution of metallization and to soldering heat of surface mounting devices (SMD)*

IEC 60115-1, *Fixed resistors for use in electronic equipment – Part 1: General specification*

IEC 60286-3, *Packaging of components for automatic handling – Part 3: Packaging of leadless components on continuous tapes*

IEC 60286-4, *Packaging of components for automatic handling – Part 4: Stick magazines for electric components encapsulated in packages of form E and G*

IEC 60286-5, *Packaging of components for automatic handling – Part 5: Matrix trays*

IEC 60286-6, *Packaging of components for automatic handling – Part 6: Bulk case packaging for surface mounting compounds*

IEC 60384-3, *Fixed capacitors for use in electronic equipment – Part 3: Sectional specification: Fixed Tantalum chip capacitors*

IEC 60384-18, *Fixed capacitors for use in electronic equipment – Part 18: Sectional specification – Fixed aluminium electrolytic chip capacitors with solid and non-solid electrolyte*

CEI 60384-20, *Condensateurs fixes utilisés dans les équipements électroniques – Partie 20: Spécification intermédiaire: Condensateurs fixes chipses pour courant continu à diélectrique en film de sulfure de polyphénylène métallisé*

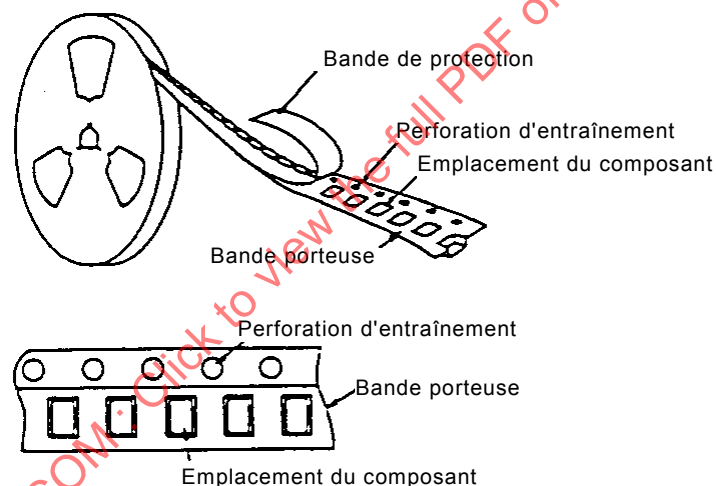
CEI 61188-5-1, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-1: Considérations sur les liaisons pistes-soudures – Prescriptions génériques*

CEI 61605, *Inductances fixes utilisées dans les équipements électroniques et de télécommunications – Codes pour le marquage*

3 Emballage

Les normes CEI énumérées ci-après doivent s'appliquer:

- CEI 60286-3 (voir figure 1) ;
- CEI 60286-4 ;
- CEI 60286-5 ;
- CEI 60286-6.



IEC 1662/03

Figure 1 – Emballage

4 Résistances fixes chipses rectangulaires

4.1 Remarque introductive

Cet article spécifie les dimensions des composants et des zones de report pour résistances fixes chipses rectangulaires et présente une analyse des hypothèses de tolérance et de soudure relatives aux dimensions des zones de report.

4.2 Description du composant

Il existe diverses valeurs pour les dimensions des résistances. Les paragraphes suivants décrivent les types les plus courants.

IEC 60384-20, *Fixed capacitors for use in electronic equipment – Part 20: Sectional specification – Fixed metallized polyphenylene sulfide film dielectric chip d.c. capacitors*

IEC 61188-5-1, *Printed boards and printed board assemblies – Design and use – Part 5-1: Attachment (land/joint) considerations – Generic requirements*

IEC 61605, *Fixed inductors for use in electronic and telecommunication equipment – Marking codes*

3 Packaging

The following IEC standards shall be referred to:

- IEC 60286-3 (see figure 1);
- IEC 60286-4;
- IEC 60286-5;
- IEC 60286-6.

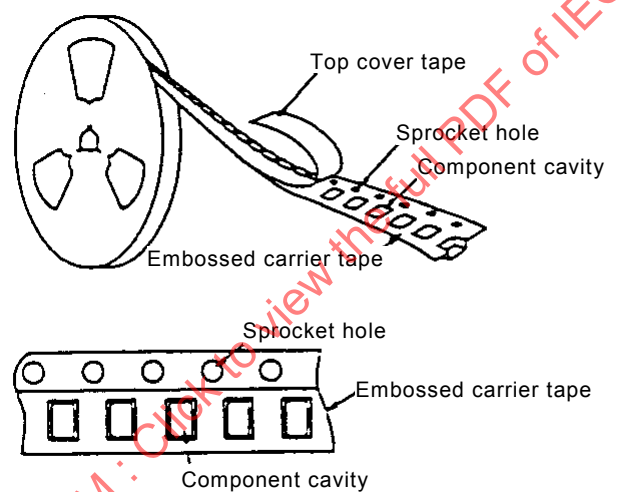


Figure 1 – Packaging

4 Fixed rectangular chip resistors

4.1 Introductory remark

This clause specifies the dimensions of components and land patterns for fixed rectangular chip resistors, together with an analysis of tolerance and solder joint assumptions for the land pattern dimensions.

4.2 Component description

A variety of values exist for the dimensions of resistors. The following subclauses describe the most common types.

4.2.1 Construction de base

La Figure 2 montre un exemple de construction typique. Le matériau résistif recouvre un substrat en céramique et se termine symétriquement à chaque extrémité par une bande métallique « enveloppante » en forme de U. Le matériau résistif est disposé face en haut. Comme la plupart des équipements utilisent une tête de traitement sous vide, il est primordial que la surface de la résistance soit plane, car dans le cas contraire, le traitement sous vide pourrait s'avérer difficile.

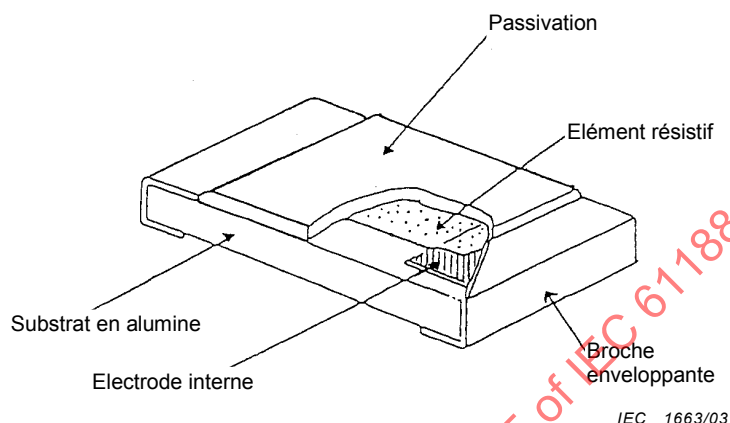


Figure 2 – Construction d'une résistance fixe chipse rectangulaire

4.2.2 Matériaux des broches

Il convient que les électrodes soient recouvertes d'un matériau compatible avec la brasure et la méthode de brasage pour être utilisées.

Les broches doivent être symétriques. Elles ne doivent comporter ni incrustations de nodules, ni protubérances, etc. réduisant la qualité de la symétrie ou des tolérances dimensionnelles de la pièce. La broche doit recouvrir l'extrémité d'un composant dont elle enveloppe le dessus et le dessous. Le revêtement de brasage appliqué sur des électrodes en métal précieux doit comporter une couche de barrière de diffusion entre la métallisation de l'électrode et elle-même. Pour la couche de barrière de diffusion, il est recommandé d'utiliser du nickel ou un métal similaire présentant une efficacité équivalente.

4.2.3 Marquage

En règle générale, les résistances chipes ne comportent pas de marquage sur leur structure. S'il est possible d'apposer un marquage, il doit faire apparaître clairement la valeur nominale de la résistance. C'est également le cas pour les autres éléments de 2.4 de la CEI 60115-1.

4.2.4 Structure de boîtier pour montage en surface

Voir CEI 60286-3.

4.2.5 Brasabilité et résistance à la dissolution de métallisation et à la chaleur de brasage

Voir CEI 60068-2-58.

4.3 Dimensions du composant

La Figure 3 indique les dimensions des résistances fixes chipes rectangulaires.

4.2.1 Basic construction

Figure 2 shows a typical construction example. The resistive material is coated to a ceramic substrate and terminated symmetrically at both ends with a "wrap around" metal U-shaped band. The resistive material is face-up. Since most equipment uses a vacuum-type pick-up head, it is important that the surface of the resistor is made flat, otherwise vacuum pick-up might be difficult.

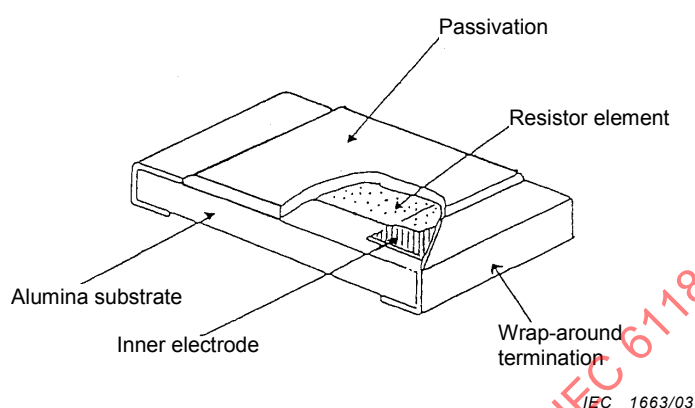


Figure 2 – Fixed rectangular chip resistor construction

4.2.2 Termination materials

Electrodes should be coated with a material suited to the solder and method of soldering to be used.

The terminations shall be symmetrical, and shall not have nodules, lumps, protrusions, etc., that degrade the symmetry or dimensional tolerances of the part. The end termination shall cover the end of a component, and shall extend out to the top and bottom of the component. Solder finish applied over precious metal electrodes shall have a diffusion-barrier layer between the electrode metallization and the solder finish. The barrier layer material should be nickel or a similar metal effective as a diffusion barrier.

4.2.3 Marking

Chip resistors are generally not marked on the body. If some marking can be applied, the chip resistor shall be clearly marked with the rated resistance, and as many of the remaining items as possible from 2.4 of IEC 60115-1.

4.2.4 Carrier package format

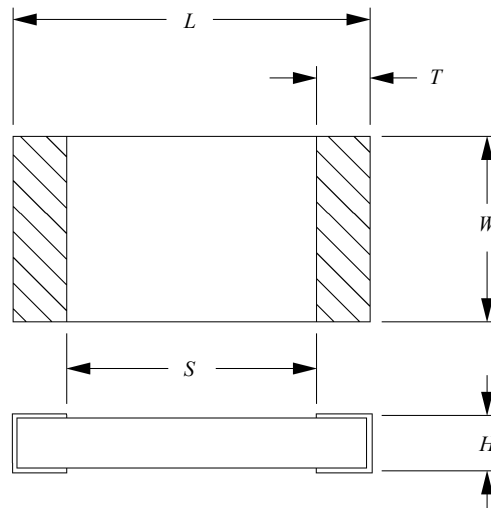
Refer to IEC 60286-3.

4.2.5 Solderability and resistance to dissolution of metallization and to soldering heat

Refer to IEC 60068-2-58.

4.3 Component dimensions

Figure 3 shows the component dimensions for fixed rectangular chip resistors.



IEC 1664/03

Dimensions en millimètres

Identifi- cateur du composant	L		S		W		T		H	
	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.
1005	0,95	1,05	0,35	0,75	0,45	0,55	0,15	0,30	0,30	0,40
1608	1,50	1,70	0,50	1,50	0,70	0,90	0,10	0,50	0,35	0,55
2012	1,90	2,10	0,70	1,70	1,15	1,35	0,20	0,60	0,45	0,65
3216	3,00	3,40	1,50	2,90	1,45	1,75	0,25	0,75	0,45	0,65
3225	3,00	3,40	1,50	2,90	2,30	2,70	0,25	0,75	0,45	0,65
5025	4,80	5,20	3,10	4,50	2,30	2,70	0,35	0,85	0,35	0,75
6332	6,10	6,50	4,40	5,80	3,00	3,40	0,35	0,85	0,35	0,75

Figure 3 – Dimensions d'une résistance fixe chipse rectangulaire

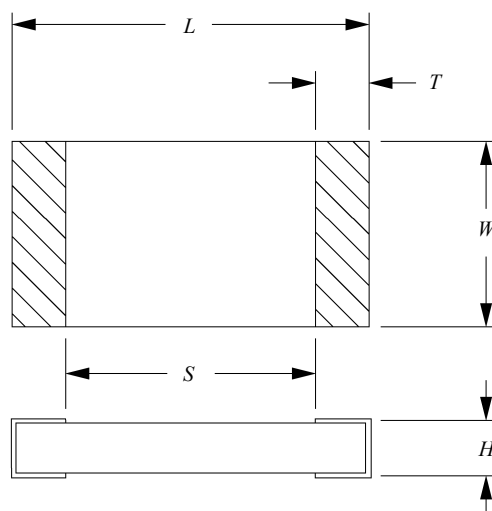
4.4 Conception du cordon de brasure

La figure 4 représente des formes et des dimensions de cordons de brasure résultant du procédé de brasage. Les dimensions minimales, médianes et maximales de chacun des raccords (bord d'attaque, raccords de talon et latéral) sont déterminées par la prise en considération de la fiabilité de la soudure, ainsi que de la qualité et de la productivité du procédé de montage. La conception des zones de report nécessite la prise en compte de trois facteurs de précision: la précision des cotes des pièces (C), la précision du montage des pièces sur les cartes imprimées (P) et la précision des formes de chipses sur les cartes imprimées (F), en plus des dimensions du cordon. Les formules permettant de déterminer la tolérance résultant de ces facteurs sont les suivantes:

Conception en cas de brasage sans effet d'auto-alignement (niveau 1)

- a. Dans le procédé de brasage à la vague, il n'y a pas d'effet d'auto-alignement. De ce fait, les formules ne peuvent être simplifiées et restent comme suit:

$$\begin{aligned}
 Z_{\max} &= L_{\min} + 2J_{T \max} + T_T & T_T &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_L^2} \\
 G_{\min} &= S_{\max} - 2J_{H \max} - T_H & T_H &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_S^2} \\
 X_{\max} &= W_{\min} + 2J_{S \max} + T_S & T_S &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_W^2}
 \end{aligned}$$



IEC 1664/03

Dimensions in millimetres

Component identifier	L		S		W		T		H	
	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.
1005	0,95	1,05	0,35	0,75	0,45	0,55	0,15	0,30	0,30	0,40
1608	1,50	1,70	0,50	1,50	0,70	0,90	0,10	0,50	0,35	0,55
2012	1,90	2,10	0,70	1,70	1,15	1,35	0,20	0,60	0,45	0,65
3216	3,00	3,40	1,50	2,90	1,45	1,75	0,25	0,75	0,45	0,65
3225	3,00	3,40	1,50	2,90	2,30	2,70	0,25	0,75	0,45	0,65
5025	4,80	5,20	3,10	4,50	2,30	2,70	0,35	0,85	0,35	0,75
6332	6,10	6,50	4,40	5,80	3,00	3,40	0,35	0,85	0,35	0,75

Figure 3 – Fixed rectangular chip resistor dimensions

4.4 Solder joint fillet design

Figure 4 shows the shape and dimensions of the solder fillet after the soldering process. The minimum, median and maximum dimensions of each of toe, heel, and side fillet are determined by taking into consideration solder joint reliability and also quality and productivity in the parts mount process. Designing land patterns needs consideration of three factors in accuracy: parts dimensions accuracy (C), parts mount accuracy on PWBs (P) and land shape accuracy on PWBs (F), in addition to fillet dimensions. The formulae to obtain the tolerance resulting from these factors are as follows:

a. Design consideration when soldered without self-alignment effect (level 1)

In flow soldering process, there is no self-alignment effect. Thus, the formulae cannot be simplified but remain the same as follows:

$$\begin{aligned}
 Z_{\max} &= L_{\min} + 2J_{T \max} + T_T & T_T &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_L^2} \\
 G_{\min} &= S_{\max} - 2J_{H \max} - T_H & T_H &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_S^2} \\
 X_{\max} &= W_{\min} + 2J_{S \max} + T_S & T_S &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_W^2}
 \end{aligned}$$

b. Conception en cas de brasage sans effet d'auto-alignement (niveau 2)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{T \text{ mdn}} + T_T & T_T &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{H \text{ mdn}} - T_H & T_H &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \text{ mdn}} + T_S & T_S &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_W^2} \end{aligned}$$

c. Conception en cas de brasage avec effet d'auto-alignement (niveau 3)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{T \text{ min}} + T_T & T_T &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{H \text{ min}} - T_H & T_H &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \text{ min}} + T_S & T_S &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_W^2} \end{aligned}$$

En cas de soudage par refusion, il existe un effet d'auto-alignement parce que des adhésifs ne sont pas utilisés pour maintenir les composants. Dans le procédé de montage en surface par soudage par refusion, la dispersion des éléments de la zone de report et la précision de la dimension de la zone de report sur les cartes imprimées en cas de brasure peut être corrigée par l'effet d'auto-alignement (de ce fait, les facteurs P et F peuvent être considérés comme nuls). Ainsi, les formules peuvent être simplifiées comme suit:

$$\begin{aligned} T_T &= C_L, & Z_{\max} &= L_{\min} + 2J_{T \text{ min}} + C_L = L_{\max} + 2J_{T \text{ min}} \\ T_H &= C_S, & G_{\min} &= S_{\max} - 2J_{H \text{ min}} - C_S = S_{\min} - 2J_{H \text{ min}} \\ T_S &= C_W, & X_{\max} &= W_{\min} + 2J_{S \text{ min}} + C_W = W_{\max} + J_{S \text{ min}} \end{aligned}$$

Toutes tolérances autres que celles mentionnées ci-dessus peuvent être utilisées en fonction de la solidité de la brasure requise et des possibilités du processus de production utilisé, etc.

b. Design consideration when soldered without self-alignment effect (level 2)

$$\begin{aligned}
Z_{\max} &= L_{\min} + 2J_{T \text{ mdn}} + T_T & T_T &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_L^2} \\
G_{\min} &= S_{\max} - 2J_{H \text{ mdn}} - T_H & T_H &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_S^2} \\
X_{\max} &= W_{\min} + 2J_{S \text{ mdn}} + T_S & T_S &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_W^2}
\end{aligned}$$

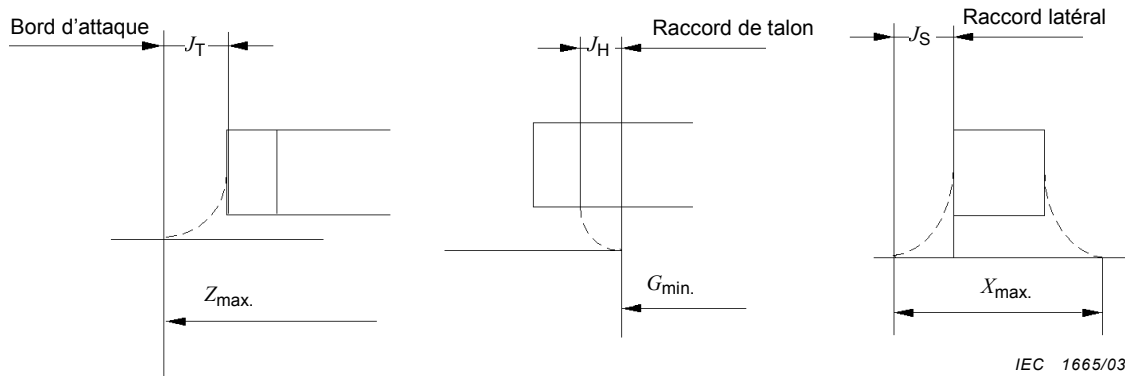
c. Design consideration when soldered with self-alignment effect (level 3)

$$\begin{aligned}
Z_{\max} &= L_{\min} + 2J_{T \text{ min}} + T_T & T_T &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_L^2} \\
G_{\min} &= S_{\max} - 2J_{H \text{ min}} - T_H & T_H &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_S^2} \\
X_{\max} &= W_{\min} + 2J_{S \text{ min}} + T_S & T_S &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_W^2}
\end{aligned}$$

In a reflow soldering process, there is a self-alignment effect because adhesives are not used to hold components. In the surface mount process of reflow soldering, parts mount displacement and the land shape accuracy on PWBs, when soldered, can be corrected by self-alignment effect (therefore factor P and F can be regarded as 0). Thus, the formulae can be simplified as follows:

$$\begin{aligned}
T_T &= C_L, & Z_{\max} &= L_{\min} + 2J_{T \text{ min}} + C_L = L_{\max} + 2J_{T \text{ min}} \\
T_H &= C_S, & G_{\min} &= S_{\max} - 2J_{H \text{ min}} - C_S = S_{\min} - 2J_{H \text{ min}} \\
T_S &= C_W, & X_{\max} &= W_{\min} + 2J_{S \text{ min}} + C_W = W_{\max} + J_{S \text{ min}}
\end{aligned}$$

Any tolerance other than the above may be used depending on the soldering strength required, the capability of the production process used, etc.



IEC 1665/03

NOTE Lorsqu'une résistance ne possède pas de broche de sortie matérialisée, le « raccord latéral » ou la dimension J_S se réfère à la partie effilée de l'extrémité du raccord.

Dimensions en millimètres

Identificateur du composant	Tolérance théorique						Cordon de brasure											
							Attaque				Talon				Latéral			
	F			P			J_T				J_H				J_S			
	L-1	L-2	L-3	L-1	L-2	L-3	C_L	Max.	Moy.	Min.	C_S	Max.	Moy.	Min.	C_W	Max.	Moy.	Min.
1005	0,3	0,2	0,1	0,2	0,15	0,1	0,1	0,6	0,4	0,2	0,4	0	0	0	0,1	0	0	0
1608	0,3	0,2	0,1	0,4	0,2	0,1	0,2	0,6	0,4	0,2	1	0	0	0	0,2	0	0	0
2012	0,3	0,2	0,1	0,4	0,2	0,1	0,2	0,6	0,4	0,2	1	0	0	0	0,2	0	0	0
3216	0,3	0,2	0,1	0,4	0,2	0,1	0,4	0,6	0,4	0,2	1,4	0	0	0	0,3	0	0	0
3225	0,3	0,2	0,1	0,4	0,2	0,1	0,4	0,6	0,4	0,2	1,4	0	0	0	0,4	0	0	0
5025	0,3	0,2	0,1	0,4	0,2	0,1	0,4	0,6	0,4	0,2	1,4	0	0	0	0,4	0	0	0
6332	0,3	0,2	0,1	0,4	0,2	0,1	0,4	0,6	0,4	0,2	1,4	0	0	0	0,4	0	0	0

Figure 4 – Protubérance de soudure

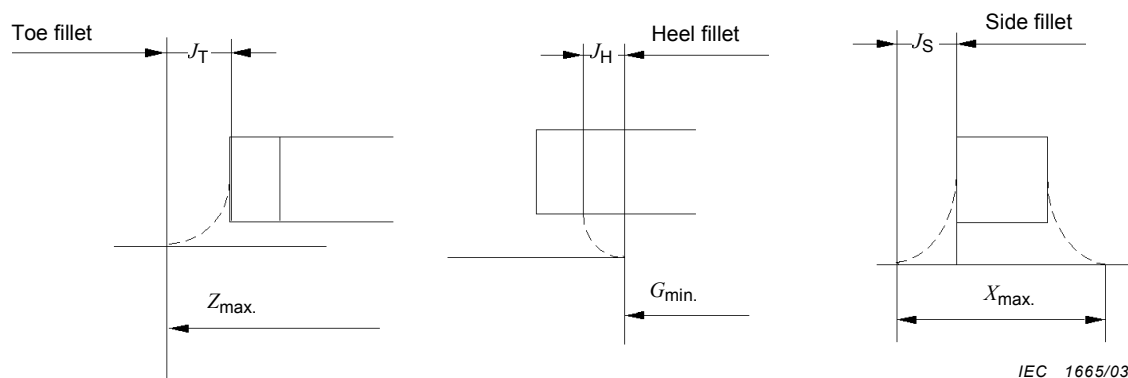
4.5 Dimensions de la zone de report

La Figure 5 indique les dimensions de la zone de report pour le soudage par refusion et le brasage à la vague des résistances fixes chipées rectangulaires. Ces valeurs sont calculées à partir des formules utilisées pour la conception des cordons de brasure, indiquées en 4.4. La valeur G_{min} de la résistance chipée 1005 est supérieure aux valeurs calculées pour éviter que la soudure ne forme un pont entre deux pistes voisines.

La surface est calculée à l'aide des formules suivantes puis arrondie (l'arrondi est à 0,05 près pour les valeurs minimales et à 0,5 près pour les valeurs maximales).

$$CY_1 = \{ \text{la plus grande des deux valeurs } [L_{min} + \sqrt{F^2 + P^2 + C_L^2}] \text{ ou } [Z] \} \\ + (\text{excédent de surface} \times 2)$$

$$CY_2 = \{ \text{la plus grande des deux valeurs } [W_{min} + \sqrt{F^2 + P^2 + C_W^2}] \text{ ou } [X] \} \\ + (\text{excédent de surface} \times 2)$$



NOTE Where resistors have no side termination material, the 'side fillet' or J_S dimension refers to the tapered portion of the end fillet.

Dimensions in millimetres

Component identifier	Tolerance assumptions						Solder joint											
							Toe				Heel				Side			
	F			P			J_T				J_H				J_S			
	$L-1$	$L-2$	$L-3$	$L-1$	$L-2$	$L-3$	C_L	Max.	Mdn	Min.	C_S	Max.	Mdn	Min.	C_W	Max.	Mdn	Min.
1005	0,3	0,2	0,1	0,2	0,15	0,1	0,1	0,6	0,4	0,2	0,4	0	0	0	0,1	0	0	0
1608	0,3	0,2	0,1	0,4	0,2	0,1	0,2	0,6	0,4	0,2	1	0	0	0	0,2	0	0	0
2012	0,3	0,2	0,1	0,4	0,2	0,1	0,2	0,6	0,4	0,2	1	0	0	0	0,2	0	0	0
3216	0,3	0,2	0,1	0,4	0,2	0,1	0,4	0,6	0,4	0,2	1,4	0	0	0	0,3	0	0	0
3225	0,3	0,2	0,1	0,4	0,2	0,1	0,4	0,6	0,4	0,2	1,4	0	0	0	0,4	0	0	0
5025	0,3	0,2	0,1	0,4	0,2	0,1	0,4	0,6	0,4	0,2	1,4	0	0	0	0,4	0	0	0
6332	0,3	0,2	0,1	0,4	0,2	0,1	0,4	0,6	0,4	0,2	1,4	0	0	0	0,4	0	0	0

Figure 4 – Solder joint protrusion

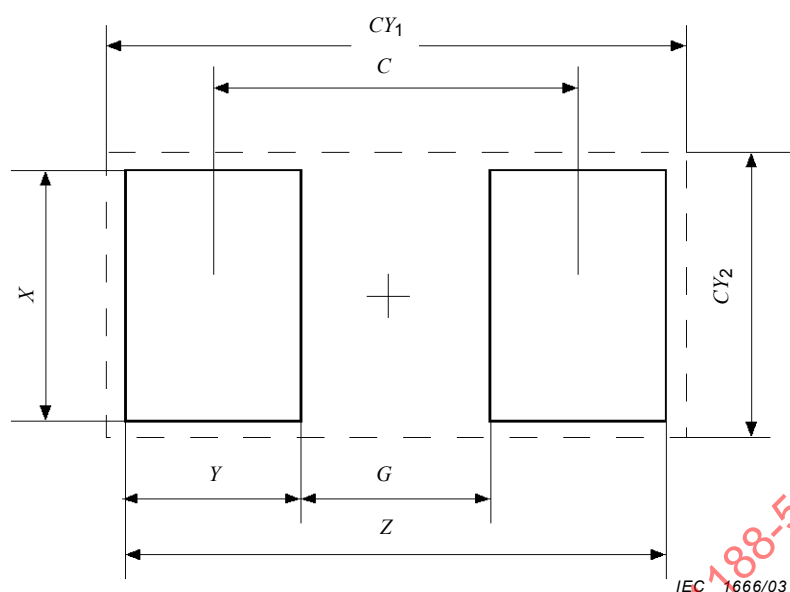
4.5 Land pattern dimensions

Figure 5 shows the land pattern dimensions for fixed rectangular chip resistors for reflow and flow soldering. These values are calculated based on the formulae for the solder joint fillet design given in 4.4. G_{min} values for chip resistor of 1005 are larger than the calculated values to prevent the solder from forming a bridge between neighbouring lands.

The courtyard is calculated using the following formulae and rounded up (round-up factor is nearest 0,05 for min. and 0,5 for max.).

$$CY_1 = \{ \text{whichever is larger } [L_{min} + \sqrt{F^2 + P^2 + C_L^2}] \text{ or } [Z] \} \\ + (\text{courtyard excess} \times 2)$$

$$CY_2 = \{ \text{whichever is larger } [W_{min} + \sqrt{F^2 + P^2 + C_W^2}] \text{ or } [X] \} \\ + (\text{courtyard excess} \times 2)$$



IEC 61188-5-2:2003

Niveau 1

Dimensions en millimètres

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	C	CY ₁	CY ₂
2010M	1005	2,55	0,5	0,85	1,05	1,55	4	2
2011M	1608	3,25	0,5	1,25	1,4	1,9	5	3
2012M	2012	3,65	0,55	1,7	1,55	2,1	5	3
2013M	3216	4,85	1,6	2,05	1,65	3,25	6	4
2014M	3225	4,85	1,6	2,95	1,65	3,25	6	4
2015M	5025	6,65	3,2	2,95	1,75	4,95	8	4
2016M	6332	7,95	4,5	3,65	1,75	6,25	9	5

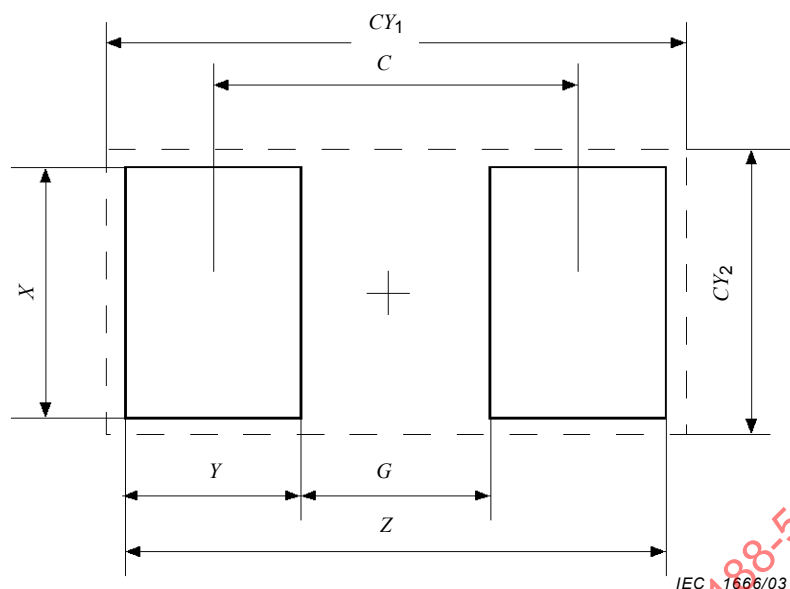
Niveau 2

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	C	CY ₁	CY ₂
2010N	1005	2,05	0,5	0,75	0,8	1,3	2,6	1,3
2011N	1608	2,65	0,5	1,05	1,1	1,6	3,2	1,6
2012N	2012	3,05	0,65	1,5	1,2	1,85	3,6	2
2013N	3216	4,3	1,65	1,9	1,35	3	4,8	2,4
2014N	3225	4,3	1,65	2,8	1,35	3	4,8	3,3
2015N	5025	6,1	3,25	2,8	1,45	4,7	6,6	3,3
2016N	6332	7,4	4,55	3,5	1,45	6	7,9	4

Niveau 3

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	C	CY ₁	CY ₂
2010L	1005	1,45	0,5	0,55	0,5	1,0	1,6	0,8
2011L	1608	2,1	0,5	0,9	0,8	1,3	2,2	1,1
2012L	2012	2,5	0,7	1,35	0,9	1,6	2,6	1,5
2013L	3216	3,8	1,5	1,75	1,15	2,65	3,9	1,9
2014L	3225	3,8	1,5	2,7	1,15	2,65	3,9	2,9
2015L	5025	5,6	3,1	2,7	1,25	4,35	5,7	2,9
2016L	6332	6,9	4,4	3,4	1,25	5,65	7,0	3,6

Figure 5 – Dimensions de la zone de report pour résistances fixes chipses rectangulaires

**Level 1***Dimensions in millimetres*

Pattern identifier	Component identifier	Z	G	X	Y	C	CY ₁	CY ₂
2010M	1005	2,55	0,5	0,85	1,05	1,55	4	2
2011M	1608	3,25	0,5	1,25	1,4	1,9	5	3
2012M	2012	3,65	0,55	1,7	1,55	2,1	5	3
2013M	3216	4,85	1,6	2,05	1,65	3,25	6	4
2014M	3225	4,85	1,6	2,95	1,65	3,25	6	4
2015M	5025	6,65	3,2	2,95	1,75	4,95	8	4
2016M	6332	7,95	4,5	3,65	1,75	6,25	9	5

Level 2

Pattern identifier	Component identifier	Z	G	X	Y	C	CY ₁	CY ₂
2010N	1005	2,05	0,5	0,75	0,8	1,3	2,6	1,3
2011N	1608	2,65	0,5	1,05	1,1	1,6	3,2	1,6
2012N	2012	3,05	0,65	1,5	1,2	1,85	3,6	2
2013N	3216	4,3	1,65	1,9	1,35	3	4,8	2,4
2014N	3225	4,3	1,65	2,8	1,35	3	4,8	3,3
2015N	5025	6,1	3,25	2,8	1,45	4,7	6,6	3,3
2016N	6332	7,4	4,55	3,5	1,45	6	7,9	4

Level 3

Pattern identifier	Component identifier	Z	G	X	Y	C	CY ₁	CY ₂
2010L	1005	1,45	0,5	0,55	0,5	1,0	1,6	0,8
2011L	1608	2,1	0,5	0,9	0,8	1,3	2,2	1,1
2012L	2012	2,5	0,7	1,35	0,9	1,6	2,6	1,5
2013L	3216	3,8	1,5	1,75	1,15	2,65	3,9	1,9
2014L	3225	3,8	1,5	2,7	1,15	2,65	3,9	2,9
2015L	5025	5,6	3,1	2,7	1,25	4,35	5,7	2,9
2016L	6332	6,9	4,4	3,4	1,25	5,65	7,0	3,6

Figure 5 – Fixed rectangular chip resistor land pattern dimensions

5 Résistances fixes chipses cylindriques

5.1 Remarque introductive

Cet article spécifie les dimensions des composants et des zones de report pour résistances fixes chipses cylindriques et présente une analyse des hypothèses de tolérance et de soudure relatives aux dimensions des zones de report.

5.2 Description du composant

Il existe diverses valeurs pour les résistances. Les paragraphes suivants décrivent les types les plus courants.

5.2.1 Construction de base

La Figure 6 montre un exemple typique de construction.

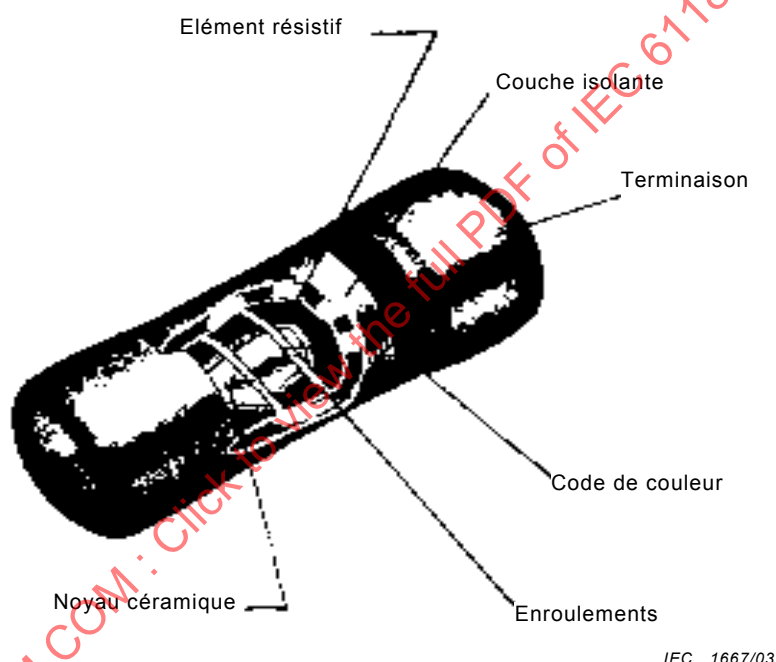


Figure 6 – Construction d'une résistance fixe chipse cylindrique

5.2.2 Matériaux des broches

Il convient que les électrodes soient recouvertes d'un matériau compatible avec la brasure et la méthode de brasage pour être utilisées.

Les broches doivent être symétriques. Elles ne doivent comporter ni incrustations de nodules, ni protubérances, etc. réduisant la qualité de la symétrie ou des tolérances dimensionnelles de la pièce. La terminaison doit recouvrir les extrémités du composant en enveloppant toute sa périphérie.

5.2.3 Marquage

En règle générale, les résistances chipses ne comportent pas de marquage sur leur structure. S'il est possible d'apposer un marquage, il doit faire apparaître clairement la valeur nominale de la résistance. C'est également le cas pour les autres éléments de 2.4 de la CEI 60115-1.

5 Fixed cylindrical chip resistors

5.1 Introductory remark

This clause specifies the dimensions of components and land patterns for fixed cylindrical chip resistors, together with an analysis of tolerance and solder joint assumptions for the land pattern dimensions.

5.2 Component description

A variety of values exist for the dimensions of resistors. The following subclauses describe the most common types.

5.2.1 Basic construction

Figure 6 shows a typical construction example.

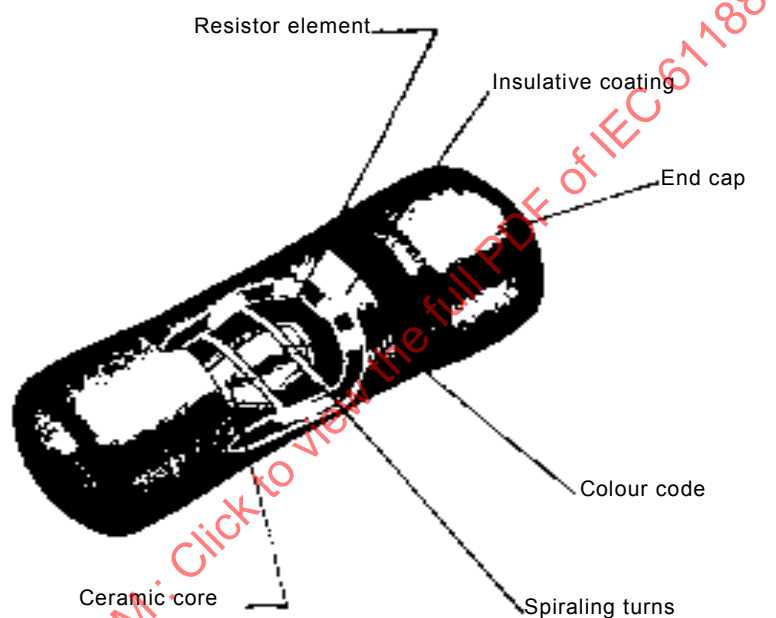


Figure 6 – Fixed cylindrical chip resistor construction

5.2.2 Termination materials

Electrodes should be coated with a material suited to the solder and method of soldering to be used.

The terminations shall be symmetrical and shall not have nodules, lumps, protrusions, etc. that degrade the symmetry or dimensional tolerances of the part. The end termination shall cover the ends of the components and shall extend around the entire periphery.

5.2.3 Marking

Chip resistors are generally not marked on the body. If some marking can be applied, the chip resistor shall be clearly marked with the rated resistance, and as many of the remaining items as possible from 2.4 of IEC 60115-1.

5.2.4 Structure de boîtier pour montage en surface

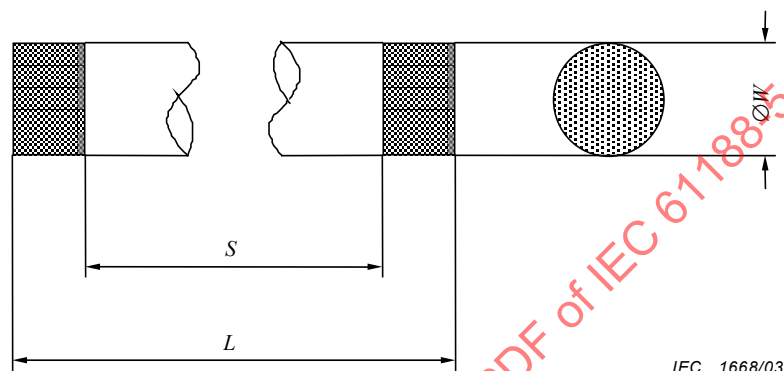
Voir CEI 60286-3 ou CEI 60286-6.

5.2.5 Brasabilité et résistance à la dissolution de métallisation et à la chaleur de brasage

Voir CEI 60058-2-58.

5.3 Dimensions du composant

La Figure 7 indique les dimensions des résistances fixes chipse cylindriques.



IEC 1668/03

Dimensions en millimètres

Identificateur du composant	L		S		W		T	
	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.
1610	1,50	1,65	0,50	1,35	0,95	1,15	0,15	0,50
2012	1,90	2,10	0,60	1,50	1,15	1,35	0,30	0,65
3514	3,30	3,70	1,10	3,10	1,30	1,50	0,30	1,10
5922	5,70	6,10	2,70	5,10	2,10	2,30	0,50	1,50

Figure 7 – Dimensions d'une résistance fixe chipse cylindrique

5.4 Conception du cordon de brasure

La figure 8 représente des formes et des dimensions de cordons de brasure résultant du procédé de brasage. Les dimensions minimales, médianes et maximales de chacun des raccords (bord d'attaque, raccords de talon et latéral) sont déterminées par la prise en considération de la fiabilité de la soudure, ainsi que de la qualité et de la productivité du procédé de montage. La conception des zones de report nécessite la prise en compte de trois facteurs de précision: la précision des cotes des pièces (C), la précision du montage des pièces sur les cartes imprimées (P) et la précision des formes de chipse sur les cartes imprimées (F), en plus des dimensions du cordon. Les formules permettant de déterminer la tolérance résultant de ces facteurs sont les suivantes:

a. Conception en cas de brasage sans effet d'auto-alignement (niveau 1)

Dans le procédé de brasage à la vague il n'y a pas d'effet d'auto-alignement. De ce fait les formules ne peuvent être simplifiées et restent comme suit:

$$\begin{aligned}
 Z_{\max} &= L_{\min} + 2J_{T \max} + T_T & T_T &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_L^2} \\
 G_{\min} &= S_{\max} - 2J_{H \max} - T_H & T_H &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_S^2} \\
 X_{\max} &= W_{\min} + 2J_{S \max} + T_S & T_S &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_W^2}
 \end{aligned}$$

5.2.4 Carrier package format

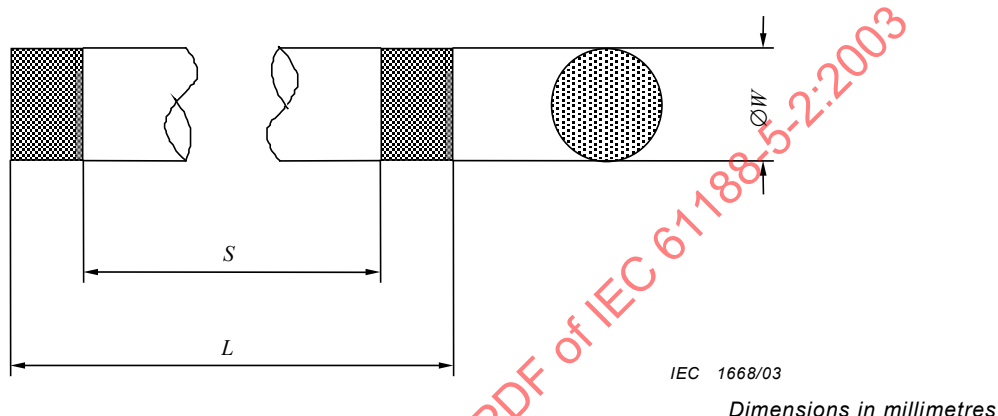
Refer to IEC 60286-3 or IEC 60286-6.

5.2.5 Solderability and resistance to dissolution of metallization and to soldering heat

Refer to IEC 60068-2-58.

5.3 Component dimensions

Figure 7 shows the component dimensions for fixed cylindrical chip resistors.



Component identifier	L		S		W		T	
	Min.	Max	Min.	Max.	Min.	Max.	Min.	Max.
1610	1,50	1,65	0,50	1,35	0,95	1,15	0,15	0,50
2012	1,90	2,10	0,60	1,50	1,15	1,35	0,30	0,65
3514	3,30	3,70	1,10	3,10	1,30	1,50	0,30	1,10
5922	5,70	6,10	2,70	5,10	2,10	2,30	0,50	1,50

Figure 7 – Fixed cylindrical chip resistor dimensions

5.4 Solder joint fillet design

Figure 8 shows the shape and dimensions of the solder fillet after soldering process. The minimum, median and maximum dimensions of each of toe, heel, and side fillet are determined by taking into consideration solder joint reliability, and also quality and productivity in parts mount process. Designing land patterns needs consideration of three factors in accuracy: parts dimensions accuracy (C), parts mount accuracy on PWBs (P) and land shape accuracy on PWBs (F), in addition to fillet dimensions. The formulae to obtain the tolerance resulted from these factors are as follows:

a. Design consideration when soldered without self-alignment effect (level 1)

In flow soldering process, there is no self-alignment effect. Thus, the formulae cannot be simplified but remain the same as follows:

$$\begin{aligned}
 Z_{\max} &= L_{\min} + 2J_{T \max} + T_T & T_T &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_L^2} \\
 G_{\min} &= S_{\max} - 2J_{H \max} - T_H & T_H &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_S^2} \\
 X_{\max} &= W_{\min} + 2J_{S \max} + T_S & T_S &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_W^2}
 \end{aligned}$$

b. Conception en cas de brasage sans effet d'auto-alignement (niveau 2)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{T \text{ mdn}} + T_T & T_T &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{H \text{ mdn}} - T_H & T_H &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \text{ mdn}} + T_S & T_S &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_W^2} \end{aligned}$$

c. Conception en cas de brasage avec effet d'auto-alignement (niveau 3)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{T \min} + T_T & T_T &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{H \min} - T_H & T_H &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \min} + T_S & T_S &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_W^2} \end{aligned}$$

En cas de soudage par refusion, il existe un effet d'auto-alignement parce que des adhésifs ne sont pas utilisés pour maintenir les composants. Dans le procédé de montage en surface par soudage par refusion, la dispersion des éléments de la zone de report et la précision de la dimension de la zone de report sur les cartes imprimées en cas de brasure peut être corrigée par l'effet d'auto-alignement (de ce fait les facteurs P et F peuvent être considérés comme nul). Donc les formules peuvent être simplifiées comme suit:

$$\begin{aligned} T_T &= C_L, & Z_{\max} &= L_{\min} + 2J_{T \min} + C_L = L_{\max} + 2J_{T \min} \\ T_H &= C_S, & G_{\min} &= S_{\max} - 2J_{H \min} - C_S = S_{\min} - 2J_{H \min} \\ T_S &= C_W, & X_{\max} &= W_{\min} + 2J_{S \min} + C_W = W_{\max} + 2J_{S \min} \end{aligned}$$

Toute tolérance autre que celle mentionnée ci-dessus peut être utilisée en fonction de la solidité de la brasure requise et des possibilités du processus de production utilisé, etc.

b. Design consideration when soldered without self-alignment effect (level 2)

$$\begin{aligned}
 Z_{\max} &= L_{\min} + 2J_{T \text{ mdn}} + T_T & T_T &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_L^2} \\
 G_{\min} &= S_{\max} - 2J_{H \text{ mdn}} - T_H & T_H &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_S^2} \\
 X_{\max} &= W_{\min} + 2J_{S \text{ mdn}} + T_S & T_S &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_W^2}
 \end{aligned}$$

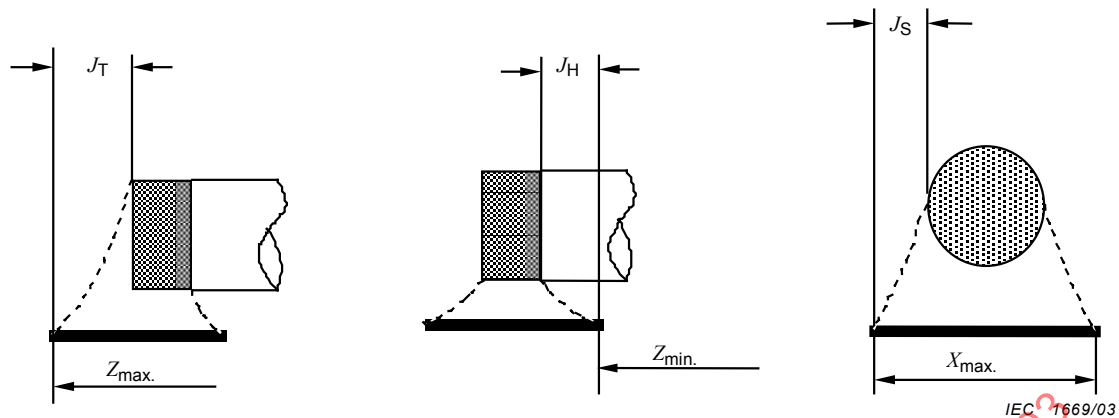
c. Design consideration when soldered with self-alignment effect (level 3)

$$\begin{aligned}
 Z_{\max} &= L_{\min} + 2J_{T \text{ min}} + T_T & T_T &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_L^2} \\
 G_{\min} &= S_{\max} - 2J_{H \text{ min}} - T_H & T_H &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_S^2} \\
 X_{\max} &= W_{\min} + 2J_{S \text{ min}} + T_S & T_S &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_W^2}
 \end{aligned}$$

In reflow soldering process, there is a self-alignment effect because adhesives are not used to hold components. In the surface mount process of reflow soldering, parts mount displacement and the land shape accuracy on PWBs, when soldered, can be corrected by self-alignment effect (therefore factor P and F can be regarded as 0). Thus, the formulae can be simplified as follows:

$$\begin{aligned}
 T_T &= C_L, & Z_{\max} &= L_{\min} + 2J_{T \text{ min}} + C_L = L_{\max} + 2J_{T \text{ min}} \\
 T_H &= C_S, & G_{\min} &= S_{\max} - 2J_{H \text{ min}} - C_S = S_{\min} - 2J_{H \text{ min}} \\
 T_S &= C_W, & X_{\max} &= W_{\min} + 2J_{S \text{ min}} + C_W = W_{\max} + 2J_{S \text{ min}}
 \end{aligned}$$

Any tolerance other than the above may be used depending on the soldering strength required, the capability of the production process used, etc.



Dimensions en millimètres

Identifi- cateur du composant	Tolérance théorique						Cordon de brasure											
							Attaque				Talon				Latéral			
	F			P			J _T				J _H				J _S			
	L-1	L-2	L-3	L-1	L-2	L-3	C _L	Max.	Moy.	Min.	C _S	Max.	Moy.	Min.	C _W	Max.	Moy.	Min.
1610	0,3	0,2	0,1	0,4	0,2	0,1	0,15	1	0,4	0,2	0,85	0,2	0,1	0	0,2	0,2	0,1	0
2012	0,3	0,2	0,1	0,4	0,2	0,1	0,2	1	0,4	0,2	0,9	0,2	0,1	0	0,2	0,2	0,1	0
3514	0,3	0,2	0,1	0,4	0,2	0,1	0,4	1	0,4	0,2	2	0,2	0,1	0	0,2	0,2	0,1	0
5922	0,3	0,2	0,1	0,4	0,2	0,1	0,4	1	0,4	0,2	2,4	0,2	0,1	0	0,2	0,2	0,1	0

Figure 8 – Protubérance de soudure

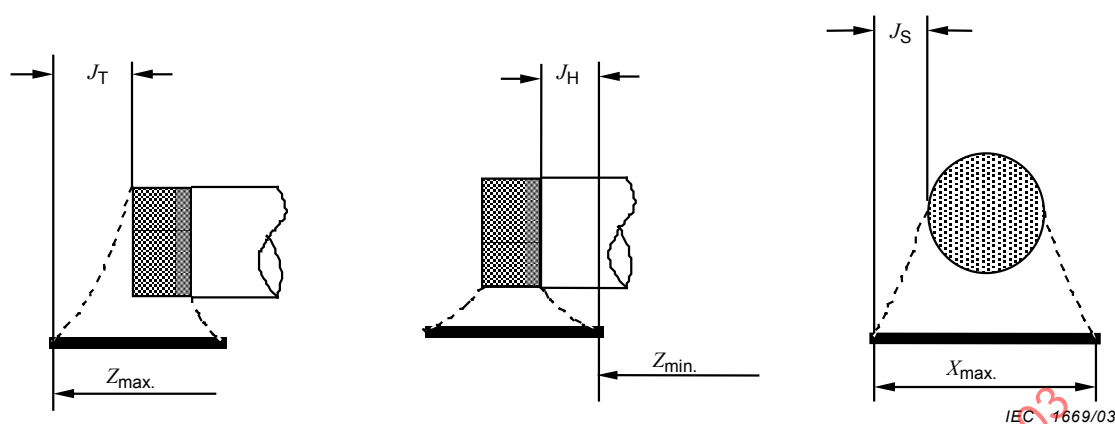
5.5 Dimensions de la zone de report

La Figure 9 indique les dimensions de la zone de report pour le soudage par refusion et pour le brasage à la vague des résistances fixes chipsets cylindriques. Ces valeurs sont calculées à partir des formules utilisées pour la conception des cordons de brasure, indiquées en 5.4.

La surface est calculée à l'aide des formules suivantes puis arrondie (l'arrondi est à 0,05 près pour les valeurs minimales et à 0,5 près pour les valeurs maximales).

$$CY_1 = \{ \text{la plus grande des deux valeurs } [L_{\min} + \sqrt{F^2 + P^2 + C_L^2}] \text{ ou } [Z] \} \\ + (\text{l'excédent de surface} \times 2)$$

$$CY_2 = \{ \text{la plus grande des deux valeurs } [W_{\min} + \sqrt{F^2 + P^2 + C_W^2}] \text{ ou } [X] \} \\ + (\text{l'excédent de surface} \times 2)$$



IEC 1669/03

Dimensions in millimetres

Component identifier	Tolerance assumptions						Solder joint											
							Toe				Heel				Side			
	F			P			J _T				J _H				J _S			
	L-1	L-2	L-3	L-1	L-2	L-3	C _L	Max.	Mdn	Min.	C _S	Max.	Mdn	Min.	C _W	Max.	Mdn	Min.
1610	0,3	0,2	0,1	0,4	0,2	0,1	0,15	1	0,4	0,2	0,85	0,2	0,1	0	0,2	0,2	0,1	0
2012	0,3	0,2	0,1	0,4	0,2	0,1	0,2	1	0,4	0,2	0,9	0,2	0,1	0	0,2	0,2	0,1	0
3514	0,3	0,2	0,1	0,4	0,2	0,1	0,4	1	0,4	0,2	2	0,2	0,1	0	0,2	0,2	0,1	0
5922	0,3	0,2	0,1	0,4	0,2	0,1	0,4	1	0,4	0,2	2,4	0,2	0,1	0	0,2	0,2	0,1	0

Figure 8 – Solder joint protrusion

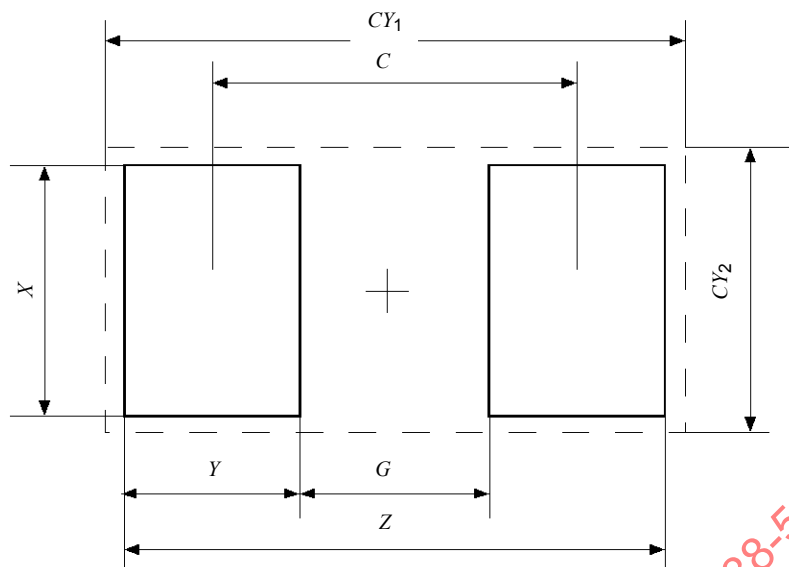
5.5 Land pattern dimensions

Figure 9 shows the land pattern dimensions for fixed cylindrical chip resistors for reflow and flow soldering. These values are calculated based on the formulae for the solder joint fillet design given in 5.4.

The courtyard is calculated using the following formulae and rounded up (round-up factor is nearest 0,05 for min. and 0,5 for max.).

$$CY_1 = \left\{ \text{whichever is larger } [L_{\min} + \sqrt{F^2 + P^2 + C_L^2}] \text{ or } [Z] \right\} \\ + (\text{courtyard excess} \times 2)$$

$$CY_2 = \left\{ \text{whichever is larger } [W_{\min} + \sqrt{F^2 + P^2 + C_W^2}] \text{ or } [X] \right\} \\ + (\text{courtyard excess} \times 2)$$



IEC 1670/03

Niveau 1

Dimensions en millimètres

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	C	CY_1	CY_2
2030M	1610	4,05	0,5	1,9	1,8	2,3	6	3
2031M	2012	4,45	0,5	2,1	2,0	2,5	6	4
2032M	3514	5,95	1,2	2,25	2,4	3,6	7	4
2033M	5922	8,35	3,1	3,05	2,65	5,75	10	5

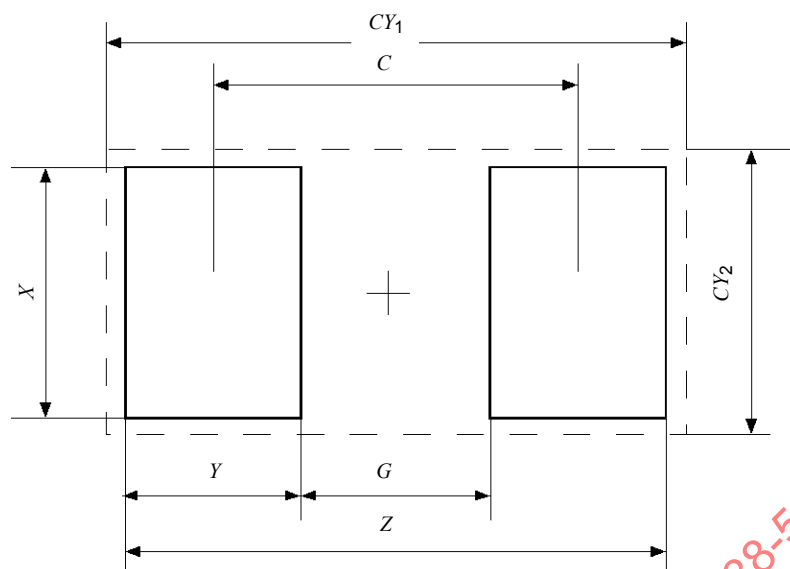
Niveau 2

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	C	CY_1	CY_2
2030N	1610	2,65	0,5	1,3	1,1	1,6	3,2	1,8
2031N	2012	3,05	0,5	1,5	1,3	1,8	3,6	2,0
2032N	3514	4,6	1,5	1,65	1,55	3,05	5,1	2,2
2033N	5922	7,0	3,35	2,45	1,85	5,2	7,5	3,0

Niveau 3

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	C	CY_1	CY_2
2030L	1610	2,05	0,5	1,15	0,8	1,3	2,2	1,3
2031L	2012	2,5	0,6	1,35	0,95	1,55	2,6	1,5
2032L	3514	4,3	1,1	1,5	1,6	2,7	4,4	1,7
2033L	5922	6,7	2,7	2,3	2,0	4,7	6,8	2,5

Figure 9 – Dimensions de la zone de report pour résistances fixes chipes cylindriques



IEC 1670/03

Level 1*Dimensions in millimetres*

Pattern identifier	Component identifier	Z	G	X	Y	C	CY ₁	CY ₂
2030M	1610	4,05	0,5	1,9	1,8	2,3	6	3
2031M	2012	4,45	0,5	2,1	2,0	2,5	6	4
2032M	3514	5,95	1,2	2,25	2,4	3,6	7	4
2033M	5922	8,35	3,1	3,05	2,65	5,75	10	5

Level 2

Pattern identifier	Component identifier	Z	G	X	Y	C	CY ₁	CY ₂
2030N	1610	2,65	0,5	1,3	1,1	1,6	3,2	1,8
2031N	2012	3,05	0,5	1,5	1,3	1,8	3,6	2,0
2032N	3514	4,6	1,5	1,65	1,55	3,05	5,1	2,2
2033N	5922	7,0	3,35	2,45	1,85	5,2	7,5	3,0

Level 3

Pattern identifier	Component identifier	Z	G	X	Y	C	CY ₁	CY ₂
2030L	1610	2,05	0,5	1,15	0,8	1,3	2,2	1,3
2031L	2012	2,5	0,6	1,35	0,95	1,55	2,6	1,5
2032L	3514	4,3	1,1	1,5	1,6	2,7	4,4	1,7
2033L	5922	6,7	2,7	2,3	2,0	4,7	6,8	2,5

Figure 9 – Fixed cylindrical chip resistor land pattern dimensions

6 Condensateurs fixes chipses à diélectrique en céramique multicouche

6.1 Remarque introductive

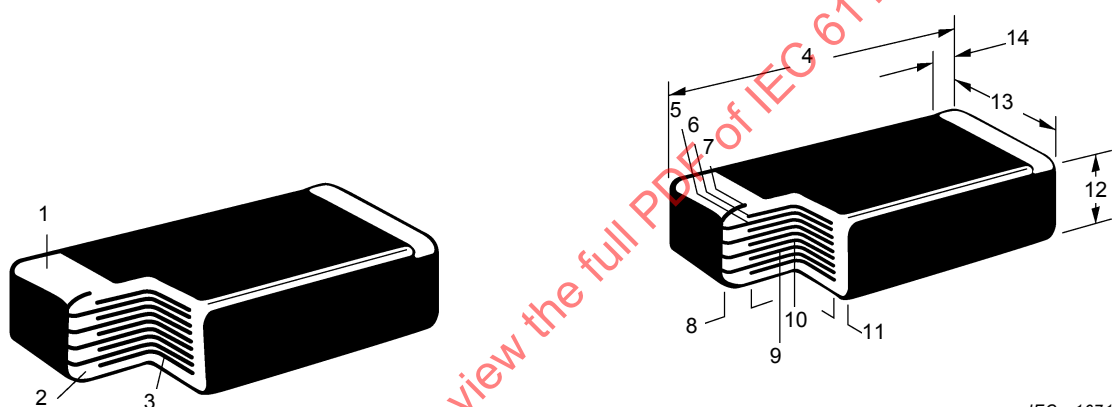
Cet article spécifie les dimensions des composants et des zones de report pour condensateurs fixes chipses à diélectrique en céramique multicouche et présente une analyse des hypothèses de tolérance et de soudure relatives aux dimensions des zones de report.

6.2 Description du composant

Il existe diverses valeurs pour les dimensions des condensateurs fixes chipses à diélectrique en céramique multicouche. Les paragraphes suivants décrivent les types les plus courants.

6.2.1 Construction de base

La Figure 10 montre un exemple typique de construction.



IEC 1671/03

- | | |
|--------------------------------|----------------------------------|
| 1 Terminaison | 8 Marge de fin |
| 2 Diélectrique | 9 Couche de base |
| 3 Electrode | 10 Couche active de diélectrique |
| 4 Longueur de la puce | 11 Marge de bord |
| 5 Empreinte de l'électrode «A» | 12 Epaisseur de la puce |
| 6 Empreinte de l'électrode | 13 Largeur de la puce |
| 7 Couvercle | 14 Largeur de la terminaison |

Figure 10 – Construction d'un condensateur fixe chipse à diélectrique en céramique multicouche

Les condensateurs fixes chipses à diélectrique en céramique multicouche utilisent des substrats tels que des hybrides d'alumine et du métal recouvert d'une couche de porcelaine. Leur construction est de type monolithique; ils sont principalement constitués d'un bloc compact de céramique renfermant un système d'électrodes et des extrémités métallisées pour l'interconnexion du circuit. Ce bloc compact est robuste, il est apte à supporter un environnement et des conditions difficiles liées aux procédés de fabrication.

Les électrodes sont constituées par dépôt à leurs extrémités d'une préparation verre-métal précieux en suspension dans un solvant organique. Le séchage et la cuisson éliminent ensuite le solvant organique et forment une soudure entre le diélectrique en céramique et le constituant vitrifié.

6 Fixed multilayer ceramic chip capacitors

6.1 Introductory remark

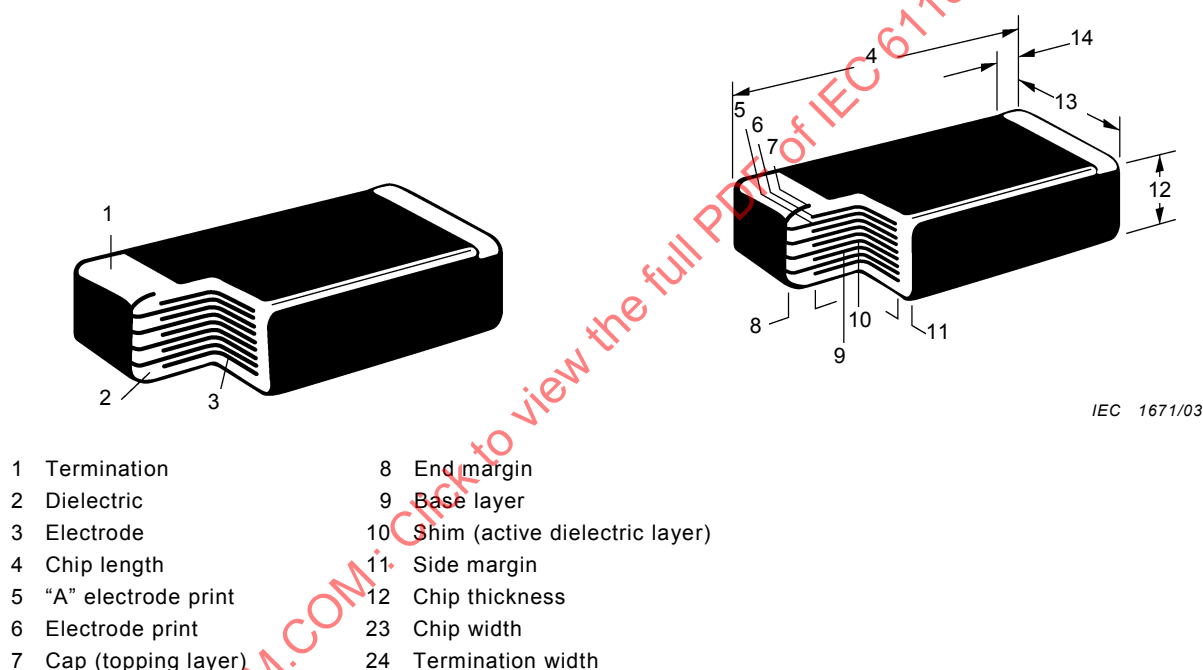
This clause specifies the dimensions of components and land patterns for fixed multilayer ceramic chip capacitors, together with an analysis of tolerance and solder joint assumptions for the land pattern dimensions.

6.2 Component description

A variety of values exist for the dimensions of fixed multilayer ceramic chip capacitors. The following subclauses describe the most common types.

6.2.1 Basic construction

Figure 10 shows a typical construction example.



IEC 1671/03

Figure 10 – Fixed multilayer ceramic chip capacitor construction

Fixed multilayer ceramic chip capacitors use substrate materials such as aluminate hybrid and porcelainized metal. The monolithic construction used in these chip capacitors is basically solid block of ceramic with an enclosed electrode system and metallized ends for circuit interconnection. This solid block is rugged and capable of withstanding the harsh environment and treatment associated with manufacturing processes.

Electrodes are made by coating the chip ends with a precious metal-glass formulation suspended in an organic solvent. Consecutive drying and firing eliminates the organic solvent and forms a bond between the ceramic dielectric and glass constituent in the termination.

6.2.2 Matériaux des broches

Il convient que les électrodes soient recouvertes d'un matériau compatible avec la brasure et la méthode de brasage pour être utilisées.

Les broches doivent être symétriques. Elles ne doivent comporter ni incrustations de nodules, ni protubérances, etc. réduisant la qualité de la symétrie ou les tolérances dimensionnelles de la pièce. Les électrodes externes doivent recouvrir les extrémités des composants et les envelopper dessus et dessous.

Les matériaux couramment utilisés sont les suivants: alliage palladium-argent, argent et or. Le revêtement de brasage appliqué sur des électrodes métallisées doit comporter une couche de barrière de diffusion entre la métallisation de l'électrode et elle-même. Pour la couche de barrière de diffusion, il est recommandé d'utiliser du nickel ou un métal similaire présentant une efficacité équivalente.

6.2.3 Marquage

En règle générale, les condensateurs fixes chipés à diélectrique en céramique multicouche ne comportent pas de marquage.

6.2.4 Structure du boîtier pour montage en surface

Voir CEI 60286-3 ou CEI 60286-6.

6.2.5 Brasabilité et résistance à la dissolution de métallisation et à la chaleur de brasage

Les pièces sont généralement soudées après un préchauffage à 150 °C pendant 1 min. Elles doivent pouvoir supporter pendant au moins 10 s une immersion dans un bain de soudure en fusion à 260 °C.

En raison des différences de coefficient de dilatation thermique, il convient d'être vigilant avec des condensateurs 3225 (1210) ou supérieurs montés sur des substrats organiques lorsque la méthode de soudage employée soumet les composants traités à des variations de température excessives.

6.2.2 Termination materials

End terminations should be coated with a material suited to the solder and method of soldering to be used.

The terminations shall be symmetrical, and shall not have nodules, lumps, protrusions, etc. that degrade the symmetry or dimensional tolerances of the part. The end termination electrode shall cover the ends of the components and shall extend to the top and bottom of the component.

Common termination materials are palladium-silver alloy, silver, and gold. Solder finish applied over metal electrodes shall have a diffusion-barrier layer between the electrode metallization and the solder finish. The barrier material layer should be nickel or a similar metal effective as a barrier to diffusion.

6.2.3 Marking

Fixed multilayer ceramic chip capacitors are typically unmarked.

6.2.4 Carrier package format

Refer to IEC 60286-3 or IEC 60286-6.

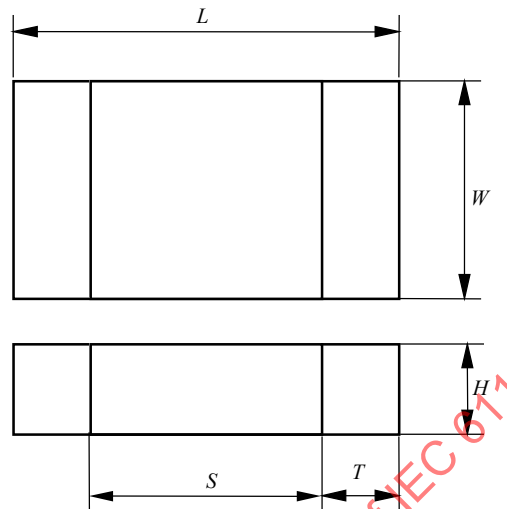
6.2.5 Solderability and resistance to dissolution of metallization and to soldering heat

Parts are typically soldered after preheating at 150 °C for 1 min. Parts shall be capable of withstanding a minimum of 10 s immersion in molten solder at 260 °C.

Caution should be exercised when using the 3225 (1210) or larger capacitors mounted on organic substrates due to CTE (coefficient of thermal expansion) mismatch if the assembly process gives large temperature swings to devices in processing.

6.3 Dimensions du composant

La Figure 11 indique les dimensions des condensateurs fixes chipse à diélectrique en céramique multicouche.



Dimensions en millimètres

Identificateur du composant	L		S		W		T		H
	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max. ^a	Max.
1005	0,95	1,05	0,30	0,85	0,45	0,55	0,10	0,35	0,55
1608	1,50	1,70	0,50	1,30	0,70	0,90	0,20	0,50	0,90
2012	1,90	2,10	0,70	1,70	1,15	1,35	0,20	0,60	1,35
3216	3,00	3,40	1,40	2,80	1,45	1,75	0,30	0,80	1,75
3225	3,00	3,40	1,40	2,80	2,30	2,70	0,30	0,80	2,00
4532	4,20	4,80	2,00	4,20	3,00	3,40	0,30	1,10	2,00
5750	5,30	6,10	2,50	5,50	4,60	5,40	0,30	1,40	2,00

^a Valeur calculée.

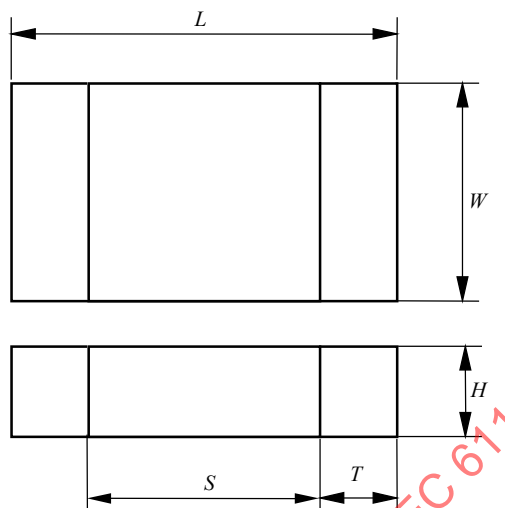
Figure 11 – Dimensions d'un condensateur fixe chipse à diélectrique en céramique multicouche

6.4 Conception du cordon de brasure

La Figure 12 représente des formes et des dimensions de cordons de brasure résultant du procédé de brasage. Les dimensions minimales, médianes et maximales de chacun des raccords (bord d'attaque, raccords de talon et latéral) sont déterminées par la prise en considération de la fiabilité de la soudure, ainsi que de la qualité et de la productivité du procédé de montage. La conception des zones de report nécessite la prise en compte de trois facteurs de précision: la précision des cotes des pièces (C), la précision du montage des pièces sur les cartes imprimées (P) et la précision des formes de chipse sur les cartes imprimées (F), en plus des dimensions du cordon. Les formules permettant de déterminer la tolérance résultant de ces facteurs sont les suivantes:

6.3 Component dimensions

Figure 11 shows the component dimensions for fixed multilayer ceramic chip capacitors.



IEC 1672/03

Dimensions in millimetres

Component identifier	L		S		W		T		H
	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max. ^a	Max.
1005	0,95	1,05	0,30	0,85	0,45	0,55	0,10	0,35	0,55
1608	1,50	1,70	0,50	1,30	0,70	0,90	0,20	0,50	0,90
2012	1,90	2,10	0,70	1,70	1,15	1,35	0,20	0,60	1,35
3216	3,00	3,40	1,40	2,80	1,45	1,75	0,30	0,80	1,75
3225	3,00	3,40	1,40	2,80	2,30	2,70	0,30	0,80	2,00
4532	4,20	4,80	2,00	4,20	3,00	3,40	0,30	1,10	2,00
5750	5,30	6,10	2,50	5,50	4,60	5,40	0,30	1,40	2,00

^a Calculated value.

Figure 11 – Fixed multilayer ceramic chip capacitor component dimensions

6.4 Solder joint fillet design

Figure 12 shows the shape and dimensions of the solder fillet after soldering process. The minimum, median and maximum dimensions of each of toe, heel, and side fillet are determined by taking into consideration solder joint reliability, and also quality and productivity in parts mount process. Designing land patterns needs consideration of three factors in accuracy: parts dimensions accuracy (C), parts mount accuracy on PWBs (P) and land shape accuracy on PWBs (F), in addition to fillet dimensions. The formulae to obtain the tolerance resulted from these factors are as follows:

a. Conception en cas de brasage sans effet d'auto-alignement (niveau 1)

Dans le procédé de brasage à la vague il n'y a pas d'effet d'auto-alignement. De ce fait, les formules ne peuvent être simplifiées et restent comme suit:

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{T \max} + T_T & T_T &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{H \max} - T_H & T_H &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \max} + T_S & T_S &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_W^2} \end{aligned}$$

b. Conception en cas de brasage sans effet d'auto-alignement (niveau 2)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{T \text{ mdn}} + T_T & T_T &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{H \text{ mdn}} - T_H & T_H &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \text{ mdn}} + T_S & T_S &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_W^2} \end{aligned}$$

c. Conception en cas de brasage avec effet d'auto-alignement (niveau 3)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{T \min} + T_T & T_T &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{H \min} - T_H & T_H &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \min} + T_S & T_S &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_W^2} \end{aligned}$$

En cas de soudage par refusion, il existe un effet d'auto-alignement parce que des adhésifs ne sont pas utilisés pour maintenir les composants. Dans le procédé de montage en surface par soudage par refusion, la dispersion des éléments de la zone de report et la précision de la dimension de la zone de report sur les cartes imprimées en cas de brasure peut être corrigée par l'effet d'auto-alignement (de ce fait, les facteurs P et F peuvent être considérés comme nuls). Donc les formules peuvent être simplifiées comme suit:

$$\begin{aligned} T_T &= C_L, & Z_{\max} &= L_{\min} + 2J_{T \min} + C_L = L_{\max} + 2J_{T \min} \\ T_H &= C_S, & G_{\min} &= S_{\max} - 2J_{H \min} - C_S = S_{\min} - 2J_{H \min} \\ T_S &= C_W, & X_{\max} &= W_{\min} + 2J_{S \min} + C_W = W_{\max} + 2J_{S \min} \end{aligned}$$

Toute tolérance autre que celle mentionnée ci-dessus peut être utilisée en fonction de la solidité de la brasure requise et des possibilités du processus de production utilisé, etc.

a. Design consideration when soldered without self-alignment effect (level 1)

In flow soldering process, there is no self-alignment effect. Thus, the formulae cannot be simplified but remain the same as follows:

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{T \max} + T_T & T_T &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{H \max} - T_H & T_H &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \max} + T_S & T_S &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_W^2} \end{aligned}$$

b. Design consideration when soldered without self-alignment effect (level 2)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{T \text{ mdn}} + T_T & T_T &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{H \text{ mdn}} - T_H & T_H &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \text{ mdn}} + T_S & T_S &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_W^2} \end{aligned}$$

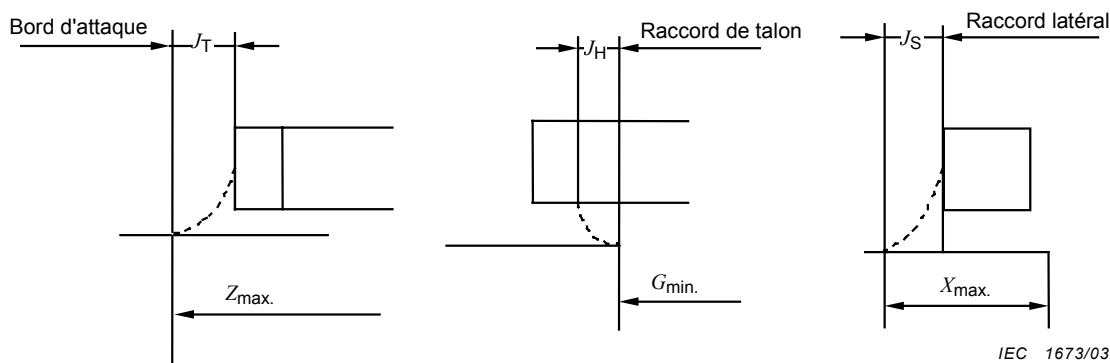
c. Design consideration when soldered with self-alignment effect (level 3)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{T \min} + T_T & T_T &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{H \min} - T_H & T_H &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \min} + T_S & T_S &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_W^2} \end{aligned}$$

In reflow soldering process, there is a self-alignment effect because adhesives are not used to hold components. In the surface mount process of reflow soldering, parts mount displacement and the land shape accuracy on PWBs, when soldered, can be corrected by self-alignment effect (therefore factor P and F can be regarded as 0). Thus, the formulae can be simplified as follows:

$$\begin{aligned} T_T &= C_L, & Z_{\max} &= L_{\min} + 2J_{T \min} + C_L = L_{\max} + 2J_{T \min} \\ T_H &= C_S, & G_{\min} &= S_{\max} - 2J_{H \min} - C_S = S_{\min} - 2J_{H \min} \\ T_S &= C_W, & X_{\max} &= W_{\min} + 2J_{S \min} + C_W = W_{\max} + 2J_{S \min} \end{aligned}$$

Any tolerance other than the above may be used depending on the soldering strength required, the capability of the production process used, etc.



Dimensions en millimètres

Identifi- cateur du composant	Tolérance théorique						Cordon de brasure											
							Attaque				Talon				Latéral			
	F			P			J_T				J_H				J_S			
	L-1	L-2	L-3	L-1	L-2	L-3	C_L	Max.	Moy.	Min.	C_S	Max.	Moy.	Min.	C_W	Max.	Moy.	Min.
1005	0,3	0,2	0,1	0,2	0,15	0,1	0,1	0,6	0,4	0,2	0,55	0	0	0	0,1	0	0	0
1608	0,3	0,2	0,1	0,4	0,2	0,1	0,2	0,6	0,4	0,2	0,8	0	0	0	0,2	0	0	0
2012	0,3	0,2	0,1	0,4	0,2	0,1	0,2	0,6	0,4	0,2	1	0	0	0	0,2	0	0	0
3216	0,3	0,2	0,1	0,4	0,2	0,1	0,4	0,6	0,4	0,2	1,4	0	0	0	0,3	0	0	0
3225	0,3	0,2	0,1	0,4	0,2	0,1	0,4	0,6	0,4	0,2	1,4	0	0	0	0,4	0	0	0
4532	0,3	0,2	0,1	0,4	0,2	0,1	0,6	0,6	0,4	0,2	2,2	0	0	0	0,4	0	0	0
5750	0,3	0,2	0,1	0,4	0,2	0,1	0,8	0,6	0,4	0,2	3	0	0	0	0,8	0	0	0

NOTE Le modèle 1005 est trop petit pour le procédé de brasage à la vague; aussi bien que les modèles supérieurs au 3225, le brasage à la vague peut faire apparaître des microfissures résultant d'un choc thermique; en conséquence, ces modèles (1005 et supérieurs à 3225) ne sont pas adaptés au brasage à la vague.

Figure 12 – Protubérance de soudure

6.5 Dimensions de la zone de report

La Figure 13 indique les dimensions de la zone de report pour le soudage par refusion et pour le brasage à la vague des condensateurs fixes chips à diélectrique en céramique multicouche. Ces valeurs sont calculées à partir des formules utilisées pour la conception des cordons de brasure, indiquées en 6.4.

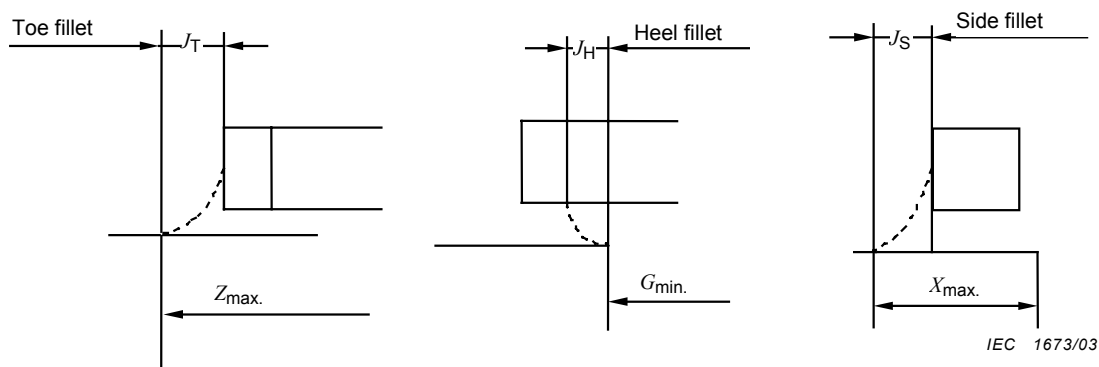
La surface est calculée à l'aide des formules suivantes puis arrondie (l'arrondi est à 0,05 près pour les valeurs minimales et à 0,5 près pour les valeurs maximales).

$$CY_1 = \{ \text{la plus grande des deux valeurs } [L_{\min} + \sqrt{F^2 + P^2 + C_L^2}] \text{ ou } [Z] \}$$

$$+ (\text{excédent de surface} \times 2)$$

$$CY_2 = \{ \text{la plus grande des deux valeurs } [W_{\min} + \sqrt{F^2 + P^2 + C_W^2}] \text{ ou } [X] \}$$

$$+ (\text{excédent de surface} \times 2)$$



Dimensions in millimetres

Component identifier	Tolerance assumptions						Solder joint											
							Toe				Heel				Side			
	F			P			J _T				J _H				J _S			
	L-1	L-2	L-3	L-1	L-2	L-3	C _L	Max.	Mdn	Min.	C _S	Max.	Mdn	Min.	C _W	Max.	Mdn	Min.
1005	0,3	0,2	0,1	0,2	0,15	0,1	0,1	0,6	0,4	0,2	0,55	0	0	0	0,1	0	0	0
1608	0,3	0,2	0,1	0,4	0,2	0,1	0,2	0,6	0,4	0,2	0,8	0	0	0	0,2	0	0	0
2012	0,3	0,2	0,1	0,4	0,2	0,1	0,2	0,6	0,4	0,2	1	0	0	0	0,2	0	0	0
3216	0,3	0,2	0,1	0,4	0,2	0,1	0,4	0,6	0,4	0,2	1,4	0	0	0	0,3	0	0	0
3225	0,3	0,2	0,1	0,4	0,2	0,1	0,4	0,6	0,4	0,2	1,4	0	0	0	0,4	0	0	0
4532	0,3	0,2	0,1	0,4	0,2	0,1	0,6	0,6	0,4	0,2	2,2	0	0	0	0,4	0	0	0
5750	0,3	0,2	0,1	0,4	0,2	0,1	0,8	0,6	0,4	0,2	3	0	0	0	0,8	0	0	0

NOTE The 1005 type is too small for the flow soldering process. In the types larger than 3225, micro cracks may occur by thermal shock in the flow soldering process. Thus, the 1005 type and types larger than 3225 are not suitable for the flow soldering process.

Figure 12 – Solder joint protrusion

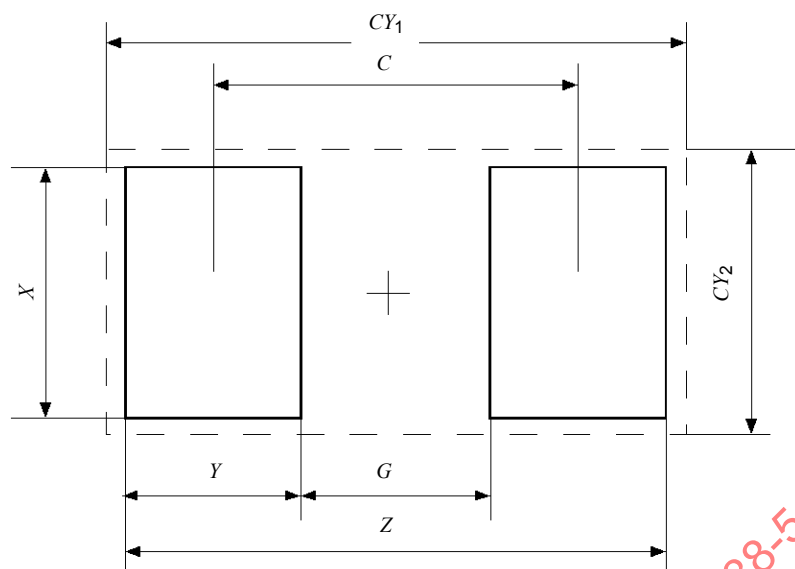
6.5 Land pattern dimensions

Figure 13 shows the land pattern dimensions for fixed multilayer ceramic chip capacitors for reflow and flow soldering. These values are calculated based on the formulae for the solder joint fillet design given in 6.4.

The courtyard is calculated using the following formulae and rounded up (round-up factor is nearest 0,05 for min. and 0,5 for max.).

$$CY_1 = \left\{ \text{whichever is larger } [L_{\min} + \sqrt{F^2 + P^2 + C_L^2}] \text{ or } [Z] \right\} \\ + (\text{courtyard excess} \times 2)$$

$$CY_2 = \left\{ \text{whichever is larger } [W_{\min} + \sqrt{F^2 + P^2 + C_W^2}] \text{ or } [X] \right\} \\ + (\text{courtyard excess} \times 2)$$



IEC 1674/03

Niveau 1

Dimensions en millimètres

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	C	CY ₁	CY ₂
2040M	1005	2,55	0,5	0,85	1,05	1,55	4,0	2,0
2041M	1608	3,25	0,5	1,25	1,4	1,9	5,0	3,0
2042M	2012	3,65	0,55	1,7	1,55	2,1	5,0	3,0
2043M	3216	4,85	1,5	2,05	1,7	3,2	6,0	4,0
2044M	3225	4,85	1,5	2,95	1,7	3,2	6,0	4,0
2045M	4530	6,2	2,6	3,65	1,8	4,4	8,0	4,0
2046M	5750	7,45	3,65	5,55	1,9	5,55	9,0	7,0

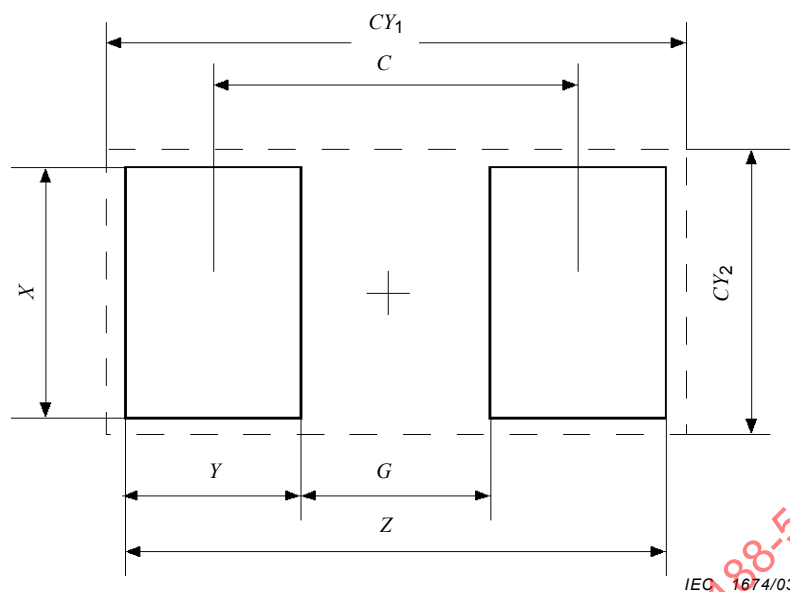
Niveau 2

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	C	CY ₁	CY ₂
2040N	1005	2,05	0,5	0,75	0,8	1,3	2,6	1,3
2041N	1608	2,65	0,5	1,05	1,1	1,6	3,2	1,6
2042N	2012	3,05	0,65	1,5	1,2	1,85	3,6	2,0
2043N	3216	4,3	1,55	1,9	1,4	2,95	4,8	2,4
2044N	3225	4,3	1,55	2,8	1,4	2,95	4,8	3,3
2045N	4530	5,7	2,65	3,5	1,55	4,2	6,2	4,0
2046N	5750	6,95	3,7	5,45	1,65	5,35	7,5	6,0

Niveau 3

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	C	CY ₁	CY ₂
2040L	1005	1,45	0,5	0,55	0,5	1,0	1,6	0,8
2041L	1608	2,1	0,5	0,9	0,8	1,3	2,2	1,1
2042L	2012	2,5	0,7	1,35	0,9	1,6	2,6	1,5
2043L	3216	3,8	1,4	1,75	1,2	2,6	3,9	1,9
2044L	3225	3,8	1,4	2,7	1,2	2,6	3,9	2,9
2045L	4530	5,2	2,0	3,4	1,6	3,6	5,3	3,6
2046L	5750	6,5	2,5	5,4	2,0	4,5	6,6	5,6

Figure 13 – Dimensions de la zone de report pour condensateurs fixes chipsets à diélectrique en céramique multicouche



IEC 1674/03

Level 1*Dimensions in millimetres*

Pattern identifier	Component identifier	Z	G	X	Y	C	CY ₁	CY ₂
2040M	1005	2,55	0,5	0,85	1,05	1,55	4,0	2,0
2041M	1608	3,25	0,5	1,25	1,4	1,9	5,0	3,0
2042M	2012	3,65	0,55	1,7	1,55	2,1	5,0	3,0
2043M	3216	4,85	1,5	2,05	1,7	3,2	6,0	4,0
2044M	3225	4,85	1,5	2,95	1,7	3,2	6,0	4,0
2045M	4530	6,2	2,6	3,65	1,8	4,4	8,0	4,0
2046M	5750	7,45	3,65	5,55	1,9	5,55	9,0	7,0

Level 2

Pattern identifier	Component identifier	Z	G	X	Y	C	CY ₁	CY ₂
2040N	1005	2,05	0,5	0,75	0,8	1,3	2,6	1,3
2041N	1608	2,65	0,5	1,05	1,1	1,6	3,2	1,6
2042N	2012	3,05	0,65	1,5	1,2	1,85	3,6	2,0
2043N	3216	4,3	1,55	1,9	1,4	2,95	4,8	2,4
2044N	3225	4,3	1,55	2,8	1,4	2,95	4,8	3,3
2045N	4530	5,7	2,65	3,5	1,55	4,2	6,2	4,0
2046N	5750	6,95	3,7	5,45	1,65	5,35	7,5	6,0

Level 3

Pattern identifier	Component identifier	Z	G	X	Y	C	CY ₁	CY ₂
2040L	1005	1,45	0,5	0,55	0,5	1,0	1,6	0,8
2041L	1608	2,1	0,5	0,9	0,8	1,3	2,2	1,1
2042L	2012	2,5	0,7	1,35	0,9	1,6	2,6	1,5
2043L	3216	3,8	1,4	1,75	1,2	2,6	3,9	1,9
2044L	3225	3,8	1,4	2,7	1,2	2,6	3,9	2,9
2045L	4530	5,2	2,0	3,4	1,6	3,6	5,3	3,6
2046L	5750	6,5	2,5	5,4	2,0	4,5	6,6	5,6

Figure 13 – Fixed multilayer ceramic chip capacitor land pattern dimensions

7 Condensateurs fixes chipse au tantale

7.1 Remarque introductive

Cet article spécifie les dimensions des composants et des zones de report pour condensateurs fixes chipse au tantale et présente une analyse des hypothèses de tolérance et de soudure relatives aux dimensions des zones de report.

7.2 Description du composant

Il existe diverses valeurs pour les dimensions des condensateurs fixes chipse au tantale. Les paragraphes suivants décrivent les types les plus courants.

7.2.1 Construction de base

La Figure 14 montre un exemple de construction typique.

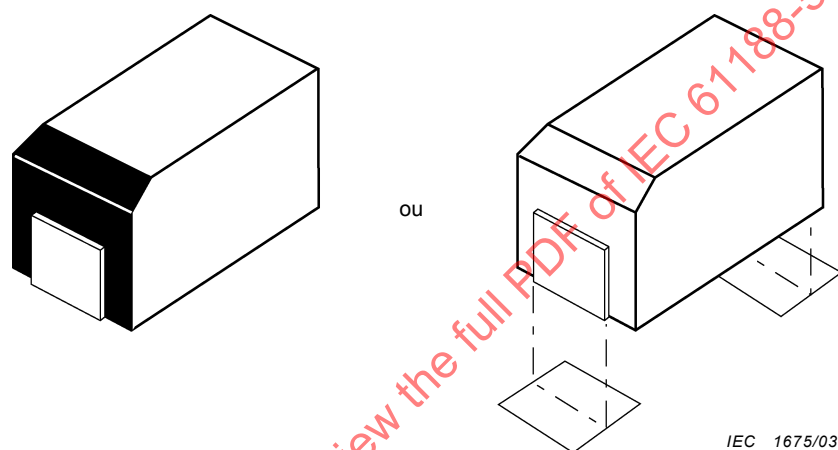


Figure 14 – Construction d'un condensateur fixe chipse au tantale

7.2.2 Matériaux des broches

Il convient que les électrodes soient recouvertes d'un matériau compatible avec la brasure et la méthode de brasage pour être utilisées.

L'électrode externe doit recouvrir l'extrémité du composant et en envelopper le côté et le dessous.

7.2.3 Marquage

Voir la CEI 60384-3.

7.2.4 Structure du boîtier pour montage en surface

Voir CEI 60286-3.

7.2.5 Brasabilité et résistance à la dissolution de métallisation et à la chaleur de brasage

Il convient que les pièces soient capables de supporter deux ou plusieurs cycles d'un procédé standard de soudage par refusion à 235 °C. Chaque cycle doit comprendre des expositions de 30 s à 235 °C. Les pièces doivent pouvoir supporter pendant au moins 5 s une immersion dans un bain de soudure en fusion à 260 °C.

7 Fixed tantalum chip capacitors

7.1 Introductory remark

This clause specifies the dimensions of components and land patterns for fixed tantalum chip capacitors, together with an analysis of tolerance and solder joint assumptions for the land pattern dimensions.

7.2 Component description

A variety of values exist for the dimensions of fixed tantalum chip capacitors. The following subclauses describe the most common types.

7.2.1 Basic construction

Figure 14 shows a typical construction example.

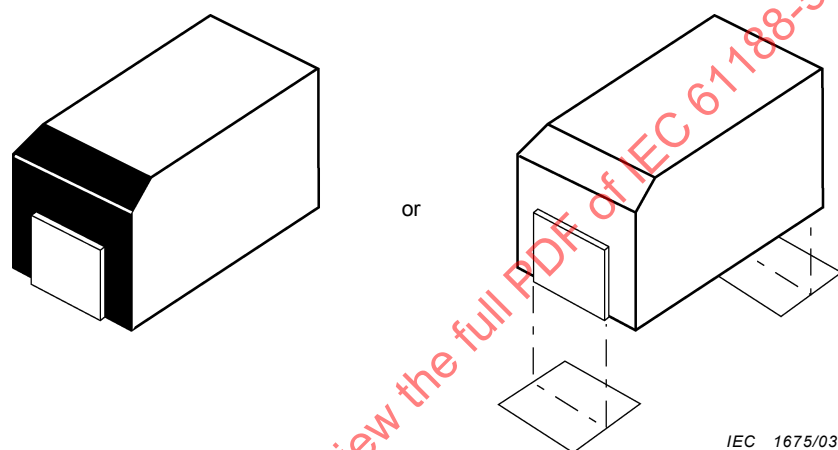


Figure 14 – Fixed tantalum chip capacitor construction

7.2.2 Termination materials

End terminations should be coated with a material suited to the solder and method of soldering to be used.

The end termination shall cover the ends of the components, and shall extend out to the side and bottom of the component.

7.2.3 Marking

Refer to IEC 60384-3.

7.2.4 Carrier package format

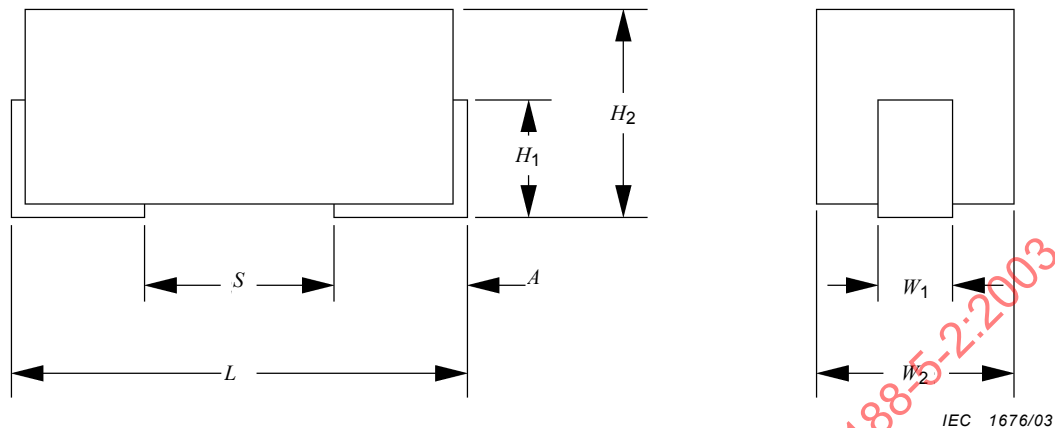
Refer to IEC 60286-3.

7.2.5 Solderability and resistance to dissolution of metallization and to soldering heat

Parts should be capable of withstanding two or more cycles through a standard reflow system operating at 235 °C. Each cycle shall consist of 30 s exposure at 235 °C. Parts shall be capable of withstanding a minimum of 5 s immersion in molten solder at 260 °C.

7.3 Dimensions du composant

La Figure 15 indique les dimensions des condensateurs fixes chipés au tantale.



Dimensions en millimètres

Identificateur du composant	L		W		H ₁	H ₂	W ₁		A		S	
	Min.	Max.	Min.	Max.	Max.	Max.	Min.	Max.	Min.	Max.	Min.	Max.
2012	1,80	2,20	1,05	1,45	1,20	0,85	0,80	1,00	0,30	0,70	0,50	1,00
3216	3,00	3,40	1,40	1,80	1,80	1,20	1,10	1,30	0,50	1,10	1,10	1,70
3528	3,30	3,70	2,60	3,00	2,10	1,30	2,10	2,30	0,50	1,10	1,40	2,00
6032	5,70	6,30	2,90	3,50	2,80	1,60	2,10	2,30	1,00	1,60	2,90	3,50
7343	7,00	7,60	4,00	4,60	3,10	1,70	2,30	2,50	1,00	1,60	4,10	4,80

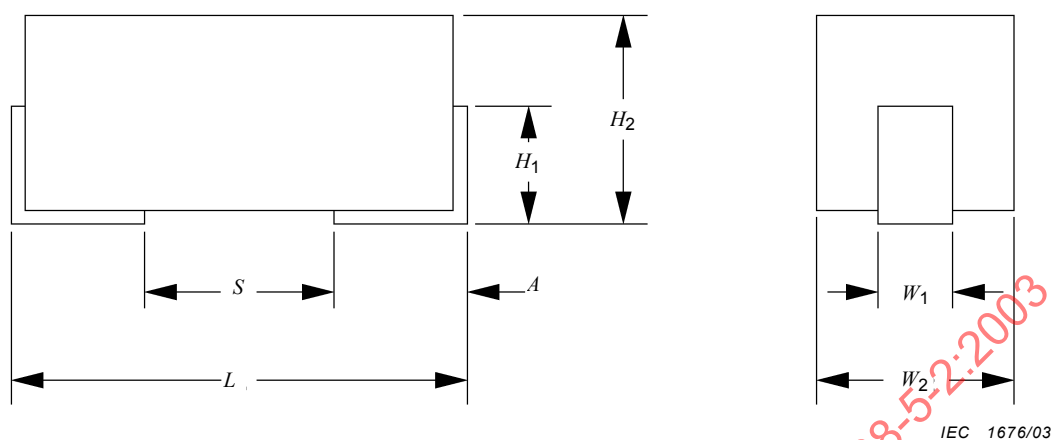
Figure 15 – Dimensions d'un condensateur fixe chipé au tantale

7.4 Conception du cordon de brasure

La figure 16 représente des formes et des dimensions de cordons de brasure résultant du procédé de brasage. Les dimensions minimales, médianes et maximales de chacun des raccords (bord d'attaque, raccords de talon et latéral) sont déterminées par la prise en considération de la fiabilité de la soudure, ainsi que de la qualité et de la productivité du procédé de montage. La conception des zones de report nécessite la prise en compte de trois facteurs de précision: la précision des cotes des pièces (C), la précision du montage des pièces sur les cartes imprimées (P) et la précision des formes de chipés sur les cartes imprimées (F), en plus des dimensions du cordon. Les formules permettant de déterminer la tolérance résultant de ces facteurs sont les suivantes:

7.3 Component dimensions

Figure 15 shows the component dimensions for fixed tantalum chip capacitors.



IEC 1676/03

Dimensions in millimetres

Component identifier	<i>L</i>		<i>W</i>		<i>H</i> ₁	<i>H</i> ₂	<i>W</i> ₁		<i>A</i>		<i>S</i>	
	Min.	Max.	Min.	Max.	Max.	Max.	Min.	Max.	Min.	Max.	Min.	Max.
2012	1,80	2,20	1,05	1,45	1,20	0,85	0,80	1,00	0,30	0,70	0,50	1,00
3216	3,00	3,40	1,40	1,80	1,80	1,20	1,10	1,30	0,50	1,10	1,10	1,70
3528	3,30	3,70	2,60	3,00	2,10	1,30	2,10	2,30	0,50	1,10	1,40	2,00
6032	5,70	6,30	2,90	3,50	2,80	1,60	2,10	2,30	1,00	1,60	2,90	3,50
7343	7,00	7,60	4,00	4,60	3,10	1,70	2,30	2,50	1,00	1,60	4,10	4,80

Figure 15 – Fixed tantalum chip capacitor component dimensions

7.4 Solder joint fillet design

Figure 16 shows the shape and dimensions of the solder fillet after soldering process. The minimum, median and maximum dimensions of each of toe, heel, and side fillet are determined by taking into consideration solder joint reliability, and also quality and productivity in parts mount process. Designing land patterns needs consideration of three factors in accuracy: parts dimensions accuracy (C), parts mount accuracy on PWBs (P) and land shape accuracy on PWBs (F), in addition to fillet dimensions. The formulae to obtain the tolerance resulted from these factors are as follows:

a. Conception en cas de brasage sans effet d'auto-alignement (niveau 1)

Dans le procédé de brasage à la vague il n'y a pas d'effet d'auto-alignement. De ce fait, les formules ne peuvent être simplifiées et restent comme suit:

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{H \max} + T_H & T_H &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{T \max} - T_T & T_T &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \max} + T_S & T_S &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_W^2} \end{aligned}$$

b. Conception en cas de brasage sans effet d'auto-alignement (niveau 2)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{H \text{ mdn}} + T_H & T_H &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{T \text{ mdn}} - T_T & T_T &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \text{ mdn}} + T_S & T_S &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_W^2} \end{aligned}$$

c. Conception en cas de brasage avec effet d'auto-alignement (niveau 3)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{H \min} + T_H & T_H &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{T \min} - T_T & T_T &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \min} + T_S & T_S &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_W^2} \end{aligned}$$

En cas de soudage par refusion, il existe un effet d'auto-alignement parce que des adhésifs ne sont pas utilisés pour maintenir les composants. Dans le procédé de montage en surface par soudage par refusion, la dispersion des éléments de la zone de report et la précision de la dimension de la zone de report sur les cartes imprimées en cas de brasure peut être corrigée par l'effet d'auto-alignement (de ce fait les facteurs P et F peuvent être considérés comme nuls). Donc les formules peuvent être simplifiées comme suit:

$$\begin{aligned} T_H &= C_L, & Z_{\max} &= L_{\min} + 2J_{H \min} + C_L = L_{\max} + 2J_{H \min} \\ T_T &= C_S, & G_{\min} &= S_{\max} - 2J_{T \min} - C_S = S_{\min} - 2J_{T \min} \\ T_S &= C_W, & X_{\max} &= W_{\min} + 2J_{S \min} + C_W = W_{\max} + 2J_{S \min} \end{aligned}$$

Toute tolérance autre que celle mentionnée ci-dessus peut être utilisée en fonction de la solidité de la brasure requise et des possibilités du processus de production utilisé, etc.

a. Design consideration when soldered without self-alignment effect (level 1)

In flow soldering process, there is no self-alignment effect. Thus, the formulae cannot be simplified but remain the same as follows:

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{H \max} + T_H & T_H &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{T \max} - T_T & T_T &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \max} + T_S & T_S &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_W^2} \end{aligned}$$

b. Design consideration when soldered without self-alignment effect (level 2)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{H \text{mdn}} + T_H & T_H &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{T \text{mdn}} - T_T & T_T &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \text{mdn}} + T_S & T_S &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_W^2} \end{aligned}$$

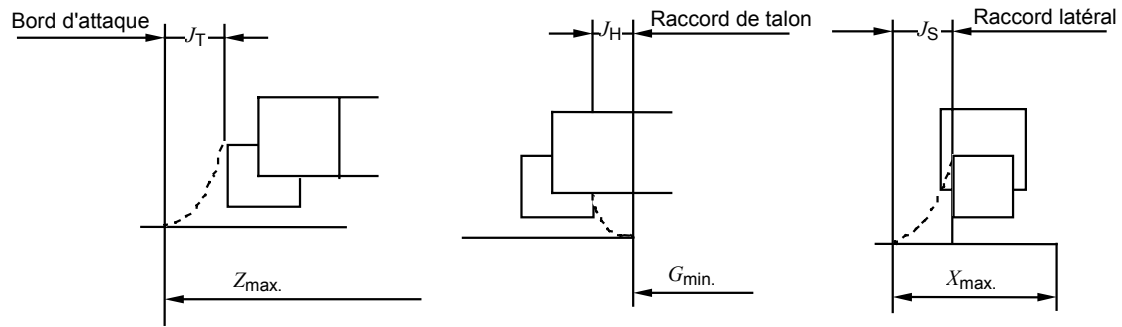
c. Design consideration when soldered with self-alignment effect (level 3)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{H \min} + T_H & T_H &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{T \min} - T_T & T_T &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \min} + T_S & T_S &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_W^2} \end{aligned}$$

In the reflow soldering process, there is a self-alignment effect, because adhesives are not used to hold components. In the surface mount process of reflow soldering, parts mount displacement and the land shape accuracy on PWBs, when soldered, can be corrected by self-alignment effect (therefore factor P and F can be regarded as 0). Thus, the formulae can be simplified as follows:

$$\begin{aligned} T_H &= C_L, & Z_{\max} &= L_{\min} + 2J_{H \min} + C_L = L_{\max} + 2J_{H \min} \\ T_T &= C_S, & G_{\min} &= S_{\max} - 2J_{T \min} - C_S = S_{\min} - 2J_{T \min} \\ T_S &= C_W, & X_{\max} &= W_{\min} + 2J_{S \min} + C_W = W_{\max} + 2J_{S \min} \end{aligned}$$

Any tolerance other than the above may be used depending on the soldering strength required, the capability of the production process used, etc.



IEC 1677/03

Dimensions en millimètres

Identificateur du composant	Tolérance théorique						Cordon de brasure											
							Attaque				Talon				Latéral			
	F			P			J _T				J _H				J _S			
	L-1	L-2	L-3	L-1	L-2	L-3	C _L	Max.	Moy.	Min.	C _S	Max.	Moy.	Min.	C _W	Max.	Moy.	Min.
2012	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,1	0,1	0	0,4	1	0,5	0,2	0,2	0,1	0,1	0,1
3216	0,3	0,2	0,1	0,4	0,2	0,1	0,6	0,1	0,1	0	0,4	1	0,5	0,2	0,2	0,1	0,1	0,1
3528	0,3	0,2	0,1	0,4	0,2	0,1	0,6	0,1	0,1	0	0,4	1	0,5	0,2	0,2	0,1	0,1	0,1
6032	0,3	0,2	0,1	0,4	0,2	0,1	0,6	0,1	0,1	0	0,6	1	0,5	0,2	0,2	0,1	0,1	0,1
7343	0,3	0,2	0,1	0,4	0,2	0,1	0,7	0,1	0,1	0	0,6	1	0,5	0,2	0,2	0,1	0,1	0,1

Figure 16 – Protubérance de soudure

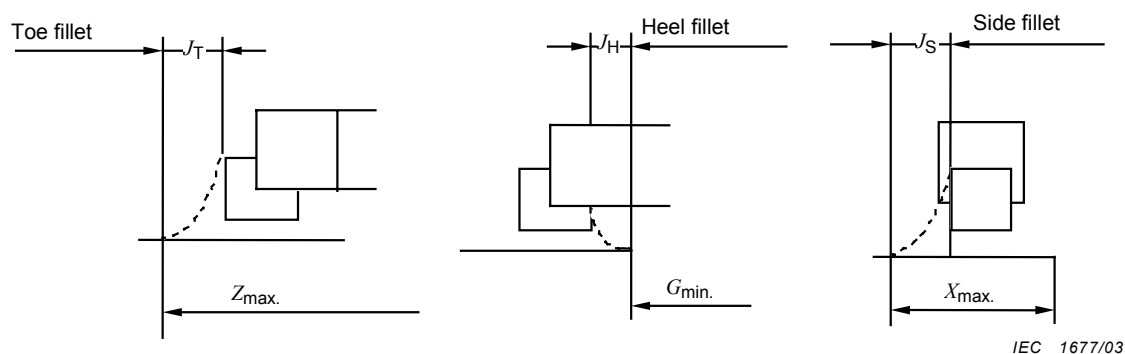
7.5 Dimensions de la zone de report

La Figure 17 indique les dimensions de la zone de report pour le soudage par refusion et pour le brasage à la vague des condensateurs fixes chipsets au tantale. Ces valeurs sont calculées à partir des formules utilisées pour la conception des cordons de brasure, indiquées en 7.4.

La surface est calculée à l'aide des formules suivantes puis arrondi (l'arrondi est à 0,05 près pour les valeurs minimales et à 0,5 près pour les valeurs maximales).

$$CY_1 = \{ \text{la plus grande des deux valeurs } [L_{\min} + \sqrt{F^2 + P^2 + C_L^2}] \text{ ou } [Z] \} \\ + (\text{excédent de surface} \times 2)$$

$$CY_2 = \{ \text{la plus grande des deux valeurs } [W_{\min} + \sqrt{F^2 + P^2 + C_W^2}] \text{ ou } [X] \} \\ + (\text{excédent de surface} \times 2)$$



IEC 1677/03

Dimensions in millimetres

Component identifier	Tolerance assumptions						Solder joint												
							Toe				Heel				Side				
	F			P			J _T				J _H				J _S				
	L-1	L-2	L-3	L-1	L-2	L-3	C _L	Max.	Mdn	Min.	C _S	Max	Mdn	Min.	C _W	Max.	Mdn	Min.	
2012	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,1	0,1	0	0,4	1	0,5	0,2	0,2	0,1	0,1	0,1	
3216	0,3	0,2	0,1	0,4	0,2	0,1	0,6	0,1	0,1	0	0,4	1	0,5	0,2	0,2	0,1	0,1	0,1	
3528	0,3	0,2	0,1	0,4	0,2	0,1	0,6	0,1	0,1	0	0,4	1	0,5	0,2	0,2	0,1	0,1	0,1	
6032	0,3	0,2	0,1	0,4	0,2	0,1	0,6	0,1	0,1	0	0,6	1	0,5	0,2	0,2	0,1	0,1	0,1	
7343	0,3	0,2	0,1	0,4	0,2	0,1	0,7	0,1	0,1	0	0,6	1	0,5	0,2	0,2	0,1	0,1	0,1	

Figure 16 – Solder joint protrusion

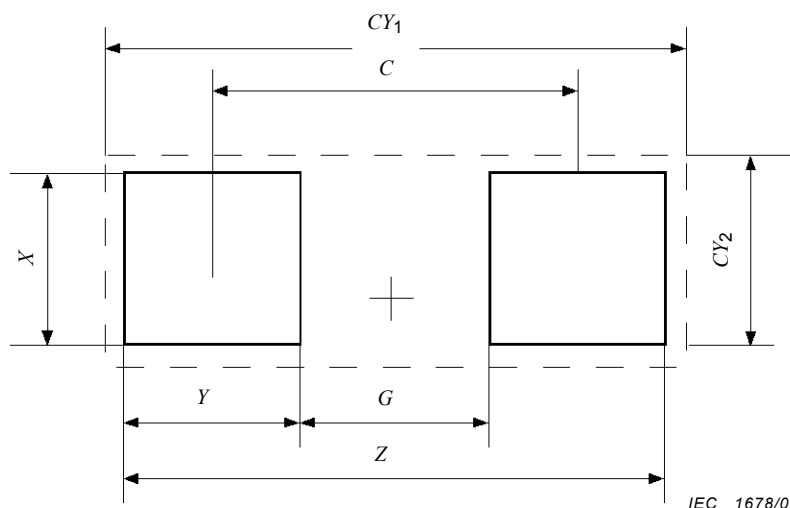
7.5 Land pattern dimensions

Figure 17 shows the land pattern dimensions for fixed tantalum chip capacitor for reflow and flow soldering. These values are calculated based on the formulae for the solder joint fillet design given in 7.4.

The courtyard is calculated using the following formulae and rounded up (round-up factor is nearest 0,05 for min. and 0,5 for max.).

$$CY_1 = \{ \text{whichever is larger } [L_{\min} + \sqrt{F^2 + P^2 + C_L^2}] \text{ or } [Z] \} \\ + (\text{courtyard excess} \times 2)$$

$$CY_2 = \{ \text{whichever is larger } [W_{\min} + \sqrt{F^2 + P^2 + C_W^2}] \text{ or } [X] \} \\ + (\text{courtyard excess} \times 2)$$



Niveau 1

Dimensions en millimètres

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	C	CY ₁	CY ₂
2060M	2012	4,65	0,5	1,55	2,05	2,55	6,0	3,0
2061M	3216	5,85	0,7	1,84	2,6	3,3	7,0	3,0
2062M	3528	6,15	1,0	2,85	2,6	3,6	8,0	5,0
2063M	6032	8,65	2,5	2,85	3,05	5,5	10,0	5,0
2064M	7343	9,95	3,7	3,05	3,15	6,85	11,0	6,0

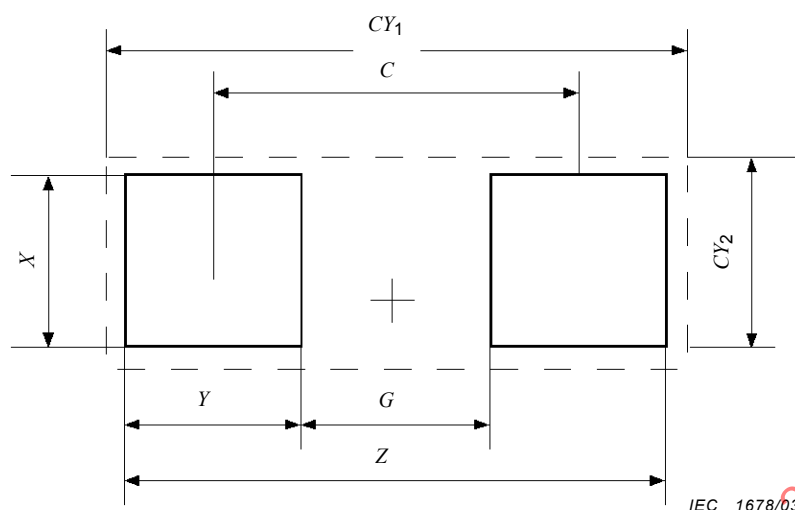
Niveau 2

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	C	CY ₁	CY ₂
2060N	2012	3,5	0,5	1,35	1,5	2,4	4,0	1,7
2061N	3216	4,7	0,8	1,65	1,95	3,15	6,0	2,0
2062N	3528	5,0	1,1	2,65	1,95	3,45	6,0	3,2
2063N	6032	7,55	2,6	2,65	2,5	5,5	9,0	3,5
2064N	7343	8,85	3,8	2,85	2,55	6,8	10,0	4,6

Niveau 3

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	C	CY ₁	CY ₂
2060L	2012	2,6	0,5	1,2	1,05	1,55	2,7	1,5
2061L	3216	3,8	1,1	1,5	1,35	2,45	3,9	1,9
2062L	3528	4,1	1,4	2,5	1,35	2,75	4,2	3,1
2063L	6032	6,7	2,9	2,5	1,9	4,90	6,8	3,4
2064L	7343	8,0	4,1	2,7	1,95	6,15	8,1	4,5

Figure 17 – Dimensions de la zone de report pour condensateurs fixes chipse au tantale

**Level 1***Dimensions in millimetres*

Pattern identifier	Component identifier	Z	G	X	Y	C	CY ₁	CY ₂
2060M	2012	4,65	0,5	1,55	2,05	2,55	6,0	3,0
2061M	3216	5,85	0,7	1,84	2,6	3,3	7,0	3,0
2062M	3528	6,15	1,0	2,85	2,6	3,6	8,0	5,0
2063M	6032	8,65	2,5	2,85	3,05	5,5	10,0	5,0
2064M	7343	9,95	3,7	3,05	3,15	6,85	11,0	6,0

Level 2

Pattern identifier	Component identifier	Z	G	X	Y	C	CY ₁	CY ₂
2060N	2012	3,5	0,5	1,35	1,5	2,4	4,0	1,7
2061N	3216	4,7	0,8	1,65	1,95	3,15	6,0	2,0
2062N	3528	5,0	1,1	2,65	1,95	3,45	6,0	3,2
2063N	6032	7,55	2,6	2,65	2,5	5,5	9,0	3,5
2064N	7343	8,85	3,8	2,85	2,55	6,8	10,0	4,6

Level 3

Pattern identifier	Component identifier	Z	G	X	Y	C	CY ₁	CY ₂
2060L	2012	2,6	0,5	1,2	1,05	1,55	2,7	1,5
2061L	3216	3,8	1,1	1,5	1,35	2,45	3,9	1,9
2062L	3528	4,1	1,4	2,5	1,35	2,75	4,2	3,1
2063L	6032	6,7	2,9	2,5	1,9	4,90	6,8	3,4
2064L	7343	8,0	4,1	2,7	1,95	6,15	8,1	4,5

Figure 17 – Fixed tantalum chip capacitor land pattern dimensions

8 Condensateurs fixes chipse électrolytiques à l'aluminium à électrolyte non solide (de type vertical)

8.1 Remarque introductive

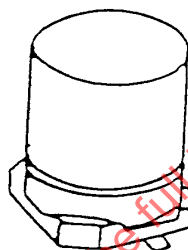
Cet article spécifie les dimensions des composants et des zones de report pour condensateurs fixes chipse électrolytiques à l'aluminium à électrolyte non solide (de type vertical) et présente une analyse des hypothèses de tolérance et de soudure relatives aux dimensions des zones de report.

8.2 Description du composant

Les paragraphes qui suivent décrivent les détails des condensateurs fixes chipse électrolytiques à l'aluminium.

8.2.1 Construction de base

La Figure 18 illustre un exemple de construction type.



IEC 1679/03

Figure 18 – Construction d'un condensateur fixe chipse électrolytique à l'aluminium à électrolyte non solide (de type vertical)

8.2.2 Matériaux des broches

Il convient que les broches d'un condensateur soient recouvertes d'un matériau compatible avec la brasure et la méthode de brasage pour être utilisées.

8.2.3 Marquage

Voir CEI 60384-18.

8.2.4 Structure du boîtier à montage en surface

Voir CEI 60286-3.

8.2.5 Brasabilité et résistance à la dissolution de métallisation et à la chaleur de brasage

Voir les essais de soudage par refusion décrits dans la CEI 60068-2-58.

8 Fixed aluminium electrolytic chip capacitors with non-solid electrolyte (vertical type)

8.1 Introductory remark

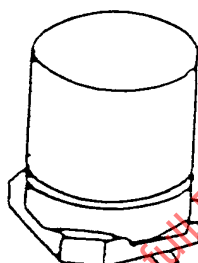
This clause specifies the dimensions of components and land patterns for fixed aluminium electrolytic chip capacitors with non-solid electrolyte (vertical type), together with an analysis of tolerance and solder joint assumptions for the land pattern dimensions.

8.2 Component description

The following subclauses describe the details of the fixed aluminium electrolytic chip capacitors.

8.2.1 Basic construction

Figure 18 shows a typical construction example.



IEC 1679/03

Figure 18 – Fixed aluminium electrolytic chip capacitor with non-solid electrolyte (vertical type) construction

8.2.2 Termination materials

The terminals shall be coated with a material suited to the solder and method of soldering to be used.

8.2.3 Marking

Refer to IEC 60384-18.

8.2.4 Carrier package format

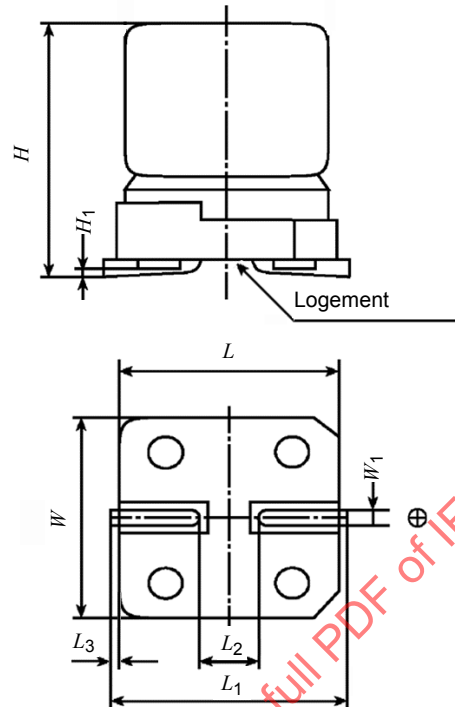
Refer to IEC 60286-3.

8.2.5 Solderability and resistance to dissolution of metallization and to soldering heat

Refer to the reflow test described in IEC 60068-2-58.

8.3 Dimensions du composant

La Figure 19 indique les dimensions d'un condensateur fixe chipse électrolytique à l'aluminium (de type vertical).



IEC 1680/03

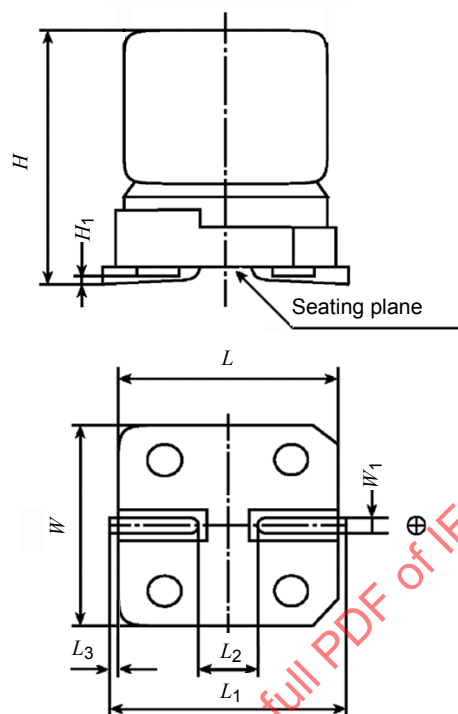
Dimensions en millimètres

Identificateur du composant	LW		L-1		L-2		L-3		W1		H		H1	
	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.
33W52H	3,15	3,45	3,6	4,2	0,4	1,0	0,1	0,5	0,45	0,75	4,9	5,5	0	0,2
43W44H	4,15	4,45	4,6	5,2	0,7	1,3	0,1	0,5	0,50	0,80	4,2	4,6	0	0,2
43W52H	4,15	4,45	4,6	5,2	0,7	1,3	0,1	0,5	0,50	0,80	4,9	5,5	0	0,2
43W57H	4,15	4,45	4,6	5,2	0,7	1,3	0,1	0,5	0,50	0,80	5,4	6,0	0	0,2
53W44H	5,15	5,45	5,6	6,2	1,2	1,8	0,1	0,5	0,50	0,80	4,2	4,6	0	0,3
53W52H	5,15	5,45	5,6	6,2	1,2	1,8	0,1	0,5	0,50	0,80	4,9	5,5	0	0,3
53W57H	5,15	5,45	5,6	6,2	1,2	1,8	0,1	0,5	0,50	0,80	5,4	6,0	0	0,3
66W44H	6,45	6,75	6,9	7,5	1,7	2,3	0,1	0,5	0,50	0,80	4,2	4,6	0	0,3
66W52H	6,45	6,75	6,9	7,5	1,7	2,3	0,1	0,5	0,50	0,80	4,9	5,5	0	0,3
66W57H	6,45	6,75	6,9	7,5	1,7	2,3	0,1	0,5	0,50	0,80	5,4	6,0	0	0,3
83W65H	8,15	8,45	8,6	9,2	1,7	2,3	0,1	0,5	0,50	0,80	6,2	6,8	0	0,3
83W102H	8,15	8,45	8,6	9,2	3,0	4,0	0,1	0,5	0,70	1,10	9,9	10,5	0	0,3
103W102H	10,15	10,45	10,6	11,2	4,0	5,0	0,1	0,5	0,70	1,10	9,9	10,5	0	0,3

Figure 19 – Dimensions d'un condensateur fixe chipse électrolytique à l'aluminium (de type vertical)

8.3 Component dimensions

Figure 19 shows the component dimensions for fixed aluminium electrolytic chip capacitors with non-solid electrolyte (vertical type).



IEC 1680/03

Dimensions in millimetres

Component identifier	LW		L-1		L-2		L-3		W1		H		H1	
	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.
33W52H	3,15	3,45	3,6	4,2	0,4	1,0	0,1	0,5	0,45	0,75	4,9	5,5	0	0,2
43W44H	4,15	4,45	4,6	5,2	0,7	1,3	0,1	0,5	0,50	0,80	4,2	4,6	0	0,2
43W52H	4,15	4,45	4,6	5,2	0,7	1,3	0,1	0,5	0,50	0,80	4,9	5,5	0	0,2
43W57H	4,15	4,45	4,6	5,2	0,7	1,3	0,1	0,5	0,50	0,80	5,4	6,0	0	0,2
53W44H	5,15	5,45	5,6	6,2	1,2	1,8	0,1	0,5	0,50	0,80	4,2	4,6	0	0,3
53W52H	5,15	5,45	5,6	6,2	1,2	1,8	0,1	0,5	0,50	0,80	4,9	5,5	0	0,3
53W57H	5,15	5,45	5,6	6,2	1,2	1,8	0,1	0,5	0,50	0,80	5,4	6,0	0	0,3
66W44H	6,45	6,75	6,9	7,5	1,7	2,3	0,1	0,5	0,50	0,80	4,2	4,6	0	0,3
66W52H	6,45	6,75	6,9	7,5	1,7	2,3	0,1	0,5	0,50	0,80	4,9	5,5	0	0,3
66W57H	6,45	6,75	6,9	7,5	1,7	2,3	0,1	0,5	0,50	0,80	5,4	6,0	0	0,3
83W65H	8,15	8,45	8,6	9,2	1,7	2,3	0,1	0,5	0,50	0,80	6,2	6,8	0	0,3
83W102H	8,15	8,45	8,6	9,2	3,0	4,0	0,1	0,5	0,70	1,10	9,9	10,5	0	0,3
103W102H	10,15	10,45	10,6	11,2	4,0	5,0	0,1	0,5	0,70	1,10	9,9	10,5	0	0,3

Figure 19 – Fixed aluminium electrolytic chip capacitor (vertical type) dimensions

8.4 Conception du cordon de brasure

La figure 20 représente des formes et des dimensions de cordons de brasure résultant du procédé de brasage. Les dimensions minimales, médianes et maximales de chacun des raccords (bord d'attaque, raccords de talon et latéral) sont déterminées par la prise en considération de la fiabilité de la soudure, ainsi que de la qualité et de la productivité du procédé de montage. La conception des zones de report nécessite la prise en compte de trois facteurs de précision: la précision des cotes des pièces (C), la précision du montage des pièces sur les cartes imprimées (P) et la précision des formes de chipsets sur les cartes imprimées (F), en plus des dimensions du cordon. Les formules permettant de déterminer la tolérance résultant de ces facteurs sont les suivantes:

a. Conception en cas de brasage sans effet d'auto-alignement (niveau 1)

Dans le procédé de brasage à la vague il n'y a pas d'effet d'auto-alignement. De ce fait, les formules ne peuvent être simplifiées et restent comme suit:

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{T \max} + T_T & T_T &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{H \max} - T_H & T_H &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \max} + T_S & T_S &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_W^2} \end{aligned}$$

b. Conception en cas de brasage sans effet d'auto-alignement (niveau 2)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{T \text{ mdn}} + T_T & T_T &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{H \text{ mdn}} - T_H & T_H &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \text{ mdn}} + T_S & T_S &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_W^2} \end{aligned}$$

c. Conception en cas de brasage avec effet d'auto-alignement (niveau 3)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{T \min} + T_T & T_T &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{H \min} - T_H & T_H &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \min} + T_S & T_S &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_W^2} \end{aligned}$$

En cas de soudage par refusion, il existe un effet d'auto-alignement parce que des adhésifs ne sont pas utilisés pour maintenir les composants. Dans le procédé de montage en surface par soudage par refusion, la dispersion des éléments de la zone de report et la précision de la dimension de la zone de report sur les cartes imprimées en cas de brasure peut être corrigée par l'effet d'auto-alignement (de ce fait les facteurs P et F peuvent être considérés comme nuls). Donc les formules peuvent être simplifiées comme suit:

$$\begin{aligned} T_T &= C_L, & Z_{\max} &= L_{\min} + 2J_{T \min} + C_L = L_{\max} + 2J_{T \min} \\ T_H &= C_S, & G_{\min} &= S_{\max} - 2J_{H \min} - C_S = S_{\min} - 2J_{H \min} \\ T_S &= C_W, & X_{\max} &= W_{\min} + 2J_{S \min} + C_W = W_{\max} + 2J_{S \min} \end{aligned}$$

Toute tolérance autre que celle mentionnée ci-dessus peut être utilisée en fonction de la solidité de la brasure requise et des possibilités du processus de production utilisé, etc.

8.4 Solder joint fillet design

Figure 20 shows the shape and dimensions of the solder fillet after soldering process. The minimum, median and maximum dimensions of each of toe, heel, and side fillet are determined by taking into consideration solder joint reliability, and also quality and productivity in parts mount process. Designing land patterns needs consideration of three factors in accuracy: parts dimensions accuracy (C), parts mount accuracy on PWBs (P) and land shape accuracy on PWBs (F), in addition to fillet dimensions. The formulae to obtain the tolerance resulted from these factors are as follows:

a. Design consideration when soldered without self-alignment effect (level 1)

In a flow soldering process, there is no self-alignment effect. Thus, the formulae cannot be simplified but remain the same as follows:

$$Z_{\max} = L_{\min} + 2J_{T \max} + T_T \quad T_T = \sqrt{F_{L1}^2 + P_{L1}^2 + C_L^2}$$

$$G_{\min} = S_{\max} - 2J_{H \max} - T_H \quad T_H = \sqrt{F_{L1}^2 + P_{L1}^2 + C_S^2}$$

$$X_{\max} = W_{\min} + 2J_{S \max} + T_S \quad T_S = \sqrt{F_{L1}^2 + P_{L1}^2 + C_W^2}$$

b. Design consideration when soldered without self-alignment effect (level 2)

$$Z_{\max} = L_{\min} + 2J_{T \text{ mdn}} + T_T \quad T_T = \sqrt{F_{L2}^2 + P_{L2}^2 + C_L^2}$$

$$G_{\min} = S_{\max} - 2J_{H \text{ mdn}} - T_H \quad T_H = \sqrt{F_{L2}^2 + P_{L2}^2 + C_S^2}$$

$$X_{\max} = W_{\min} + 2J_{S \text{ mdn}} + T_S \quad T_S = \sqrt{F_{L2}^2 + P_{L2}^2 + C_W^2}$$

c. Design consideration when soldered with self-alignment effect (level 3)

$$Z_{\max} = L_{\min} + 2J_{T \min} + T_T \quad T_T = \sqrt{F_{L3}^2 + P_{L3}^2 + C_L^2}$$

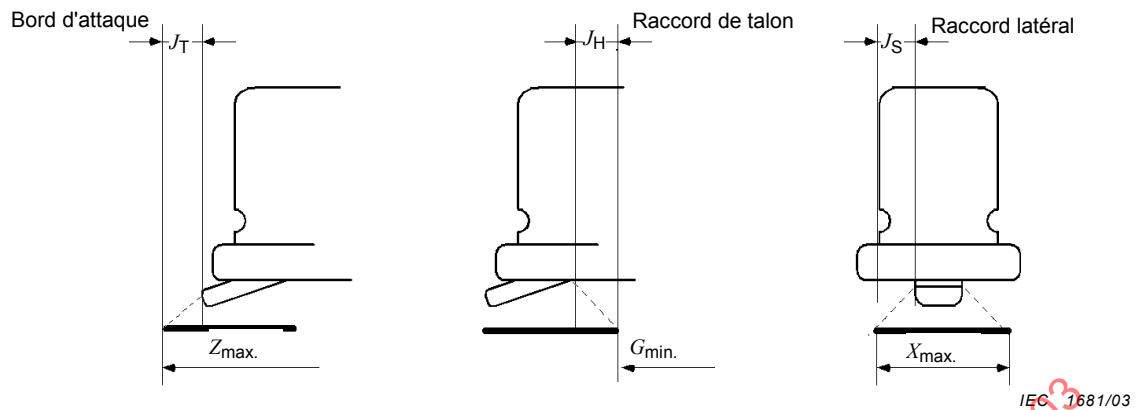
$$G_{\min} = S_{\max} - 2J_{H \min} - T_H \quad T_H = \sqrt{F_{L3}^2 + P_{L3}^2 + C_S^2}$$

$$X_{\max} = W_{\min} + 2J_{S \min} + T_S \quad T_S = \sqrt{F_{L3}^2 + P_{L3}^2 + C_W^2}$$

In the reflow soldering process, there is a self-alignment effect because adhesives are not used to hold components. In the surface mount process of reflow soldering, parts mount displacement and the land shape accuracy on PWBs, when soldered, can be corrected by self-alignment effect (therefore factor P and F can be regarded as 0). Thus, the formulae can be simplified as follows:

$$\begin{aligned} T_T &= C_L, & Z_{\max} &= L_{\min} + 2J_{T \min} + C_L = L_{\max} + 2J_{T \min} \\ T_H &= C_S, & G_{\min} &= S_{\max} - 2J_{H \min} - C_S = S_{\min} - 2J_{H \min} \\ T_S &= C_W, & X_{\max} &= W_{\min} + 2J_{S \min} + C_W = W_{\max} + 2J_{S \min} \end{aligned}$$

Any tolerance other than the above may be used depending on the soldering strength required, the capability of the production process used, etc.



Dimensions en millimètres

Identifi- cateur du composant	Tolérance théorique						Cordon de brasure											
							Attaque				Talon				Latéral			
	F			P			J _T				J _H				J _S			
	L-1	L-2	L-3	L-1	L-2	L-3	C _L	Max.	Moy.	Min.	C _S	Max.	Moy.	Min.	C _W	Max.	Moy.	Min.
33W	0,3	0,2	0,1	0,4	0,2	0,1	0,6	1	0,5	0,2	0,6	0	-0,05	-0,15	0,3	0,5	0,35	0,2
43W	0,3	0,2	0,1	0,4	0,2	0,1	0,6	1	0,5	0,3	0,6	0	-0,05	-0,15	0,3	0,5	0,35	0,2
53W	0,3	0,2	0,1	0,4	0,2	0,1	0,6	1	0,5	0,3	0,6	0	-0,05	-0,15	0,3	0,5	0,35	0,2
66W	0,3	0,2	0,1	0,4	0,2	0,1	0,6	1	0,7	0,4	0,6	0	-0,05	-0,15	0,3	0,5	0,35	0,2
83W65H	0,3	0,2	0,1	0,4	0,2	0,1	0,6	1	0,7	0,4	0,6	0	-0,05	-0,15	0,3	0,5	0,35	0,2
83W102H	0,3	0,2	0,1	0,4	0,2	0,1	0,6	1	0,7	0,4	1	0	-0,1	-0,25	0,4	0,5	0,35	0,2
103W	0,3	0,2	0,1	0,4	0,2	0,1	0,6	1	0,7	0,4	1	0	-0,1	-0,25	0,4	0,5	0,35	0,2

NOTE Le condensateur électrolytique à l'aluminium n'est pas adapté au brasage à la vague.

Figure 20 – Protubérance de soudure

8.5 Dimensions de la zone de report

La Figure 21 indique les dimensions de la zone de report pour condensateurs fixes chipes électrolytiques à l'aluminium (de type vertical) pour le soudage par refusion. Ces valeurs sont calculées à partir des formules utilisées pour la conception du cordon de brasure, indiquées en 8.4.

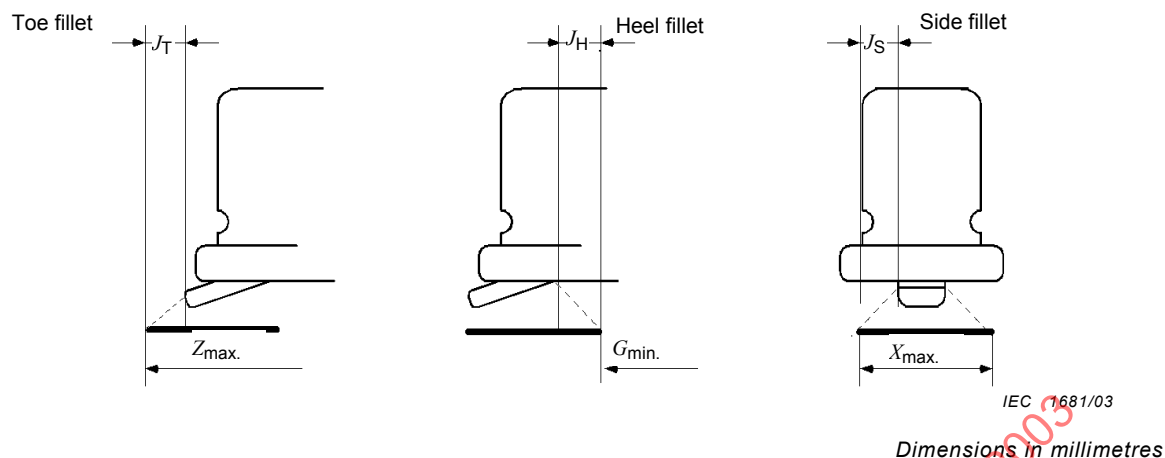
La surface est calculée à l'aide des formules suivantes puis arrondie (l'arrondi est à 0,05 près pour les valeurs minimales et à 0,5 près pour les valeurs maximales).

$$CY_1 = \{ \text{la plus grande des deux valeurs } [L_{\min} + \sqrt{F^2 + P^2 + C_L^2}] \text{ ou } [Z] \}$$

+ (excédent de surface × 2)

$$CY_2 = \{ \text{la plus grande des deux valeurs } [W_{\min} + \sqrt{F^2 + P^2 + C_W^2}] \text{ ou } [X] \}$$

+ (excédent de surface × 2)



Component identifier	Tolerance assumptions						Solder joint											
							Toe				Heel				Side			
	F			P			J _T				J _H				J _S			
	L-1	L-2	L-3	L-1	L-2	L-3	C _L	Max.	Mdn	Min.	C _S	Max.	Mdn	Min.	C _W	Max.	Mdn	Min.
33W	0,3	0,2	0,1	0,4	0,2	0,1	0,6	1	0,5	0,2	0,6	0	-0,05	-0,15	0,3	0,5	0,35	0,2
43W	0,3	0,2	0,1	0,4	0,2	0,1	0,6	1	0,5	0,3	0,6	0	-0,05	-0,15	0,3	0,5	0,35	0,2
53W	0,3	0,2	0,1	0,4	0,2	0,1	0,6	1	0,5	0,3	0,6	0	-0,05	-0,15	0,3	0,5	0,35	0,2
66W	0,3	0,2	0,1	0,4	0,2	0,1	0,6	1	0,7	0,4	0,6	0	-0,05	-0,15	0,3	0,5	0,35	0,2
83W65H	0,3	0,2	0,1	0,4	0,2	0,1	0,6	1	0,7	0,4	0,6	0	-0,05	-0,15	0,3	0,5	0,35	0,2
83W102H	0,3	0,2	0,1	0,4	0,2	0,1	0,6	1	0,7	0,4	1	0	-0,1	-0,25	0,4	0,5	0,35	0,2
103W	0,3	0,2	0,1	0,4	0,2	0,1	0,6	1	0,7	0,4	1	0	-0,1	-0,25	0,4	0,5	0,35	0,2

NOTE An aluminium electrolytic capacitor is not suitable for flow soldering.

Figure 20 – Solder joint protrusion

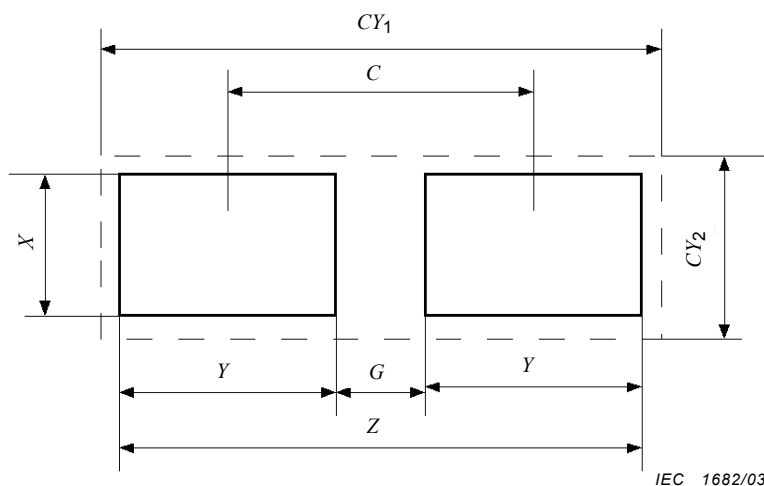
8.5 Land pattern dimensions

Figure 21 provides the land pattern dimensions for fixed aluminium electrolytic chip capacitors (vertical type) for reflow soldering. These values are calculated based on formulae for the solder joint fillet design given in 8.4.

The courtyard is calculated using the following formulae and rounded up (round-up factor is nearest 0,05 for minimum and 0,5 for maximum).

$$CY_1 = \{ \text{whichever is larger } [L_{\min} + \sqrt{F^2 + P^2 + C_L^2}] \text{ or } [Z] \} \\ + (\text{courtyard excess} \times 2)$$

$$CY_2 = \{ \text{whichever is larger } [W_{\min} + \sqrt{F^2 + P^2 + C_W^2}] \text{ or } [X] \} \\ + (\text{courtyard excess} \times 2)$$



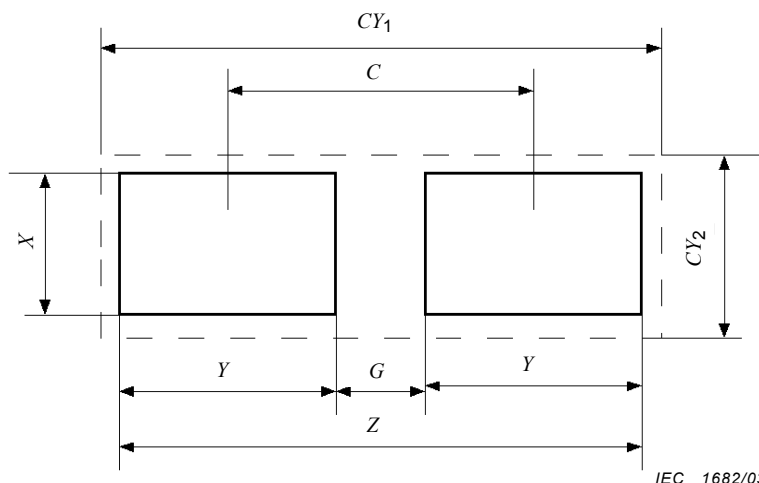
Niveau 1

Dimensions en millimètres

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	C	CY ₁	CY ₂
2070M	33W52H	7,0	0,5	2,35	3,25	3,75	8,0	5,0
2071M	43W44H	8,0	0,55	2,4	3,75	4,3	9,0	6,0
2072M	43W52H	8,0	0,55	2,4	3,75	4,3	9,0	6,0
2073M	43W57H	8,0	0,55	2,4	3,75	4,3	9,0	6,0
2074M	53W44H	9,0	1,05	2,4	4,0	5,05	10,0	7,0
2075M	53W52H	9,0	1,05	2,4	4,0	5,05	10,0	7,0
2076M	53W57H	9,0	1,05	2,4	4,0	5,05	10,0	7,0
2077M	66W44H	10,3	1,55	2,4	4,4	5,95	12,0	9,0
2078M	66W52H	10,3	1,55	2,4	4,4	5,95	12,0	9,0
2079M	66W57H	10,3	1,55	2,4	4,4	5,95	12,0	9,0
2080M	83W65H	12,0	1,55	2,4	5,25	6,8	13,0	10,0
2081M	83W102H	12,0	3,25	2,7	4,4	7,65	13,0	10,0
2082M	103W102H	14,0	3,9	2,75	5,05	8,95	15,0	12,0

Niveau 2

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	C	CY ₁	CY ₂
2070N	33W52H	5,9	0,5	1,9	2,7	3,2	6,4	4,1
2071N	43W44H	6,9	0,75	1,95	3,1	3,85	7,4	5,1
2072N	43W52H	6,9	0,75	1,95	3,1	3,85	7,4	5,1
2073N	43W57H	6,9	0,75	1,95	3,1	3,85	7,4	5,1
2074N	53W44H	7,9	1,25	1,95	3,35	4,6	8,4	6,1
2075N	53W52H	7,9	1,25	1,95	3,35	4,6	8,4	6,1
2076N	53W57H	7,9	1,25	1,95	3,35	4,6	8,4	6,1
2077N	66W44H	9,6	1,75	1,95	3,95	5,7	10,1	7,4
2078N	66W52H	9,6	1,75	1,95	3,95	5,7	10,1	7,4
2079N	66W57H	9,6	1,75	1,95	3,95	5,7	10,1	7,4
2080N	83W65H	11,3	1,75	1,95	4,8	6,55	11,8	9,1
2081N	83W102H	11,3	3,45	2,25	3,95	7,4	11,8	9,1
2082N	103W102H	13,3	4,2	2,3	4,55	8,75	13,8	11,2

**Level 1**

Dimensions in millimetres

Pattern identifier	Component identifier	Z	G	X	Y	C	CY_1	CY_2
2070M	33W52H	7,0	0,5	2,35	3,25	3,75	8,0	5,0
2071M	43W44H	8,0	0,55	2,4	3,75	4,3	9,0	6,0
2072M	43W52H	8,0	0,55	2,4	3,75	4,3	9,0	6,0
2073M	43W57H	8,0	0,55	2,4	3,75	4,3	9,0	6,0
2074M	53W44H	9,0	1,05	2,4	4,0	5,05	10,0	7,0
2075M	53W52H	9,0	1,05	2,4	4,0	5,05	10,0	7,0
2076M	53W57H	9,0	1,05	2,4	4,0	5,05	10,0	7,0
2077M	66W44H	10,3	1,55	2,4	4,4	5,95	12,0	9,0
2078M	66W52H	10,3	1,55	2,4	4,4	5,95	12,0	9,0
2079M	66W57H	10,3	1,55	2,4	4,4	5,95	12,0	9,0
2080M	83W65H	12,0	1,55	2,4	5,25	6,8	13,0	10,0
2081M	83W102H	12,0	3,25	2,7	4,4	7,65	13,0	10,0
2082M	103W102H	14,0	3,9	2,75	5,05	8,95	15,0	12,0

Level 2

Pattern identifier	Component identifier	Z	G	X	Y	C	CY_1	CY_2
2070N	33W52H	5,9	0,5	1,9	2,7	3,2	6,4	4,1
2071N	43W44H	6,9	0,75	1,95	3,1	3,85	7,4	5,1
2072N	43W52H	6,9	0,75	1,95	3,1	3,85	7,4	5,1
2073N	43W57H	6,9	0,75	1,95	3,1	3,85	7,4	5,1
2074N	53W44H	7,9	1,25	1,95	3,35	4,6	8,4	6,1
2075N	53W52H	7,9	1,25	1,95	3,35	4,6	8,4	6,1
2076N	53W57H	7,9	1,25	1,95	3,35	4,6	8,4	6,1
2077N	66W44H	9,6	1,75	1,95	3,95	5,7	10,1	7,4
2078N	66W52H	9,6	1,75	1,95	3,95	5,7	10,1	7,4
2079N	66W57H	9,6	1,75	1,95	3,95	5,7	10,1	7,4
2080N	83W65H	11,3	1,75	1,95	4,8	6,55	11,8	9,1
2081N	83W102H	11,3	3,45	2,25	3,95	7,4	11,8	9,1
2082N	103W102H	13,3	4,2	2,3	4,55	8,75	13,8	11,2

Niveau 3

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	C	CY ₁	CY ₂
2070L	33W52H	4,6	0,7	1,15	1,95	2,65	4,7	3,6
2071L	43W44H	5,8	1,0	1,2	2,4	3,4	5,9	4,6
2072L	43W52H	5,8	1,0	1,2	2,4	3,4	5,9	4,6
2073L	43W57H	5,8	1,0	1,2	2,4	3,4	5,9	4,6
2074L	53W44H	6,8	1,5	1,2	2,65	4,15	6,9	5,6
2075L	53W52H	6,8	1,5	1,2	2,65	4,15	6,9	5,6
2076L	53W57H	6,8	1,5	1,2	2,65	4,15	6,9	5,6
2077L	66W44H	8,3	2,0	1,2	3,15	5,15	8,4	6,9
2078L	66W52H	8,3	2,0	1,2	3,15	5,15	8,4	6,9
2079L	66W57H	8,3	2,0	1,2	3,15	5,15	8,4	6,9
2080L	83W65H	10,0	2,0	1,2	4,0	6,0	10,1	8,6
2081L	83W102H	10,0	3,5	1,5	3,25	6,75	10,1	8,7
2082L	103W102H	12,0	4,5	1,5	3,75	8,25	12,1	10,7

Figure 21 – Dimensions de la zone de report pour condensateurs fixes chipses électrolytiques à l'aluminium (de type vertical)

9 Condensateurs fixes chipses électrolytiques à l'aluminium à électrolyte non solide (de type horizontal)

9.1 Remarque introductive

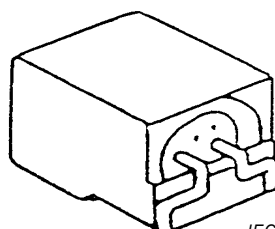
Cet article spécifie les dimensions des composants et de zones de report pour condensateurs fixes chipses électrolytiques à l'aluminium à électrolyte non solide (de type horizontal), et présente une analyse des hypothèses de tolérance et de soudure relatives aux dimensions des zones de report.

9.2 Description du composant

Les paragraphes qui suivent décrivent les détails des condensateurs fixes chipses électrolytiques à l'aluminium.

9.2.1 Construction de base

La Figure 22 illustre un exemple de construction type.



IEC 1683/03

Figure 22 – Construction d'un condensateur fixe chipse électrolytique à l'aluminium à électrolyte non solide (de type horizontal)

9.2.2 Matériaux des broches

Il convient que les broches d'un condensateur soient recouvertes d'un matériau compatible avec la brasure et la méthode de brasage pour être utilisées.

Level 3

Pattern identifier	Component identifier	Z	G	X	Y	C	CY ₁	CY ₂
2070L	33W52H	4,6	0,7	1,15	1,95	2,65	4,7	3,6
2071L	43W44H	5,8	1,0	1,2	2,4	3,4	5,9	4,6
2072L	43W52H	5,8	1,0	1,2	2,4	3,4	5,9	4,6
2073L	43W57H	5,8	1,0	1,2	2,4	3,4	5,9	4,6
2074L	53W44H	6,8	1,5	1,2	2,65	4,15	6,9	5,6
2075L	53W52H	6,8	1,5	1,2	2,65	4,15	6,9	5,6
2076L	53W57H	6,8	1,5	1,2	2,65	4,15	6,9	5,6
2077L	66W44H	8,3	2,0	1,2	3,15	5,15	8,4	6,9
2078L	66W52H	8,3	2,0	1,2	3,15	5,15	8,4	6,9
2079L	66W57H	8,3	2,0	1,2	3,15	5,15	8,4	6,9
2080L	83W65H	10,0	2,0	1,2	4,0	6,0	10,1	8,6
2081L	83W102H	10,0	3,5	1,5	3,25	6,75	10,1	8,7
2082L	103W102H	12,0	4,5	1,5	3,75	8,25	12,1	10,7

**Figure 21 – Fixed aluminium electrolytic chip capacitor (vertical type)
land pattern dimensions**

9 Fixed aluminium electrolytic chip capacitors with non-solid electrolyte (horizontal type)

9.1 Introductory remark

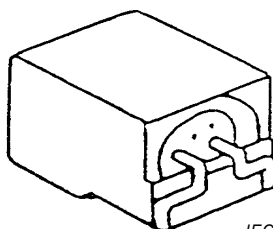
This clause specifies the dimensions of components and land patterns for fixed aluminium electrolytic chip capacitors with non-solid electrolyte (horizontal type), together with an analysis of tolerance and solder joint assumptions for the land pattern dimensions.

9.2 Component description

The following subclauses describe the details of the fixed aluminium electrolytic chip capacitors.

9.2.1 Basic construction

Figure 22 shows a typical construction example.



IEC 1683/03

**Figure 22 – Fixed aluminium electrolytic chip capacitor with
non-solid electrolyte (horizontal type) construction**

9.2.2 Termination materials

The termination of a capacitor shall be coated with a material suited to the solder and method of soldering to be used.

9.2.3 Marquage

Voir CEI 60384-18.

9.2.4 Structure pour boîtier à montage en surface

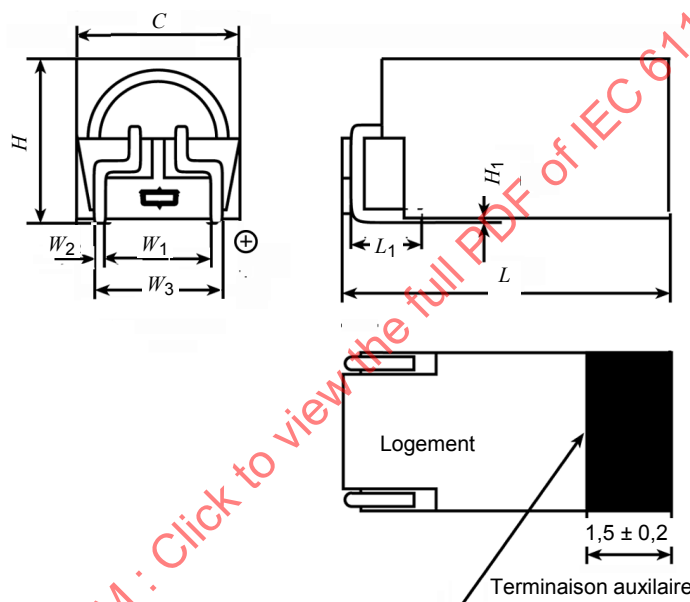
Voir CEI 60286-3.

9.2.5 Brasabilité et résistance à la dissolution de métallisation et à la chaleur de brasage

Voir les essais de soudage par refusion décrits dans la CEI 60068-2-58.

9.3 Dimensions du composant

La Figure 23 donne les dimensions des condensateurs fixes chipse électrolytiques à l'aluminium non solide (de type horizontal).



IEC 1684/03

Dimensions en millimètres

Identifi- cateur du composant	L		L ₁		W		W ₁		W ₂		W ₃		H		H ₁	
	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.
31W63L	6,1	6,5	1,3	1,7	2,9	3,3	2,0	2,3	0,25	0,35	2,6	3,0	2,8	3,2	0	0,2
36W63L	6,1	6,5	1,3	1,7	3,4	3,8	2,4	2,9	0,35	0,45	3,2	3,7	3,3	3,7	0	0,2
41W63L	6,1	6,5	1,3	1,7	3,9	4,3	2,85	3,35	0,35	0,45	3,7	4,2	3,8	4,2	0	0,2
46W63L	6,1	6,5	1,3	1,7	4,4	4,8	3,35	3,85	0,40	0,50	4,25	4,75	4,3	4,7	0	0,2
46W83L	8,1	8,5	1,3	1,7	4,4	4,8	3,35	3,85	0,40	0,50	4,25	4,75	4,3	4,7	0	0,2
46W103L	10,1	10,5	1,3	1,7	4,4	4,8	3,35	3,85	0,40	0,50	4,25	4,75	4,3	4,7	0	0,2
46W133L	13,1	13,5	1,3	1,7	4,4	4,8	3,35	3,85	0,40	0,50	4,25	4,75	4,3	4,7	0	0,2
90W171L	16,9	17,3	1,8	2,2	8,8	9,2	6,6	7,1	0,55	0,65	7,8	8,3	8,8	9,2	0	0,2
90W215L	21,3	21,7	1,8	2,2	8,8	9,2	6,6	7,1	0,55	0,65	7,8	8,3	8,8	9,2	0	0,2
90W265L	26,3	26,7	1,8	2,2	8,8	9,2	6,6	7,1	0,55	0,65	7,8	8,3	8,8	9,2	0	0,2

Figure 23 – Dimensions d'un condensateur fixe chipse électrolytique à l'aluminium (de type horizontal)

9.2.3 Marking

Refer to IEC 60384-18.

9.2.4 Carrier package format

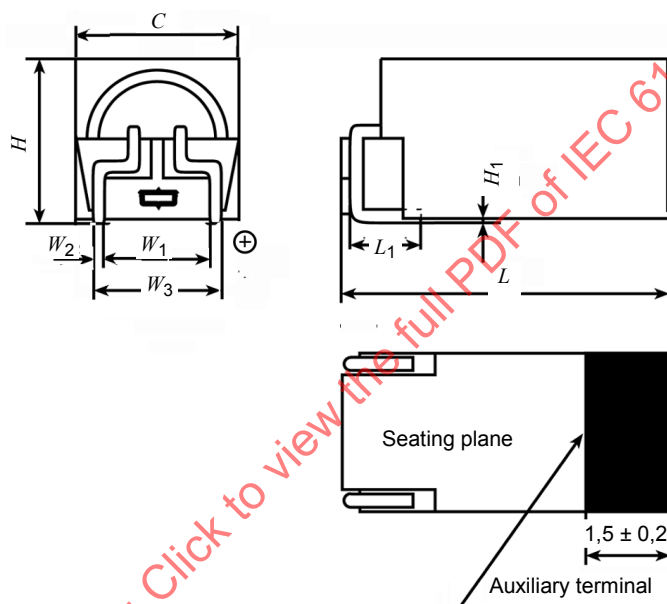
Refer to IEC 60286-3.

9.2.5 Solderability and resistance to dissolution of metallization and to soldering heat

Refer to the reflow test described on IEC 60068-2-58.

9.3 Component dimensions

Figure 23 shows the component dimensions for fixed aluminium electrolytic chip capacitors with non-solid electrolyte (horizontal type).



IEC 1684/03

Dimensions in millimetres

Component identifier	L		L ₁		W		W ₁		W ₂		W ₃		H		H ₁	
	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.
31W63L	6,1	6,5	1,3	1,7	2,9	3,3	2,0	2,3	0,25	0,35	2,6	3,0	2,8	3,2	0	0,2
36W63L	6,1	6,5	1,3	1,7	3,4	3,8	2,4	2,9	0,35	0,45	3,2	3,7	3,3	3,7	0	0,2
41W63L	6,1	6,5	1,3	1,7	3,9	4,3	2,85	3,35	0,35	0,45	3,7	4,2	3,8	4,2	0	0,2
46W63L	6,1	6,5	1,3	1,7	4,4	4,8	3,35	3,85	0,40	0,50	4,25	4,75	4,3	4,7	0	0,2
46W83L	8,1	8,5	1,3	1,7	4,4	4,8	3,35	3,85	0,40	0,50	4,25	4,75	4,3	4,7	0	0,2
46W103L	10,1	10,5	1,3	1,7	4,4	4,8	3,35	3,85	0,40	0,50	4,25	4,75	4,3	4,7	0	0,2
46W133L	13,1	13,5	1,3	1,7	4,4	4,8	3,35	3,85	0,40	0,50	4,25	4,75	4,3	4,7	0	0,2
90W171L	16,9	17,3	1,8	2,2	8,8	9,2	6,6	7,1	0,55	0,65	7,8	8,3	8,8	9,2	0	0,2
90W215L	21,3	21,7	1,8	2,2	8,8	9,2	6,6	7,1	0,55	0,65	7,8	8,3	8,8	9,2	0	0,2
90W265L	26,3	26,7	1,8	2,2	8,8	9,2	6,6	7,1	0,55	0,65	7,8	8,3	8,8	9,2	0	0,2

Figure 23 – Fixed aluminium electrolytic chip capacitor (horizontal type) dimensions

9.4 Conception du cordon de brasure

La figure 24 représente des formes et des dimensions de cordons de brasure résultant du procédé de brasage. Les dimensions minimales, médianes et maximales de chacun des raccords (bord d'attaque, raccords de talon et latéral) sont déterminées par la prise en considération de la fiabilité de la soudure, ainsi que de la qualité et de la productivité du procédé de montage. La conception des zones de report nécessite la prise en compte de trois facteurs de précision: la précision des cotes des pièces (C), la précision du montage des pièces sur les cartes imprimées (P) et la précision des formes de chipsets sur les cartes imprimées (F), en plus des dimensions du cordon. Les formules permettant de déterminer la tolérance résultant de ces facteurs sont les suivantes:

a. Conception en cas de brasage sans effet d'auto-alignement (niveau 1)

Dans le procédé de brasage à la vague il n'y a pas d'effet d'auto-alignement. De ce fait, les formules ne peuvent être simplifiées et restent comme suit:

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{H \max} + T_H & T_H &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{T \max} - T_T & T_T &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \max} + T_S & T_S &= \sqrt{F_{L1}^2 + P_{L1}^2 + C_W^2} \end{aligned}$$

b. Conception en cas de brasage sans effet d'auto-alignement (niveau 2)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{H \text{ mdn}} + T_H & T_H &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{T \text{ mdn}} - T_T & T_T &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \text{ mdn}} + T_S & T_S &= \sqrt{F_{L2}^2 + P_{L2}^2 + C_W^2} \end{aligned}$$

c. Conception en cas de brasage avec effet d'auto-alignement (niveau 3)

$$\begin{aligned} Z_{\max} &= L_{\min} + 2J_{H \min} + T_H & T_H &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_L^2} \\ G_{\min} &= S_{\max} - 2J_{T \min} - T_T & T_T &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_S^2} \\ X_{\max} &= W_{\min} + 2J_{S \min} + T_S & T_S &= \sqrt{F_{L3}^2 + P_{L3}^2 + C_W^2} \end{aligned}$$

En cas de soudage par refusion, il existe un effet d'auto-alignement parce que des adhésifs ne sont pas utilisés pour maintenir les composants. Dans le procédé de montage en surface par soudage par refusion, la dispersion des éléments de la zone de report et la précision de la dimension de la zone de report sur les cartes imprimées en cas de brasure peut être corrigée par l'effet d'auto-alignement (de ce fait, les facteurs P et F peuvent être considérés comme nuls). Donc les formules peuvent être simplifiées comme suit:

$$\begin{aligned} T_H &= C_L, & Z_{\max} &= L_{\min} + 2J_{H \min} + C_L = L_{\max} + 2J_{H \min} \\ T_T &= C_S, & G_{\min} &= S_{\max} - 2J_{T \min} - C_S = S_{\min} - 2J_{T \min} \\ T_S &= C_W, & X_{\max} &= W_{\min} + 2J_{S \min} + C_W = W_{\max} + 2J_{S \min} \end{aligned}$$

Toute tolérance autre que celle mentionnée ci-dessus peut être utilisée en fonction de la solidité de la brasure requise et des possibilités du processus de production utilisé, etc.

9.4 Solder joint fillet design

Figure 24 shows the shape and dimensions of the solder fillet after the soldering process. The minimum, median and maximum dimensions of each of toe, heel, and side fillet are determined by taking into consideration solder joint reliability, and also quality and productivity in parts mount process. Designing land patterns needs consideration of three factors in accuracy: parts dimensions accuracy (C), parts mount accuracy on PWBs (P) and land shape accuracy on PWBs (F), in addition to fillet dimensions. The formulae to obtain the tolerance resulted from these factors are as follows:

a. Design consideration when soldered without self-alignment effect (level 1)

In flow soldering process, there is no self-alignment effect. Thus, the formulae cannot be simplified but remain the same as follows:

$$Z_{\max} = L_{\min} + 2J_{H \max} + T_H \quad T_H = \sqrt{F_{L1}^2 + P_{L1}^2 + C_L^2}$$

$$G_{\min} = S_{\max} - 2J_{T \max} - T_T \quad T_T = \sqrt{F_{L1}^2 + P_{L1}^2 + C_S^2}$$

$$X_{\max} = W_{\min} + 2J_{S \max} + T_S \quad T_S = \sqrt{F_{L1}^2 + P_{L1}^2 + C_W^2}$$

b. Design consideration when soldered without self-alignment effect (level 2)

$$Z_{\max} = L_{\min} + 2J_{H \text{ mdn}} + T_H \quad T_H = \sqrt{F_{L2}^2 + P_{L2}^2 + C_L^2}$$

$$G_{\min} = S_{\max} - 2J_{T \text{ mdn}} - T_T \quad T_T = \sqrt{F_{L2}^2 + P_{L2}^2 + C_S^2}$$

$$X_{\max} = W_{\min} + 2J_{S \text{ mdn}} + T_S \quad T_S = \sqrt{F_{L2}^2 + P_{L2}^2 + C_W^2}$$

c. Design consideration when soldered with self-alignment effect (level 3)

$$Z_{\max} = L_{\min} + 2J_{H \min} + T_H \quad T_H = \sqrt{F_{L3}^2 + P_{L3}^2 + C_L^2}$$

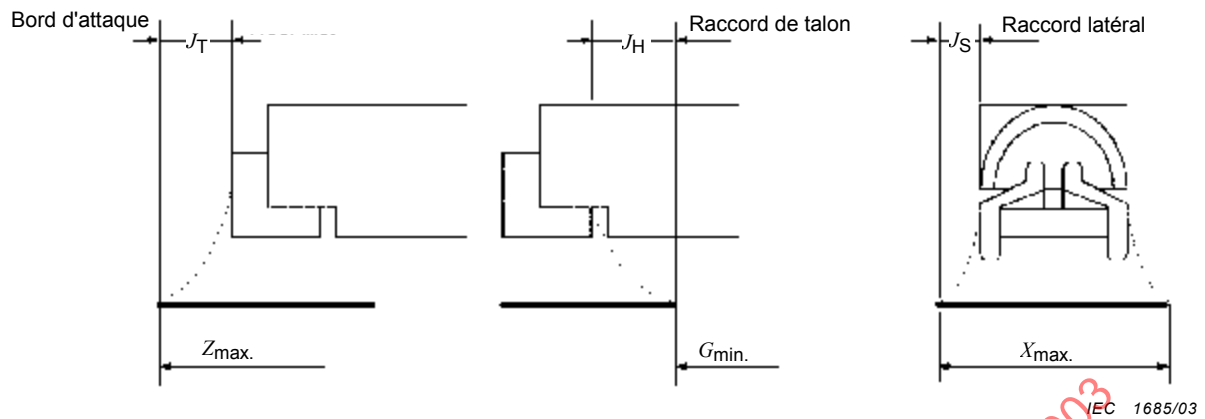
$$G_{\min} = S_{\max} - 2J_{T \min} - T_T \quad T_T = \sqrt{F_{L3}^2 + P_{L3}^2 + C_S^2}$$

$$X_{\max} = W_{\min} + 2J_{S \min} + T_S \quad T_S = \sqrt{F_{L3}^2 + P_{L3}^2 + C_W^2}$$

In the reflow soldering process, there is a self-alignment effect because adhesives are not used to hold components. In the surface mount process of reflow soldering, parts mount displacement and the land shape accuracy on PWBs, when soldered, can be corrected by self-alignment effect (therefore factor P and F can be regarded as 0). Thus, the formulae can be simplified as follows:

$$\begin{aligned} T_H &= C_L, & Z_{\max} &= L_{\min} + 2J_{H \min} + C_L = L_{\max} + 2J_{H \min} \\ T_T &= C_S, & G_{\min} &= S_{\max} - 2J_{T \min} - C_S = S_{\min} - 2J_{T \min} \\ T_S &= C_W, & X_{\max} &= W_{\min} + 2J_{S \min} + C_W = W_{\max} + 2J_{S \min} \end{aligned}$$

Any tolerance other than the above may be used depending on the soldering strength required, the capability of the production process used.



Dimensions en millimètres

Identifica- teur du composant	Tolérance théorique						Cordon de brasure											
							Attaque				Talon				Latéral			
	F			P			J_T				J_H				J_S			
	L-1	L-2	L-3	L-1	L-2	L-3	C_L	Max.	Moy.	Min.	C_S	Max.	Moy.	Min.	C_W	Max.	Moy.	Min.
31W63L	0,3	0,2	0,1	0,4	0,2	0,1	0,3	0,2	0,1	0	0,4	1	0,4	0,2	0,4	0,5	0,3	0,2
36W63 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
41W63 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
46W63 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
46W83 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
46W103 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
46W133 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
90W171 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
90W215 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
90W265 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2

NOTE Le condensateur électrolytique à l'aluminium n'est pas adapté au soudage par refusion.

Figure 24 – Protubérance de soudure

9.5 Dimensions de la zone de report

La Figure 25 indique les dimensions de la zone de report pour le soudage par refusion et pour le brasage à la vague des condensateurs fixes chipsets électrolytiques à l'aluminium à électrolyte non solide (type horizontal). Ces valeurs sont calculées à partir des formules utilisées pour la conception des cordons de brasure, indiquées en 9.4.

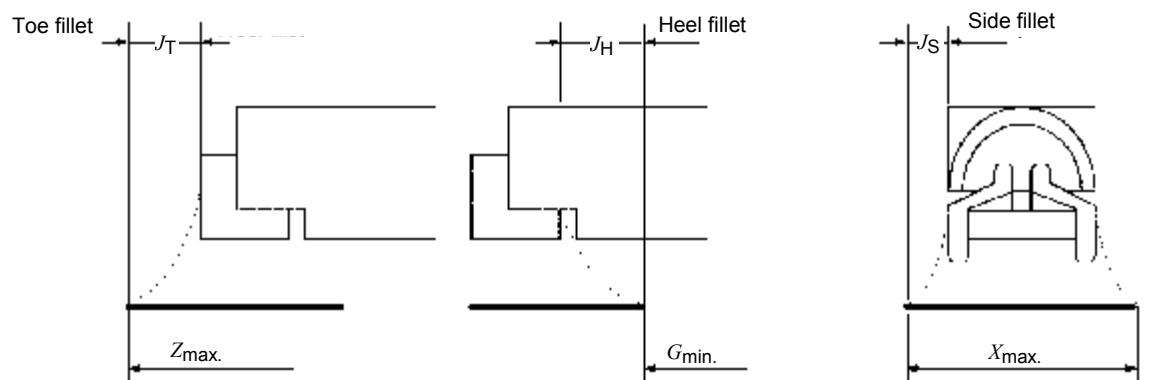
La surface est calculée à l'aide des formules suivantes puis arrondie (l'arrondi est à 0,05 près pour les valeurs minimales et à 0,5 près pour les valeurs maximales).

$$CY_1 = \{ \text{la plus grande des deux valeurs } [L_{\min} + \sqrt{F^2 + P^2 + C_L^2}] \text{ ou } [Z] \}$$

+ (excédent de surface x 2)

$$CY_2 = \{ \text{la plus grande des deux valeurs } [W_{\min} + \sqrt{F^2 + P^2 + C_W^2}] \text{ ou } [X] \}$$

+ (excédent de surface x 2)



Dimensions in millimetres

Component identifier	Tolerance assumptions						Solder joint											
							Toe				Heel				Side			
	F			P			J _T				J _H				J _S			
	L-1	L-2	L-3	L-1	L-2	L-3	C _L	Max.	Mdn	Min.	C _S	Max.	Mdn	Min.	C _W	Max.	Mdn	Min.
31W63L	0,3	0,2	0,1	0,4	0,2	0,1	0,3	0,2	0,1	0	0,4	1	0,4	0,2	0,4	0,5	0,3	0,2
36W63 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
41W63 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
46W63 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
46W83 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
46W103 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
46W133 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
90W171 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
90W215 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2
90W265 L	0,3	0,2	0,1	0,4	0,2	0,1	0,5	0,2	0,1	0	0,5	1	0,4	0,2	0,4	0,5	0,3	0,2

NOTE An aluminum electrolytic capacitor is not suitable for flow soldering.

Figure 24 – Solder joint protrusion

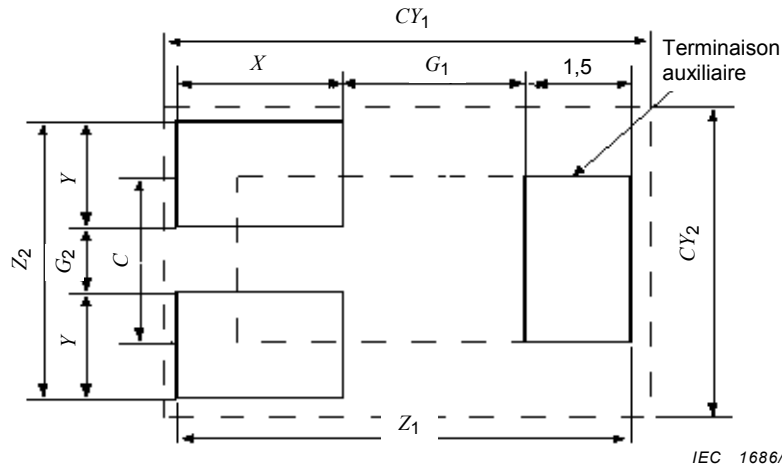
9.5 Land pattern dimensions

Figure 25 shows the land pattern dimensions for fixed aluminium electrolytic chip capacitors with non-solid electrolyte (horizontal type) for reflow soldering. These values are calculated based on the formulae for the solder joint fillet design given in 9.4.

The courtyard is calculated using the following formulae and rounded up (round-up factor is nearest 0,05 for min. and 0,5 for max.).

$$CY_1 = \{ \text{whichever is larger } [L_{\min} + \sqrt{F^2 + P^2 + C_L^2}] \text{ or } [Z] \} \\ + (\text{courtyard excess} \times 2)$$

$$CY_2 = \{ \text{whichever is larger } [W_{\min} + \sqrt{F^2 + P^2 + C_W^2}] \text{ or } [X] \} \\ + (\text{courtyard excess} \times 2)$$



IEC 1686/03

Niveau 1

Dimensions en millimètres

Identificateur d'impression	Identificateur du composant	Z ₂	G ₂	X	C	Y	Z ₁	G ₁	CY ₁	CY ₂
2090M	31W63L	5,2	1,25	3,4	3,35	2,0	7,75	2,85	9,0	7,0
2091M	36W63 L	5,95	1,75	3,4	3,85	2,1	7,75	2,85	9,0	7,0
2092M	41W63 L	6,45	2,2	3,4	4,35	2,15	7,75	2,85	9,0	8,0
2093M	46W63 L	7,0	2,7	3,4	4,85	2,15	7,75	2,85	9,0	8,0
2094M	46W83 L	7,0	2,7	3,4	4,85	2,15	9,75	4,85	11,0	8,0
2095M	46W103 L	7,0	2,7	3,4	4,85	2,15	11,75	6,85	13,0	8,0
2096M	46W133 L	7,0	2,7	3,4	4,85	2,15	14,75	9,85	16,0	8,0
2097M	90W171 L	10,55	5,95	3,9	8,25	2,3	-	-	-	12,0
2098M	90W215 L	10,55	5,95	3,9	8,25	2,3	-	-	-	12,0
2099M	90W265 L	10,55	5,95	3,9	8,25	2,3	-	-	-	12,0

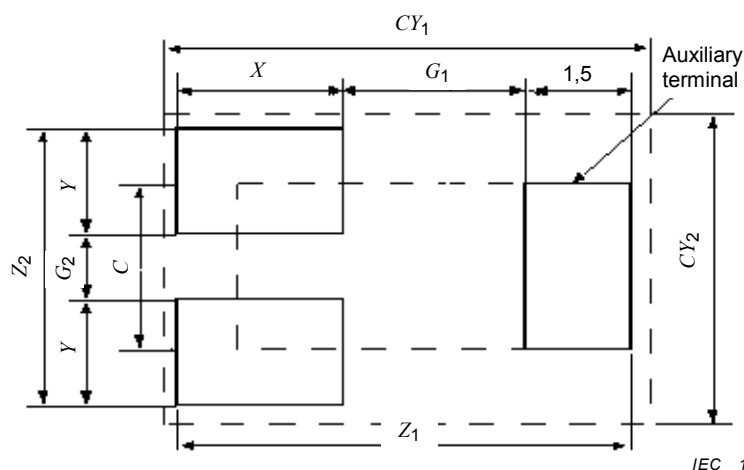
Niveau 2

Identificateur d'impression	Identificateur du composant	Z ₂	G ₂	X	C	Y	Z ₁	G ₁	CY ₁	CY ₂
2090N	31W63L	3,85	1,6	2,8	2,8	1,15	7,15	2,85	7	4,4
2091N	36W63 L	4,6	2,1	2,8	3,35	1,25	7,15	2,85	7	5,1
2092N	41W63 L	5,1	2,55	2,8	3,8	1,3	7,15	2,85	7	5,6
2093N	46W63 L	5,65	3,05	2,8	4,35	1,3	7,15	2,85	7	6,2
2094N	46W83 L	5,65	3,05	2,8	4,35	1,3	9,15	4,85	9	6,2
2095N	46W103 L	5,65	3,05	2,8	4,35	1,3	11,15	6,85	11	6,2
2096N	46W133 L	5,65	3,05	2,8	4,35	1,3	14,15	9,85	14	6,2
2097N	90W171 L	9,2	6,3	3,3	7,75	1,45	-	-	-	9,7
2098N	90W215 L	9,2	6,3	3,3	7,75	1,45	-	-	-	9,7
2099N	90W265 L	9,2	6,3	3,3	7,75	1,45	-	-	-	9,7

Niveau 3

Identificateur d'impression	Identificateur du composant	Z ₂	G ₂	X	C	Y	Z ₁	G ₁	CY ₁	CY ₂
2090L	31W63L	3,4	2	2,1	2,7	0,70	6,45	2,85	6,6	3,9
2091L	36W63 L	4,1	2,4	2,1	3,25	0,85	6,45	2,85	6,6	4,4
2092L	41W63 L	4,6	2,85	2,1	3,75	0,90	6,45	2,85	6,6	4,9
2093L	46W63 L	5,15	3,35	2,1	4,25	0,95	6,45	2,85	6,6	5,4
2094L	46W83 L	5,15	3,35	2,1	4,25	0,95	8,45	4,85	8,6	5,4
2095L	46W103 L	5,15	3,35	2,1	4,25	0,95	10,45	6,85	10,6	5,4
2096L	46W133 L	5,15	3,35	2,1	4,25	0,95	13,45	9,85	13,6	5,4
2097L	90W171 L	8,7	6,6	2,6	7,65	1,05	-	-	-	9,8
2098L	90W215 L	8,7	6,6	2,6	7,65	1,05	-	-	-	9,8
2099L	90W265 L	8,7	6,6	2,6	7,65	1,05	-	-	-	9,8

Figure 25 – Dimensions de la zone de report pour condensateurs fixes chipsets électrolytiques à l'aluminium (de type horizontal)



IEC 1686/03

Level 1

Dimensions in millimetres

Pattern identifier	Component identifier	Z_2	G_2	X	C	Y	Z_1	G_1	CY_1	CY_2
2090M	31W63L	5,2	1,25	3,4	3,35	2,0	7,75	2,85	9,0	7,0
2091M	36W63 L	5,95	1,75	3,4	3,85	2,1	7,75	2,85	9,0	7,0
2092M	41W63 L	6,45	2,2	3,4	4,35	2,15	7,75	2,85	9,0	8,0
2093M	46W63 L	7,0	2,7	3,4	4,85	2,15	7,75	2,85	9,0	8,0
2094M	46W83 L	7,0	2,7	3,4	4,85	2,15	9,75	4,85	11,0	8,0
2095M	46W103 L	7,0	2,7	3,4	4,85	2,15	11,75	6,85	13,0	8,0
2096M	46W133 L	7,0	2,7	3,4	4,85	2,15	14,75	9,85	16,0	8,0
2097M	90W171 L	10,55	5,95	3,9	8,25	2,3	–	–	–	12,0
2098M	90W215 L	10,55	5,95	3,9	8,25	2,3	–	–	–	12,0
2099M	90W265 L	10,55	5,95	3,9	8,25	2,3	–	–	–	12,0

Level 2

Pattern identifier	Component identifier	Z_2	G_2	X	C	Y	Z_1	G_1	CY_1	CY_2
2090N	31W63L	3,85	1,6	2,8	2,8	1,15	7,15	2,85	7	4,4
2091N	36W63 L	4,6	2,1	2,8	3,35	1,25	7,15	2,85	7	5,1
2092N	41W63 L	5,1	2,55	2,8	3,8	1,3	7,15	2,85	7	5,6
2093N	46W63 L	5,65	3,05	2,8	4,35	1,3	7,15	2,85	7	6,2
2094N	46W83 L	5,65	3,05	2,8	4,35	1,3	9,15	4,85	9	6,2
2095N	46W103 L	5,65	3,05	2,8	4,35	1,3	11,15	6,85	11	6,2
2096N	46W133 L	5,65	3,05	2,8	4,35	1,3	14,15	9,85	14	6,2
2097N	90W171 L	9,2	6,3	3,3	7,75	1,45	–	–	–	9,7
2098N	90W215 L	9,2	6,3	3,3	7,75	1,45	–	–	–	9,7
2099N	90W265 L	9,2	6,3	3,3	7,75	1,45	–	–	–	9,7

Level 3

Pattern identifier	Component identifier	Z_2	G_2	X	C	Y	Z_1	G_1	CY_1	CY_2
2090L	31W63L	3,4	2	2,1	2,7	0,70	6,45	2,85	6,6	3,9
2091L	36W63 L	4,1	2,4	2,1	3,25	0,85	6,45	2,85	6,6	4,4
2092L	41W63 L	4,6	2,85	2,1	3,75	0,90	6,45	2,85	6,6	4,9
2093L	46W63 L	5,15	3,35	2,1	4,25	0,95	6,45	2,85	6,6	5,4
2094L	46W83 L	5,15	3,35	2,1	4,25	0,95	8,45	4,85	8,6	5,4
2095L	46W103 L	5,15	3,35	2,1	4,25	0,95	10,45	6,85	10,6	5,4
2096L	46W133 L	5,15	3,35	2,1	4,25	0,95	13,45	9,85	13,6	5,4
2097L	90W171 L	8,7	6,6	2,6	7,65	1,05	–	–	–	9,8
2098L	90W215 L	8,7	6,6	2,6	7,65	1,05	–	–	–	9,8
2099L	90W265 L	8,7	6,6	2,6	7,65	1,05	–	–	–	9,8

**Figure 25 – Fixed aluminium electrolytic chip capacitor (horizontal type)
land pattern dimensions**

10 Condensateurs fixes chipsets à diélectrique en film

10.1 Remarque introductive

Cet article spécifie les dimensions des composants et des zones de report pour condensateurs fixes c.c. à diélectrique en film de sulfure de polyphénylène métallisé, appelés ci-après condensateurs fixes chipsets à diélectrique en film MPPS, et présente une analyse des hypothèses de tolérance et de soudure relatives aux dimensions des zones de report.

10.2 Description du composant

Il existe divers condensateurs fixes chipsets à diélectrique en film MPPS. Cette variété s'obtient en combinant différentes constructions, dimensions, tensions et capacitances nominales. Les paragraphes ci-après décrivent un condensateur type.

10.2.1 Construction de base

Les Figures 26a et 26b illustrent des exemples de construction de base. Un condensateur fixe chipset à diélectrique en film MPPS est réalisé comme suit: les électrodes sont déposées par évaporation d'un métal tel que de l'aluminium sur un diélectrique en film de sulfure de polyphénylène et les deux électrodes sont placées en vis-à-vis.

Les connexions se font au niveau de ces électrodes par vaporisation ou dépôt de métal. L'enrobage peut être en résine époxy, etc. mais c'est généralement une autre résine qui est utilisée.

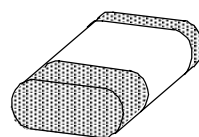
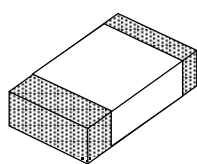


Figure 26a – Condensateur à empilement

Figure 26b – Condensateur à enroulement

10.2.2 Matériaux des broches

Les matériaux utilisés varient en fonction de la méthode de fabrication du condensateur. En général, le métal de base est constitué d'une couche d'aluminium, de nickel, de cuivre ou d'un alliage de cuivre. Il convient que les terminaisons soient recouvertes d'un matériau compatible avec la brasure et la méthode de brasage pour être utilisées.

10.2.3 Marquage

Voir CEI 60384-20.

10.2.4 Structure de boîtier pour montage en surface

Voir CEI 60286-3.

10.2.5 Brasabilité et résistance à la dissolution de métallisation et à la chaleur de brasage

Le soudage par refusion s'effectue à 235 °C pendant un maximum de 10 s.

10 Fixed film chip capacitors

10.1 Introductory remark

This clause specifies the dimensions of components and land patterns for metallized polyphenylene sulfide film dielectric chip d.c. capacitors, hereinafter referred to as an MPPS film chip capacitor, together with an analysis of tolerance and solder joint assumptions for the land pattern dimensions.

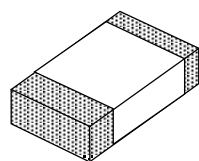
10.2 Component description

There are a variety of MPPS film capacitors made up from a combination of different constructions, dimensions, rated voltages and rated capacitances. The following subclauses describe the most common types.

10.2.1 Basic construction

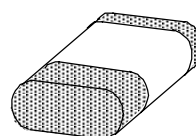
Figures 26a and 26b show two typical construction examples. The MPPS film chip capacitor is made as follows: the electrodes are produced by evaporating a metal, such as aluminium, on a dielectric of a polyphenylene sulfide film and a pair of electrode end terminals is positioned opposite.

Connection terminals are made on these electrode ends by attaching spraying or plating. The outside may be molded with epoxy resin, etc. but it is usually coated with other resin.



IEC 1687/03

Figure 26a – Stacked type



IEC 1688/03

Figure 26b – Wound type

10.2.2 Termination materials

Terminal materials vary with the manufacturing method of a capacitor component. Normally a layer of aluminum, nickel, copper or copper alloy is used as a basic metal. The terminals should be coated with a material suited to the solder and method of soldering to be used.

10.2.3 Marking

Refer to IEC 60384-20.

10.2.4 Carrier package format

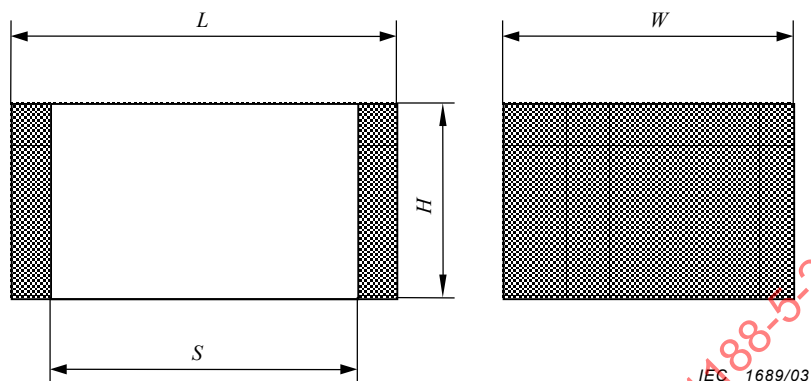
Refer to IEC 60286-3.

10.2.5 Solderability and resistance to dissolution of metallization and to soldering heat

The reflow soldering is carried out at 235 °C and for 10 s or less.

10.3 Dimensions du composant

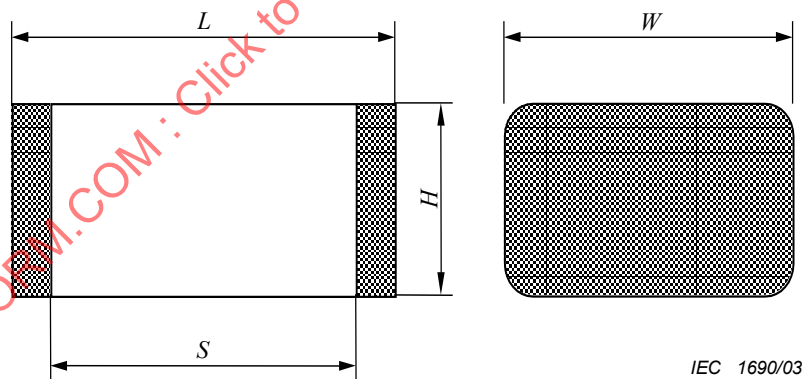
Les Figures 27a et 27b indiquent les dimensions des condensateurs fixes chipés à diélectrique en film MPPS.



Dimensions en millimètres

Identificateur du composant	L		S		W		H	
	Min.	Max.	Min.	Max.	Min.	Max.	-	Max.
2012	1,8	2,2	1,1	1,5	1,05	1,45	-	1,2
3216	3,0	3,4	2,3	2,7	1,4	1,8	-	1,6
3225	3,0	3,4	2,3	2,7	2,3	2,7	-	2,2

Figure 27a – A empilement



Dimensions en millimètres

Identificateur du composant	L		S		W		H	
	Min.	Max.	Min.	Max.	Min.	Max.	-	Max.
5745	5,4	6,0	3,0	5,2	4,2	4,8	-	2,7
7754	7,4	8,0	5,0	7,2	5,1	5,7	-	3,1
10267	9,9	10,5	7,5	9,7	6,4	7,0	-	3,3

Figure 27b – A enroulement