

**NORME  
INTERNATIONALE  
INTERNATIONAL  
STANDARD**

**CEI  
IEC**

**60748-2-12**

QC 790121

Première édition  
First edition  
2001-01

---

---

**Dispositifs à semiconducteurs –  
Circuits intégrés –**

**Partie 2-12:  
Circuits intégrés numériques –  
Spécification particulière cadre pour les circuits  
logiques programmables (PLDs)**

**Semiconductor devices –  
Integrated circuits –**

**Part 2-12:  
Digital integrated circuits –  
Blank detail specification for programmable  
logic devices (PLDs)**



Numéro de référence  
Reference number  
CEI/IEC 60748-2-12:2001

## Numérotation des publications

Depuis le 1er janvier 1997, les publications de la CEI sont numérotées à partir de 60000. Ainsi, la CEI 34-1 devient la CEI 60034-1.

## Editions consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

## Informations supplémentaires sur les publications de la CEI

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique. Des renseignements relatifs à cette publication, y compris sa validité, sont disponibles dans le Catalogue des publications de la CEI (voir ci-dessous) en plus des nouvelles éditions, amendements et corrigenda. Des informations sur les sujets à l'étude et l'avancement des travaux entrepris par le comité d'études qui a élaboré cette publication, ainsi que la liste des publications parues, sont également disponibles par l'intermédiaire de:

- **Site web de la CEI** ([www.iec.ch](http://www.iec.ch))
- **Catalogue des publications de la CEI**

Le catalogue en ligne sur le site web de la CEI ([www.iec.ch/catlg-f.htm](http://www.iec.ch/catlg-f.htm)) vous permet de faire des recherches en utilisant de nombreux critères, comprenant des recherches textuelles, par comité d'études ou date de publication. Des informations en ligne sont également disponibles sur les nouvelles publications, les publications remplacées ou retirées, ainsi que sur les corrigenda.

- **IEC Just Published**

Ce résumé des dernières publications parues ([www.iec.ch/JP.htm](http://www.iec.ch/JP.htm)) est aussi disponible par courrier électronique. Veuillez prendre contact avec le Service client (voir ci-dessous) pour plus d'informations.

- **Service clients**

Si vous avez des questions au sujet de cette publication ou avez besoin de renseignements supplémentaires, prenez contact avec le Service clients:

Email: [custserv@iec.ch](mailto:custserv@iec.ch)  
Tél: +41 22 919 02 11  
Fax: +41 22 919 03 00

## Publication numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series. For example, IEC 34-1 is now referred to as IEC 60034-1.

## Consolidated editions

The IEC is now publishing consolidated versions of its publications. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

## Further information on IEC publications

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology. Information relating to this publication, including its validity, is available in the IEC Catalogue of publications (see below) in addition to new editions, amendments and corrigenda. Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is also available from the following:

- **IEC Web Site** ([www.iec.ch](http://www.iec.ch))
- **Catalogue of IEC publications**

The on-line catalogue on the IEC web site ([www.iec.ch/catlg-e.htm](http://www.iec.ch/catlg-e.htm)) enables you to search by a variety of criteria including text searches, technical committees and date of publication. On-line information is also available on recently issued publications, withdrawn and replaced publications, as well as corrigenda.

- **IEC Just Published**

This summary of recently issued publications ([www.iec.ch/JP.htm](http://www.iec.ch/JP.htm)) is also available by email. Please contact the Customer Service Centre (see below) for further information.

- **Customer Service Centre**

If you have any questions regarding this publication or need further assistance, please contact the Customer Service Centre:

Email: [custserv@iec.ch](mailto:custserv@iec.ch)  
Tel: +41 22 919 02 11  
Fax: +41 22 919 03 00

NORME  
INTERNATIONALE  
INTERNATIONAL  
STANDARD

CEI  
IEC

60748-2-12

QC 790121

Première édition  
First edition  
2001-01

---

---

**Dispositifs à semiconducteurs –  
Circuits intégrés –**

**Partie 2-12:  
Circuits intégrés numériques –  
Spécification particulière cadre pour les circuits  
logiques programmables (PLDs)**

**Semiconductor devices –  
Integrated circuits –**

**Part 2-12:  
Digital integrated circuits –  
Blank detail specification for programmable  
logic devices (PLDs)**

© IEC 2001 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission  
Telefax: +41 22 919 0300

e-mail: [inmail@iec.ch](mailto:inmail@iec.ch)

3, rue de Varembe Geneva, Switzerland  
IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale  
International Electrotechnical Commission  
Международная Электротехническая Комиссия

CODE PRIX  
PRICE CODE

U

Pour prix, voir catalogue en vigueur  
For price, see current catalogue

## SOMMAIRE

	Pages
AVANT-PROPOS.....	6
INTRODUCTION.....	10
Articles	
1 Marquage et renseignements à donner dans les commandes .....	16
1.1 Marquage .....	16
1.2 Renseignements à donner dans les commandes .....	16
2 Description relative à l'application .....	16
3 Spécification de la fonction.....	16
3.1 Schéma synoptique .....	16
3.2 Identification et fonction des bornes .....	18
3.3 Description de la fonction .....	18
3.4 Caractéristiques de famille .....	20
4 Valeurs limites (système des valeurs limites absolues).....	20
5 Conditions de fonctionnement (dans la gamme des températures de fonctionnement spécifiées).....	22
6 Caractéristiques électriques .....	22
6.1 Caractéristiques statiques .....	22
6.2 Caractéristiques dynamiques.....	26
6.3 Diagramme des temps.....	26
6.4 Capacités .....	28
7 Programmation .....	28
7.1 Mode programmation.....	28
7.2 Mode effacement (si applicable).....	30
7.3 Nombre de cycles programmation/effacement (s'il y a lieu) .....	32
7.4 Information de rétention .....	32
8 Renseignements supplémentaires .....	32
9 Sélection (si exigé).....	34
10 Procédures d'assurance de la qualité .....	34
10.1 Procédures d'homologation .....	34
10.2 Procédures d'agrément de savoir-faire .....	34
11 Procédures d'associativité .....	34
12 Conditions d'essai et exigences de contrôle .....	34
12.1 Généralités.....	34
12.2 Exigences de prélèvements et constitution des lots de contrôle.....	36
12.3 Séquences d'essais.....	36
12.4 Livraisons différées .....	46
13 Méthodes de mesure supplémentaires.....	46
13.1 Essai de rétention (essai destructif).....	46
13.2 Endurance à l'opération d'écriture/effacement: nombre de cycles de programmation (essai destructif) .....	46
13.3 Programmabilité .....	46
Documents de référence .....	50

## CONTENTS

	Page
FOREWORD.....	7
INTRODUCTION.....	11
Clause	
1 Marking and ordering information .....	17
1.1 Marking .....	17
1.2 Ordering information.....	17
2 Application related description.....	17
3 Specification of the function.....	17
3.1 Block diagram .....	17
3.2 Identification and function of terminals .....	19
3.3 Functional description .....	19
3.4 Family-related characteristics.....	21
4 Limiting values (absolute maximum rating system) .....	21
5 Operating conditions (within the specified operating temperature range) .....	23
6 Electrical characteristics.....	23
6.1 Static characteristics .....	23
6.2 Dynamic characteristics.....	27
6.3 Timing diagram .....	27
6.4 Capacitances .....	29
7 Programming.....	29
7.1 Programming mode .....	29
7.2 Erasing mode (if applicable).....	31
7.3 Number of programming-erasing cycles (where appropriate) .....	33
7.4 Data retention information .....	33
8 Additional information.....	33
9 Screening (if required).....	35
10 Quality assessment procedures .....	35
10.1 Qualification approval procedures .....	35
10.2 Capability approval procedures .....	35
11 Structural similarity procedures .....	35
12 Test conditions and inspection requirements .....	35
12.1 General .....	35
12.2 Sampling requirements and formation of inspection lots .....	37
12.3 Inspection tables .....	37
12.4 Delayed deliveries .....	47
13 Additional measurement method.....	47
13.1 Data retention test (destructive test).....	47
13.2 Write/erase endurance: number of programming cycles (destructive test).....	47
13.3 Programmability .....	47
Reference documents .....	51

	Pages
Tableau 1 – Groupe A: Contrôles lot par lot .....	38
Tableau 2 – Groupe B: Contrôles lot par lot .....	40
Tableau 3 – Groupe C: Contrôles périodiques.....	42
Tableau 4 – Groupe D.....	44

[IECNORM.COM](http://IECNORM.COM) : Click to view the full PDF of IEC 60748-2-12:2001

	Page
Table 1 – Group A: Lot-by-lot.....	39
Table 2 – Group B: Lot-by-lot.....	41
Table 3 – Group C: Periodic.....	43
Table 4 – Group D .....	45

IECNORM.COM : Click to view the full PDF of IEC 60748-2-12:2001

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**DISPOSITIFS À SEMICONDUCTEURS –  
CIRCUITS INTÉGRÉS –**

**Partie 2-12: Circuits intégrés numériques –  
Spécification particulière cadre pour les  
circuits logiques programmables (PLDs)**

AVANT-PROPOS

- 1) La CEI (Commission Électrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
- 3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, spécifications techniques, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
- 4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
- 6) L'attention est attirée sur le fait que certains des éléments de la présente Norme internationale peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 60748-2-12 a été établie par le sous-comité 47A: Circuits intégrés, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Cette norme est une spécification particulière cadre pour les circuits logiques programmables (PLDs).

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
47A/594/FDIS	47A/605/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les Directives ISO/CEI, Partie 3.

Le numéro QC qui figure sur la page de couverture de la présente publication est le numéro de spécification dans le système CEI d'assurance de la qualité des composants électroniques (IECQ).

## INTERNATIONAL ELECTROTECHNICAL COMMISSION

---

**SEMICONDUCTOR DEVICES –  
INTEGRATED CIRCUITS –**
**Part 2-12: Digital integrated circuits –  
Blank detail specification  
for programmable logic devices (PLDs)**

## FOREWORD

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
- 3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical specifications, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
- 5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
- 6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60748-2-12 has been prepared by subcommittee 47A: Integrated circuits, of IEC technical committee 47: Semiconductor devices.

This standard is a blank detail specification for programmable logic devices (PLDs).

The text of this standard is based on the following documents:

FDIS	Report on voting
47A/594/FDIS	47A/605/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 3.

The QC number that appears on the front cover of this publication is the specification number in the IEC Quality Assessment System for Electronic Components (IECQ).

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant 2010. A cette date, la publication sera

- reconduite;
- supprimée;
- remplacée par une édition révisée, ou
- amendée.

IECNORM.COM : Click to view the full PDF of IEC 60748-2-12:2001

The committee has decided that the contents of this publication will remain unchanged until 2010. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or
- amended.

IECNORM.COM : Click to view the full PDF of IEC 60748-2-12:2001

## DISPOSITIFS À SEMICONDUCTEURS – CIRCUITS INTÉGRÉS –

### Partie 2-12: Circuits intégrés numériques – Spécification particulière cadre pour les circuits logiques programmables (PLDs)

#### INTRODUCTION

Le système CEI d'assurance de la qualité des composants électroniques fonctionne conformément aux statuts de la CEI et sous son autorité. Le but de ce système est de définir les procédures d'assurance de la qualité de telle façon que les composants électroniques livrés par un pays participant comme étant conformes aux exigences d'une spécification applicable soient également acceptables dans les autres pays participants sans nécessiter d'autres essais.

Cette spécification particulière cadre fait partie d'une série de spécifications particulières cadres concernant les dispositifs à semiconducteurs; elle doit être utilisée avec les publications suivantes de la CEI:

CEI 60747-10/QC 700000:1991, *Dispositifs à semiconducteurs – Dixième partie: Spécification générale pour les dispositifs discrets et les circuits intégrés*

CEI 60748-2:1997, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 2: Circuits intégrés numériques*

CEI 60748-11/QC 790100:1990, *Dispositifs à semiconducteurs – Circuits intégrés – Onzième partie: Spécification intermédiaire pour les circuits intégrés à semiconducteurs à l'exclusion des circuits hybrides*

#### Renseignements nécessaires

Les nombres placés entre crochets sur cette page et la suivante correspondent aux indications nécessaires qui doivent être portées dans les cases prévues à cet effet à la page 14 de cette spécification.

#### Identification de la spécification particulière

- [1] Nom de l'Organisme National de Normalisation sous l'autorité duquel la spécification particulière est établie.
- [2] Numéro IECQ de la spécification particulière.
- [3] Numéros de référence et d'édition des spécifications générale et intermédiaire.
- [4] Numéro national de la spécification particulière, date d'édition et toute autre information requise par le système national.

#### Identification du composant

- [5] Fonction principale et numéro de type.
- [6] Renseignements sur la construction typique (matériaux, technologie principale) et le boîtier. Si les produits ont des variantes, elles doivent être indiquées ainsi que leurs caractéristiques.

## SEMICONDUCTOR DEVICES – INTEGRATED CIRCUITS –

### Part 2-12: Digital integrated circuits – Blank detail specification for programmable logic devices (PLDs)

#### INTRODUCTION

The IEC Quality Assessment System for Electronic Components is operated in accordance with the statutes of the IEC and under the authority of the IEC. The object of this system is to define quality assessment procedures in such a manner that electronic components released by one participating country as conforming with the requirements of an applicable specification are equally acceptable in all other participating countries without the need for further testing.

This blank detail specification is one of a series of blank detail specifications for semiconductor devices and shall be used with the following IEC publications:

IEC 60747-10/QC 700000:1991, *Semiconductor devices – Part 10: Generic specification for discrete devices and integrated circuits*

IEC 60748-2:1997, *Semiconductor devices – Integrated circuits – Part 2: Digital integrated circuits*

IEC 60748-11/QC 790100:1990, *Semiconductor devices – Integrated circuits – Part 11: Sectional specification for semiconductor integrated circuits excluding hybrid circuits*

#### Required information

Numbers shown in brackets on this and the following page correspond to the following items of required information, which should be entered in the spaces provided on page 15 of this blank detail specification.

#### Identification of the detail specification

- [1] The name of the National Standards Organization under whose authority the detail specification is issued.
- [2] The IECQ number of the detail specification.
- [3] The numbers and issue numbers of the generic and sectional specifications.
- [4] The national number of the detail specification, date of issue and any further information, if required by the national system.

#### Identification of the component

- [5] Main function and type number.
- [6] Information on typical construction (materials, the main technology) and the package. If applicable, variants of products shall be given here together with the variant characteristics.

La spécification particulière doit fournir une description brève comprenant les renseignements suivants:

- technologie (NMOS, connexions par fusibles, EPROM, EEPROM, RAM, etc.);
- organisation (mots × bits);
- configuration des étages de sortie (par exemple trois états);
- fonctions essentielles.

[7] Dessin d'encombrement, identification des bornes, marquage et/ou référence aux documents correspondants pour les encombrements.

[8] Catégories d'assurance de la qualité conformément à 2.6 de la spécification générique.

[9] Données de référence sur les propriétés les plus importantes afin de permettre des comparaisons entre des types de composants.

[Les articles indiqués entre crochets sur la page suivante de cette norme sont destinés à guider le rédacteur de la spécification; ils ne doivent pas figurer dans la spécification particulière.]

[Lorsqu'une caractéristique ou une valeur limite de cette norme sont indiquées par «x», cela indique qu'une valeur doit être indiquée dans la spécification particulière.]

[S'il y a une spécification de famille, le numéro et le titre de cette spécification doivent être indiqués ici. Quelles que soient les caractéristiques mentionnées dans cette spécification de famille, elles doivent être omises dans l'article 6. S'il ne s'agit pas d'une spécification de famille, «aucune» doit être indiqué ici.]

The detail specification shall give a brief description including the following:

- technology (NMOS, fusible link, EPROM, EEPROM, RAM, etc.);
- structure (word × bits);
- the type of output circuit (for example, three-state);
- major functions.

[7] Outline drawing, terminal identification, marking, and/or reference to the relevant document for outlines.

[8] Assessment levels according to 2.6 of the generic specification.

[9] Reference data on the most important properties to permit comparison between component types.

[Throughout this standard, texts given in square brackets are intended for guidance to the specification writer and shall not be included in the detail specification.]

[Throughout this standard, when a characteristic or rating applies, "x" denotes that a value shall be inserted in the detailed specification.]

[If there is family specification, the number and title of this specification shall be given here, and whatever characteristics are quoted in this family specification should be omitted in clause 6. If there is not a family specification, "none" should be stated here.]

IECNORM.COM : Click to view the full PDF of IEC 60748-2-12:2001

<p>[Nom (adresse) de l'ONH responsable [1] (et éventuellement de l'organisme auprès duquel la spécification peut être obtenue).]</p>	<p>[N° de la spécification particulière IECQ, plus n° d'édition et/ou date.] [2]  QC 790121</p>
<p><b>COMPOSANT ÉLECTRONIQUE DE QUALITÉ CONTRÔLÉE CONFORMÉMENT À:</b> [3]</p> <p>Spécification générique: CEI 60747-10/QC 700000</p> <p>Spécification intermédiaire: CEI 60748-11/QC 790100</p> <p>[et références nationales si elles sont différentes].</p>	<p>[Numéro national de la spécification particulière.] [4]</p> <p>[Cette case n'a pas besoin d'être utilisée si le numéro national est identique au numéro IECQ.]</p>
<p><b>SPÉCIFICATION PARTICULIÈRE CADRE POUR CIRCUITS LOGIQUES PROGRAMMABLES (PLD)</b> [5]</p> <p>[Numéro(s) de type du ou des dispositifs.]</p> <p>Renseignements à donner dans les commandes: voir 1.2 de cette norme.</p>	
<p><b>Description mécanique</b> [7]</p> <p><b>Références d'encombrement:</b> [Références du boîtier normalisé, numéro CEI (obligatoire si disponible) et/ou numéro national.]</p> <p><b>Dessin d'encombrement:</b> [Peut être transféré ou donné avec plus de détails à l'article 8 de cette norme].</p> <p><b>Identification des bornes:</b> [Dessin indiquant l'emplacement des bornes, y compris les symboles graphiques].</p> <p><b>Marquage:</b> [Lettres et chiffres, ou code de couleurs.] [La spécification particulière doit indiquer les informations à marquer sur le dispositif.] [Voir 2.5 de la spécification générique et/ou 1.1 de cette norme.]</p>	<p><b>Brève description</b> [6]</p> <p>Application: Fonction: Construction typique: [Si monolithique, MOS.] Encapsulation: [avec ou sans cavité.] [Tableau comparatif des caractéristiques des variantes de produits.]</p> <p><b>ATTENTION:</b> Dispositifs sensibles aux charges électrostatiques.</p> <p><b>Catégories d'assurance de la qualité</b> [8] [A choisir en 2.6 de la spécification générique.]</p> <p><b>Données de référence</b> [9] [Données de référence sur les propriétés les plus importantes pour permettre la comparaison des types de composants entre eux.]</p>
<p>Se reporter à la liste des produits homologués en vigueur pour connaître les fabricants dont les composants conformes à cette spécification particulière sont homologués.</p>	

[Name (address) of responsible NAI (and possibly of body from which the specification is available).] [1]	[Number of IECQ detail specification, plus issue number and/or date.] [2] QC 790121
<b>ELECTRONIC COMPONENTS OF ASSESSED QUALITY IN ACCORDANCE WITH:</b> Generic specification : IEC 60747-10/QC 700000 Sectional specification : IEC 60748-11/QC 790100 [and national reference if different.] [3]	[National number of detail specification.] [4]  [This box need not be used if national number repeats IECQ number.]
<b>BLANK DETAIL SPECIFICATION FOR PROGRAMMABLE LOGIC DEVICES (PLDs)</b> [5] [Type number(s) of the relevant device(s).] Ordering information: see 1.2 of this standard.	
<b>Mechanical description</b> [7] <b>Outline references:</b> [Standard package references should be given, IEC number (mandatory if available) and/or national number.] <b>Outline drawing:</b> [May be transferred to, or given with more details in, clause 8 of this standard.] <b>Terminal identification:</b> [Drawing showing pin assignments, including graphical symbols.] <b>Marking:</b> [Letters and figures, or colour code.] [The detail specification shall prescribe the information to be marked on the device, if any.] [See 2.5 of the generic specification and/or 1.1 of this standard.]	<b>Short description</b> [6] Application: Function: Typical construction: [for example, monolithic, MOS, etc] Encapsulation: [cavity or non-cavity.] [Comparison table of characteristics of variants of the device.] <b>CAUTION:</b> Electrostatic discharge sensitive devices. <b>Categories of assessed quality</b> [8] [From 2.6 of the generic specification.] <b>Reference data</b> [9] [Reference data on the most important properties to permit comparison between types.]
Information about manufacturers who have components qualified to this detail specification is available in the current qualified products list.	

## **1 Marquage et renseignements à donner dans les commandes**

### **1.1 Marquage**

[Toute information particulière autre que celles données en case [7] et/ou en 2.5 de la spécification générique doit être indiquée ici.]

### **1.2 Renseignements à donner dans les commandes**

[Sauf spécification contraire, les renseignements suivants constituent le minimum nécessaire pour passer commande d'un dispositif donné:

- référence précise du modèle (et valeur de la tension nominale, si nécessaire);
- référence IECQ de la spécification particulière avec numéro d'édition et/ou date selon le cas;
- catégories définies à l'article 9 de la spécification intermédiaire et, si nécessaire, séquence de sélection définie à l'article 8 de cette même spécification;
- emballage pour livraison;
- autres spécificités.]

## **2 Description relative à l'application**

[Les caractéristiques suivantes doivent être indiquées:

- tension d'alimentation nominale;
- consommation nominale;
- consommation nominale du courant de repos (si applicable);
- modes de fonctionnement;
- compatibilité électrique (si applicable); on doit indiquer si le circuit intégré est compatible électriquement avec d'autres circuits intégrés particuliers ou familles de circuits intégrés, ou si des interfaces spéciales sont nécessaires;
- schéma synoptique général;
- résumé des conditions de programmation et d'effacement (voir aussi l'article 7 de la présente norme).]

## **3 Spécification de la fonction**

### **3.1 Schéma synoptique**

[Le schéma synoptique doit être suffisamment détaillé pour permettre l'identification des différentes liaisons d'entrée et de sortie et des connexions extérieures (sélection boîtier, décodage d'adresse, etc.)]

[Le symbole graphique de la fonction doit être indiqué. Il peut être extrait d'un catalogue de normes de symboles graphiques, ou conçu conformément aux règles de la CEI 60617-12 ou de la CEI 60617-13.]

## 1 Marking and ordering information

### 1.1 Marking

[Any particular information other than that given in box [7] and/or 2.5 of the generic specification shall be given here.]

### 1.2 Ordering information

[The following minimum information is necessary to order a specific device, unless otherwise specified:

- precise type reference (and nominal voltage value, if required);
- IECQ reference of the detail specification with issue number and/or date when relevant;
- categories as defined in clause 9 of the sectional specification and, if required, screening sequence as defined in clause 8 of the sectional specification;
- packaging for delivery;
- any other particulars.]

## 2 Application related description

[The following information shall be given:

- nominal supply voltage;
- nominal current consumption;
- nominal stand-by current consumption (if applicable);
- operating modes;
- electrical compatibility (if applicable); it shall be stated whether the integrated circuit is electrically compatible with other particular integrated circuit or families of integrated circuits, or whether special interfaces are required;
- overall block diagram;
- summary of the programming/erasing conditions (see also clause 7 of this standard).]

## 3 Specification of the function

### 3.1 Block diagram

[The block diagram shall be sufficiently detailed to enable the individual functional units within the integrated circuit to be identified with their main input and output paths and the identification of their external connections (chip enable, address decode, etc).]

[The graphical symbol for the function shall be given. This may be obtained from a catalogue of standard graphical symbols or designed according to the rules of IEC 60617-12 or IEC 60617-13.]

### 3.2 Identification et fonction des bornes

[Toutes les bornes doivent être identifiées sur le schéma synoptique (bornes d'alimentation, bornes d'adresse, de données et de commande).]

[Les fonctions de borne doivent être indiquées dans un tableau comme suit:]

Numéro de la borne	Symbole de la borne	Désignation de la borne	Fonction	Fonction de la borne	
				Identification entrée/sortie	Type de circuit de sortie

### 3.3 Description de la fonction

[La fonction accomplie par le circuit doit être spécifiée avec indication des renseignements suivants:]

#### 1) Blocs fonctionnels

Les fonctions de chaque bloc fonctionnel doivent être indiquées. La description de chaque bloc doit comprendre les renseignements suivants:

- fonction de base, et relation avec les autres blocs fonctionnels, par exemple:
  - logique interne;
  - dimension de la matrice;
  - nombre de portes utilisables et de bornes;
  - fonction de commande de sortie:
    - a) éléments combinatoires;
    - b) éléments séquentiels;
    - c) rebouclage;
    - d) validation sortie;
    - e) polarité;
    - f) remise aux conditions initiales/remise à zéro des bascules;
  - entrée d'horloge;
  - fonction de sécurité;
  - fonction de signature électronique;
  - fonction de diagnostic;
- relation avec les bornes externes;
- relation avec les autres blocs fonctionnels;
- pour les autres fonctions, par exemple la fonction à alimentation réduite, se reporter à la partie correspondante de la CEI 60748 sur les caractéristiques de famille.

S'il y a lieu, un tableau de fonction et/ou de mode doit être donné.

#### 2) Description du fonctionnement

Mode de fonctionnement (par exemple méthode de mise en marche, préférence, état défectueux, etc.).]

### 3.2 Identification and function of terminals

[All terminals shall be identified on the block diagram (supply terminals, address, data and control terminals).]

[The terminal functions shall be indicated in a table as follows.]

Terminal number	Terminal symbol	Terminal designation	Function	Function of terminal	
				Input/output Identification	Type of output circuit

### 3.3 Functional description

[The function performed by the circuit shall be specified, including the following information:

#### 1) Functional blocks

The functions of each functional block shall be stated. The description of each block shall include the following:

- basic function and relation to other functional blocks, for example:
  - internal logic;
  - matrix size;
  - number of usable gates and terminals;
  - output control function:
    - a) combinational elements;
    - b) sequential elements;
    - c) feedback;
    - d) output enable;
    - e) polarity;
    - f) direct preset/reset to flip-flop;
  - clock input;
  - security function;
  - electronics signature function;
  - diagnostics function;
- relation to external terminals;
- relation to other functional blocks;
- for other functions, for example, the power-down function, see the applicable part of IEC 60748 for family-related characteristics.

Where appropriate, function table and/or mode table may be indicated.

#### 2) Operation related description

Operating mode (for example, set-up method, preference, default state, etc.).]

### 3.4 Caractéristiques de famille

[Dans cette partie, la description fonctionnelle spécifique de toute la famille doit être indiquée (en référence à la CEI 60748-2, à la CEI 60748-3 et à la CEI 60748-4).]

### 4 Valeurs limites (système des valeurs limites absolues)

Voir la CEI 60134 et la CEI 60748.

Ces valeurs s'appliquent dans la gamme des températures de fonctionnement, sauf spécification contraire.

[Sauf spécification contraire, les valeurs limites doivent être indiquées comme suit:

- toutes les précautions à prendre relatives à un circuit intégré particulier doivent être incluses, par exemple la manipulation des circuits MOS;
- toute interdépendance entre les valeurs limites doit être spécifiée;
- toutes les conditions pour lesquelles les valeurs limites s'appliquent doivent être indiquées;
- si des surcharges transitoires sont tolérées, leur amplitude et leur durée doivent être spécifiées.]

Pour toutes les tensions, la référence est une borne de référence désignée.

Paramètres	Symboles	Min.*	Max.*	Unité
Tension d'alimentation	$V_{CC}$	x	x	V
Tension d'entrée	$V_I$	x	x	V
Tension de sortie	$V_O$	x	x	V
Tension à l'état bloqué (voir note)	$V_{OZ}$	x	x	V
Courant de sortie	$I_O$	x	x	mA
Courant d'entrée	$I_I$	x	x	mA
Dissipation de puissance	$P_D$		x	W
Température de fonctionnement	$T_{amb}$ , $T_{case}$ et/ou $T_{ref}$	x	x	°C
Température de stockage	$T_{stg}$	x	x	°C
Dose d'effacement UV (voir note)			x	J/cm <sup>2</sup>
NOTE S'il y a lieu.				
* Valeurs algébriques				

### 3.4 Family-related characteristics

[In this part, all the family specific functional description shall be stated (with reference to IEC 60748-2, IEC 60748-3, and IEC 60748-4).]

## 4 Limiting values (absolute maximum rating system)

See IEC 60134 and IEC 60748.

The following values apply over the operating temperature range, unless otherwise specified.

[Unless otherwise specified, limiting values shall be given as follows:

- any cautionary statement unique to an individual integrated circuit shall include, for example, the handling of MOS circuits;
- any interdependence of limiting values shall be specified;
- all conditions for which the limiting values apply shall be stated;
- if transient overloads are permitted, their magnitude and duration shall be specified.]

All voltages shall be referenced to a designated reference terminal.

Parameter	Symbol	Min.*	Max.*	Unit
Supply voltage	$V_{CC}$	x	x	V
Input voltage	$V_I$	x	x	V
Output voltage	$V_O$	x	x	V
Off-state voltage (see note)	$V_{OZ}$	x	x	V
Output currents	$I_O$	x	x	mA
Input currents	$I_I$	x	x	mA
Power dissipation	$P_D$		x	W
Operating temperature	$T_{amb}$ , $T_{case}$ and/or $T_{ref}$	x	x	°C
Storage temperature	$T_{stg}$	x	x	°C
UV erase dose (see note)			x	J/cm <sup>2</sup>
NOTE Where appropriate.				
* Algebraic values				

## 5 Conditions de fonctionnement (dans la gamme des températures de fonctionnement spécifiées)

Ces conditions ne sont pas destinées à être contrôlées, mais elles sont applicables à l'assurance de la qualité.

Paramètres	Symboles	Min.	Max.	Unité
Tension d'alimentation	$V_{CC}$	x	x	V
Tensions d'entrée au niveau bas	$V_{IL}$	x	x	V
Tensions d'entrée au niveau haut	$V_{IH}$	x	x	V
Température de fonctionnement	$T_{amb}, T_{case}$ et/ou $T_{ref}$	x	x	°C

[Les conditions suivantes doivent être ajoutées s'il y a lieu:

- séquences d'initialisation;
- éléments externes;
- exigences de temps.]

## 6 Caractéristiques électriques

Ces caractéristiques s'appliquent dans toute la gamme des températures de fonctionnement, sauf spécification contraire.

[Si la performance indiquée du circuit varie dans la gamme des températures de fonctionnement, les valeurs des tensions d'entrée et de sortie et des courants associés doivent être données à 25 °C et aux extrêmes de la gamme des températures de fonctionnement. Les valeurs de courant et de tension doivent être données pour chaque type fonctionnellement différent d'entrée et/ou de sortie.

Les caractéristiques et exigences de temps spéciales doivent être spécifiées.

Chaque caractéristique de 6.1 et de 6.2 doit être indiquée, soit

- a) dans la gamme spécifiée des températures de fonctionnement, soit
- b) à une température de 25 °C et aux températures de fonctionnement maximale et minimale.]

### 6.1 Caractéristiques statiques

[La liste des paramètres doit être indiquée ici. Se reporter à la partie correspondante de la CEI 60748-2 pour valeurs limites, caractéristiques essentielles et spécifications de fonction des circuits logiques programmables (PLDs).]

## 5 Operating conditions (within the specified operating temperature range)

These conditions are not for inspection purposes but shall be adopted as the measuring conditions for the characteristics.

Parameters	Symbol	Min.	Max.	Unit
Supply voltage	$V_{CC}$	x	x	V
Low-level input voltage	$V_{IL}$	x	x	V
High-level input voltage	$V_{IH}$	x	x	V
Operating temperature	$T_{amb}$ , $T_{case}$ and/or $T_{ref}$	x	x	°C

[The following conditions shall be added where appropriate:

- initialization sequences;
- external elements;
- timing requirements.]

## 6 Electrical characteristics

These characteristics apply over the full operating temperature range, unless otherwise specified.

[Where the stated performance of the circuit varies over the operating temperature range, the values of the input and output voltages and their associated currents shall be stated at 25 °C, and at the extremes of the operating temperature range. Values of current and voltage shall be given for each functionally different type of input and/or output.

Special characteristic and timing requirements shall be specified.

Each characteristic of 6.1 and 6.2 shall be stated, either

- a) over the specified range of operating temperatures, or
- b) at a temperature of 25 °C, and at maximum and minimum operating temperatures.]

### 6.1 Static characteristics

[The list of parameters shall be stated here. See the relevant part of IEC 60748-2 for essential ratings, characteristics and functions for programmable logic devices (PLDs).]

[Pour toutes les tensions, la référence est une borne de référence désignée.]

Caractéristiques	Symboles	Conditions (note 3)	Min.	Max.	Unité (note 5)
Courant(s) d'alimentation (de fonctionnement)	$I_{CC1}$	$V_{CC}$ max.		x	mA
Courant(s) d'alimentation (de repos)	$I_{CC2}$	$V_{CC}$ max.		x	$\mu$ A
Tension d'entrée au niveau haut	$V_{IH}$	note 4	x	x	V
Tension d'entrée au niveau bas	$V_{IL}$	note 4	x	x	V
Tension de sortie au niveau haut	$V_{OH}$	$V_{CC}$ , $I_{OHA}$	x		V
Tension de sortie au niveau bas	$V_{OL}$	$V_{CC}$ , $I_{OLA}$		x	V
Courant d'entrée ou de fuite au niveau haut	$I_{IH}$	$V_{CC}$ , $V_{IH} = V_{OHB}$	x	x	$\mu$ A
Courant d'entrée ou de fuite au niveau bas	$I_{IL}$	$V_{CC}$ , $V_{IL} = V_{OLA}$	x	x	$\mu$ A
Courant de sortie au niveau haut (note1)	$I_{OH}$	$V_{CC}$ , $V_{OHB}$	x	x	$\mu$ A
Courant de sortie au niveau bas (note 1)	$I_{OL}$	$V_{CC}$ , $V_{OLA}$	x	x	mA
Courant de sortie (fuite) au niveau haut (note 2)	$I_{OHX}$	$V_{CC}$ , $V_{OHA}$	x	x	$\mu$ A
Courant de sortie (fuite) au niveau bas (note 2)	$I_{OLX}$	$V_{CC}$ , $V_{OLB}$	x	x	$\mu$ A
Courant de sortie à l'état haute impédance au niveau haut (si applicable)	$I_{OZH}$	$V_{CC}$ , $V_{OHB}$	x	x	$\mu$ A
Courant de sortie à l'état haute impédance au niveau bas (si applicable)	$I_{OZL}$	$V_{CC}$ , $V_{OLA}$	x	x	$\mu$ A
NOTE 1 Ces paramètres doivent être vérifiés comme conditions d'essais de $V_{OH}$ et $V_{OL}$ .					
NOTE 2 $I_{OHX}$ et $I_{OLX}$ s'appliquent uniquement aux circuits possédant des sorties à collecteur ouvert (ou source/drain ouvert) et, dans ce cas, ils remplacent $I_{OH}$ et $I_{OL}$ .					
NOTE 3 Les tensions d'alimentation doivent être spécifiées pour assurer que la mesure de la caractéristique correspondante est effectuée dans les conditions de pire cas.					
NOTE 4 $V_{IH}$ et $V_{IL}$ ne sont pas des valeurs mesurées mais des conditions d'essais.					
NOTE 5 L'unité convenable sera choisie.					

[Les valeurs suivantes doivent être indiquées s'il y a lieu; lorsque certaines bornes peuvent jouer le rôle d'entrées ou de sorties; il y aura lieu de fournir les informations dans ces deux cas.]

[All voltages are referenced to a designated reference terminal (GND, etc.), which shall be stated.]

Characteristics	Symbols	Conditions (note 3)	Min.	Max.	Unit (note 5)
Supply current(s) (operating)	$I_{CC1}$	$V_{CC}$ max.		x	mA
Supply current(s) (stand-by)	$I_{CC2}$	$V_{CC}$ max.		x	$\mu$ A
High-level input voltage	$V_{IH}$	note 4	x	x	V
Low-level input voltage	$V_{IL}$	note 4	x	x	V
High-level output voltage	$V_{OH}$	$V_{CC}$ , $I_{OHA}$	x		V
Low-level output voltage	$V_{OL}$	$V_{CC}$ , $I_{OLA}$		x	V
High-level input or leakage current	$I_{IH}$	$V_{CC}$ , $V_{IH} = V_{OHB}$	x	x	$\mu$ A
Low-level input or leakage current	$I_{IL}$	$V_{CC}$ , $V_{IL} = V_{OLA}$	x	x	$\mu$ A
High-level output current (note 1)	$I_{OH}$	$V_{CC}$ , $V_{OHB}$	x	x	$\mu$ A
Low-level output current (note 1)	$I_{OL}$	$V_{CC}$ , $V_{OLA}$	x	x	mA
High-level output current (leakage) (note 2)	$I_{OHX}$	$V_{CC}$ , $V_{OHA}$	x	x	$\mu$ A
Low-level output current (leakage) (note 2)	$I_{OLX}$	$V_{CC}$ , $V_{OLB}$	x	x	$\mu$ A
High-level off-state output current (if applicable)	$I_{OZH}$	$V_{CC}$ , $V_{OHB}$	x	x	$\mu$ A
Low-level off-state output current (if applicable)	$I_{OZL}$	$V_{CC}$ , $V_{OLA}$	x	x	$\mu$ A
NOTE 1 These parameters shall be inspected as applied conditions for $V_{OH}$ and $V_{OL}$ .					
NOTE 2 $I_{OHX}$ and $I_{OLX}$ apply only to circuits having open-collector (or open-source/drain) outputs and in this case replace $I_{OH}$ and $I_{OL}$ .					
NOTE 3 The supply voltages shall be specified to ensure the worst case for the relevant characteristic measurement.					
NOTE 4 $V_{IH}$ and $V_{IL}$ are not measured values but applied conditions of test.					
NOTE 5 The practical unit shall be selected.					

[The following shall also be stated where applicable; where certain terminals may function as input and as output, then information shall be given for both conditions.]

## 6.2 Caractéristiques dynamiques

[Chaque caractéristique électrique dynamique doit être indiquée dans des conditions du cas électrique le plus défavorable spécifié en fonction de la gamme recommandée des tensions d'alimentation indiquée à l'article 5.

Les conditions de charge doivent également être indiquées pour l'essai de chaque caractéristique dynamique, par exemple:

- dissipation de puissance en fonction de la fréquence de fonctionnement:
  - chargement dans les conditions les plus défavorables;
  - durant la programmation;
  - durant l'effacement;
- temps de propagation ou temps de transition:
  - entrée vers sortie;
  - horloge vers sortie;
  - remise à zéro vers sortie;
  - mise à un directe/remise à zéro vers sortie;
- temps de propagation pour les sorties trois états;
- temps d'autorisation;
- temps d'inhibition;
- temps d'établissement;
- temps de maintien;
- cycle d'horloge ou fréquence maximale;
- largeur d'impulsion d'horloge;
- largeur d'impulsion de remise à zéro.]

[La liste des paramètres doit être indiquée ici. Se reporter à la partie correspondante de la CEI 60748-2 pour valeurs limites, caractéristiques essentielles et spécifications de fonction des circuits logiques programmables (PLD).]

Les caractéristiques sont données dans le tableau ci-après.

Caractéristiques	Symboles	Conditions	Min.	Max.	Unité

## 6.3 Diagramme des temps

[Des diagrammes des temps doivent être fournis, comportant un ensemble complet de signaux indiquant le fonctionnement de chaque mode du circuit. On doit indiquer tous les intervalles de temps que l'utilisateur doit connaître pour assurer le fonctionnement correct de la mémoire.

On doit indiquer sur ces diagrammes tous les paramètres spécifiés en 6.2.]

## 6.2 Dynamic characteristics

[Each dynamic characteristic shall be stated under specified electrical worst-case conditions with respect to the recommended range of supply voltages as stated in clause 5.

Loading conditions also shall be stated for dynamic characteristic testing, for example:

- power dissipation versus operating frequency:
  - worst-case loading;
  - during programming;
  - during erasing;
- propagation time or transition time:
  - input to output;
  - clock to output;
  - reset to output;
  - direct set/reset to output;
- propagation times for three-state output;
- enable time;
- disable time;
- set-up time;
- hold time;
- clock cycle or maximum frequency;
- clock width;
- reset pulse width.]

[The list of parameters shall be stated here. See the relevant part of IEC 60748-2 for essential ratings, characteristics and functions for programmable logic devices (PLDs). ]

The characteristics shall be given in the table below.

Characteristics	Symbols	Conditions	Min.	Max.	Unit

## 6.3 Timing diagram

[Timing diagrams shall be given to comprise a complete set of signals which shows each operation mode of the circuit. Any time intervals which need to be known by the user to ensure the correct operation of the circuit shall be stated.

Any parameters mentioned in 6.2 shall be found in the timing diagrams.]

## 6.4 Capacités

[Les valeurs maximales des capacités aux bornes d'entrée et de sortie pour les valeurs spécifiées de

- tension(s) d'alimentation;
- tension continue à la borne correspondante;
- fréquence;
- tensions d'entrée aux autres bornes.]

Les caractéristiques sont données dans le tableau ci-après.

Caractéristiques	Symboles	Conditions	Max.	Unité

## 7 Programmation

### 7.1 Mode programmation

#### 7.1.1 Procédure de programmation

[La procédure de programmation recommandée doit être indiquée. S'il y a lieu, les conditions et les méthodes de vérification (par exemple le sens de la tension, les caractéristiques statiques et dynamiques des impulsions de programmation, le nombre d'impulsions de programmation) pendant la programmation doivent être indiquées.

Si une procédure d'effacement est nécessaire avant la programmation, elle doit être spécifiée.]

#### 7.1.2 Conditions de programmation

[Les conditions spécifiées de programmation doivent être indiquées conformément à la CEI 60748-2, chapitre III, section quatre, article 7. Lorsque la gamme de températures dans laquelle s'applique la procédure de programmation est différente de la gamme de températures de fonctionnement, elle doit être indiquée.

Les conditions et/ou caractéristiques électriques suivantes doivent être indiquées en valeurs maximales et/ou minimales:

- a) courant(s) et/ou tension(s) d'alimentation lorsque l'impulsion de programmation est appliquée;
- b) courant(s) et/ou tension(s) de programmation aux broches spécifiées auxquelles l'impulsion de programmation est appliquée;
- c) courant(s) et/ou tension(s) d'entrée aux broches de commande de programmation.]

#### 7.1.3 Exigences de temps

[Un diagramme des temps doit être donné et les exigences de temps suivantes indiquées:

- |  |                                    |
|--|------------------------------------|
| i) Largeur de l'impulsion de programmation             | valeurs minimales et maximales.    |
| ii) Temps de montée de l'impulsion de programmation    | valeurs minimales et/ou maximales. |
| iii) Temps de descente de l'impulsion de programmation | valeurs minimales et/ou maximales. |
| iv) Rapport cyclique de programmation (s'il y a lieu)  | valeur maximale.                   |



v) Temps d'établissement:

Des valeurs minimales devront être indiquées pour les temps d'établissement suivants:

- a) adresse avant impulsion de programmation ou d'autorisation de programmation (voir note);
- b) entrée de données avant impulsion de programmation ou d'autorisation de programmation (voir note);
- c) autorisation de programmation avant impulsion de programmation (s'il y a lieu).

vi) Temps de maintien:

Des valeurs minimales devront être indiquées pour les temps de maintien suivants:

- a) adresse après la fin de l'impulsion de programmation ou d'autorisation de programmation (voir note);
- b) entrée de données après la fin de l'impulsion de programmation ou d'autorisation de programmation (voir note);
- c) adresse après la fin de l'entrée de données;
- d) autorisation de programmation après la fin de l'impulsion de programmation (s'il y a lieu).

Les dispositifs sans broches de programmation séparées devront subir des procédures de programmation spécifiques du dispositif qui ne pourront pas être spécifiées dans la BDS.

NOTE Le choix de l'«impulsion de programmation» ou de l'«autorisation de programmation» comme impulsion de référence dépend de celle qui devient inactive la première et cela doit être conforme avec le diagramme des temps spécifié.]

## 7.2 Mode effacement (si applicable)

[Si applicable, la procédure d'effacement et la gamme des températures de fonctionnement à laquelle cette opération peut être effectuée doivent être indiquées.]

[OU – pour dispositifs utilisant la technologie des EEPROM]

### 7.2.1 Conditions d'effacement recommandées

[Les conditions électriques suivantes pendant l'effacement doivent être indiquées avec les valeurs minimales et/ou maximales:

- a) courant(s) et/ou tension(s) d'alimentation lorsque l'impulsion d'effacement est appliquée;
- b) courant(s) et/ou tension(s) d'effacement aux broches spécifiées auxquelles l'impulsion d'effacement est appliquée;
- c) courant(s) et/ou tension(s) d'entrée à toute broche utilisée pour une opération d'effacement.

NOTE Lorsque la gamme de températures précisée pour la procédure d'effacement est différente de la gamme de températures de fonctionnement, ceci doit être indiqué.]

### 7.2.2 Exigences de temps (effacement)

[Les exigences de temps suivantes doivent être données:

- |  |                                    |
|--|------------------------------------|
| i) Largeur d'impulsion d'effacement                | valeurs minimales et maximales.    |
| ii) Temps de montée de l'impulsion d'effacement    | valeurs minimales et/ou maximales. |
| iii) Temps de descente de l'impulsion d'effacement | valeurs minimales et/ou maximales. |
| iv) Rapport cyclique d'effacement (s'il y a lieu)  | valeur maximale.                   |

## v) Set-up time:

Minimum values shall be stated for the following set-up times:

- a) address before programme pulse or programme enable (see note);
- b) data-in before programme pulse or programme enable (see note);
- c) programme enable before programme pulse (where appropriate).

## vi) Hold times:

Minimum values shall be stated for the following hold times:

- a) address after end of programme pulse or programme enable (see note);
- b) data-in after end of programme pulse or programme enable (see note);
- c) address after end of data-in;
- d) programme enable after end of programme pulse (where appropriate).

Devices without separate programming terminals should require a specific programming procedure peculiar to the device which cannot be specified in the BDS.

NOTE The choice of "programme pulse" or "programme enable" as the reference pulse depends on which one becomes inactive first, and this shall be in accordance with the given timing diagram.]

## 7.2 Erasing mode (if applicable)

[If applicable, the erasing procedure and the range of operating temperatures at which this operation may be carried out shall be stated.]

[EITHER – for devices using EEPROM technology]

### 7.2.1 Recommended erasing conditions

[The following electrical conditions during erasing shall be stated, with maximum and/or minimum values:

- a) power supply current(s) and/or voltage(s), when the erase pulse is applied;
- b) erasing current(s) and/or voltage(s) at specified terminals to which the erase pulse is applied;
- c) input current(s) and/or voltage(s) at any other terminal used for an erasing operation.

NOTE When the temperature range to be used for the erasing procedure is different from the operating temperature range, this shall be specified.]

### 7.2.2 Timing requirements (erasure)

[The following timing requirements shall be stated:

- |  |                                |
|--|--------------------------------|
| i) Erasing pulse duration (width)        | minimum and maximum values.    |
| ii) Erase pulse rise time                | minimum and/or maximum values. |
| iii) Erase pulse fall time               | minimum and/or maximum values. |
| iv) Erase duty cycle (where appropriate) | maximum value.                 |

- v) Temps d'établissement:
- a) adresse avant le début de l'impulsion d'effacement      valeurs minimales;
  - b) autorisation avant le début de l'impulsion d'effacement (s'il y a lieu)      valeurs minimales.
- vi) Temps de maintien:
- a) adresse après la fin de l'impulsion d'effacement      valeurs minimales.
  - b) autorisation après la fin de l'impulsion d'effacement (s'il y a lieu)      valeurs minimales.

NOTE Pour les dispositifs sans broches d'effacement séparées (exigeant une procédure d'effacement spécifique au dispositif), la procédure d'effacement doit être spécifiée dans la spécification particulière.]

[OU – pour dispositifs utilisant la technologie des UV EPROM]

### 7.2.3 Conditions d'effacement recommandées

[Les conditions suivantes ainsi que leurs tolérances doivent être indiquées:

- a) longueur d'onde de la lumière UV;
- b) intensité de la lumière UV sur la fenêtre transparente du boîtier;
- c) temps d'exposition.]

### 7.3 Nombre de cycles programmation/effacement (s'il y a lieu)

[Le nombre minimal de cycles de programmation/effacement à accomplir pour les conditions de fonctionnement spécifiées doit être indiqué.

NOTE Ce nombre est probablement fonction des conditions d'impulsion de programmation et/ou d'effacement, de la température et du temps de fonctionnement.]

### 7.4 Information de rétention

[S'il y a lieu, par exemple pour des dispositifs utilisant la technologie EEPROM, les informations de rétention suivantes doivent être indiquées:

- a) nombre maximal d'opérations lecture/écriture;
- b) temps de rétention minimal.]

## 8 Renseignements supplémentaires

[Les renseignements supplémentaires facultatifs suivants peuvent constituer les données minimales de conception:

- résistance thermique: des renseignements peuvent être donnés pour définir la température maximale tolérée au point de référence à la surface d'un dispositif à une dissipation indiquée conformément aux conditions maximales d'utilisation recommandées;
- immunité au bruit (entrées, tensions d'alimentation, etc.);
- alimentations: s'il y a lieu, donner les variations typiques du ou des courants (ou de la ou des tensions) d'alimentation, dans toute la gamme spécifiée des fréquences du signal de commande, y compris les alimentations par impulsions;
- règles de charge: les informations concernant la capacité de charge en sortie doivent être données;
- schémas électriques d'entrée ou de sortie (si nécessaire);
- outils de développement.]



## **9 Sélection (si exigé)**

Voir l'article 8 de la spécification intermédiaire.

[Conditions de rodage: les informations suivantes doivent être spécifiées:

- température ambiante: température maximale de fonctionnement, sauf spécification contraire;
- tension d'alimentation: valeur nominale, sauf spécification contraire;
- fréquence;
- schéma du circuit et conditions.]

## **10 Procédures d'assurance de la qualité**

Pour la qualification, l'une des deux procédures ci-après peut être utilisée.

### **10.1 Procédures d'homologation**

[Voir 3.1 de la spécification générique et 5.1 de la spécification intermédiaire.]

### **10.2 Procédures d'agrément de savoir-faire**

[Voir 3.11 de la spécification générique.]

## **11 Procédures d'associativité**

[Voir l'article 6 de la spécification intermédiaire.]

## **12 Conditions d'essai et exigences de contrôle**

Pour effectuer ou vérifier les exigences suivantes, un circuit standard d'évaluation doit être présenté par le fabricant. Le circuit d'évaluation doit être représentatif des capacités fonctionnelles des cellules logiques de base dont le PLD est constitué.

### **12.1 Généralités**

#### **12.1.1 Conditions générales pour les mesures électriques et fonctionnelles**

Voir 4.3.1 de la spécification générique.

Le programme d'essais fait partie de la spécification du produit. [Le fabricant doit démontrer à l'ONS que la séquence d'essais fonctionnels est appropriée à la définition donnée par le fabricant (fonction, taux de couverture, etc.).] Le programme d'essais reste confidentiel entre le fabricant et l'ONS et ne doit pas être divulgué sans le consentement du fabricant.

#### **12.1.2 Vérification fonctionnelle**

##### **12.1.2.1 Conditions générales**

Voir la spécification générique.

## 9 Screening (if required)

See clause 8 of the sectional specification.

[Burn-in conditions: the following shall be specified:

- ambient temperature: maximum operating temperature, unless otherwise specified;
- supply voltage: nominal value, unless otherwise specified;
- frequency;
- circuit diagram and conditions.]

## 10 Quality assessment procedures

For qualification, either of the two following procedures may be used.

### 10.1 Qualification approval procedures

[See 3.1 of the generic specification and 5.1 of the sectional specification.]

### 10.2 Capability approval procedures

[See 3.11 of the generic specification.]

## 11 Structural similarity procedures

[See clause 6 of the sectional specification.]

## 12 Test conditions and inspection requirements

To perform or verify the following requirements, a standard evaluation circuit shall be presented by the manufacturer. This evaluation circuit shall be representative of the functional capabilities of the basic logic cells of which the PLD consists.

### 12.1 General

#### 12.1.1 General conditions for electrical and functional measurements

See 4.3.1 of the generic specification.

The test programme is part of the product specification. [The manufacturer shall demonstrate to the NSI that the functional test sequence is adequate, referring to the definition given by the manufacturer (function, test coverage, etc.).] The test programme is confidential between the manufacturer and the NSI and shall not be disclosed without the consent of the manufacturer.

#### 12.1.2 Functional verification

##### 12.1.2.1 General conditions

See the generic specification.

### 12.1.2.2 Définitions et vérification de la fonction

[La fonction réalisée par le circuit intégré doit être décrite le plus précisément possible à l'article 3 de la spécification particulière.]

Le programme d'essais du fabricant doit être utilisé pour la vérification de la fonction. Ce programme d'essais fait partie de la spécification du produit.

[Le fabricant doit garantir à l'ONS que le programme d'essais est approprié aux besoins de la vérification de la fonction et, en particulier, que la vérification de la fonction par ce programme d'essais est valable dans toute la gamme des tensions d'alimentation et des températures de fonctionnement.]

[L'ONS peut exiger que le fabricant montre le programme d'essais avec toutes les modifications éventuelles. Cependant, ces renseignements restent confidentiels.]

[L'ONS est en droit de consulter des experts qui doivent être agréés par le fabricant.]

[Dans le cadre de cette procédure, la vérification de la fonction n'est pas décrite dans la spécification particulière.]

### 12.1.2.3 Qualification de la programmation et de l'effacement

Ces essais sont effectués en sous-groupe A2 dans les conditions suivantes:

Un échantillon de dispositifs doit être programmé puis effacé dans des conditions de programmation et d'effacement applicables aux dispositifs soumis à l'essai comme spécifié dans la DS (voir 7.1 et 7.2 de la présente spécification particulière cadre (BDS)).

Le gabarit utilisé pour la programmation doit être tel qu'après l'effacement, au moins 50 % des éléments binaires doivent avoir changé d'état.

Sanction: une pièce est réputée défectueuse pour une des positions ayant été soumises à programmation ou effacement et n'ayant pas changé d'état logique après programmation ou effacement.

## 12.2 Exigences de prélèvements et constitution des lots de contrôle

Exigences de prélèvement: voir l'article 9 de la spécification intermédiaire et 3.7 de la spécification générique.

Le système NQA doit être choisi pour les essais du groupe A.

Lots de contrôle: voir l'article 9 de la spécification intermédiaire.

## 12.3 Séquences d'essais

La spécification des essais des groupes A, B, C et D est présentée dans les tableaux 1 à 4, respectivement.

Les essais doivent être effectués à 25 °C, sauf spécification contraire.

Les essais suivis de (D) sont destructifs.

### 12.1.2.2 Definition and verification of the function

[The function performed by the integrated circuit shall be described as precisely as possible in clause 3 of the detail specification.]

For the verification of the function, the manufacturer's test programme shall be used. This test programme is part of the product specification.

[The manufacturer shall have assured the NSI that the test programme is adequate for this purpose and, in particular, shall assure the NSI that the verification of the function by the test programme is valid over the supply voltage and operating temperature range.]

[The NSI can require the manufacturer to demonstrate the test programme and any change; however, the information is confidential.]

[The NSI has the right to consult experts who shall be acceptable to the manufacturer.]

[Within this procedure, the verification of the function is not described in the detail specification.]

### 12.1.2.3 Assessment of programmability and erasability

These tests are performed with the subgroup A2 under the following conditions:

A sample of devices shall be programmed and then erased under the programming and erasing conditions valid for the devices under test as they are described in the DS (see 7.1 and 7.2 of this blank detail specification (BDS))

The pattern used for programming shall be such that after erasure, at least 50 % of the binary elements shall have been programmed in a changed state.

Criteria: a device is said to be defective if, when one of its locations has been submitted to a programming/erasing operation, programming operation does not change its logic state.

## 12.2 Sampling requirements and formation of inspection lots

Sampling requirements: see clause 9 of the sectional specification and 3.7 of the generic specification.

The AQL system shall be chosen for group A testing.

Inspection lots: see clause 9 of the sectional specification.

## 12.3 Inspection tables

The specification of the tests for groups A, B, C and D is given respectively in tables 1 to 4.

Tests shall be made at 25 °C, unless otherwise specified.

Tests marked (D) are destructive.

**Tableau 1 – Groupe A: Contrôles lot par lot**

Sous-groupe	Examen ou essai	Conditions d'essai	Limites
A1	Examen visuel externe	Voir 4.2.1.1 de la CEI 60747-10/ QC 700000	
A2	Vérification de la fonction à 25 °C, sauf spécification contraire	Conformément au 12.1 de cette spécification	
A2a	(Non applicable à la catégorie I) Vérification de la fonction aux températures minimale et maximale de fonctionnement (voir note)		
A3	Caractéristiques statiques à 25 °C	Voir 6.1 de cette spécification.  Pour les paramètres de sortie, les séquences de pré réglage et la charge doivent être spécifiées. Les niveaux des entrées non utilisées doivent être spécifiés si nécessaire	Voir 6.1 de cette spécification
A3a	Caractéristiques statiques aux températures minimale et maximale de fonctionnement (voir note)	A $T_{amb} = T_{amb \text{ min.}} \text{ et } T_{amb \text{ max.}}$	Les limites peuvent être différentes de celles du sous- groupe A3
A4	Caractéristiques dynamiques à 25 °C, sauf spécification contraire	Voir 6.2 de cette spécification.  Les tensions, séquences et combinaisons de signaux d'entrée et les formes d'ondes de sortie qui en résultent, telles qu'elles sont indiquées dans les diagrammes de séquences spécifiées.  Les valeurs appropriées des conditions de temps essentielles doivent être spécifiées. La charge en sortie doit être spécifiée.	Voir 6.2 de cette spécification
NOTE Le fabricant peut utiliser les résultats des essais à 25 °C et ceux obtenus aux températures extrêmes, comme indiqué dans la CEI 60747-10 et la CEI 60748-11.			

IECNORM.COM : Cliquez pour voir le PDF de IEC 60748-2-12:2001

Table 1 – Group A: Lot-by-lot

Sub-group	Examination or test	Conditions of test	Limits
A1	External visual examination	See 4.2.1.1 of IEC 60747-10/QC 700000	
A2	Verification of the function at 25 °C, unless otherwise specified	In accordance with 12.1 of this specification	
A2a	(Not applicable to category I) Verification of the function at minimum and maximum operating temperatures (see note)		
A3	Static characteristics at 25 °C	See 6.1 of this specification. For output parameters, presetting sequences and loading shall be specified. The levels of unused inputs shall be specified if necessary.	See 6.1 of this specification.
A3a	Static characteristics at minimum and maximum operating temperatures (see note)	At $T_{amb} = T_{amb\ max.}$ and $T_{amb\ min.}$	Limits may be different from those in subgroup A3.
A4	Dynamic characteristics at 25 °C, unless otherwise specified	See 6.2 of this specification. The voltage sequences and combinations of input signals, and the resulting output waveforms as given in the specified control sequence diagrams. Appropriate values of essential timing conditions shall be specified. Output loading shall be specified.	See 6.2 of this specification.
NOTE The manufacturer may use test results at 25 °C and results at the temperature extremes as specified in IEC 60747-10 and IEC 60748-11.			

IECNORM.COM : Click to view the full PDF of IEC 60748-2-12:2001



**Table 2 – Group B: Lot-by-lot***(In case of category I, see 2.6 of the generic specification)*

Sub-group	Examination or test	IEC publication	Details and conditions	Limits
B1 (ND)	Dimensions	60747-10, 4.2.2 and annex B		See mechanical description of this standard
B2c	Electrical ratings verification	Not applicable		
B4 (D)	Solderability	60749, chapter 2, 2.1	As specified	Good wetting
B5 (ND)	Rapid change of temperature: a) Cavity devices			
	Rapid change of temperature, followed by: – electrical tests selected from A2 and A3	60749, chapter 3, 1.1	10 cycles  As in A2 and A3	As in A2 and A3
	– sealing, fine leak detection and	60749, chapter 3, 5.2 or 5.3	As specified	
	– sealing, gross leak detection	60749, chapter 3, 5.2.6	As specified	
(D)	b) Non-cavity and epoxy sealed cavity devices			
	Rapid change of temperature, followed by: – external visual examination	60749, chapter 3, 1.1  60747-10, 4.2.1.1	10 cycles	
	– damp heat, steady state	60749, chapter 3, 4B	Severity 1, 168 h	
	– electrical tests selected from A2 and A3		As in A2 and A3	As in A2 and A3
B8 (ND)	Programmability	See 13.3 of this specification	For categories II and III	See clause 13 of this specification.  Devices shall be programmed to specified patterns.  At least two patterns shall be chosen so that each location is programmed once, that is a checker-board and an inverted checker-board with respect to topology.  Final measurements: A2 and A3.
(D)	Electrical endurance	See 12.3 of the sectional specification	168 h, conditions as specified in 12.3 and, if applicable, 12.4 of the sectional specification	See 12.3 of the sectional specification