

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

748-2-10

QC 790107

Première édition
First edition
1994-12

**Dispositifs à semiconducteurs –
Circuits intégrés –**

Partie 2:

Circuits intégrés numériques –

**Section 10: Spécification particulière cadre
pour les mémoires à circuits intégrés**

à lecture-écriture à fonctionnement dynamique

**Semiconductor devices –
Integrated circuits –**

Part 2:

Digital integrated circuits –

Section 10: Blank detail specification for

integrated circuit dynamic read/write memories



Numéro de référence
Reference number
CEI/IEC 748-2-10: 1994

Numéros des publications

Depuis le 1^{er} janvier 1997, les publications de la CEI sont numérotées à partir de 60000.

Publications consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles dans le Catalogue de la CEI.

Les renseignements relatifs à des questions à l'étude et des travaux en cours entrepris par le comité technique qui a établi cette publication, ainsi que la liste des publications établies, se trouvent dans les documents ci-dessous:

- «Site web» de la CEI*
- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement
(Catalogue en ligne)*
- **Bulletin de la CEI**
Disponible à la fois au «site web» de la CEI* et comme périodique imprimé

Terminologie, symboles graphiques et littéraux

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 60050: *Vocabulaire Electrotechnique International* (VEI).

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera la CEI 60027: *Symboles littéraux à utiliser en électrotechnique*, la CEI 60417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles*, et la CEI 60617: *Symboles graphiques pour schémas*.

* Voir adresse «site web» sur la page de titre.

Numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series.

Consolidated publications

Consolidated versions of some IEC publications including amendments are available. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available in the IEC catalogue.

Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is to be found at the following IEC sources:

- **IEC web site***
- **Catalogue of IEC publications**
Published yearly with regular updates
(On-line catalogue)*
- **IEC Bulletin**
Available both at the IEC web site* and as a printed periodical

Terminology, graphical and letter symbols

For general terminology, readers are referred to IEC 60050: *International Electrotechnical Vocabulary* (IEV).

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications IEC 60027: *Letter symbols to be used in electrical technology*, IEC 60417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets* and IEC 60617: *Graphical symbols for diagrams*.

* See web site address on title page.

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC
748-2-10**

QC 790107

Première édition
First edition
1994-12

**Dispositifs à semiconducteurs –
Circuits intégrés –**

Partie 2:

Circuits intégrés numériques –

**Section 10: Spécification particulière cadre
pour les mémoires à circuits intégrés
à lecture-écriture à fonctionnement dynamique**

**Semiconductor devices –
Integrated circuits –**

Part 2:

Digital integrated circuits –

**Section 10: Blank detail specification for
integrated circuit dynamic read/write memories**

© CEI 1994 Droits de reproduction réservés — Copyright — all rights reserved

Aucune partie de cette publication ne peut être reproduite ni
utilisée sous quelque forme que ce soit et par aucun procédé,
électronique ou mécanique, y compris la photocopie et les
microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized
in any form or by any means, electronic or mechanical,
including photocopying and microfilm, without permission
in writing from the publisher

Bureau central de la Commission Electrotechnique Internationale 3, rue de Varembé Genève Suisse
Téléfax: +41 22 919 0300 e-mail: inmail@iec.ch IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

S

Pour prix, voir catalogue en vigueur
For price, see current catalogue

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS –

Circuits intégrés –

Partie 2: Circuits intégrés numériques –

Section 10 – Spécification particulière cadre pour les mémoires à circuits intégrés à lecture-écriture à fonctionnement dynamique

AVANT-PROPOS

- 1) La CEI (Commission Electrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par les comités d'études où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 3) Ces décisions constituent des recommandations internationales publiées sous forme de normes, de rapports techniques ou de guides et agréées comme telles par les Comités nationaux.
- 4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.

La présente norme a été établie par le sous-comité 47A: Circuits intégrés, et par le comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Cette norme est une spécification particulière cadre pour les mémoires à circuits intégrés à lecture-écriture à fonctionnement dynamique.

Le texte de cette norme est issu des documents suivants:

DIS	Rapport de vote
47A(BC)295	47A(BC)298

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Le numéro QC qui figure sur la page de couverture de la présente publication est le numéro de la spécification dans le système CEI d'assurance de la qualité des composants électroniques (IECQ).

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SEMICONDUCTOR DEVICES –

Integrated circuits –

Part 2: Digital integrated circuits –

Section 10 – Blank detail specification
for integrated circuit dynamic
read/write memories

FOREWORD

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international cooperation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters, prepared by technical committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 3) They have the form of recommendations for international use published in the form of standards, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
- 5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.

This standard has been prepared by sub-committee 47A: Integrated circuits, and IEC technical committee 47: Semiconductor devices.

This standard is a blank detail specification for integrated circuit dynamic read/write memories.

The text of this standard is based on the following documents:

DIS	Report on voting
47A(CO)295	47A(CO)298

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

The QC number that appears on the front cover of this publication is the specification number in the IEC Quality Assessment System for Electronic Components (IECQ).

Les publications suivantes sont citées dans la présente norme:

- CEI 68-2-17 (1978): *Essais d'environnement – Deuxième partie: Essais – Essai Q: Etanchéité*
- CEI 134 (1961): *Systèmes de valeurs limites pour les tubes électroniques et les dispositifs à semiconducteurs analogues*
- CEI 617-12 (1991): *Symboles graphiques pour schémas – Douzième partie: Opérateurs logiques binaires*
- CEI 747-10 (1991): *Dispositifs à semiconducteurs – Dispositifs discrets et circuits intégrés – Dixième partie – Spécification générique pour les dispositifs discrets et les circuits intégrés*
- CEI 748-2 (1985): *Dispositifs à semiconducteurs – Circuits intégrés – Deuxième partie: Circuits intégrés digitaux*
Amendement n° 1 (1991).
- CEI 748-11 (1990): *Dispositifs à semiconducteurs – Circuits intégrés – Onzième partie: Spécification intermédiaire pour les circuits intégrés à semiconducteurs à l'exclusion des circuits hybrides*
- CEI 749 (1984): *Dispositifs à semiconducteurs – Essais mécaniques et climatiques*
Amendement n° 1 (1991)
Amendement n° 2 (1993)

IECNORM.COM : Click to view the full PDF of IEC 60748-2-10:1994

The following publications are quoted in this standard:

- IEC 68-2-17 (1978): *Environmental testing – Part 2: Tests – Test Q: Sealing*
- IEC 134 (1961): *Rating systems for electronic tubes and valves and analogous semiconductor devices*
- IEC 617-12 (1991): *Graphical symbols for diagrams – Part 12: Binary logic elements*
- IEC 747-10 (1991): *Semiconductor devices – Discrete devices and integrated circuits – Part 10: Generic specification for discrete devices and integrated circuits*
- IEC 748-2 (1985): *Semiconductor devices – Integrated circuits – Part 2: Digital integrated circuits*
Amendment No. 1 (1991).
- IEC 748-11 (1990): *Semiconductor devices – Integrated circuits – Part 11: Sectional specification for semiconductor integrated circuits excluding hybrid circuits*
- IEC 749 (1984): *Semiconductor devices – Mechanical and climatic test methods*
Amendment No. 1 (1991)
Amendment No. 2 (1993)

IECNORM.COM : Click to view the full PDF of IEC 60748-2-10:1994

DISPOSITIFS À SEMICONDUCTEURS –
Circuits intégrés –
Partie 2: Circuits intégrés numériques –
Section 10 – Spécification particulière cadre pour
les mémoires à circuits intégrés à lecture-écriture
à fonctionnement dynamique

INTRODUCTION

Le système CEI d'assurance de la qualité des composants électroniques fonctionne conformément aux statuts de la CEI et sous son autorité. Le but de ce système est de définir les procédures d'assurance de la qualité de telle façon que les composants électroniques livrés par un pays participant comme étant conformes aux exigences d'une spécification applicable soient également acceptables dans les autres pays participants sans nécessiter d'autres essais.

Cette spécification particulière cadre fait partie d'une série de spécifications particulières cadres concernant les dispositifs à semiconducteurs; elle doit être utilisée avec les publications suivantes:

CEI 747-10/QC 700000: *Dispositifs à semiconducteurs – Dispositifs discrets et circuits intégrés – Dixième partie: Spécification générique pour les dispositifs discrets et les circuits intégrés*

CEI 748-11/QC 790100: *Dispositifs à semiconducteurs – Circuits intégrés – Onzième partie: Spécification intermédiaire pour les circuits intégrés à semiconducteurs à l'exclusion des circuits hybrides.*

Renseignements nécessaires

Les nombres placés entre crochets sur cette page et les pages suivantes correspondent aux indications suivantes qui doivent être portées dans les cases prévues à cet effet à la page suivante de cette spécification.

Identification de la spécification particulière

- [1] Nom de l'Organisme National de Normalisation sous l'autorité duquel la spécification particulière est établie.
- [2] Numéro IECQ de la spécification particulière.
- [3] Numéros de référence et d'édition des spécifications générique et intermédiaire.
- [4] Numéro national de la spécification particulière, date d'édition et toute autre information requise par le système national.

Identification du composant

- [5] Fonction principale et numéro de type.
- [6] Renseignements sur la construction typique (matériaux, technologie principale) et le boîtier. Si les produits ont des variantes, elles doivent être indiquées ainsi que leurs caractéristiques.

SEMICONDUCTOR DEVICES –
Integrated circuits –
Part 2: Digital integrated circuits
Section 10 – Blank detail specification
for integrated circuit dynamic
read/write memories

INTRODUCTION

The IEC Quality Assessment System for Electronic Components is operated in accordance with the statutes of the IEC and under the authority of the IEC. The object of this system is to define quality assessment procedures in such a manner that electronic components released by one participating country as conforming with the requirements of an applicable specification are equally acceptable in all other participating countries without the need for further testing.

This blank detail specification is one of a series of blank detail specifications for semiconductor devices and shall be used with the following publications:

IEC 747-10/QC 700000: *Semiconductor devices – Discrete devices and integrated circuits – Part 10: Generic specification for discrete devices and integrated circuits*

IEC 748-11/QC 790100: *Semiconductor devices – Integrated circuits – Part 11: Sectional specification for semiconductor integrated circuits excluding hybrid circuits*

Required information

Numbers shown in brackets on this page and the following pages correspond to the following items of required information, which should be entered in the spaces provided on the next page of this specification.

Identification of the detail specification

- [1] The name of the National Standards Organization under whose authority the detail specification is issued.
- [2] The IECQ number of the detail specification.
- [3] The numbers and issue numbers of the generic and sectional specifications.
- [4] The national number of the detail specification, date of issue and any further information, if required by the national system.

Identification of the component

- [5] Main function and type number.
- [6] Information on typical construction (materials, the main technology) and the package. If applicable, variants of the products shall be given here together with the variant characteristics.

La spécification particulière doit fournir une description brève comprenant les renseignements suivants:

- technologie (N MOS, etc.);
- organisation (mots x bits);
- configuration des étages de sortie (par exemple: trois états);
- fonctions essentielles.

- [7] Dessin d'encombrement, identification des bornes, marquage et/ou référence aux documents correspondants pour les encombrements.
- [8] Catégories d'assurance de la qualité conformément à 2.6 de la spécification générique.
- [9] Données de référence.

[Les articles indiqués entre crochets sur la page suivante de cette norme qui constitue la première page de la spécification particulière, sont destinés à guider le rédacteur de la spécification; ils ne doivent pas figurer dans la spécification particulière.]

[Lorsqu'il existe un risque d'ambiguïté quant à savoir si un paragraphe est uniquement destiné à guider le rédacteur ou non, il doit être indiqué entre crochets.]

IECNORM.COM : Click to view the full PDF of IEC 60748-2-10:1994

The detail specification shall give a brief description including the following:

- technology (N MOS, etc.);
 - structure (words × bits);
 - the type of the output circuit (e.g.: three-state);
 - major functions.
- [7] Outline drawing, terminal identification, marking, and/or reference of the relevant document for outlines.
- [8] Categories of assessed quality according to 2.6 of the generic specification.
- [9] Reference data.

[The clauses given in square brackets on the next page of this standard, which forms the front page of the detail specification, are intended for guidance to the specification writer and shall not be included in the detail specification.]

[When confusion may arise as to whether the paragraph is only instruction to the writer or not, the paragraph shall be enclosed in brackets.]

IECNORM.COM : Click to view the full PDF of IEC 60748-2-10:1994

[Nom (adresse) de l'ONH responsable [1] (et éventuellement de l'organisme auprès duquel la spécification peut être obtenue).]	[N° de la spécification particulière [2] IECQ, plus n° d'édition et/ou date.] QC 790107-...
COMPOSANT ÉLECTRONIQUE DE QUALITÉ [3] CONTRÔLÉE CONFORMÉMENT À: Spécification générique: Publication 747-10/QC 700000 Spécification intermédiaire: Publication 748-11/QC 790100 [et références nationales si elles sont différentes].	[Numéro national de la spécification particulière.] [4] [Cette case n'a pas besoin d'être utilisée si le numéro national est identique au numéro IECQ.]
SPÉCIFICATION PARTICULIÈRE CADRE POUR: MÉMOIRES À CIRCUITS INTÉGRÉS [5] À LECTURE-ÉCRITURE À FONCTIONNEMENT DYNAMIQUE [Numéro(s) de type du ou des dispositifs.] Renseignements à donner dans les commandes: voir 1.2 de cette norme.	
Description mécanique [7] <i>Références d'encombrement:</i> [Références du boîtier normalisé, numéro CEI (obligatoire si disponible) et/ou numéro national.] <i>Dessin d'encombrement:</i> [peut être transféré, ou donné avec plus de détails, à l'article 8 de cette norme]. <i>Identification des bornes:</i> [dessin indiquant l'emplacement des bornes, y compris les symboles graphiques]. <i>Marquage:</i> [Lettres et chiffres, ou code de couleur.] [La spécification particulière doit indiquer les infor- mations à marquer sur le dispositif.] [Voir 2.5 de la spécification générique et/ou 1.1 de cette norme.]	Brève description [6] Application: Fonction: Construction typique: [Si, monolithique, MOS.] Encapsulation: [avec ou sans cavité.] [Tableau comparatif des caractéristiques des variantes de produits.] ATTENTION: Dispositifs sensibles aux charges électro- statiques.
	Catégories d'assurance de la qualité [8] [A choisir en 2.6 de la spécification générique.]
	Données de référence [9] [Données de référence sur les propriétés les plus im- portantes pour permettre la comparaison des types de composants entre eux.]
Se reporter à la liste des Produits Homologués en vigueur pour connaître les fabricants dont les composants conformes à cette spécification particulière sont homologués.	

[Name (address) of responsible NAI [1] (and possibly of body from which the specification is available).]	[Number of IECQ detail specification, plus issue number and/or date.] [2] QC 790107-...
ELECTRONIC COMPONENT OF ASSESSED QUALITY IN ACCORDANCE WITH: [3] Generic specification: Publication 747-10/QC 700000 Sectional specification: Publication 748-11/QC 790100 [and national references if different].	[National number of the detail specification.] [4] [This box need not be used if the national number repeats IECQ number.]
BLANK DETAIL SPECIFICATION FOR INTEGRATED CIRCUIT DYNAMIC READ/WRITE MEMORIES [5] [Type number(s) of the relevant device(s).] Ordering information: see 1.2 of this standard.	
Mechanical description [7] <i>Outline references:</i> [Standard package references should be given, IEC number (mandatory if available) and/or national number.] <i>Outline drawing:</i> [may be transferred to or given with more details in clause 8 of this standard]. <i>Terminal identification:</i> [drawing showing pin assignments, including gra- phical symbols]. <i>Marking:</i> [Letters and figures, or colour code.] [The detail specification shall prescribe the infor- mation to be marked on the device, if any.] [See 2.5 of the generic specification and/or 1.1 of this standard.]	Short description [6] Application: Function: Typical construction: [Si, monolithic, MOS.] Encapsulation: [cavity or non-cavity.] [Comparison table of characteristics for variant products.] CAUTION: Electrostatic sensitive devices
	Categories of assessed quality [8] [From 2.6 of the generic specification.]
	Reference data [9] [Reference data on the most important properties to permit comparison between types.]
Information about manufacturers who have components qualified to this detail specification is available in the current Qualified Products List.	

1 Marquage et renseignements à donner dans les commandes

1.1 Marquage

Voir 2.5 de la spécification générique.

1.2 Renseignements à donner dans les commandes

[Sauf spécification contraire, les renseignements suivants constituent le minimum nécessaire pour passer commande d'un dispositif donné:

- référence précise du modèle (et valeur de la tension nominale, si nécessaire);
- référence IECQ de la spécification particulière avec numéro d'édition et/ou date selon le cas;
- catégories définies à l'article 9 de la spécification intermédiaire et, si nécessaire, séquence de sélection définie à l'article 8 de cette même spécification,
- emballage pour livraison;
- autres spécificités.

2 Description relative à l'application

[Les caractéristiques suivantes doivent être indiquées:

- tension d'alimentation nominale;
- mode de rafraîchissement;
- modes de fonctionnement (par exemple échantillonnage des adresses);
- compatibilité électrique (si approprié).

On doit indiquer si la mémoire à circuits intégrés est compatible électriquement avec d'autres circuits intégrés particuliers ou familles de circuits intégrés, ou si des interfaces spéciales sont nécessaires.]

3 Spécification de la fonction

3.1 Schéma synoptique

[Le schéma synoptique doit être suffisamment détaillé pour permettre l'identification des différentes liaisons d'entrée et de sortie et des connexions extérieures (sélection boîtier, décodage d'adresse, etc.) nécessaires au fonctionnement des unités fonctionnelles individuelles composant la mémoire.]

[Le symbole graphique de la fonction doit être indiqué. Il peut être extrait d'un catalogue de normes de symboles graphiques, ou conçu conformément aux règles de la CEI 617-12.]

3.2 Identification et fonction des bornes

[Toutes les bornes doivent être identifiées sur le schéma synoptique (bornes d'alimentation, bornes d'adresse, de données et de commande).]

1 Marking and ordering information

1.1 Marking

See 2.5 of the generic specification.

1.2 Ordering information

[The following minimum information is necessary to order a specific device, unless otherwise specified:

- precise type reference (and nominal voltage value, if required);
- IECQ reference of the detail specification with issue number and/or date when relevant;
- categories as defined in clause 9 of the sectional specification and, if required, the screening sequence as defined in clause 8 of the sectional specification;
- packaging for delivery;
- any other particulars.

2 Application related description

[The following characteristics shall be given:

- nominal supply voltage;
- refresh mode;
- operating modes (for example address sampling);
- electrical compatibility (if appropriate).

It shall be stated whether the integrated circuit memory is electrically compatible with other particular integrated circuits or families of integrated circuits, or whether special interfaces are required.]

3 Specification of the function

3.1 Block diagram

[The block diagram shall be sufficiently detailed to enable the individual functional units within the memory to be identified with their main input and output paths and the identification of their external connections (chip enable, address decode, programming, etc.).]

[The graphical symbol for the function shall be given. This can be obtained from a catalogue of standard graphical symbols, or designed according to the rules of IEC 617-12.]

3.2 Identification and function of terminals

[All terminals shall be identified on the block diagram (supply terminals, address, data and control terminals).]

[Les fonctions des bornes doivent être indiquées dans un tableau comme suit.]

Numéro de la borne	Symbole de la borne	Désignation de la borne	Fonction	Fonction de la borne	
				Identification entrée/sortie	Type de circuit de sortie

3.3 Description fonctionnelle

[Les caractéristiques suivantes doivent être indiquées:

- capacité de la mémoire: nombre total d'éléments binaires pouvant être stockés dans la mémoire;
- organisation de la mémoire: nombre d'éléments binaires par mot pouvant être stockés dans la mémoire;
- mode d'adressage;
- sélection boîtier* (si applicable);
- validation sortie* (si applicable);
- mode attente «stand-by» (si applicable);
- table de vérité (cette table doit indiquer les états de sortie en fonction des différentes combinaisons des entrées d'adresse et de sélection).]

4 Valeurs limites (système des valeurs limites absolues)

Voir la CEI 134.

Ces valeurs s'appliquent dans la gamme des températures de fonctionnement, sauf spécification contraire.

[Sauf spécification contraire, les valeurs limites doivent être indiquées comme suit:

- toutes les précautions à prendre relatives à un circuit intégré particulier doivent être incluses, par exemple la manipulation des circuits MOS;
- toute interdépendance entre les valeurs limites doit être spécifiée;
- toutes les conditions pour lesquelles les valeurs limites s'appliquent doivent être indiquées;
- si des surcharges transitoires sont tolérées, leur amplitude et leur durée doivent être spécifiées.]

Pour toutes les tensions, la référence est une borne de référence désignée.

* Il convient de distinguer la sélection boîtier de la validation sortie.

[The terminal functions shall be indicated in a table as follows.]

Terminal number	Terminal symbol	Terminal designation	Function	Function of terminal	
				Input/output identification	Type of output circuit

3.3 Functional description

[The following characteristics shall be given:

- memory size: the total number of bits of information capable of being stored in the memory circuit;
- memory organization: the number of bits per word capable of being stored in the memory circuit;
- addressing mode;
- chip select* (if applicable);
- output enable* (if applicable);
- stand-by mode (if applicable);
- truth table (this table shall show the output states versus the different combinations of the address inputs and the select inputs.)]

4 Limiting values (absolute maximum rating system)

See IEC 134.

These values apply over the operating temperature range, unless otherwise specified.

[Unless otherwise specified, limiting values shall be given as follows:

- any cautionary statement unique to an individual integrated circuit shall be included, for example the handling of MOS circuits;
- any interdependence of limiting values shall be specified;
- all conditions for which the limiting values apply shall be stated;
- if transient overloads are permitted, their magnitude and duration shall be specified.]

All voltages are referenced to a designated reference terminal.

* The chip select and the output enable shall be distinguished.

Paramètres	Symboles	Min.*	Max.*	Unité
Tension d'alimentation	$V_{DD}, V_{BB}, V_{CC}, V_{EE}$	x	x	V
Tensions d'entrée	V_I	x	x	V
Tensions de sortie	V_O	x	x	V
Tensions à l'état haute impédance (note 1)	V_{OZ}	x	x	V
Courants de sortie	I_O	x	x	mA
Courants d'entrée	I_I	x	x	mA
Dissipation de puissance	P_D	x	x	W
Température de fonctionnement	T_{amb} et/ou T_{case}	x	x	°C
Température de stockage	T_{stg}	x	x	°C
* Valeurs algébriques.				
NOTE 1 – S'il y a lieu.				

5 Conditions de fonctionnement (dans la gamme des températures de fonctionnement spécifiées)

Ces conditions ne sont pas destinées à être contrôlées, mais elles sont applicables à l'assurance de la qualité.

Caractéristiques	Symboles	Min.	Max.	Unité
Tension d'alimentation	V_{CC} (note 1)	x	x	V
	V_{DD} (note 1)	x	x	V
	V_{BB} (note 1)	x	x	V
	V_{EE} (note 1)	x	x	V
Tension d'entrée au niveau bas	V_{IL}	x	x	V
Tension d'entrée au niveau haut	V_{IH}	x	x	V
Température de fonctionnement	T_{amb} et/ou T_{case}	x	x	°C
NOTE 1 – S'il y a lieu, ces valeurs doivent également être fournies dans des conditions statiques déterminées.				

Parameters	Symbols	Min.*	Max.*	Unit
Supply voltage	$V_{DD}, V_{BB}, V_{CC}, V_{EE}$	x	x	V
Input voltages	V_I	x	x	V
Output voltages	V_O	x	x	V
Off-state voltage (note 1)	V_{OZ}	x	x	V
Output currents	I_O	x	x	mA
Input currents	I_I	x	x	mA
Power dissipation	P_D	–	x	W
Operating temperature	T_{amb} and/or T_{case}	x	x	°C
Storage temperature	T_{stg}	x	x	°C
* Algebraic values.				
NOTE 1 – Where appropriate.				

5 Operating conditions (within the specified operating temperature range)

These conditions are not to be inspected but may be used for quality assessment purposes.

Characteristics	Symbols	Min.	Max.	Unit
Supply voltage	V_{CC} (note 1)	x	x	V
	V_{DD} (note 1)	x	x	V
	V_{BB} (note 1)	x	x	V
	V_{EE} (note 1)	x	x	V
Low-level input voltage	V_{IL}	x	x	V
High-level input voltage	V_{IH}	x	x	V
Operating temperature	T_{amb} and/or T_{case}	x	x	°C
NOTE 1 – Where appropriate these values shall also be quoted under stand-by conditions.				

6 Caractéristiques électriques

Les caractéristiques doivent s'appliquer dans toutes les conditions de fonctionnement, définies à l'article 5, sauf spécification contraire.

[Si la performance indiquée du circuit varie dans la gamme des températures de fonctionnement, les valeurs des tensions d'entrée et de sortie et de leurs courants associés doivent être indiquées à 25 °C et aux deux températures extrêmes de fonctionnement. Les valeurs de courant et de tension doivent être indiquées pour chaque type fonctionnellement différent d'entrée et/ou de sortie.

Les caractéristiques particulières et les exigences de temps doivent être spécifiées.]

6.1 Caractéristiques statiques

Pour toutes les tensions, la référence est une borne de référence désignée.

Caractéristiques	Conditions (note 4) (note 5)	Symboles	Min.*	Max.*	Unité
Courant moyen de fonctionnement pendant le cycle lecture/écriture (note 1)	V_{CC} max.	$\left. \begin{array}{l} I_{CC} \\ I_{DD} \\ I_{BB} \\ I_{EE} \end{array} \right\} \begin{array}{l} \text{S'il y} \\ \text{a lieu} \end{array}$	x	x	mA
Courant de repos (note 1)			x	x	mA
Courant moyen d'alimentation en mode rafraîchissement (note 1)			x	x	mA
Courant moyen d'alimentation en mode page (note 1)			x	x	mA
Tension de sortie au niveau haut	V_{CC} min. I_{OHA}	V_{OH}	x	x	V
Tension de sortie au niveau bas	V_{CC} min. I_{OLA}	V_{OL}	x	x	V
Courant d'entrée ou de fuite au niveau haut	V_{CC} max. V_{IHB}	$I_{IH(1)}$	x	x	μA
Courant d'entrée ou de fuite au niveau haut (note 1)	V_{CC} max. V_{IHA}	$I_{IH(2)}$	x	x	μA
Courant d'entrée ou de fuite au niveau bas	V_{CC} max. V_{ILA}	$I_{IL(1)}$	x	x	μA
Courant d'entrée ou de fuite au niveau bas (note 1)	V_{CC} max. V_{ILB}	$I_{IL(2)}$	x	x	μA
Courant de sortie au niveau haut (note 1)	V_{CC} min. V_{OHB}	I_{OH}	x	x	μA
Courant de sortie au niveau bas (note 1)	V_{CC} max. V_{OLA}	I_{OL}	x	x	mA

6 Electrical characteristics

The characteristics shall apply over the full operating conditions in clause 5 unless otherwise specified.

[Where the stated performance of the circuit varies over the operating temperature range, the values of the input and output voltages, and their associated currents shall be stated at 25 °C and at the extremes of the operating temperature range. Values of current and voltage shall be given for each functionally different type of input and/or output.

Special characteristics and timing requirements shall be specified.]

6.1 Static characteristics

All voltages are referenced to a designated reference terminal.

Characteristics	Conditions (note 4) (note 5)	Symbols	Min. *	Max. *	Unit
Average operating current during R/W cycle (note 1)	V_{CC} max.	$\left. \begin{matrix} I_{CC} \\ I_{DD} \\ I_{BB} \\ I_{EE} \end{matrix} \right\} \text{where appropriate}$	x	x	mA
Stand-by current (note 1)			x	x	mA
Average refresh supply current (note 1)			x	x	mA
Average page mode supply current (note 1)			x	x	mA
High-level output voltage	V_{CC} min. V_{OHA}	V_{OH}	x	x	V
Low-level output voltage	V_{CC} min. I_{OLA}	V_{OL}	x	x	V
High-level input or leakage current	V_{CC} max. V_{IHB}	$I_{IH(1)}$	x	x	μA
High-level input or leakage current (note 1)	V_{CC} max. V_{IHA}	$I_{IH(2)}$	x	x	μA
Low-level input or leakage current	V_{CC} max. V_{ILA}	$I_{IL(1)}$	x	x	μA
Low-level input or leakage current (note 1)	V_{CC} max. V_{ILB}	$I_{IL(2)}$	x	x	μA
High-level output current (note 1)	V_{CC} min. V_{OHB}	I_{OH}	x	x	μA
Low-level output current (note 1)	V_{CC} max. V_{OLA}	I_{OL}	x	x	mA

Tableau (fin)

Caractéristiques	Conditions (note 4) (note 5)	Symboles	Min.*	Max.*	Unité
Courant de sortie (fuite) au niveau haut (note 2)	$V_{CC} \text{ max.}$ V_{OHA}	I_{OHX}	x	x	μA
Courant de sortie (fuite) au niveau bas (note 2)	$V_{CC} \text{ max.}$ V_{OLB}	I_{OLX}	x	x	μA
Courant de sortie au niveau haut (fuite) pour les sorties trois-états (si applicable)	$V_{CC} \text{ max.}$ V_{OHB}	I_{OHZ}	x	x	μA
Courant de sortie au niveau bas (fuite) pour les sorties trois-états (si applicable)	$V_{CC} \text{ max.}$ V_{OLA}	I_{OLZ}	x	x	μA
Courant de court-circuit en sortie (note 3)	$V_{CC} \text{ max.}$ $V_O = 0$	I_{OS}	x	x	mA
* Valeurs algébriques. [NOTES 1 S'il y a lieu. 2 I_{OHX} et I_{OLX} s'appliquent uniquement aux circuits possédant des sorties à collecteur ouvert (ou source/drain ouvert) et dans ce cas ils remplacent I_{OH} et I_{OL}. 3 Durée à spécifier. 4 S'il y a lieu V_{DD} peut être utilisé à la place de V_{CC}. 5 Ces conditions doivent être spécifiées pour le pire cas de mesure de la caractéristique correspondante. Les valeurs suivantes doivent aussi être indiquées, s'il y a lieu: – lorsque certaines bornes peuvent jouer le rôle d'entrées ou de sorties, ces deux conditions doivent être spécifiées.]					

Table (concluded)

Characteristics	Conditions (note 4) (note 5)	Symbols	Min.*	Max.*	Unit
High-level output current (leakage) (note 2)	V_{CC} max. V_{OHA}	I_{OHX}	x	x	μA
Low-level output current (leakage) (note 2)	V_{CC} max. V_{OLB}	I_{OLX}	x	x	μA
High-level output leakage current at three-state outputs (if applicable)	V_{CC} max. V_{OHB}	I_{OHZ}	x	x	μA
Low-level output leakage current at three-state outputs (if applicable)	V_{CC} max. V_{OLA}	I_{OLZ}	x	x	μA
Output short-circuit current (note 3)	V_{CC} max. $V_O = 0$	I_{OS}	x	x	mA
* Algebraic values. [NOTES 1 Where appropriate. 2 I_{OHX} and I_{OLX} apply only to circuits having open-collector (or open-source/drain) outputs and in this case replace I_{OH} and I_{OL}. 3 Duration to be specified. 4 Where appropriate V_{DD} shall be used instead of V_{CC}. 5 These conditions shall be specified for the worst case of the relevant characteristics measurement. The following shall also be stated where applicable: - where certain terminals may be used both as inputs and outputs, then both conditions shall be specified.]					

6.2 Caractéristiques dynamiques

Les caractéristiques données dans le tableau ci-après doivent être spécifiées selon le fonctionnement particulier du dispositif:

Caractéristiques	Conditions	Symboles	Min.	Max.	Unité
Temps de cycle - lecture - écriture - lecture-écriture - lecture-modification-écriture - mode de page (lecture, écriture, lecture-écriture, lecture-modification-écriture) (note 2) - temps de cycle de rafraîchissement et temps de rafraîchissement	(note 1)	t_c			ns
Temps d'accès - à partir du début de la sélection d'adresses des colonnes - à partir du début de la sélection d'adresses des lignes (RAS)	(note 1)	t_a			ns
Durée d'impulsion - opération de lecture - sélection d'adresses des colonnes, active - sélection d'adresses des colonnes, inactive - sélection d'adresses des lignes, active - sélection d'adresses des lignes, inactive - opération d'écriture - sélection d'adresses des colonnes, active - sélection d'adresses des colonnes, inactive - sélection d'adresses des lignes, active - sélection d'adresses des lignes, inactive - autorisation d'écriture - opération de lecture-modification-écriture - comme pour l'opération d'écriture - opération de lecture en mode de page - comme pour l'opération de lecture - opération d'écriture en mode de page - comme pour l'opération d'écriture - RAS opération de rafraîchissement seulement (note 2) - sélection d'adresses des lignes, active - sélection d'adresses des lignes, inactive - opération d'autorafaîchissement (note 2) - rafraîchissement - opération de rafraîchissement automatique (note 2) - fin de rafraîchissement avant le début de la sélection d'adresse des lignes	(note 1)	t_w		(note 2)	ns
Temps d'établissement - opération de lecture - adressage de la colonne avant le début de la sélection d'adresses des colonnes - adressage de la ligne avant le début de la sélection d'adresses des lignes - début de la sélection du boîtier avant le début de la sélection d'adresses des colonnes (note 2) - lecture avant le début de la sélection d'adresses des colonnes	(note 1)	t_{su}			ns

6.2 Dynamic characteristics

The characteristics listed in the following table shall be given as far as they apply to the operation of the device:

Characteristics	Conditions	Symbols	Min.	Max.	Unit
Cycle times · read · write · read-write · read-modify-write · page mode (read, write, read-write, read-modify-write) (note 2) · refresh cycle time and refresh time	(note 1)	t_c			ns
Access times · from start to column address select · from start to row address select (RAS)	(note 1)	t_a			ns
Pulse duration – read operation · column address select active · column address select inactive · row address select active · row address select inactive – write operation · column address select active · column address select inactive · row address select active · row address select inactive · write enable – read-modify-write operation · as for write operation – page mode read operation · as for read operation – page mode write operation · as for write operation – RAS only refresh operation (note 2) · row address select active · row address select inactive – self-refresh operation (note 2) · refresh – automatic refresh operation (note 2) · end of refresh before start of row address select	(note 1)	t_w		(note 2)	ns
Set-up times – read operation · column address before start of column address select · row address before start of row address select · start of chip select before start of column address select (note 2) · read before start of column address select	(note 1)	t_{su}			ns

Tableau (suite)

Caractéristiques	Conditions	Symboles	Min.	Max.	Unité
<i>Temps d'établissement (suite)</i> (note 1) t_{su} ns – opération d'écriture · adressage de la colonne avant le début de la sélection d'adresses des colonnes · adressage de la ligne avant le début de la sélection d'adresses des lignes · début de la sélection du boîtier avant le début de la sélection d'adresses des colonnes · introduction des données avant le début de la sélection d'adresses des colonnes · introduction des données avant le début de l'écriture · écriture avant la fin de la sélection d'adresses des colonnes · écriture avant la fin de la sélection d'adresses des lignes – opération de lecture-modification-écriture · adressage de la colonne avant le début de la sélection d'adresses des colonnes · adressage de la ligne avant le début de la sélection d'adresses des lignes · début de la sélection du boîtier avant le début de la sélection d'adresses des colonnes · introduction des données avant le début de la sélection d'adresses des colonnes · introduction des données avant le début de l'écriture · écriture avant la fin de la sélection d'adresses des colonnes · écriture avant la fin de la sélection d'adresses des lignes · lecture avant la fin de la sélection d'adresses des lignes – opération de lecture en mode de page · comme pour l'opération de lecture – opération d'écriture en mode de page · comme pour l'opération d'écriture – RAS opération de rafraîchissement seulement · adressage de la ligne avant le début de la sélection d'adresses des lignes – opération d'autoraîchissement (note 2) · rafraîchissement – opération de rafraîchissement automatique (note 2) · fin de rafraîchissement avant le début de la sélection d'adresses des lignes					

Table (continued)

Characteristics	Conditions	Symbols	Min.	Max.	Unit
<i>Set-up times (continued)</i> – write operation · column address before start of column address select · row address before start of row address select · start of chip select before start of column address select · data input before start of column address select · data input before start of write · write before end of column address select · write before end of row address select – read-modify-write operation · column address before start of column address select · row address before start of row address select · start of chip select before start of column address select · data input before start of column address select · data input before start of write · write before end of column address select · write before end of row address select · read before start of column address select – page mode read operation · as for read operation – page mode write operation · as for write operation – RAS only refresh operation · row address before start of row address select – self-refresh operation (note 2) · refresh – automatic refresh operation (note 2) · end of refresh before start of row address select	(note 1)	t_{su}			ns

Tableau (suite)

Caractéristiques	Conditions	Symboles	Min.	Max.	Unité
<i>Temps de maintien</i> (note 1) t_h ns – opération de lecture · adressage de la colonne après le début de la sélection d'adresses des colonnes · adressage de la ligne après le début de la sélection d'adresses des lignes · adressage de la colonne après le début de la sélection d'adresses des lignes · sélection du boîtier après le début de la sélection d'adresses des colonnes (note 2) · sélection du boîtier après le début de la sélection d'adresses des lignes (note 2) · lecture après la fin de la sélection d'adresses des colonnes · sélection d'adresses des colonnes après le début de la sélection d'adresses des lignes – opération d'écriture · adressage de la colonne après le début de la sélection d'adresses des colonnes · adressage de la ligne après le début de la sélection d'adresses des lignes · adressage de la colonne après le début de la sélection d'adresses des lignes · sélection du boîtier après le début de la sélection d'adresses des colonnes (note 2) · sélection du boîtier après le début de la sélection d'adresses des lignes (note 2) · écriture après le début de la sélection d'adresses des colonnes · introduction des données après le début de la sélection d'adresses des colonnes · introduction des données après le début de la sélection d'adresses des lignes · introduction des données après le début de l'écriture · sélection d'adresses des colonnes après le début de la sélection d'adresses des lignes – opération de lecture-modification-écriture · comme pour l'opération d'écriture – opération de lecture en mode de page · comme pour l'opération de lecture – opération d'écriture en mode de page · comme pour l'opération d'écriture – RAS opération de rafraîchissement seulement · adressage de la ligne après le début de la sélection d'adresses des lignes					

Table (continued)

Characteristics	Conditions	Symbols	Min.	Max.	Unit
Hold times – read operation · column address after start of column address select · row address after start of row address select · column address after start of row address select · chip select after start of column address select (note 2) · chip select after start of row address select (note 2) · read after end of column address select · column address select after start of row address select – write operation · column address after start of column address select · row address after start of row address select · column address after start of row address select · chip select after start of column address select (note 2) · chip select after start of row address select (note 2) · write after start of column address select · data input after start of column address select · data input after start of column address select · data input after start of row address select · data input after start of write column address select after start of row address select – read-modify-write · as for write operation – page mode read operation · as for read operation – page mode write operation · as for write operation – RAS only refresh operation · row address after start of row address select	(note 1)	t_h			ns

Tableau (fin)

Caractéristiques	Conditions	Symboles	Min.	Max.	Unité
Temps de retard Mémoires à entrées d'adresses multiplexées – opération de lecture · fin de la sélection d'adresses des colonnes jusqu'au début de la sélection d'adresses des lignes · début de la sélection d'adresses des colonnes jusqu'à la fin de la sélection d'adresses des lignes · début de la sélection d'adresses des lignes jusqu'à la fin de la sélection d'adresses des colonnes – opération d'écriture · fin de la sélection d'adresses des colonnes jusqu'au début de la sélection d'adresses des lignes · début de la sélection d'adresses des colonnes jusqu'à la fin de la sélection d'adresses des lignes · début de la sélection d'adresses des lignes jusqu'au début de la sélection d'adresses des colonnes · début de l'écriture jusqu'au début de la sélection d'adresses des colonnes – opération de lecture-modification-écriture · fin de la sélection d'adresses des colonnes jusqu'au début de la sélection d'adresses des lignes · début de la sélection d'adresses des colonnes jusqu'à la fin de la sélection d'adresses des lignes · début de la sélection d'adresses des lignes jusqu'au début de la sélection d'adresses des colonnes · début de la sélection d'adresses des colonnes jusqu'au début de l'écriture · début de la sélection d'adresses des lignes jusqu'au début de l'écriture – opération de lecture en mode de page · comme pour l'opération de mode de lecture – opération d'écriture en mode de page · comme pour l'opération d'écriture – opération d'autoraîchissement (note 2) · fin de rafraîchissement jusqu'au début de la sélection d'adresses des lignes · fin de la sélection d'adresses des lignes jusqu'au début du rafraîchissement – opération de rafraîchissement automatique (note 2) · début de rafraîchissement jusqu'au début de la sélection d'adresses des lignes · fin de la sélection d'adresses des lignes jusqu'au début du rafraîchissement (Si certaines bornes peuvent exécuter plus d'une fonction, l'information doit être donnée pour chacune de ces fonctions.)	(note 1)	t_d		(note 2)	ns
[NOTES] 1 Les conditions d'essai et les circuits de charge doivent être spécifiés. 2 Si applicable.]					

Table (concluded)

Characteristics	Conditions	Symbols	Min.	Max.	Unit
<i>Delay times</i> Memories with multiplexed addressed inputs – read operation • end of column address select until start of row address select • start of column address select until end of row address select • start of row address select until start of column address select – write operation • end of column address select until start of row address select • start of column address select until end of row address select • start of row address select until start of column address select • start of write until start of column address select – read-modify-write operation • end of column address select until start of row address select • start of column address select until end of row address select • start of row address select until start of column address select • start of column address select until start of write • start of row address select until start of write – page mode read operation • as for read operation – page mode write operation • as for write operation – self-refresh operation (note 2) • end of refresh until start of row address select • end of row address select until start of refresh • automatic refresh operation (note 2) • start of refresh until start of row address select • end of row address select until start of refresh (where certain terminals may have more than one function, then information shall be given for each of these functions.)	(note 1)	t_d		(note 2)	ns
[NOTES 1 Test conditions and loading circuits shall be specified. 2 Where applicable.]					

6.3 Diagrammes des temps

[Des diagrammes de temps, comportant un ensemble complet de signaux indiquant le fonctionnement de chaque mode du circuit doivent être fournis. Il convient que tout intervalle de temps que l'utilisateur doit connaître pour assurer le fonctionnement correct de la mémoire (par exemple le fonctionnement pendant et après les conditions de veille) soit indiqué.]

6.4 Capacités

Caractéristiques	Conditions	Symboles	Min.	Max.	Unité
Capacité d'entrée	–	C_{in}		x	pF
Capacité de sortie (si applicable)	–	C_{out}		x	pF

7 Programmation

Non applicable.

8 Caractéristiques et données mécaniques et d'environnement, valeurs limites

Voir 12.2 dans la spécification intermédiaire.

9 Renseignements supplémentaires

[Les renseignements supplémentaires facultatifs suivants peuvent constituer les données minimales de conception:

- résistance thermique

Des renseignements peuvent être donnés pour définir la température maximale tolérée au point de référence à la surface d'un dispositif à une dissipation indiquée conformément aux conditions maximales d'utilisation recommandées.

- immunité au bruit (entrées, tensions d'alimentation, etc.)

- alimentations

S'il y a lieu, donner les variations typiques du ou des courants (ou de la ou des tensions) d'alimentation, dans toute la gamme spécifiée des fréquences du signal de commande, y compris les alimentations par impulsions.

- règles de charge: les informations concernant la capacité de charge en sortie doivent être données

- schémas électriques d'entrée ou de sortie (si nécessaire)]

6.3 Timing diagrams

[Timing diagrams shall be given, comprising a complete set of signals showing the operation to each mode of the circuit. Any time interval which needs to be known by the user to ensure the correct operation of the memory should be stated (e.g. operation during and after leaving the stand-by condition).]

6.4 Capacitances

Characteristics	Conditions	Symbols	Min.	Max.	Unit
Input capacitance	–	C_{in}		x	pF
Output capacitance (if applicable)	–	C_{out}		x	pF

7 Programming

Not applicable.

8 Mechanical and environmental ratings, characteristics and data

See 12.2 of the sectional specification.

9 Additional information

[Optionally the following additional information may be given as minimum design data:

- thermal resistance

Information may be included to define the maximum temperature which may be permitted to occur at the reference point on the surface of a device under stated dissipation in accordance with the recommended maximum conditions of use.

- noise immunity (inputs, supply voltages, etc.)
- power supplies

Where appropriate, information shall be given for the typical variation of power supply current(s) (or, as applicable, voltage(s)), over the specified range of control signal frequencies including pulsed supplies.

- loading rules: information on the output loading capability shall be given
- the electrical schemas of input or output circuits (if necessary).]

10 Sélection (si exigé)

Voir l'article 8 de la spécification intermédiaire.

[Conditions de rodage: les informations suivantes doivent être spécifiées:

- température ambiante: température maximale de fonctionnement, sauf spécification contraire;
- tension d'alimentation: valeur nominale, sauf spécification contraire;
- fréquence;
- schéma du circuit et conditions.]

11 Procédures d'assurance de la qualité

Pour la qualification l'une des deux procédures ci-après peut être utilisée.

11.1 Procédures d'homologation

[Voir 3.1 de la spécification générique et 5.1 de la spécification intermédiaire.]

11.2 Procédures d'agrément de savoir-faire

[Voir 3.11 de la spécification générique.]

12 Procédures d'associativité

[Voir l'article 6 de la spécification intermédiaire.]

13 Conditions d'essai et exigences de contrôle

13.1 Généralités

13.1.1 Conditions générales pour les mesures électriques et fonctionnelles

Voir 4.3.1 de la spécification générique.

Le programme d'essais fait partie de la spécification du produit. [Le fabricant doit démontrer à l'ONS que la séquence d'essais fonctionnels est appropriée à la définition donnée par le fabricant (fonction, taux de couverture, etc.).] Cette information reste confidentielle entre le fabricant et l'ONS et ne doit pas être divulguée sans le consentement du fabricant.

13.1.2 Vérification fonctionnelle

13.1.2.1 Conditions générales

Voir la spécification générique.

13.1.2.2 Définitions et vérification de la fonction

[La fonction accomplie par le circuit intégré doit être décrite le plus précisément possible à l'article 3 de la spécification particulière ou de cette spécification particulière cadre.]

10 Screening procedure (if required)

See clause 8 of the sectional specification.

[Burn-in conditions: the following shall be specified:

- ambient temperature: maximum operating temperature, unless otherwise specified;
- supply voltage: nominal value, unless otherwise specified;
- frequency;
- circuit diagram and conditions.]

11 Quality assessment procedures

For qualification, either of the two following procedures may be used.

11.1 Qualification approval procedures

[See 3.1 of the generic specification and 5.1 of the sectional specification.]

11.2 Capability approval procedures

[See 3.11 of the generic specification.]

12 Structural similarity procedures

[See clause 6 of the sectional specification.]

13 Test conditions and inspection requirements

13.1 General

13.1.1 General conditions for electrical and functional measurements

See 4.3.1 of the generic specification.

The test programme is part of the product specification. [The manufacturer shall demonstrate to the NSI that the functional test sequence is adequate, referring to the definition given by the manufacturer (function, test coverage, etc.).] This information is confidential between the manufacturer and the NSI and shall not be disclosed without the consent of the manufacturer.

13.1.2 Functional verification

13.1.2.1 General conditions

See the generic specification.

13.1.2.2 Definition and verification of the function

[The function performed by the integrated circuit shall be described as precisely as possible in clause 3 of the detail specification or of this blank detail specification.]

[Le programme d'essais du fabricant doit être utilisé pour la vérification de la fonction. Ce programme d'essais fait partie de la spécification du produit.]

[Le fabricant doit garantir à l'ONS que le programme d'essais est approprié aux besoins de la vérification de la fonction et, en particulier, que la vérification de la fonction par ce programme d'essais est valable dans toute la gamme des tensions d'alimentation et des températures de fonctionnement.]

[L'ONS peut exiger que le fabricant montre le programme d'essais avec toutes les modifications éventuelles. Cependant, ces renseignements restent confidentiels.]

[L'ONS est en droit de consulter des experts qui doivent être agréés par le fabricant.]

[Dans le cadre de cette procédure, la vérification de la fonction n'est pas décrite dans la spécification particulière.]

13.2 *Exigences de prélèvements et constitution des lots de contrôle*

Exigences de prélèvement: voir l'article 9 de la spécification intermédiaire et 3.7 de la spécification générique.

Le système NQA doit être choisi pour les essais du groupe A.

Lots de contrôle: voir l'article 9 de la spécification intermédiaire.

13.3 *Séquences d'essais*

Les essais doivent être effectués à 25 °C, sauf spécification contraire.

Les essais suivis de (D) sont destructifs.