

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

748-11

QC 790100
Première édition
First edition
1990-12

**Dispositifs à semiconducteurs
Circuits intégrés**

Onzième partie:

Spécification intermédiaire pour les circuits
intégrés à semiconducteurs
à l'exclusion des circuits hybrides

**Semiconductor devices
Integrated circuits**

Part 11:

Sectional specification for semiconductor
integrated circuits
excluding hybrid circuits



Numéro de référence
Reference number
CEI/IEC 748-11: 1990

Numéros des publications

Depuis le 1^{er} janvier 1997, les publications de la CEI sont numérotées à partir de 60000.

Publications consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles dans le Catalogue de la CEI.

Les renseignements relatifs à des questions à l'étude et des travaux en cours entrepris par le comité technique qui a établi cette publication, ainsi que la liste des publications établies, se trouvent dans les documents ci-dessous:

- «Site web» de la CEI*
- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement (Catalogue en ligne)*
- **Bulletin de la CEI**
Disponible à la fois au «site web» de la CEI* et comme périodique imprimé

Terminologie, symboles graphiques et littéraux

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 60050: *Vocabulaire Electrotechnique International* (VEI).

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera la CEI 60027: *Symboles littéraux à utiliser en électrotechnique*, la CEI 60417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles*, et la CEI 60617: *Symboles graphiques pour schémas*.

* Voir adresse «site web» sur la page de titre.

Numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series.

Consolidated publications

Consolidated versions of some IEC publications including amendments are available. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available in the IEC catalogue.

Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is to be found at the following IEC sources:

- **IEC web site***
- **Catalogue of IEC publications**
Published yearly with regular updates (On-line catalogue)*
- **IEC Bulletin**
Available both at the IEC web site* and as a printed periodical

Terminology, graphical and letter symbols

For general terminology, readers are referred to IEC 60050: *International Electrotechnical Vocabulary* (IEV).

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications IEC 60027: *Letter symbols to be used in electrical technology*, IEC 60417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets* and IEC 60617: *Graphical symbols for diagrams*.

* See web site address on title page.

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

748-11

QC 790100
Première édition
First edition
1990-12

**Dispositifs à semiconducteurs
Circuits intégrés**

Onzième partie:

**Spécification intermédiaire pour les circuits
intégrés à semiconducteurs
à l'exclusion des circuits hybrides**

**Semiconductor devices
Integrated circuits**

Part 11:

**Sectional specification for semiconductor
integrated circuits
excluding hybrid circuits**

© CEI 1990 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni
utilisée sous quelque forme que ce soit et par aucun procédé,
électronique ou mécanique, y compris la photocopie et les
microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized
in any form or by any means, electronic or mechanical,
including photocopying and microfilm, without permission
in writing from the publisher

Bureau central de la Commission Electrotechnique Internationale 3, rue de Varembe Genève Suisse



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

V

Pour prix, voir catalogue en vigueur
For price, see current catalogue

	Pages
PRÉAMBULE	4
PRÉFACE	4
Articles	
1. Domaine d'application	8
2. Généralités	8
2.1 Documents applicables	8
2.2 Valeurs recommandées de températures	8
2.3 Valeurs recommandées de tensions	8
2.4 Définitions relatives aux opérations de fabrication	8
3. Sous-traitance	12
4. Etape initiale de fabrication	12
4.1 Dispositifs bipolaires	12
4.2 Dispositifs unipolaires	12
5. Procédures d'assurance de la qualité	14
5.1 Procédures d'homologation	14
5.2 Procédures d'agrément de savoir-faire	14
6. Procédures d'associativité	14
6.1 Règles générales	14
6.2 Critères d'associativité spécifiques à chaque essai – Tableau I	16
7. Groupes et sous-groupes	24
Tableau II – Groupe A: Contrôles lot par lot	24
Tableau III – Groupe B: Contrôles lot par lot	26
Tableau IV – Groupe C: Contrôles périodiques	28
Tableau V – Groupe D	30
8. Sélection	30
Tableau VI – Sélection	32
9. Exigences pour les prélèvements	34
Tableau VII – Exigences pour les prélèvements des essais du groupe A	34
Tableau VIII – Exigences pour les prélèvements des essais des groupes B, C et D pour lesquels on doit utiliser les NQT	34
10. Identification des bornes	36
11. Informations supplémentaires (à l'étude)	36
12. Procédures d'essais et de mesures	36
12.1 Méthodes de mesures électriques	36
12.2 Méthodes d'essais mécaniques et climatiques	36
12.3 Essais d'endurance électrique	36
12.4 Procédures d'essais accélérés	38
12.5 Mesures par corrélation	38
ANNEXE A – Guide et format pour la rédaction des spécifications particulières cadres	42

CONTENTS

	Page
FOREWORD	5
PREFACE	5
Clause	
1. Scope	9
2. General	9
2.1 Related documents	9
2.2 Recommended values of temperatures	9
2.3 Recommended values of voltages	9
2.4 Definitions related to manufacturing operations	9
3. Subcontracting	13
4. Primary stage of manufacture	13
4.1 Bipolar devices	13
4.2 Unipolar devices	13
5. Quality assessment procedures	15
5.1 Qualification approval procedures	15
5.2 Capability approval procedures	15
6. Structural similarity procedures	15
6.1 General rules	15
6.2 Test dependent criteria for structural similarity – Table I	17
7. Groups and sub-groups	25
Table II – Group A: Lot by lot	25
Table III – Group B: Lot by lot	27
Table IV – Group C: Periodic tests	29
Table V – Group D	31
8. Screening	31
Table VI – Screening	33
9. Sampling requirements	35
Table VII – Sampling requirements for Group A tests	35
Table VIII – Sampling requirements for Group B, C and D tests in which LTPD shall be used	35
10. Terminal identification	37
11. Additional information (under consideration)	37
12. Test and measurement procedures	37
12.1 Electrical measuring methods	37
12.2 Mechanical and climatic test methods	37
12.3 Electrical endurance tests	37
12.4 Accelerated test procedures	39
12.5 Correlated measurements	39
APPENDIX A – Guidance and format for drafting blank detail specifications	43

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS CIRCUITS INTÉGRÉS

Onzième partie: Spécification intermédiaire pour les circuits intégrés à semiconducteurs à l'exclusion des circuits hybrides

PRÉAMBULE

- 1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Etudes où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.
- 3) Dans le but d'encourager l'unification internationale, la CEI exprime le vœu que tous les Comités nationaux adoptent dans leurs règles nationales le texte de la recommandation de la CEI dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.

PRÉFACE

La présente norme a été préparée par le Sous-Comité 47A: Circuits intégrés, et par le Comité d'Etudes N° 47 de la CEI: Dispositifs à semiconducteurs.

Cette norme est une spécification intermédiaire pour les circuits intégrés à semiconducteurs, à l'exclusion des circuits hybrides, dans le domaine du Système CEI d'assurance de la qualité des composants électroniques (IECQ).

Le texte de cette norme est issu des documents suivants:

Règle des Six mois	Rapports de vote
47/47A(BC)1037/176	47A(BC)196
47/47A(BC)1049/173	47A(BC)197
47A(BC)204	47A(BC)231
47A(BC)208	47A(BC)236

Les rapports de vote indiqués dans le tableau ci-dessus donnent toute information sur le vote ayant abouti à l'approbation de cette norme.

Le numéro QC qui figure sur la page de couverture de la présente publication est le numéro de spécification dans le Système CEI d'assurance de la qualité des composants électroniques (IECQ).

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**SEMICONDUCTOR DEVICES
INTEGRATED CIRCUITS****Part 11: Sectional specification for semiconductor integrated circuits
excluding hybrid circuits**

FOREWORD

- 1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.
- 3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules in so far as national conditions will permit. Any divergence between the IEC recommendation and the corresponding national rules should, as far as possible, be clearly indicated in the latter.

PREFACE

This standard has been prepared by IEC Sub-Committee 47A: Integrated Circuits, and IEC Technical Committee No. 47: Semiconductor Devices.

This standard is a sectional specification for semiconductor integrated circuits excluding hybrid circuits in the field of the IEC Quality Assessment System for Electronic Components (IECQ).

The text of this standard is based on the following documents:

Six Months' Rule	Reports on Voting
47/47A(CO)1037/176	47A(CO)196
47/47A(CO)1049/173	47A(CO)197
47A(CO)204	47A(CO)231
47A(CO)208	47A(CO)236

Full information on the voting for the approval of this standard can be found in the Voting Reports indicated in the above table.

The QC number that appears on the front cover of this publication is the specification number in the IEC Quality Assessment System for Electronic Components (IECQ).

Les publications suivantes de la CEI sont citées dans la présente norme:

Publications N ^{os}	
68	Essais d'environnement.
68-2-17 (1978)	Deuxième partie: Essais – Essai Q: Etanchéité.
191-2 (1966)	Normalisation mécanique des dispositifs à semi-conducteurs. Deuxième partie: Dimensions.
191-4 (1987)	Quatrième partie: Système de codification et classification en formes des boîtiers pour dispositifs à semiconducteurs.
617-12 (1983)	Symboles graphiques pour schémas, Douzième partie: Opérateurs logiques binaires.
617-13 (1978)	Treizième partie: Opérateurs analogiques.
747-1 (1983)	Dispositifs à semiconducteurs. Dispositifs discrets et circuits intégrés, Première partie: Généralités.
747-10 (1984)	Dixième partie: Spécification générique pour les dispositifs discrets et les circuits intégrés.
748	Dispositifs à semiconducteurs. Circuits intégrés.
748-1 (1984)	Première partie: Généralités. (Voir note)
748-2 (1985)	Deuxième partie: Circuits intégrés digitaux.
748-3 (1986)	Troisième partie: Circuits intégrés analogiques.
748-4 (1987)	Quatrième partie: Circuits intégrés d'interface.
749 (1984)	Dispositifs à semiconducteurs. Essais mécaniques et climatiques.
QC 001002 (1986)	Règles de procédure du Système CEI d'assurance de la qualité des composants électroniques (IECQ).

NOTE – La Publication 748-1 a été modifiée par les documents 47(BC)207 et 238. Ces documents annulent et remplacent l'article 2 du chapitre VI (de l'édition 1984) et introduit le nouvel article 10 de ce même chapitre.

The following IEC publications are quoted in this standard:

- | | |
|-------------------|--|
| Publications Nos. | 68: Environmental testing. |
| 68-2-17 (1978): | Part 2: Tests – Test Q: Sealing. |
| 191-2 (1966): | Mechanical standardization of semiconductor devices, Part 2: Dimensions. |
| 191-4 (1987): | Part 4: Coding system and classification into forms of package outlines for semiconductor devices. |
| 617-12 (1983): | Graphical symbols for diagrams, Part 12: Binary logic elements. |
| 617-13 (1978): | Part 13: Analogue elements. |
| 747-1 (1983): | Semiconductor devices. Discrete devices and integrated circuits, Part 1: General. |
| 747-10 (1984): | Part 10: Generic specification for discrete devices and integrated circuits. |
| 748: | Semiconductor devices. Integrated circuits. |
| 748-1 (1984): | Part 1: General. (See note) |
| 748-2 (1985): | Part 2: Digital integrated circuits. |
| 748-3 (1986): | Part 3: Analogue integrated circuits. |
| 748-4 (1987): | Part 4: Interface integrated circuits. |
| 749 (1984): | Semiconductor devices. Mechanical and climatic test methods. |
| QC 001002 (1986): | Rules of Procedure of the IEC Quality Assessment System for Electronic Components (IECQ). |

NOTE – IEC Publication 748-1 has been amended by documents 47(CO)207 and 238. These documents supersede clause 2 in Chapter VI (1984 edition) and add a new clause 10 to the same chapter.

IECNORM.COM : Click to view the full PDF of IEC 748-11:1990

DISPOSITIFS À SEMICONDUCTEURS CIRCUITS INTÉGRÉS

Onzième partie: Spécification intermédiaire pour les circuits intégrés à semiconducteurs à l'exclusion des circuits hybrides

1. Domaine d'application

La présente spécification intermédiaire s'applique aux circuits intégrés à semiconducteurs en boîtier, y compris les circuits intégrés polyolithiques, mais à l'exclusion des circuits hybrides.

2. Généralités

Cette spécification doit être lue conjointement avec la spécification générique à laquelle elle se réfère; elle donne des détails sur les procédures d'assurance de la qualité, les exigences de contrôle, les séquences de sélection, les exigences pour les prélèvements, les essais et les mesures exigés pour tous les circuits intégrés à semiconducteurs, comprenant les circuits digitaux, analogiques et d'interface.

Au lieu de la procédure d'homologation, on peut utiliser la procédure d'agrément de savoir-faire (voir les règles de procédure de la Publication QC 001002 de la CEI, paragraphe 11.7, mais les procédures d'agrément de savoir-faire pour les circuits intégrés sont actuellement à l'étude) pour tous les dispositifs fabriqués selon un procédé défini.

Il est possible d'appliquer en outre les règles de contrôle de la conformité de la qualité (voir paragraphe 3.6 de la Publication 747-10 de la CEI et articles 5 à 9 de la présente spécification) pour chaque modèle ou groupe de modèles produits selon ce procédé, si cela est exigé et réalisable techniquement.

Toutes les exigences de cette spécification demeurent valables, tant qu'elles ne seront pas modifiées par le nouvel article «Procédure d'agrément de savoir-faire» (à l'étude).

2.1 Documents applicables

Publication 747-10/QC 700000 (1984) de la CEI.

2.2 Valeurs recommandées de températures

Voir la Publication 748-1 de la CEI, chapitre VI, article 5.

2.3 Valeurs recommandées des tensions

Voir la Publication 748-1 de la CEI, chapitre VI, article 6.

2.4 Définitions relatives aux opérations de fabrication

2.4.1 Ligne de fabrication

Une ligne de fabrication est définie comme un ensemble unique d'opérations de fabrication comprenant une ou plusieurs des phases de fabrication suivantes:

- 1) diffusion;
- 2) préparation des pastilles;
- 3) assemblage;
- 4) finition et mesures électriques finales;
- 5) sélection (si applicable).

NOTE – Les procédures d'assurance de la qualité ne sont pas comprises dans ces phases.

SEMICONDUCTOR DEVICES INTEGRATED CIRCUITS

Part 11: Sectional specification for semiconductor integrated circuits excluding hybrid circuits

1. Scope

This sectional specification applies to encapsulated semiconductor integrated circuits, including multi-chip integrated circuits, but excluding hybrid circuits.

2. General

This specification shall be read together with the generic specification to which it refers and it gives details on the Quality Assessment Procedures, the inspection requirements, screening sequences, sampling requirements, and test and measurement procedures required for the assessment of semiconductor integrated circuits, including digital, analogue and interface circuits.

Instead of the Qualification Approval Procedure, it is allowed to apply the Capability Approval Procedure (see IEC Publication QC 001002, Rules of Procedure, Subclause 11.7; but at present, Capability Approval Procedures for integrated circuits are under consideration) for all devices manufactured in a defined process.

Additional application of the Quality Conformance Inspection rules (see IEC Publication 747-10, Subclause 3.6, and this specification, Clauses 5 to 9) is possible for any type or group of types, produced in that process, if required and technically feasible.

All the requirements of this specification remain valid, unless modified by the requirements set out in the new clause: "Capability Approval Procedure" (under consideration).

2.1 Related documents

IEC Publication 747-10/QC 700000 (1984).

2.2 Recommended values of temperatures

See IEC Publication 748-1, Chapter VI, Clause 5.

2.3 Recommended values of voltages

See IEC Publication 748-1, Chapter VI, Clause 6.

2.4 Definitions related to manufacturing operations

2.4.1 Production line

A production line is defined as a single set of process operations including one or several of the following manufacturing phases:

- 1) diffusion;
- 2) preparation of dice;
- 3) assembly;
- 4) finishing and final electrical measurements;
- 5) screening (if applicable).

NOTE – Quality assessment procedures are not included in these phases.

1) Diffusion

Cette phase est l'ensemble des opérations de fabrication effectuées à partir de l'étape initiale de fabrication, jusqu'à la dernière étape précédant la séparation des pastilles.

2) Préparation des pastilles

Cette phase est l'ensemble des opérations de fabrication effectuées pour diviser la plaquette en pastilles. Au titre de la présente spécification, cette phase peut, au gré du fabricant, être incluse soit dans la phase de diffusion, soit dans la phase d'assemblage.

3) Assemblage

Cette phase est l'ensemble des opérations de fabrication comprenant la fixation de la pastille, la réalisation des connexions internes et l'encapsulation.

4) Finition et mesures électriques finales

Cette phase est l'ensemble final des opérations de fabrication situées avant la disponibilité du lot et comprenant, par exemple:

- traitement final des sorties incluant, le cas échéant, l'opération de métallisation des sorties;
- revêtement de surface;
- marquage;
- mesures électriques finales.

5) Sélection (si applicable)

Cette phase peut faire partie des opérations d'assemblage et/ou de finition.

Les opérations de sélection sont définies à l'article 8.

2.4.2 Lot de fabrication

Un lot de fabrication est constitué de dispositifs du même type, fabriqués dans une même ligne de fabrication et qui passent par le même processus désigné, normalement au cours d'une même semaine.

2.4.3 Modifications de fabrication

1) Définitions des modifications majeures

Tout changement dans la technologie ou le procédé de fabrication susceptible d'affecter la qualité ou les performances d'un produit fourni selon une spécification, ou susceptible de provoquer le passage d'un tel produit d'un groupe de circuits associables à un autre groupe (existant ou nouveau) (voir article 6) représente une modification considérée comme majeure. Il est de la responsabilité du contrôleur du fabricant de décider si une modification est majeure ou non.

Des exemples de modifications majeures sont donnés à l'alinéa 3) ci-dessous.

2) Procédure en cas de modification majeure

Aucune modification majeure ne doit devenir effective sans être notifiée à l'Organisme national de surveillance (ONS) avec la démonstration du maintien de la qualité par des essais significatifs.

3) Exemples de modifications majeures

a) Fixation de la pastille

- d'une soudure eutectique à une fixation par résine époxyde.

Non considéré comme modification majeure: changement d'outillage sans changement de technologie ou utilisation d'une préforme à la place de surfaces d'alliage plaquées d'or.

b) Passivation du cristal

- l'utilisation d'oxyde de silicium à la place de nitrure de silicium;
- la séquence des couches de passivation.

Non considéré comme modification majeure: changement de la méthode de dépôt des couches de passivation.

1) Diffusion

This phase is the set of manufacturing process operations from the primary stage of manufacture to the last step before separation of dice.

2) Preparation of dice

This phase is the set of manufacturing process operations to divide the wafer into dice. For the purpose of this specification, this phase may be included in either the diffusion or the assembly phase at the manufacturer's convenience.

3) Assembly

This phase is the set of manufacturing process operations comprising die attach, lead bonding and encapsulation.

4) Finishing and final electrical measurements

This phase is the final set of manufacturing process operations before lot release, including for example:

- post-treatment of terminals including plating operation, if any;
- coating;
- marking;
- final electric measurements.

5) Screening (if applicable)

This phase may be part of the assembly and/or finishing operation(s).

Screening is defined in Clause 8 below.

2.4.2 Production lot

A production lot consists of devices of the same type, manufactured in the same production line and passing through the same nominated process, normally within one week.

2.4.3 Changes in manufacturing operations

1) Definition of major changes

Any change in manufacturing process or technology which could affect the quality or performance of a product supplied to an approved specification, or which could require a product to be transferred from one structural similarity group of circuits to another (new or existing) group (see Clause 6 below) represents a change considered as major. It is the responsibility of the Chief Inspector to decide whether the change is major or not.

Some examples of major changes are given in 3) below.

2) Procedure in the event of a major change

Any major change shall only be implemented with notification and demonstration by test evidence of maintenance of quality to the NSI.

3) Examples of major changes

a) Die attach

- from eutectic solder to epoxy attachment.

Not considered as a major change: equipment change without changing the technology or the use of preform instead of gold plated alloy surfaces.

b) Crystal passivation

- from silicon-nitride to silicon-oxide;
- sequence of the passivation layers.

Not considered as a major change: changing of the method of deposition of the passivation layers.

- c) Matériau du boîtier
 - le boîtier céramique devient une encapsulation plastique;
 - le plastique A devient un plastique B.
- d) Métallisation
 - la métallisation or devient aluminium.
- e) Taille et/ou dessin de la pastille
 - introduction d'anneaux de garde et/ou de couches d'arrêt.
- f) Connexions internes
 - la thermocompression est remplacée par une soudure aux ultrasons;
 - les fils d'or deviennent des fils d'aluminium.
- g) Vérification fonctionnelle pendant le contrôle de conformité de la qualité
 - toute réduction de séquences d'essais dans les programmes d'essais.

3. Sous-traitance

Lorsqu'un fabricant agréé se réfère aux règles de procédure, paragraphe 11.12 de la Publication QC 001002 de la CEI relatives à la sous-traitance, il doit s'assurer que les conditions suivantes sont remplies:

- le processus de fabrication sous-traité peut être soit le processus de diffusion, soit le processus d'assemblage, y compris les opérations de sélection qui en font partie. Les opérations de sélection postérieures à l'assemblage peuvent également être sous-traitées indépendamment. Les opérations de finition peuvent être sous-traitées uniquement avec le processus complet d'assemblage, à l'exception de l'opération de métallisation des sorties qui peut être sous-traitée séparément (voir 2.4.1).

L'ONS doit s'assurer que le contrôleur qui certifie la conformité des composants au système IECQ:

- dispose de la totalité des documents d'assurance de qualité et de contrôle de toute opération réalisée en dehors de la zone géographique de l'IECQ. Les documents doivent inclure les enregistrements des contrôles effectués sur chaque échantillon du produit sous assurance de qualité;
- vérifie régulièrement que l'assurance de qualité et le contrôle sont appliqués conformément aux exigences agréées.

Le contrôleur doit agréer et posséder les procédures utilisées pour le transfert des pièces depuis le lieu de fabrication jusqu'au fabricant, situé dans la zone géographique de l'IECQ, qui certifie les composants. L'ONS doit être informé et avoir accès à la documentation applicable.

Toute modification des exigences de contrôle et des procédures de fabrication doit être communiquée au contrôleur qui certifie les composants. Le contrôleur doit informer l'ONS des modifications majeures (voir 2.4.3).

Le fabricant agréé doit exécuter les essais d'acceptation prescrits par la spécification particulière du composant qu'il certifie. Ces essais peuvent être exécutés dans un établissement situé à l'extérieur de la zone géographique de l'IECQ, à condition que cet établissement soit supervisé par l'ONS. D'autre part, les essais d'acceptation peuvent être sous-traités dans un laboratoire d'essais agréé situé à l'intérieur de la zone géographique de l'IECQ.

4. Etape initiale de fabrication

Pour les besoins de cette spécification intermédiaire, cette étape est définie comme suit:

4.1 Dispositifs bipolaires

Le premier processus qui fait apparaître l'autre polarité de dopage dans un matériau semiconducteur monocristallin entièrement de type P ou de type N.

4.2 Dispositifs unipolaires (par exemple dispositifs à effet de champ MOS)

La première oxydation du substrat ou le dépôt sur le substrat.

- c) Package material
 - from ceramic to plastic;
 - from plastic A to plastic B.
- d) Metallization
 - from gold to aluminium metallization.
- e) Die size and/or die layout
 - introduction of guard-rings and/or barrier layers.
- f) Bonding
 - from the thermo-compression to the ultrasonic method;
 - from gold bond wire to aluminium wire.
- g) Functional verification during quality conformance inspection
 - any reduction of test sequences in the test programs.

3. Subcontracting

When the approved manufacturer invokes Rules of Procedure, Subclause 11.1.2 of IEC Publication QC 001002 concerning subcontracting, he shall ensure that the following conditions are satisfied:

- the subcontracted manufacturing process may be either the diffusion process or the assembly process, including screening steps which are incorporated in them. Screening operation applied after assembly process may also be independently subcontracted. The finishing process can only be subcontracted together with the complete assembly process, except for the lead plating operation which may be subcontracted separately (see 2.4.1 above).

The National Supervising Inspectorate (NSI) shall be satisfied that the Chief Inspector who is certifying the components under the IECQ system:

- has been provided with the full quality assessment and inspection documentation of any operation outside the IECQ geographical area. The documentation shall include the inspection records for each sample of the product which undergoes inspection;
- regularly verifies that the quality assessment and inspection is applied in accordance with the agreed requirements.

The Chief Inspector shall be provided and shall agree with the procedures for the transfer of the parts from the place of manufacture to the manufacturer within the IECQ geographical area who is certifying the component. The NSI shall be informed and have access to the applicable documents.

Any changes in inspection requirements and manufacturing procedures shall be reported back to the Chief Inspector who is certifying the components. The major changes shall be reported by the approved Chief Inspector to the NSI (see 2.4.3 above).

The approved manufacturer shall perform the acceptance tests prescribed by the detail specification for the component he is certifying. He can perform the acceptance tests in a facility outside the IECQ geographical area, provided that this facility is supervised by the NSI. Acceptance tests can be subcontracted to approved test laboratories within the IECQ geographical area.

4. Primary stage of manufacture

For the purpose of this sectional specification, this stage is defined as follows:

4.1 Bipolar devices

The first process that changes the monocrystalline semiconductor material from being either entirely P type or entirely N type.

4.2 Unipolar devices (for example MOS, field-effect devices)

The first oxidation of, or deposition on, the substrate.

5. Procédures d'assurance de la qualité

5.1 Procédures d'homologation

La méthode b) du paragraphe 11.3.1 des règles de procédure de la Publication QC 001002 de la CEI doit être normalement utilisée, avec des exigences de prélèvement en accord avec celles données dans les tableaux VII et VIII de cette spécification.

Il est cependant permis d'utiliser la méthode a) du paragraphe 11.3.1 des règles de procédure, à condition que les exigences de prélèvement à utiliser soient spécifiées dans la spécification particulière cadre correspondante.

5.1.1 Lot de contrôle

Le lot de contrôle est défini au paragraphe 12.2 de la Publication QC 001002 de la CEI.

De plus, les échantillons utilisés pour les essais des groupes A, B et C doivent être issus de lots de produits provenant de la même ligne de fabrication (voir 2.4.1 et 6.2.1) dans les conditions suivantes:

- *Groupes A et B*: un lot de contrôle contient des dispositifs produits dans la même période d'un mois ou de quatre semaines consécutives comme indiqué par le ou les codes utilisés pour la date de fabrication.
- *Groupe C*: les échantillons de la production soumis aux essais périodiques doivent avoir été fabriqués dans la même période de trois mois repérée par la date de fabrication de trois mois consécutifs ou de treize semaines consécutives.
- *Groupe D*: les échantillons de la production soumis aux essais périodiques doivent avoir été fabriqués dans la même période de douze mois repérée par la date de fabrication de douze mois consécutifs ou de 52 semaines consécutives.

5.2 Procédures d'agrément de savoir-faire

Voir le paragraphe 3.10 d'une prochaine édition de la Publication 747-10 de la CEI (en préparation).

6. Procédures d'associativité

6.1 Règles générales

6.1.1 But

Les procédures d'associativité sont destinées à permettre de réduire le nombre de lots de contrôle pour lesquels il est nécessaire d'effectuer des essais.

6.1.2 Principes

Pour un essai applicable à un ensemble de types de dispositifs, l'essai peut être effectué sur un seul type issu de cet ensemble et les résultats obtenus sont considérés comme valables pour l'ensemble des types, si les critères d'associativité généraux et particuliers décrits dans cet article et applicables à cet essai sont satisfaits (voir tableau I). La définition de ces critères doit être basée sur le principe selon lequel la conformité et la fiabilité constatées sur le type représentatif donne au moins la même assurance de conformité et de fiabilité pour les types qui lui sont associés.

Les procédures d'associativité ne sont pas applicables aux essais électriques et aux examens visuels spécifiés au titre du groupe A.

6.1.3 Conditions d'application

1) Essais et mesures spécifiés en séquence

Les procédures d'associativité décrites dans cet article s'appliquent à chaque essai pris individuellement.

5. Quality assessment procedures

5.1 Qualification approval procedures

Method b) of IEC Publication QC 001002, Rules of Procedure, Subclause 11.3.1, shall normally be used with the sampling requirements in accordance with those stated in Tables VII and VIII of this specification.

It is however permitted to use method a) of Rules of Procedure, Subclause 11.3.1, provided that the sampling requirements to be used are specified in the relevant blank detail specification.

5.1.1 Inspection lot

Inspection lot is defined in Subclause 12.2 of IEC Publication QC 001002.

In addition to this, lots from which samples are used for testing in Groups A, B and C shall consist of products coming from the same production line (see 2.4.1 above and 6.2.1 below) in the following conditions:

- *Groups A and B*: one inspection lot contains devices produced within a period of one month or four consecutive weeks as indicated by the used date code(s).
- *Group C*: samples from production submitted for periodic testing shall have been manufactured within a period of three months as indicated by three consecutive month date codes or by thirteen consecutive week date codes.
- *Group D*: samples from production submitted for periodic testing shall have been manufactured within a period of twelve months as indicated by twelve consecutive month date codes or by 52 consecutive week date codes.

5.2 Capability approval procedures

See Subclause 3.10 of the next edition of the IEC Publication 747-10 (in preparation).

6. Structural similarity procedures

6.1 General rules

6.1.1 Purpose

Structural similarity procedures are intended to permit a reduction in the number of inspection lots that shall be tested.

6.1.2 Principles

For a test applicable to a group of device types, the test may be performed on one type from the group and the results obtained considered as representative for all the types if the general and particular criteria for structural similarity described in this clause and applicable to this test are complied with (see Table I). The definition of these criteria shall be based on the principle that conformity and reliability verified on the representative type gives at least the same conformity and reliability assurance for the associated types.

Structural similarity procedures shall not be applied for electrical and visual tests under Group A.

6.1.3 Application conditions

1) Tests and measurements specified in sequence

Structural similarity procedures described in this clause apply to a single test.

Lorsque plusieurs essais sont spécifiés en séquence, l'application de ces procédures doit être basée sur le principe suivant:

Dans un sous-groupe, l'essai essentiel de la séquence doit être pris comme seul déterminant pour définir les critères applicables à l'ensemble des essais de la séquence et permettre la composition du groupement d'associativité correspondant.

NOTE – Par application de ce principe, l'essai de variations rapides de température doit être considéré comme essentiel pour les séquences spécifiées dans les sous-groupes B5 et C5.

2) Application aux procédures d'assurance de la qualité

L'application des procédures d'associativité est spécifique à la procédure d'assurance de qualité considérée. Les conditions particulières d'application à chaque procédure sont indiquées à l'article 7 ci-après.

6.1.4 Critères généraux d'associativité

- 1) Dans le cadre d'un essai donné, le type considéré comme représentatif d'un groupement de types peut varier d'une période à l'autre en fonction des dispositifs fabriqués pendant la période considérée.
- 2) La même procédure d'essai accéléré doit être autorisée pour tous les types de dispositifs appartenant à un groupement d'associativité.
- 3) Si, bien que les critères particuliers applicables pour un groupement d'associativité soient satisfaits, il existe toujours une ou des différences significatives pour une ou des caractéristiques, le type choisi pour effectuer un essai doit correspondre au dispositif le plus critique, présentant les plus grands risques de défauts pour l'essai considéré.
- 4) Si un défaut apparaît sur un type de dispositif soumis à un essai, tous les dispositifs qui lui sont associés doivent être considérés comme étant affectés par ce défaut.
- 5) Si, conformément à l'article 8, les dispositifs font l'objet d'une procédure de sélection et si plusieurs séquences de sélection sont appliquées dans une même ligne de fabrication, les dispositifs ne peuvent être associés que si la même séquence de sélection leur est appliquée.

6.2 Critères d'associativité spécifiques à chaque essai

Les critères d'associativité applicables aux essais du groupe B et aux essais périodiques sont récapitulés dans le tableau I.

Les paragraphes 6.2.1 à 6.2.18 précisent l'interprétation qui doit être donnée à ces critères.

Exemple d'utilisation du tableau I:

Dans le sous-groupe C3, on effectue l'essai de robustesse des sorties.

Pour cet essai, il ne peut y avoir associativité que si l'on considère les exigences suivantes (voir tableau I):

- paragraphe 6.2.1 – Ligne d'assemblage;
- paragraphe 6.2.3 – Famille de boîtiers;
- paragraphe 6.2.5 – Méthodes d'encapsulation;
- paragraphe 6.2.6 – Matériau des connexions externes;
- paragraphe 6.2.7 – Opérations de finition.

Pour l'essai de robustesse des sorties, on considère comme associables les dispositifs satisfaisant à toutes les exigences des paragraphes ci-dessus.

When several tests are specified in sequence, the application shall be based on the following principles:

The essential test in the sequence of tests in a sub-group shall be decisive for criteria to be used for structural similarity grouping for the complete sequence.

NOTE – For application of this principle for B5/C5 tests, the essential test is “Rapid change of temperature”.

2) *Application for quality assessment procedures*

The application of the structural similarity procedures is specific to a considered quality assessment procedure and detailed application conditions are given in Clause 7 below.

6.1.4 *General criteria for structural similarity*

- 1) The type chosen as representative for a group of types in relation to a given test may differ from one period to another, depending on the types produced in that period.
- 2) For all relevant types in a group of types, the same acceleration test procedure shall be allowed.
- 3) If, although fulfilling the particular criteria for a group, significant difference(s) still exist in characteristic(s), the type selected for the relevant test shall be represented by the most critical device giving the greatest risk of failure for this test.
- 4) If failure occurs on a device type, all the devices associated with this representative type are to be considered affected.
- 5) If the devices are submitted to a screening procedure in accordance with Clause 8, and if several screening sequences are applied in the same production line, the devices can only be grouped if they are screened according to the same screening sequence.

6.2 *Test dependent criteria for structural similarity*

The test dependent criteria for structural similarity applicable to the Group B and periodic tests are given in Table I.

Subclauses 6.2.1 to 6.2.18 specify the interpretation of these criteria.

Example for the use of Table I:

Sub-group C3 requires that the test on the robustness of terminations be performed.

For this test, the following requirements for structural similarity apply (see Table I):

- subclause 6.2.1 – Assembly line;
- subclause 6.2.3 – Family of package;
- subclause 6.2.5 – Encapsulation methods;
- subclause 6.2.6 – External terminals material;
- subclause 6.2.7 – Finishing process.

Devices satisfying all the requirements of all the subclauses above are considered structurally similar for the “Robustness of terminations” test.

Tableau I – Critères d'associativité spécifiques à chaque essai (voir note)

Essais	Critères																								
	Ligne d'assemblage (6.2.1)				Géométrie et dimensions du boîtier (6.2.2)	Famille de boîtiers (6.2.3)	Matériau du boîtier (6.2.4)	Méthodes d'encapsulation (6.2.5)	Matériaux des connexions externes (6.2.6)	Opérations de finition (6.2.7)	Méthodes de marquage (6.2.8)	Nombre de sorties (6.2.9)		Matériaux et raccordement des connexions internes (6.2.10)	Fixation de la pastille (6.2.11)	Rapport des surfaces de pastilles (6.2.12)			Ligne de diffusion (6.2.1)	Filière technologique de la pastille (6.2.13)	Densité (6.2.14)	Tensions d'alimentation (6.2.15)	Gamme des températures de fonctionnement (6.2.16)	Critères électriques et fonctionnels (6.2.17)	Puissance dissipée (6.2.18)
Dimensions, masse	X				X	X	X	X	X	X															
Immersion dans les solvants de nettoyage	X						X	X			X														
Brouillard salin	X						X		X	X	X														
Soudabilité	X				X		X	X	X	X															
Robustesse des sorties	X				X		X	X	X	X															
Etanchéité	X				X	X	X	X	X	X		X													
Chaleur humide (boîtiers à cavité)	X				X	X	X	X	X	X	X														
Chocs – Vibrations – Accélération	X				X	X	X	X	X			X		X	X	X									
Résistance à la chaleur de soudage	X				X	X	X	X	X			X		X	X	X									
Variations rapides de température	X				X	X	X	X	X			X		X	X	X									
Chaleur humide (boîtiers sans cavité)	X				X	X	X	X	X	X	X	X		X	X	X			X	X	X	X			
Stockage	X				X	X	X	X	X	X	X			X	X				X	X					
Endurance en fonctionnement	X				X	X	X	X	X	X				X	X				X	X	X	X	X	X	X
Vérification des corrélations (si applicable)																			X	X	X	X	X	X	X
Caractéristiques dynamiques complémentaires à 25 °C et aux températures extrêmes																			X	X		X	X	X	
Caractéristiques statiques et fonctionnelles complémentaires à 25 °C et aux températures extrêmes																			X	X		X	X	X	
Essais électriques spéciaux																			X	X		X	X	X	
NOTE – Une croix dans le tableau signifie que le critère est obligatoire pour l'essai correspondant.																									

NOTE – Une croix dans le tableau signifie que le critère est obligatoire pour l'essai correspondant.

Table I – Test dependent criteria for structural similarity (see note)

Tests	Criteria																
	Assembly line (6.2.1)			Outline and dimensions of the package (6.2.2)	Family of package (6.2.3)	Package material (6.2.4)	Encapsulation methods (6.2.5)	External terminals material (6.2.6)	Finishing process (6.2.7)	Marking methods (6.2.8)	Number of terminals (6.2.9)			Material of internal connections, wire bonding (6.2.10)	Die bonding (6.2.11)	Ratio of die areas (6.2.12)	
Dimensions, mass	X			X	X	X	X	X	X								
Immersion in cleaning solvents	X					X	X			X							
Salt mist	X					X		X	X	X							
Solderability	X				X		X	X	X								
Robustness of terminations	X				X		X	X	X								
Sealing	X				X	X	X	X	X		X						
Damp heat (cavity packages)	X				X	X	X	X	X	X							
Shock – Vibrations – Acceleration	X				X	X	X	X			X			X	X	X	
Resistance to solder heat	X				X	X	X	X			X			X	X	X	
Rapid change of temperature	X				X	X	X	X			X			X	X	X	
Damp heat (non-cavity packages)	X				X	X	X	X	X	X	X			X	X	X	X
Storage	X				X	X	X	X	X	X				X	X		
Operating endurance	X				X	X	X	X	X					X	X	X	X
Verification of correlations (if applicable)															X	X	X
Additional dynamic characteristics at 25 °C and extreme temperatures															X	X	X
Additional functional and static characteristics at 25 °C and extreme temperatures															X	X	X
Special electrical test															X	X	X

NOTE – A cross in the table denotes that the criterion is mandatory for the corresponding test.

6.2.1 Lignes de fabrication

Les dispositifs doivent être fabriqués dans la même:

- ligne de diffusion;
 - et/ou ligne d'assemblage;
- (voir 2.4.1).

6.2.2 Géométrie et dimensions du boîtier

La géométrie du boîtier et ses dimensions, définies dans la spécification particulière, doivent être les mêmes.

6.2.3 Famille de boîtiers

(Pour la définition des formes standard de boîtiers, voir Publication 191-4 de la CEI.)

Pour être considérés comme associables au titre de la famille de boîtiers, les dispositifs doivent être montés dans des boîtiers répondant aux critères suivants:

- même sous-famille technologique de boîtiers;
- même forme et même section nominale des sorties;
- le boîtier doit avoir la même forme géométrique, les mêmes dimensions nominales et le même nombre d'emplacements de sortie.

6.2.4 Matériau du boîtier

Le matériau du boîtier doit être le même.

6.2.5 Méthodes d'encapsulation

Les méthodes de fermeture du boîtier (pour les boîtiers à cavité) ou les matériaux et méthodes utilisés (pour les boîtiers sans cavité) doivent être les mêmes.

6.2.6 Matériau des connexions externes

Les matériaux utilisés pour les connexions externes, y compris les revêtements, doivent être les mêmes (voir aussi 6.2.7).

6.2.7 Opérations de finition

A l'exclusion des méthodes de marquage (voir aussi 6.2.8) et des mesures électriques finales, les opérations de finition (voir 2.4.1, point 4) effectuées sur le dispositif terminé doivent être les mêmes.

6.2.8 Méthodes de marquage

Les méthodes de marquage et les protections externes appliquées au boîtier doivent être les mêmes.

6.2.9 Nombre de sorties

Un groupe de dispositifs associés peut être formé à condition que la différence entre le nombre maximal et le nombre minimal de sorties des dispositifs formant ce groupe soit:

- pour les boîtiers dont le nombre maximal de sorties est ≤ 24 : différence ≤ 4 ;
- pour les boîtiers dont le nombre maximal de sorties est > 24 : différence ≤ 8 .

6.2.10 Matériau et méthodes de raccordement des connexions internes

Le matériau des connexions internes et la section nominale de ces connexions doivent être les mêmes. Les matériaux et les méthodes utilisés pour réaliser le raccordement de ces connexions doivent également être les mêmes.

6.2.11 Fixation de la pastille

Les méthodes et les matériaux utilisés pour réaliser la fixation de la pastille doivent être les mêmes.

6.2.1 *Production lines*

The devices shall be made in the same:

- diffusion line;
 - and/or assembly line;
- (see 2.4.1).

6.2.2 *Outline and dimensions of the package*

The outline and dimensions of the package defined in the detail specification shall be the same.

6.2.3 *Family of package*

(For definition of standard forms, see IEC Publication 191-4.)

To be considered as structurally similar for the family of packages, the circuits shall be mounted in packages with the following criteria:

- same technological sub-family of package;
- same form and nominal cross-section of terminals;
- the package shall have the same single form, the same nominal dimensions and the same number of terminal positions.

6.2.4 *Package material*

The package material shall be the same.

6.2.5 *Encapsulation methods*

The method for sealing the package for cavity packages or the materials and methods used for non-cavity packages shall be the same.

6.2.6 *External terminals material*

The material used for the external terminals, including the coating, shall be the same (see also 6.2.7).

6.2.7 *Finishing process*

Excluding the marking methods (see also 6.2.8) and final electrical measurements, finishing processes (see 2.4.1, Item 4) performed on the completed device shall be the same.

6.2.8 *Marking methods*

The methods of marking and the coatings applied to the package shall be the same.

6.2.9 *Number of terminals*

A single group of devices may be formed provided that the difference between the maximum and minimum number of terminals of the devices in that group shall be for:

- packages with a maximum number of terminals ≤ 24 : difference ≤ 4 ;
- packages with a maximum number of terminals > 24 : difference ≤ 8 .

6.2.10 *Material of internal connections and wire bonding*

The material of the internal connections and the nominal cross-section of these connections shall be the same. The material and methods for making the wire bonding shall be also the same.

6.2.11 *Die bonding*

The methods and materials used for the attachment of the die shall be the same.

6.2.12 Rapport des surfaces de pastilles

Dans un groupe de dispositifs associés, le rapport entre la surface de pastille maximale et la surface de pastille minimale ne doit pas être supérieur à 2.

6.2.13 Filière technologique de la pastille

Les pastilles doivent être réalisées selon la même filière technologique, c'est-à-dire:

- la technologie et les procédés de base sont les mêmes (exemple: Schottky, N MOS, C MOS, etc.);
- le type de passivation est le même;
- les mêmes règles de dessin et les mêmes données de conception sont utilisées pour la conception du circuit;
- les cellules utilisées pour réaliser les fonctions élémentaires sont les mêmes;
- les méthodes et matériaux des métallisations sont les mêmes;
- le matériau et les caractéristiques du substrat sont les mêmes.

6.2.14 Densité

La densité d'un dispositif est le nombre d'éléments fonctionnels rapportés à la surface de la pastille. Elle est donnée par la relation:

$$D_c = \frac{\text{nombre d'éléments fonctionnels}}{\text{surface de la pastille}}$$

La définition de l'élément fonctionnel est indifférente pourvu que, dans un ensemble de types de dispositifs, une même définition soit utilisée dans le cadre de l'application des procédures d'associativité.

La densité des types de dispositifs associés doit être inférieure à deux fois celle de la densité du type soumis à l'essai.

6.2.15 Tensions d'alimentation

Les tensions d'alimentation spécifiées dans la spécification de famille et/ou dans la spécification particulière doivent être les mêmes.

6.2.16 Gamme des températures de fonctionnement

Les températures de fonctionnement spécifiées dans la spécification de famille et/ou dans la spécification particulière doivent être les mêmes.

6.2.17 Critères électriques et fonctionnels

Ces critères impliquent que les conditions suivantes soient simultanément satisfaites:

- 1) Dans un groupement d'associativité, tous les types de dispositifs doivent être spécifiés à partir de la même spécification particulière cadre et de la même spécification de famille (si c'est applicable).
- 2) Si applicable, les critères électriques et fonctionnels sont valables pour le type représentatif et les types associés, tels qu'ils sont exigés dans la spécification particulière cadre et (ou) dans la spécification de famille.

6.2.18 Puissance dissipée

La puissance dissipée des types de dispositifs associés doit normalement être inférieure à 1,2 fois celle du type du dispositif en essai. Ce rapport peut être supérieur pourvu que l'élévation de la température de jonction ne soit pas supérieure à 5 °C.

6.2.12 *Ratio of die areas*

The ratio of maximum to minimum die area within a single group of devices shall not exceed 2.

6.2.13 *Die manufacturing process*

The dice shall be produced according to the same process, i.e.:

- the basic technology and the basic process are the same (for example Schottky, N MOS, C MOS, etc.);
- the type of passivation is the same;
- the layout rules and design data are the same;
- the cells used to perform the elementary function are the same;
- the methods and material of the metallization are the same;
- the substrate material and characteristics are the same.

6.2.14 *Density*

The density of a device is the ratio between the number of elements and the die area as given by the formula:

$$D_c = \frac{\text{number of elements}}{\text{area}}$$

The definition of the element is not important, provided that in a group of structurally similar device types, the same definition is used when structural similarity rules are applied.

The density of associated types shall be less than twice that of the device which is tested.

6.2.15 *Operating supply voltages*

Operating supply voltages specified in the family and/or in the detail specification shall be the same.

6.2.16 *Operating temperature range*

Operating temperatures specified in the family and/or in the detail specification shall be the same.

6.2.17 *Functional and electrical criteria*

These criteria imply that both the following conditions are fulfilled:

- 1) In a structural similarity grouping, all types of devices shall be specified from the same blank detail specification and the same family specification (if applicable).
- 2) If applicable, the specific functional and electrical criteria are valid for representative type and associated types, as required in the blank detail specification and/or the family specification.

6.2.18 *Power dissipation*

The power dissipation of associated types shall normally be less than 1.2 times that of the device which is tested. However this ratio can be increased, provided that the rise in junction temperature is not greater than 5 °C.

7. Groupes et sous-groupes

Les groupes doivent correspondre aux tableaux suivants:

Groupe	Catégorie I	Catégorie II	Catégorie III
A	X	X	X
B	X	X	X
C } Note 2	X } Note 1	X	X
D }		X	X
Sélection			X

Les caractéristiques devant figurer dans les sous-groupes sont spécifiées dans les spécifications particulières cadres, considérées comme obligatoires au chapitre III «Valeurs limites et caractéristiques essentielles» de la partie applicable de la Publication 748 de la CEI.

NOTES

- 1 Effectuées tous les ans, sauf l'essai de soudabilité (tous les trois mois).
- 2 L'échantillon à soumettre aux essais de ces groupes doit préalablement avoir satisfait aux examens des groupes A et B.

Tableau II – Groupe A: Contrôles lot par lot

Sous-groupe	Examen ou essai	Conditions d'essai
A1	Examen visuel externe	Publication 747-10 / QC 700000 de la CEI, paragraphe 4.2.1.1
A2	Vérification de la fonction à 25 °C sauf spécification contraire	Comme spécifié dans la spécification particulière
A2a	(Catégorie I: non applicable) Vérification de la fonction aux températures de fonctionnement minimale et maximale (note 3)	
A3	Caractéristiques statiques à 25 °C	Voir publication de la CEI applicable
A3a	Caractéristiques statiques aux températures de fonctionnement minimale et maximale (note 3)	Voir publication de la CEI applicable
A4	Caractéristiques dynamiques à 25 °C sauf spécification contraire	
A4a	(Catégorie I: non applicable) Caractéristiques dynamiques aux températures de fonctionnement minimale et maximale (note 3)	

NOTE 3 – Le fabricant peut utiliser les résultats des essais à 25 °C s'il peut démontrer périodiquement (voir note 4) la corrélation avec les résultats aux températures extrêmes (voir 12.5).

7. Groups and sub-groups

The groups shall be in accordance with the following tables:

Group	Category I	Category II	Category III
A	X	X	X
B	X	X	X
C } Note 2	X } Note 1	X	X
D }		X	X
Screening			X

The characteristics to be included in the sub-groups are specified in the blank detail specifications, called up as mandatory in Chapter III “Essential ratings and characteristics” of the relevant part of IEC Publication 748.

NOTES

- 1 Performed annually, except solderability (every three months).
- 2 The sample to be subjected to the tests in these groups shall previously have passed the Group A and Group B inspections.

Table II – Group A: Lot-by-lot

Sub-group	Examination or test	Conditions of test
A1	External visual examination	IEC Publication 747-10 / QC 700000, Subclause 4.2.1.1
A2	Verification of the function at 25 °C unless otherwise specified	As specified in the detail specification
A2a	(not applicable to category I) Verification of the function at minimum and maximum operating temperatures (Note 3)	
A3	Static characteristics at 25 °C	See relevant IEC publication
A3a	Static characteristics at minimum and maximum operating temperatures (Note 3)	See relevant IEC publication
A4	Dynamic characteristics at 25 °C unless otherwise specified	
A4a	(not applicable to category I) Dynamic characteristics at minimum and maximum operating temperatures (Note 3)	
NOTE 3 – The manufacturer may use test results at 25 °C, if he can demonstrate, on a periodic basis (see Note 4) the correlation with those at the two extremes of temperature (see 12.5).		

Tableau III – Groupe B: Contrôles lot par lot
(Catégorie I: voir spécification générique, Publication 747-10 de la CEI, paragraphe 2.6)

Sous-groupe	Examen ou essai	Publication de la CEI	Conditions
B1	Dimensions	747-10, 4.2.2 et annexe B	
B2c	Vérification des valeurs limites électriques	Voir publication applicable	A spécifier, si approprié
B4	Soudabilité	749, II, 2.1	A spécifier
B5	Variations rapides de température: a) <i>Boîtiers à cavité</i> Variations rapides de température puis: • Essais électriques • Etanchéité, détection des microfuites et: • Etanchéité, détection des fuites franches b) <i>Boîtiers sans cavité et à cavité à scellement époxyde</i> Variations rapides de température puis: • Examen visuel externe • Essai continu de chaleur humide • Essais électriques	749, III, 1.1 Voir sous-groupes A2 et A3 749, III, 7.3 ou 7.4 68-2-17, essai Qc 749, III, 1.1 747-10, 4.2.1.1 749, III, 5B* Voir sous-groupes A2 et A3	10 cycles Comme en A2 et A3 (note 4) A spécifier A spécifier 10 cycles Sévérité 1 24 h Comme en A2 et A3 (note 4)
B8	Endurance électrique	Voir publication applicable	168 h, conditions comme spécifié au paragraphe 12.3 et, si applicable, au paragraphe 12.4 de la présente spécification
Sous-groupe RCLA	Rapports certifiés de lots acceptés		Information par attributs comme spécifié dans la spécification particulière cadre
*Sera remplacé à l'avenir par l'«essai continu fortement accéléré de chaleur humide» dès son approbation. NOTE 4 – Les spécifications particulières cadres peuvent permettre de réduire le nombre d'essais en A3.			

Table III – Group B: Lot-by-lot
(In the case of category I, see the generic specification, IEC Publication 747-10, Subclause 2.6)

Sub-group	Examination or test	IEC publication	Details and conditions
B1	Dimensions	747-10, 4.2.2 and Appendix B	
B2c	Electrical ratings verification	See the relevant publication	To be specified, where appropriate
B4	Solderability	749, II, 2.1	To be specified
B5	Rapid change of temperature: a) <i>Cavity packages</i> Rapid change of temperature followed by: • Electrical tests • Sealing, fine leak detection and: • Sealing, gross leak detection b) <i>Non-cavity and epoxy-sealed cavity packages</i> Rapid change of temperature followed by: • External visual examination • Damp heat, steady state • Electrical tests	749, III, 1.1 See Sub-groups A2 and A3 749, III, 7.3 or 7.4 68-2-17, test Qc 749, III, 1.1 747-10, 4.2.1.1 749, III, 5B* See Sub-groups A2 and A3	10 cycles As in A2 and A3 (Note 4) To be specified To be specified 10 cycles Severity 1 24 h As in A2 and A3 (Note 4)
B8	Electrical endurance	See the relevant publication	168 h, conditions as specified in Subclause 12.3 and if applicable Subclause 12.4 of this specification
Sub-group CRRL	Certified Records of Released Lots		Attributes information as specified in the blank detail specification
* Will be replaced in future by “Damp heat, highly accelerated test”, when approved. NOTE 4 – Blank detail specifications may allow a reduction in the number of tests in A3.			

Tableau IV – Groupe C: Contrôles périodiques

Sous-groupe	Examen ou essai	Publication de la CEI	Conditions
C1	Dimensions	747-10, 4.2.2 et annexe B	
C2a	Caractéristiques électriques à la température ambiante	Voir publication applicable	A spécifier
C2b	Caractéristiques électriques aux températures de fonctionnement minimale et maximale (note 5)	Voir publication applicable	A spécifier: par exemple, mesures aux températures extrêmes
C2c	Vérification des valeurs limites électriques: valeur limite d'énergie transitoire (note 6)	Voir publication applicable	A spécifier: pour les dispositifs sensibles aux décharges électrostatiques (se reporter à une prochaine édition de la CEI 747-1)
C3	Robustesse des sorties	749, II, 1	A spécifier si approprié pour le boîtier, par exemple traction ou torsion
C4	Résistance à la chaleur de soudage	749, II, 2.2	A spécifier
C5	Variations rapides de température (note 6): a) <i>Boîtiers à cavité</i> Variations rapides de température puis: • Essais électriques • Etanchéité, détection des microfuites et: • Etanchéité, détection des fuites franches b) <i>Boîtiers sans cavité et à cavité à scellement époxyde</i> Variations rapides de température puis: • Examen visuel externe • Essai continu de chaleur humide • Essais électriques	749, III, 1.1 Voir sous-groupes A2 et A3 749, III, 7.3 ou 7.4 68-2-17, essai Qc 749, III, 1.1 747-10, 4.2.1.1 749, III, 5B Voir sous-groupes A2 et A3	10 cycles Comme en A2 et A3 A spécifier A spécifier 500 cycles Sévérité 1 24 h Comme en A2 et A3
C6	Accélération constante (pour les boîtiers à cavité) (note 6)	749, II, 5	A spécifier
C7	Essai continu de chaleur humide – boîtiers à cavité (note 6)	749, III, 5A	Sévérité: 56 jours pour les catégories II et III, 21 jours pour la catégorie I
*Sera remplacé à l'avenir par «Essai de chaleur humide fortement accéléré», après approbation. NOTES 5 – Si applicable, la vérification périodique des corrélations (voir sous-groupes A2a, A3a, A4a) doit être effectuée dans le sous-groupe C2b. 6 – Après trois essais consécutifs effectués avec succès, la périodicité peut être ramenée à une année.			

Table IV – Group C: Periodic tests

Sub-group	Examination or test	IEC publication	Details and conditions
C1	Dimensions	747-10, 4.2.2 and Appendix B	
C2a	Electrical characteristics at ambient temperature	See the relevant publication	To be specified
C2b	Electrical characteristics at maximum and minimum operating temperatures (Note 5)	See the relevant publication	To be specified: for example, measurements at temperatures limits
C2c	Electrical ratings verification: Transient energy rating (Note 6)	See the relevant publication	To be specified: for electrostatic sensitive devices. (see the future edition of IEC 747-1)
C3	Robustness of terminations	749, II, 1	To be specified where appropriate for the package, for example tensile or torque
C4	Resistance to soldering heat	749, II, 2.2	To be specified
C5	Rapid change of temperature (Note 6): a) <i>Cavity packages</i> Rapid change of temperature followed by: - Electrical tests - Sealing, fine leak detection and: - Sealing, gross leak detection b) <i>Non-cavity and epoxy-sealed cavity packages</i> Rapid change of temperature followed by: - External visual examination - Damp heat, steady state - Electrical tests	749, III, 1.1 See Sub-groups A2 and A3 749, III, 7.3 or 7.4 68-2-17, test Qc 749, III, 1.1 747-10, 4.2.1.1 749, III, 5B See Sub-groups A2 and A3	10 cycles As in A2 and A3 To be specified To be specified 500 cycles Severity 1 24 h As in A2 and A3
C6	Acceleration, steady state (for cavity devices) (Note 6)	749, II, 5	To be specified
C7	Damp heat, steady state – for cavity packages (Note 6)	749, III, 5A	Severity: 56 days for categories II and III, 21 days for category I
* Will be replaced in future by “Damp heat, highly accelerated test” when approved. NOTES 5 – If applicable periodic verification of correlation (see Sub-groups A2a, A3a, A4a) shall be performed under Sub-group C2b. 6 – After the three successful consecutive tests the periodicity may be reduced to once per year.			

Tableau IV (suite)

Sous-groupe	Examen ou essai	Publication de la CEI	Conditions
C7	– boîtiers sans cavité et à cavité à scellement époxyde puis: – essais électriques	749, III, 5B Voir sous-groupes A2 et A3	Sévérité 1 Polarisation: à spécifier dans la spécification particulière Durée: 1 000 h pour les catégories II et III, 500 h pour la catégorie I Comme en A2 et A3 (note 7)
C8	Endurance électrique	Voir publication applicable	Durée 1 000 h, conditions comme spécifié au paragraphe 12.3 et, si applicable, au paragraphe 12.4 de cette spécification
C9	Stockage à haute température	749, III, 2	1 000 h, température à spécifier
C11	Permanence du marquage	749, IV, 2	Méthode 1
RCLA	Rapports certifiés de lots acceptés	–	Informations par attributs comme spécifié dans la spécification particulière cadre
NOTE 7 – Les spécifications particulières cadres peuvent permettre de réduire le nombre des essais en A3.			

Tableau V – Groupe D

Sous-groupe	Examen ou essai	Publication de la CEI	Conditions
D8	Endurance électrique (Note 8)		Catégorie I: non applicable Catégorie II: 2 000 h Catégorie III: 3 000 h Conditions: voir paragraphe 12.3 et, si applicable, paragraphe 12.4 de cette spécification
NOTE 8 – Les essais du groupe D sont effectués s'ils sont spécifiés dans la spécification particulière immédiatement après l'homologation, puis tous les ans.			

8. Sélection

Lorsque la sélection est spécifiée dans la spécification particulière ou dans la commande, elle doit être effectuée sur tous les dispositifs du lot de production, conformément au tableau VI.

Table IV (continued)

Sub-group	Examination or test	IEC publication	Details and conditions
C7	– for non-cavity and epoxy-sealed cavity packages followed by: – electrical tests	749, III, 5B See Sub-groups A2 and A3	Severity 1 Bias: to be specified in the detail specification Duration: 1 000 h for categories II and III, 500 h for category I As in A2 and A3 (Note 7)
C8	Electrical endurance	See the relevant publication	Duration 1 000 h, conditions as specified in Subclause 12.3 and if applicable Subclause 12.4 of this specification
C9	Storage at high temperature	749, III, 2	1 000 h, temperature to be specified
C11	Permanence of marking	749, IV, 2	Method 1
CRRL	Certified records of released lots	–	Attributes information as specified in the blank detail specification
NOTE 7 – Blank detail specifications may allow a reduction in the number of tests in A3.			

Table V – Group D

Sub-group	Examination or test	IEC publication	Detail and conditions
D8	Electrical endurance (Note 8)		Category I: not applicable Category II: 2 000 h Category III: 3 000 h Conditions: see Subclause 12.3 and if applicable Subclause 12.4 of this specification
NOTE 8 – Group D tests are performed if specified in the detail specification and then shall be initially performed immediately following qualification approval and annually thereafter.			

8. Screening

When screening is specified in the detail specification or the order, it shall be applied to all devices in the production lot in accordance with Table VI.

Sequences for screening shall be in accordance with Table VI.

Table VI – Screening

Steps	Examination or tests	IEC publication	Details and conditions	Sequences		
				A	B	D
1 *	Internal visual examination	—	Under consideration	x		
2	High-temperature stabilization	—	Time and temperature as specified in the detail specification	x	x	
3	Rapid change of temperature	749, III, 1.1	As specified in the detail specification	x	x	
4 *	Acceleration, steady-state	749, II, 5	In the most critical direction Acceleration level as specified in the detail specification	x	x	
5 *	Sealing	749, III, 7.3 or 7.4 and 68-2-17, Test Qc	Method 7.3 or 7.4 followed by method of Test Qc	x	x	
6	Electrical measurements					
6A	Electrical measurements (pre-burn-in)	See the relevant specification	If required in the detail specification. Selected parameters (variables) Remove rejects	x		
6B	Electrical measurements (pre-burn-in)	See the relevant specification	If required in the detail specification. Selected parameters (attributes) Remove rejects		x	x
6C	Electrical measurements (post-test end-points)	See the relevant specification	As specified in the detail specification. Remove rejects (Note 9)			
7	Burn-in	See the relevant specification or as specified in the detail specification	As specified in the detail specification Duration: unless otherwise specified in the blank detail specification	x 240 h	x 168 h	x 168 h
8	Electrical measurements (post-burn-in)	See the relevant specification	As specified in 6A or 6B Remove rejects	x Note 9	x Note 9	x

*Not applicable to non-cavity devices, unless otherwise specified in the detail specification (other tests under consideration).

NOTE 9 – The lot is rejected if defective devices exceed 5% for monolithic integrated circuits and 10% for multichip integrated circuits. A smaller percentage may be specified in the detail specification for the rejection of a lot.

9. Exigences de prélèvements

Les tableaux VII et VIII indiquent les exigences de prélèvements pour les spécifications particulières cadres.

Tableau VII – Exigences de prélèvements des essais du groupe A

Sous-groupe	NQT (note 10)			NQA					
	Catégorie I	Catégorie II	Catégorie III	Catégorie I		Catégorie II		Catégorie III	
				NC	NQA	NC	NQA	NC	NQA
A1	7	5	5	I	1,0	II	0,65	II	0,65
A2	1	0,7	0,7	II	0,15	II	0,1	II	0,1
A2a		7	7			II	1,0	II	1,0
A3	5	1,0	1,0	II	0,65	II	0,15	II	0,15
A3a	20	7	7	S 4	2,5	S 4	1,0	S 4	1,0
A4	20	7	7	S 4	2,5	S 4	1,0	S 4	1,0
A4a		10	10			S 4	1,5	S 4	1,5
NOTE 10 – Niveau de qualité toléré, avec un critère d'acceptation maximal de 4.									

Tableau VIII – Exigences de prélèvements des essais des groupes B, C et D pour lesquels on doit utiliser les NQT

Sous-groupe	NQT (note 10)				
	Catégories I et II	Catégorie III			Séquence de sélection
		A	B	C	
B1		15	15	15	15
C1		20	20	20	20
B2a	C2a	15	15	15	15
B2b	C2b	15	15	15	15
B2c	C2c	15	15	15	15
	C3	15	15	15	15
B4	C4	10	10	10	10
B5	C5	10	10	10	10
	C6	20	20	20	20
	C7	15	15	15	15
B8	C8 D8	10	5	7	10
	C9	15	5	7	15
	C11	20	20	20	20
NOTE 10 – Niveau de qualité toléré, avec un critère d'acceptation maximal de 4.					

9. Sampling requirements

Tables VII and VIII give the sampling requirements for the blank detail specifications.

Table VII – Sampling requirements for Group A tests

Sub-group	LTPD (Note 10)			AQL					
	Category I	Category II	Category III	Category I		Category II		Category III	
				IL	AQL	IL	AQL	IL	AQL
A1	7	5	5	I	1,0	II	0,65	II	0,65
A2	1	0,7	0,7	II	0,15	II	0,1	II	0,1
A2a		7	7			II	1,0	II	1,0
A3	5	1,0	1,0	II	0,65	II	0,15	II	0,15
A3a	20	7	7	S 4	2,5	S 4	1,0	S 4	1,0
A4	20	7	7	S 4	2,5	S 4	1,0	S 4	1,0
A4a		10	10			S 4	1,5	S 4	1,5
NOTE 10 – Lot Tolerance Percent Defective, with a maximum acceptance number of 4.									

Table VIII – Sampling requirements for Group B, C and D tests in which LTPD shall be used

Sub-group		LTPD (Note 10)			
		Categories I and II	Category III		
			Screening sequence		
			A	B	C
B1		15	15	15	15
	C1	20	20	20	20
B2a	C2a	15	15	15	15
B2b	C2b	15	15	15	15
B2c	C2c	15	15	15	15
	C3	15	15	15	15
B4	C4	10	10	10	10
B5	C5	10	10	10	10
	C6	20	20	20	20
	C7	15	15	15	15
B8	C8 D8	10	5	7	10
	C9	15	5	7	15
	C11	20	20	20	20
NOTE 10 – Lot Tolerance Percent Defective, with a maximum acceptance number of 4.					

10. Identification des bornes

Voir la Publication 747-1 de la CEI, chapitre VI, article 8.

11. Informations supplémentaires

A l'étude.

12. Procédures d'essais et de mesures

Les paragraphes suivants se réfèrent à diverses procédures de mesures et d'essais nécessaires pour remplir les exigences des spécifications particulières de la CEI.

En plus de celles données ci-dessous, des procédures de mesures et d'essais nouvelles et améliorées deviendront éventuellement applicables à la suite des travaux CEI en cours.

Dans l'attente de leur parution officielle dans les publications de la CEI, les méthodes qui ont été soumises à la procédure du vote et qui ont été acceptées pour publication peuvent être prises comme référence dans la spécification particulière en citant le rapport de vote correspondant.

D'autres procédures d'essais et de mesures peuvent être décrites complètement dans la spécification particulière.

12.1 Méthodes de mesures électriques

Publication 748-2 de la CEI pour les circuits digitaux,
Publication 748-3 de la CEI pour les circuits analogiques,
Publication 748-4 de la CEI pour les circuits d'interface

ou, à l'avenir, dans le chapitre IV de la publication correspondante.

12.2 Méthodes d'essais mécaniques et climatiques

Publication 749 de la CEI et/ou Publication 68 de la CEI.

12.3 Essais d'endurance électrique

Pour les exigences générales, voir la Publication 748-1 de la CEI, chapitre VIII, section trois.

Pour les exigences spécifiques, voir la publication correspondante: 748-2, 748-3 ou 748-4, chapitre V, article 2.

Les conditions dans lesquelles les essais d'endurance sont effectués sont déterminées de la façon suivante:

La dissipation de puissance, la température de fonctionnement et la tension d'alimentation sont choisies selon l'ordre de priorité suivant:

- a) la dissipation de puissance du circuit est la valeur maximale permise par la spécification particulière;
- b) la température ambiante ou celle du point de référence est la valeur maximale permise par la spécification particulière pour la dissipation de puissance du point a);
- c) les tensions d'alimentation sont les valeurs maximales permises par la spécification particulière, à moins qu'elles ne soient limitées par a) ou b).

Les conditions d'essais et les exigences sont données dans la spécification particulière.

La durée des essais d'endurance doit être:

- groupe B: 168 h;
- groupe C: 1 000 h;
- groupe D, Catégorie II: 2 000 h;
- groupe D, Catégorie III: 3 000 h.

La durée des essais d'endurance indiquée pour le groupe D est la somme des durées des essais d'endurance des groupes C et D.

Excepté pour les essais du groupe D, ces essais doivent être considérés comme non destructifs.

10. Terminal identification

Refer to IEC Publication 747-1, chapter VI, clause 8.

11. Additional information

Under consideration.

12. Test and measurement procedures

The following sub-clauses make reference to various test and measurement procedures needed to implement the requirements of IEC detail specifications.

In addition to those listed, new or improved test and measurement procedures will emerge as a result of continuing IEC activities.

Pending their formal appearance in IEC publications, methods which have been subject to the voting procedure and declared acceptable for publication may be referenced in the detail specification by quoting the voting report document.

Other test and measurement procedures shall be described in full in the detail specification.

12.1 *Electrical measuring methods*

IEC Publication 748-2 for digital circuits,
IEC Publication 748-3 for analogue circuits,
IEC Publication 748-4 for interface circuits

or, in future, in Chapter IV of the relevant publication.

12.2 *Mechanical and climatic test methods*

IEC Publication 749 and/or IEC Publication 68.

12.3 *Electrical endurance tests*

For general requirements, see IEC Publication 748-1, Chapter VIII, Section Three.

For specific requirements, see the relevant publication: 748-2, 748-3 or 748-4, Chapter V, Clause 2.

Conditions under which endurance tests are carried out shall be determined as follows:

The choice of power dissipation, operating temperature and supply voltage shall be made in the following order of precedence:

- a) the power dissipation of the circuit shall be the maximum permitted by the detail specification;
- b) the ambient or reference-point temperature shall be the maximum permitted by the detail specification at the power dissipation of a);
- c) the supply voltages shall be the maximum permitted by the detail specification unless limited by a) or b).

The conditions of test and requirements shall be stated in the detail specification.

The duration of endurance tests shall be:

- group B: 168 h;
- group C: 1 000 h;
- group D, Category II: 2 000 h;
- group D, Category III: 3 000 h.

The endurance duration shown for Group D is the accumulated time for Group C and D endurance.

Except for the Group D test, these are regarded as non-destructive tests.

12.4 Procédures d'essais accélérés

Les procédures d'essais accélérés sont incorporées dans la deuxième édition de la Publication 747-10 / QC 700 000 de la CEI.

12.5 Mesures par corrélation

12.5.1 Domaine d'application

Les mesures des caractéristiques statiques et dynamiques spécifiées aux températures extrêmes peuvent être effectuées à d'autres températures (par exemple à la température ambiante), si l'on peut démontrer que les résultats d'essais obtenus dans des conditions différentes présentent une bonne corrélation. Les méthodes peuvent aussi s'appliquer à d'autres cas, par exemple à des réseaux de charges différentes lorsque l'on doit mesurer des paramètres dynamiques. Le degré de corrélation peut être défini et calculé par des méthodes statistiques.

On peut aussi établir qu'il y a corrélation par une connaissance approfondie des technologies mises en jeu, une bonne connaissance des paramètres qui ont une influence sur les résultats et de l'évaluation des données recueillies.

12.5.2 Exigences

Les mesures par corrélation peuvent être autorisées, pourvu que les conditions suivantes soient réalisées:

- les spécifications correspondantes: générique, intermédiaire, de famille ou particulières cadres doivent explicitement les autoriser et spécifier le degré de corrélation requis;
- la corrélation est vérifiée tout d'abord lors de l'homologation, puis périodiquement.

12.5.3 Méthodes

On propose deux méthodes: la méthode N° I, basée sur des mesures de paramètres et des calculs statistiques, et la méthode N° II, qui est empirique.

12.5.3.1 Méthode I

On mesure chaque paramètre pour les deux conditions différentes et, à l'aide des deux séries de lecture (x_i, y_i), on calcule ainsi le coefficient de corrélation:

$$\text{moyennes: } \bar{x} = \frac{1}{n} \sum_{i=1}^n x_i \quad \bar{y} = \frac{1}{n} \sum_{i=1}^n y_i$$

$$\text{écarts types: } S_x = \sqrt{\frac{\sum_{i=1}^n x_i^2 - n\bar{x}^2}{n-1}}$$

$$S_y = \sqrt{\frac{\sum_{i=1}^n y_i^2 - n\bar{y}^2}{n-1}}$$

$$\text{covariance: } S_{xy} = \frac{1}{n-1} \left(\sum_{i=1}^n x_i y_i - \frac{1}{n} \sum_{i=1}^n x_i \sum_{i=1}^n y_i \right)$$

$$\text{coefficient de corrélation: } \gamma_{xy} = \frac{S_{xy}}{S_x S_y}$$

$$\gamma_{xy} = \frac{\sum_{i=1}^n x_i y_i - n \bar{x} \bar{y}}{\sqrt{\left(\sum_{i=1}^n x_i^2 - n \bar{x}^2 \right) \left(\sum_{i=1}^n y_i^2 - n \bar{y}^2 \right)}}$$

12.4 Accelerated test procedures

The accelerated test procedures are incorporated in the second edition of IEC Publication 747-10 / QC 700 000.

12.5 Correlated measurements

12.5.1 Scope

Measurements of static and dynamic characteristics specified at extreme temperatures may be performed at other temperatures (for example, room temperature), if it can be demonstrated that the test results obtained under the different conditions are correlated. The methods may also be applicable to other conditions, e.g. different loading networks for dynamic parameters. The degree of correlation can be defined and demonstrated by statistical methods.

It may also be possible to establish correlation from a thorough knowledge of the technologies involved, an understanding of the parameters that influence the characteristics in question and the interpretation of collected data.

12.5.2 Requirements

Correlated measurements may be allowed, provided the following conditions are met:

- the relevant generic, sectional, family or blank detail specification shall explicitly allow for it and specifies the required degree of correlation;
- the correlation is verified initially at qualification approval, then periodically.

12.5.3 Methods

Two methods are offered: No. I, which is based upon parameter measurements and statistical calculations and No. II, which is empirical.

12.5.3.1 Method I

Each parameter is measured under two different conditions and, by means of the two sets of readings (x_i, y_i), the correlation coefficient is calculated as follows:

$$\text{means: } \bar{x} = \frac{1}{n} \sum_{i=1}^n x_i \quad \bar{y} = \frac{1}{n} \sum_{i=1}^n y_i$$

$$\text{standard deviations: } S_x = \sqrt{\frac{\sum_{i=1}^n x_i^2 - n\bar{x}^2}{n-1}}$$

$$S_y = \sqrt{\frac{\sum_{i=1}^n y_i^2 - n\bar{y}^2}{n-1}}$$

$$\text{covariance: } S_{xy} = \frac{1}{n-1} \left(\sum_{i=1}^n x_i y_i - \frac{1}{n} \sum_{i=1}^n x_i \sum_{i=1}^n y_i \right)$$

$$\text{correlation coefficient: } \gamma_{xy} = \frac{S_{xy}}{S_x S_y}$$

$$\gamma_{xy} = \frac{\sum_{i=1}^n x_i y_i - n \bar{x} \bar{y}}{\sqrt{\left(\sum_{i=1}^n x_i^2 - n \bar{x}^2 \right) \left(\sum_{i=1}^n y_i^2 - n \bar{y}^2 \right)}}$$

NOTE – Il existe de nombreux programmes d'ordinateur et de calculateur pour ce genre de calcul; les formules ne sont données qu'à titre explicatif.

Il faut déterminer la limite applicable dans le cas de la méthode corrélatrice. Cela peut être fait:

- soit en enregistrant les deux ensembles de valeurs et en étudiant les différences,
- soit en ajustant la limite non corrélée par utilisation de la différence des moyennes ($\bar{x}$, $\bar{y}$).

On doit spécifier une valeur pour le coefficient de corrélation; 0,85 est l'exigence minimale.

Cette méthode n'est pas applicable si le coefficient de corrélation est inférieur à la valeur spécifiée.

12.5.3.2 Méthode II

Cette méthode est basée sur:

- une connaissance approfondie de la technologie mise en œuvre;
- une bonne compréhension de tous les paramètres qui ont une influence sur le comportement du dispositif concerné;
- un grand nombre de résultats obtenus dans différentes conditions d'essai.

A l'aide de ces informations, il est possible de déterminer au départ une limite pour les mesures obtenues par corrélation. Le modèle théorique utilisé doit être fourni à l'ONS sur demande. Par suite de l'expérience acquise, on ajustera la limite initialement prévue pour répondre aux exigences de vérification indiquées ci-dessous.

12.5.4 Vérification de la corrélation

La vérification de la corrélation s'effectue à deux reprises:

- pendant l'homologation de chaque type de dispositif;
- lors de la vérification périodique de la corrélation (la période ne doit pas dépasser un an).

Un échantillon de 125 dispositifs ayant satisfait aux limites d'essais obtenues par corrélation doit être mesuré aux limites réelles prévues dans les conditions d'essai spécifiées (par exemple, dans la spécification particulière, aux températures minimale et maximale). S'il y a alors plus d'un défaut, la corrélation pour le paramètre correspondant n'est pas valable. Cette suite d'opérations doit s'effectuer pour chaque modèle à homologuer.

Pour vérifier la corrélation, on peut appliquer les règles d'associativité valables pour les essais d'endurance.

NOTE – There are many computer and calculator programs available for these kinds of calculations and the formulae are given for explanatory purposes only.

The test limit for the correlated measurement has to be set. This may be done:

- either by plotting the two sets of readings and studying the difference,
- or by adjusting the uncorrelated limit by using the difference between the means ($\bar{x}$, $\bar{y}$).

A value for the correlation coefficient has to be specified with 0.85 as a minimum requirement.

This method is not applicable if the correlation coefficient is less than the specified value.

12.5.3.2 Method II

This method is based on:

- a deep knowledge of the technology;
- a good understanding of all the parameters influencing the performance of the device concerned;
- a large amount of data accumulated under different test conditions.

By means of this information, it is possible to determine an initial test limit for the correlated measurement readings. The theoretical model used shall be made available to the NSI on request. By a use of a repetitive feedback loop, the initial limit will be adjusted to fulfil the requirements for verification below.

12.5.4 Verification of correlation

The verification of the correlation is performed on two different occasions:

- during qualification of each device type;
- when verifying correlation on a periodic basis (which should not exceed one year).

A sample of 125 devices that meets the correlated test limits shall be measured to test limits at the specified test conditions (e.g. detail specification at minimum or maximum temperatures). If more than one reject is found, the correlation for the relevant parameter is not valid. The exercise is repeated for each type to be qualified.

Structural similarity, as valid for endurance tests, may be applied for verification of correlation.

ANNEXE A

Guide et format pour la rédaction des spécifications particulières cadres

SOMMAIRE

SECTION UN – GUIDE

1. Domaine d'application
2. Objet et utilisation
3. Spécifications IECQ des CE 47 / SC 47A
4. Documents applicables

SECTION DEUX – STRUCTURE GÉNÉRALE DES SPÉCIFICATIONS PARTICULIÈRES CADRES (BDS)

Première page des BDS (page 50)

Première page des DS (page 52)

1. Marquage et renseignements à donner dans les commandes
2. Description relative à l'application du dispositif
3. Spécification de la fonction
4. Valeurs limites
5. Conditions de fonctionnement
6. Caractéristiques électriques
7. Programmation
8. Valeurs limites, caractéristiques et données mécaniques et climatiques
9. Renseignements supplémentaires
10. Sélection
11. Procédures d'assurance de la qualité
12. Procédures d'associativité
13. Conditions d'essai et exigences de contrôle
14. Méthode de mesure supplémentaire

APPENDIX A
Guidance and format for drafting
blank detail specifications

CONTENTS

SECTION ONE – GUIDANCE

1. Scope
2. Object and usage
3. IECQ specification system of TC 47 / SC 47A
4. Related documents

SECTION TWO – GENERAL FRAME FOR BLANK DETAIL
SPECIFICATIONS (BDS)

First page of BDS (page 51)

Front page of DS (page 53)

1. Marking and ordering information
2. Application related description
3. Specification of the function
4. Limiting values
5. Operating conditions
6. Electrical characteristics
7. Programming
8. Mechanical and environmental ratings, characteristics and data
9. Additional information
10. Screening
11. Quality assessment procedures
12. Structural similarity procedures
13. Test conditions and inspection requirements
14. Additional measurement method

SECTION UN – GUIDE

1. Domaine d'application

La présente spécification particulière cadre générale (GBDS) constitue un guide pour la rédaction des spécifications particulières cadres (BDS) individuelles concernant les circuits intégrés à semiconducteurs qui entrent dans le cadre du Système d'assurance de la qualité de la CEI, et en particulier:

- la numérotation et le contenu des articles;
- les références aux documents applicables;
- le format général.

2. Objet et utilisation

L'objet de la présente spécification particulière cadre générale est l'établissement d'un format normalisé pour les spécifications particulières cadres concernant les circuits intégrés à semiconducteurs. Ce format normalisé est destiné à doter ces spécifications particulières cadres d'une structure uniforme et cohérente qui simplifie leur rédaction en permettant de vérifier de façon systématique que chacune de ces spécifications contient les renseignements nécessaires et suffisants pour satisfaire à son but.

Dans le cadre du Système d'assurance de la qualité de la CEI, la spécification particulière cadre complète les normes CE 47 pour chaque type particulier de circuits intégrés. La spécification générique et la spécification intermédiaire fournissent ensemble les exigences générales en ce qui concerne les procédures d'assurance de la qualité du circuit intégré.

Cette spécification particulière cadre générale fournit une structure normalisée pour la présentation du contenu technique et des exigences de contrôle de la conformité de la qualité, au sein de la spécification particulière cadre.

Chaque spécification particulière cadre pour un type particulier de circuits intégrés doit être rédigée à l'aide du contenu de la section deux de cette GBDS. Le titre et la numérotation de chaque article sont établis dans cette section. La figure 1 montre l'ordre dans lequel les articles de la spécification particulière cadre doivent être disposés.

NOTE – Lorsqu'un article n'est pas applicable, il convient que cela soit indiqué sous le titre de l'article ou l'article peut être omis sans entraîner une nouvelle numérotation des articles suivants.

3. Spécifications IECQ des CE 47 / SC 47A

Conformément à l'article 2 de la section un de la présente norme, la figure 2 présente le système des spécifications IECQ des CE 47 / SC 47A.

4. Documents applicables

- 1) Règles de procédure
Publication QC 001002 de la CEI.
- 2) Spécification générique
Publication 747-10 de la CEI.
- 3) Spécification intermédiaire
Publication 748-11 de la CEI.
- 4) Dispositifs à semiconducteurs – circuits intégrés
Publication 747-1 de la CEI.
Publication 748-1 de la CEI.
Publication 748-2 de la CEI.
Publication 748-3 de la CEI.
Publication 748-4 de la CEI.

SECTION ONE – GUIDANCE

1. Scope

This general blank detail specification (GBDS) provides a guide for the preparation of individual blank detail specifications for semiconductor integrated circuits within the IEC Quality Assessment System, in particular the:

- numbering and content of clauses;
- references to related documents;
- overall format.

2. Object and usage

The object of this general blank detail specification is to establish a standard format for blank detail specifications for semiconductor integrated circuits so that all such blank detail specifications have a uniform and consistent structure. This, in turn, simplifies their preparation by allowing a systematic check to verify that each one contains the necessary and sufficient information for its purpose.

Within the IECQ system, the blank detail specification completes the standards of TC 47 for each particular type of integrated circuit. The generic specification and the sectional specification together give the general requirements for quality assessment procedures of the product.

This GBDS gives a standard arrangement for the presentation in the blank detail specification of the technical content and requirements for quality conformance inspection.

Each blank detail specification for a particular type of integrated circuit shall be constructed using the contents of Section Two of this GBDS. The title and numbering of each clause are specified in that section. Figure 1 illustrates the order in which clauses in the blank detail specification shall be laid out.

NOTE – When a clause is not applicable, either this should be indicated under its title or the clause may be omitted without renumbering the clauses that follow it.

3. IECQ specification system of TC 47 / SC 47A

In accordance with Section One, Clause 2 of this standard, the IECQ specification system of TC 47 / SC 47A is presented in Figure 2.

4. Related documents

- 1) Rules of procedure
IEC Publication QC 001002.
- 2) Generic specification
IEC Publication 747-10.
- 3) Sectional specification
IEC Publication 748-11.
- 4) Semiconductor devices – integrated circuits
IEC Publication 747-1.
IEC Publication 748-1.
IEC Publication 748-2.
IEC Publication 748-3.
IEC Publication 748-4.

5) Symboles graphiques pour schémas

Catalogue des symboles graphiques normaux. (A l'étude.)

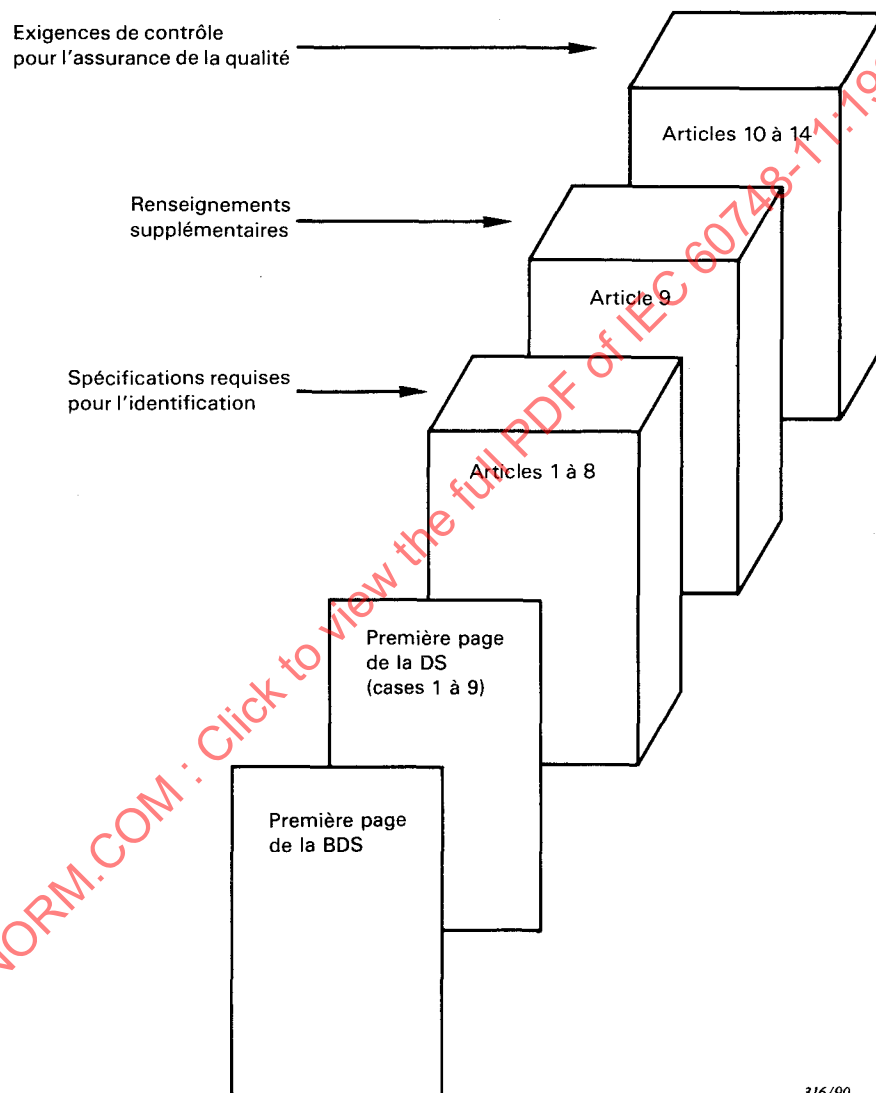
Publications 617-12 et 617-13 de la CEI.

6) Encombrement du boîtier

Publication 191-2 de la CEI.

7) Essais mécaniques et climatiques

Publication 749 de la CEI.



316/90

NOTES

1 Le contenu de la première page de la BDS fournit un guide pour la rédaction des informations qui devraient, si possible, être fournies sur la première page de la DS.

2 Il y a lieu que la première page de la BDS et la première page de la DS soient reproduites telles qu'elles figurent dans la section deux de cette annexe, mais avec la modification appropriée du titre sur la première page de la BDS.

Figure 1

5) Graphical symbols for diagrams

Catalogue of standard graphical symbols. (Under consideration.)

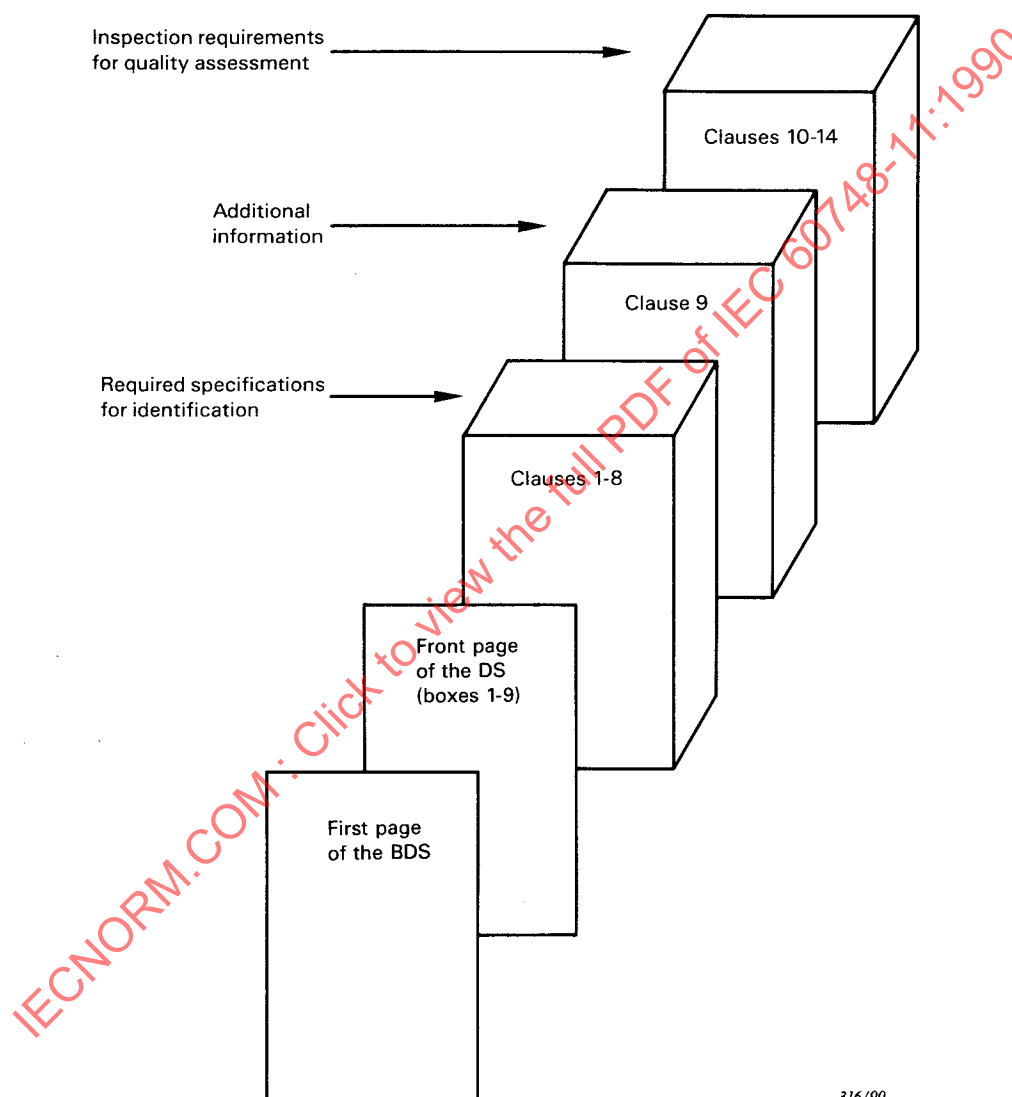
IEC Publications 617-12, 617-13.

6) Package outline

IEC Publication 191-2.

7) Mechanical and climatic test methods

IEC Publication 749.



316/90

NOTES

1 The contents of the first page of the BDS give guidance on the information which wherever possible should be given on the front page of the DS.

2 The first page of the BDS and the front page of the DS should be reproduced as they are given in Section Two of this appendix, but with an appropriate change of title for the first page of the BDS.

Figure 1

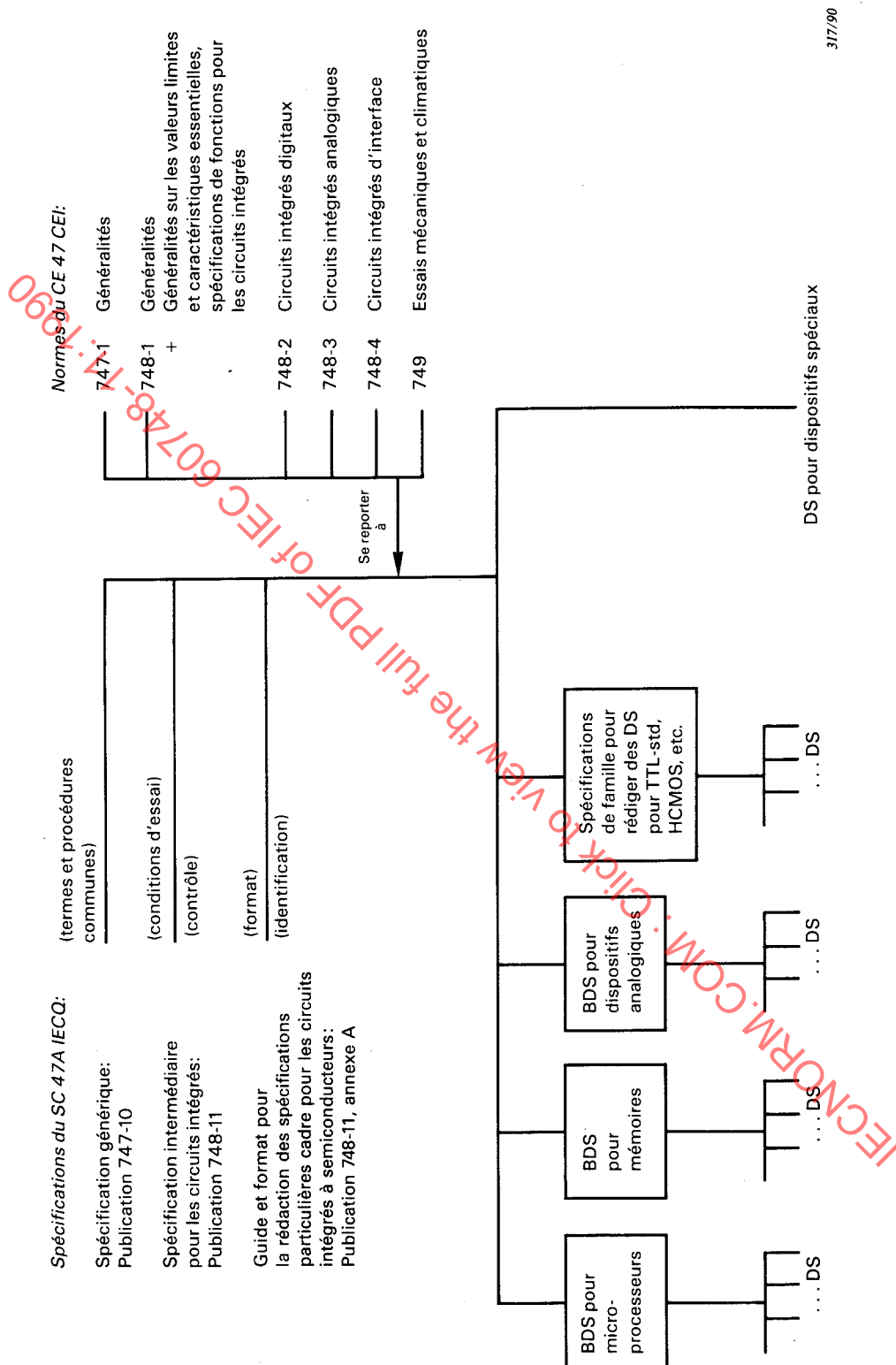


Figure 2

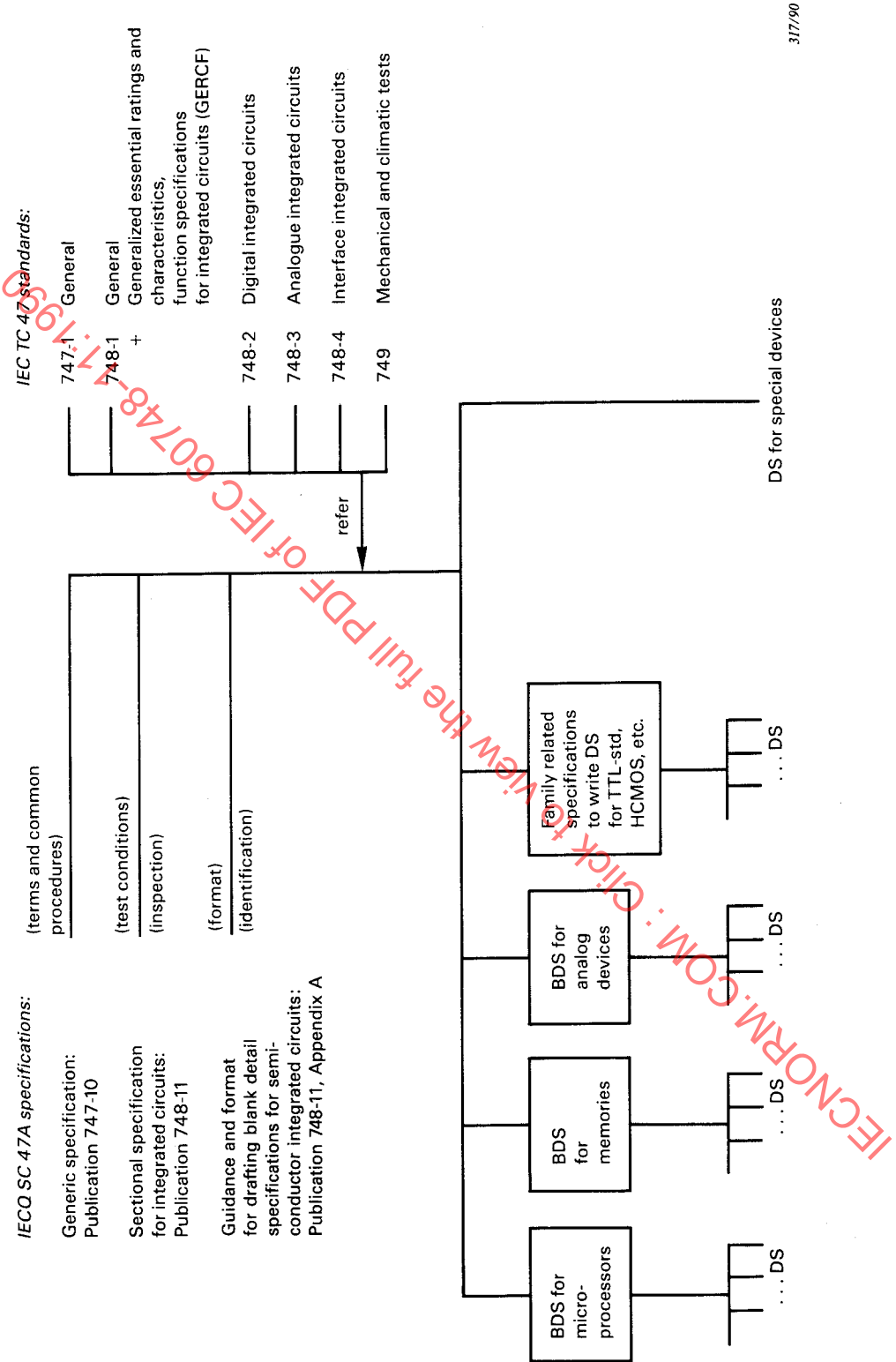


Figure 2

SECTION DEUX – STRUCTURE GÉNÉRALE DES SPÉCIFICATIONS PARTICULIÈRES CADRE (BDS)

SPÉCIFICATION PARTICULIÈRE CADRE POUR LES CIRCUITS INTÉGRÉS À SEMICONDUCTEURS

INTRODUCTION

Le Système CEI d'assurance de la qualité des composants fonctionne conformément aux statuts de la CEI et sous son autorité. Le but de ce système est de définir les procédures d'assurance de la qualité de telle façon que les composants électroniques, livrés par un pays participant conformément aux exigences d'une spécification applicable, soient également acceptables dans les autres pays participants sans nécessiter d'autres essais.

Cette spécification particulière cadre fait partie d'une série de spécifications particulières cadres concernant les dispositifs à semiconducteurs; elle doit être utilisée avec la publication suivante de la CEI:

747-10/QC 700000: Dispositifs à semiconducteurs – Dixième partie: Spécification générique pour les dispositifs discrets et les circuits intégrés.

Renseignements nécessaires

Les nombres indiqués entre crochets sur cette page et les pages suivantes correspondent aux indications suivantes qui doivent être portées dans les cases prévues à cet effet.

Identification de la spécification particulière

- [1] Nom de l'Organisme national de normalisation sous l'autorité duquel la spécification particulière est établie.
- [2] Numéro IECQ de la spécification particulière.
- [3] Numéros de référence et d'édition des spécifications générique et intermédiaire.
- [4] Numéro national de la spécification particulière, date d'édition et toute autre information requise par le système national.

Identification du composant

- [5] Fonction principale et numéro de type, par exemple circuit intégré à microprocesseurs 68000.
- [6] Renseignements sur la construction typique (matériaux, technologie principale) et le boîtier.
Si le dispositif a plusieurs types de produits dérivés, les différences doivent être indiquées, par exemple les particularités des caractéristiques dans le tableau comparatif.
Les précautions à prendre contre la sensibilité électrostatique doivent être ajoutées dans la spécification particulière.
- [7] Dessin d'encombrement, identification des bornes, marquage, et/ou référence aux documents correspondants pour les encombrements.
- [8] Catégorie d'assurance de la qualité conformément au paragraphe 2.6 de la spécification générique.
- [9] Données de références.

NOTES

- 1 Les articles indiqués entre crochets sur la page suivante de cette spécification qui constitue la première page de la spécification particulière, sont destinés à guider le rédacteur de la spécification et ne doivent pas figurer dans la spécification particulière.
- 2 Lorsqu'il y a un risque d'ambiguïté quant à savoir si un paragraphe est uniquement destiné à guider le rédacteur ou non, ce paragraphe doit figurer entre crochets.