

NORME
INTERNATIONALE
INTERNATIONAL
STANDARD

CEI
IEC
748-1

1984

AMENDEMENT 2
AMENDMENT 2

1993-08

Amendement 2

Dispositifs à semiconducteurs
Circuits intégrés

Partie 1:
Généralités

Amendment 2

Semiconductor devices
Integrated circuits

Part 1:
General

© CEI 1993 Droits de reproduction réservés — Copyright — all rights reserved

Bureau Central de la Commission Electrotechnique Internationale 3, rue de Varemé Genève, Suisse



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

G

*Pour prix, voir catalogue en vigueur
For price, see current catalogue*

AVANT-PROPOS

Le présent amendement a été établi par le comité d'études 47 de la CEI: Dispositifs à semiconducteurs, et par le sous-comité 47A: Circuits intégrés.

Le texte de cet amendement est issu des documents suivants:

DIS	Rapports de vote
47(BC)1220	47(BC)1323
47(BC)1236	47(BC)1328
47A(BC)260	47A(BC)270

Les rapports de vote indiqués dans le tableau ci-dessus donnent toute information sur le vote ayant abouti à l'approbation de cet amendement.

Page 2

SOMMAIRE

Chapitre IV: Terminologie, généralités

Ajouter les titres des nouveaux articles suivants:

- 4 Concepts technologiques
- 5 Concepts relatifs aux types particuliers de circuits intégrés à couches et circuits intégrés hybrides à couches

Page 14

Chapitre IV: Terminologie, généralités

Remplacer, à la page 16, le texte existant du paragraphe 1.5 par ce qui suit:

1.5 Microélectronique

Domaine de la science et de l'ingénierie qui traite des circuits électroniques fortement miniaturisés et de leur utilisation.

Remplacer le paragraphe 1.7 par ce qui suit:

1.7 Caractéristiques de verrouillage des circuits intégrés

NOTE - Les symboles littéraux donnés dans les titres sont uniquement des exemples. Ils montrent que le symbole littéral pour une caractéristique de verrouillage particulière est obtenu en ajoutant un indice supplémentaire normalisé à l'indice du symbole littéral pour la tension particulière ou le courant particulier.

FOREWORD

This amendment has been prepared by IEC technical committee 47: Semiconductor devices, and by sub-committee 47A: Integrated circuits.

The text of this amendment is based on the following documents:

DIS	Reports on voting
47(CO)1220	47(CO)1323
47(CO)1236	47(CO)1328
47A(CO)260	47A(CO)270

Full information on the voting for the approval of this amendment can be found in the reports on voting indicated in the above table.

Page 3

CONTENTS

Chapter IV: Terminology, general

Add the titles of the following new clauses:

- 4 Technological concepts
- 5 Concepts for particular device types of film integrated circuits and hybrid film integrated circuits

Page 15

Chapter IV: Terminology, general

Replace, on page 17, the existing text of subclause 1.5 by the following:

1.5 *Microelectronics*

That field of science and engineering that deals with highly miniaturized electronic circuits and their use.

Replace subclause 1.7 by the following:

1.7 *Latch-up characteristics of integrated circuits*

NOTE - The letter symbols given in the titles are examples only. They show how the letter symbol for a particular latch-up characteristic is composed by adding a standardized additional subscript to the subscript in the letter symbol for the particular voltage or current.

1.7.1 *Etat de verrouillage*

Etat réversible caractérisé par un chemin conducteur persistant de faible impédance, et résultant du déclenchement d'une structure bipolaire à quatre couches consécutif au courant résultant d'une surtension à l'entrée, à la sortie ou sur l'alimentation.

1.7.2 *Phénomène de verrouillage*

Processus qui résulte en un état de verrouillage.

1.7.3 *Courant (d'alimentation) à l'état de verrouillage ($I_{CC(L)}$, $I_{DD(L)}$)*

Courant circulant par une borne d'alimentation spécifiée d'un circuit intégré lorsque ce circuit est en état de verrouillage.

1.7.4 *Courant de maintien à l'état de verrouillage ($I_{CC(L)min}$, $I_{DD(L)min}$)*

Courant (d'alimentation) à l'état de verrouillage minimal nécessaire pour maintenir un circuit intégré en état de verrouillage.

1.7.5 *Tension (d'alimentation) à l'état de verrouillage ($V_{CC(L)}$, $V_{DD(L)}$)*

Tension d'alimentation entre les bornes correspondantes du dispositif à un courant d'alimentation spécifié lorsque le circuit intégré est en état de verrouillage.

1.7.6 *Courant de verrouillage (I_{Xlatch} , I_{latch})*

Courant le plus faible d'une durée spécifiée circulant par une borne déterminée d'un circuit intégré qui entraîne le phénomène de verrouillage.

1.7.7 *Tension de verrouillage (V_{Xlatch} , V_{latch})*

Tension la plus faible d'une durée spécifiée qui, appliquée entre deux bornes déterminées d'un circuit intégré, entraîne le phénomène de verrouillage.

1.7.8 *Courant d'alimentation de verrouillage ($I_{CClatch}$, $I_{DDlatch}$)*

Courant le plus faible d'une durée spécifiée circulant par une borne d'alimentation déterminée d'un circuit intégré qui entraîne le phénomène de verrouillage.

1.7.9 *Tension d'alimentation de verrouillage ($V_{CClatch}$, $V_{DDlatch}$)*

Valeur la plus faible d'une tension d'alimentation d'une durée spécifiée appliquée aux bornes correspondantes d'un circuit intégré qui entraîne le phénomène de verrouillage.

Remplacer, le texte existant du paragraphe 2.2 par ce qui suit:

2.2 *Microstructure*

Dispositif microélectronique qui a une forte densité d'éléments de circuit et/ou de composants et qui est considéré comme une seule unité.

1.7.1 Latch-up state

A reversible state in which a low-impedance path has resulted from and persists following the current resulting from an input, output or supply overvoltage that triggers a parasitic four-layer bipolar structure.

1.7.2 Latch-up

A process that results in a latch-up state.

1.7.3 Latch-up state (supply) current ($I_{CC(L)}$, $I_{DD(L)}$)

The current flowing either in or out of a specified supply terminal of an integrated circuit when the integrated circuit is in the latch-up state.

1.7.4 Latch-up state holding current ($I_{CC(L)min}$, $I_{DD(L)min}$)

The minimum latch-up state (supply) current necessary to hold an integrated circuit in the latch-up state.

1.7.5 Latch-up state (supply) voltage ($V_{CC(L)}$, $V_{DD(L)}$)

The supply voltage between the relevant device terminals at a specified supply current when the integrated circuit is in the latch-up state.

1.7.6 Latch-up current (I_{Xlatch} , I_{latch})

The lowest current of a specified duration flowing either in or out of a specified terminal of an integrated circuit that causes latch-up to occur.

1.7.7 Latch-up voltage (V_{Xlatch} , V_{latch})

The lowest voltage of a specified duration applied to a specified terminal of an integrated circuit that causes latch-up to occur.

1.7.8 Latch-up supply current ($I_{CClatch}$, $I_{DDlatch}$)

The lowest current of a specified duration flowing either into or out of a specified supply terminal of an integrated circuit that causes latch-up to occur.

1.7.9 Latch-up supply voltage ($V_{CClatch}$, $V_{DDlatch}$)

The lowest value of a supply voltage of a specified duration applied to the relevant device terminals of an integrated circuit that causes latch-up to occur.

Replace the existing text of subclause 2.2 by the following:

2.2 Microcircuit

A microelectronic device that has a high circuit-element and/or component density and that is considered to be a single unit.

Remplacer, à la page 16, le texte existant du paragraphe 2.3 par ce qui suit:

2.3 Circuit intégré

Circuit dans lequel tous les éléments de circuit ou certains d'entre eux sont associés de façon inséparable et interconnectés électriquement de façon qu'il soit considéré comme indivisible pour la construction et le commerce.

NOTES

- 1 Les normes du CE 47 sur les circuits intégrés à semiconducteurs se réfèrent généralement aux circuits intégrés qui sont conçus comme des microstructures.
- 2 Afin de mieux définir la nature d'un circuit intégré, des termes qualificatifs supplémentaires peuvent être ajoutés. Exemples:
 - circuit intégré monopuce;
 - circuit intégré multipuce;
 - circuit intégré à couche mince;
 - circuit intégré à couche épaisse;
 - circuit intégré hybride à couche;
 - circuit intégré hybride à semiconducteurs.

Remplacer, à la page 16, le titre et le texte existants du paragraphe 2.4 par ce qui suit:

2.4 Circuit intégré à semiconducteurs

Dispositif à semiconducteurs conçu comme un circuit intégré.

Remplacer, à la page 18, le titre et le texte existants du paragraphe 2.5 par ce qui suit:

2.5 Circuit intégré monopuce

Circuit intégré à semiconducteurs constitué d'une seule puce.

NOTE - En anglais, l'utilisation du terme «monolithic semiconductor integrated circuit» est déconseillée.

Ajouter, après le paragraphe 2.5, les nouveaux paragraphes et articles suivants:

2.6 Circuit intégré multipuce

Circuit intégré à semiconducteurs contenant au moins deux puces.

NOTE - En anglais, l'utilisation du terme «polyolithic semiconductor integrated circuit» est déconseillée.

2.7 Circuit intégré à couches

Circuit intégré dont les éléments de circuit, y compris les interconnexions, sont des éléments à couches formés à la surface d'un substrat isolant.

NOTE - Les éléments à couches peuvent être actifs ou passifs.

Replace, on page 17, the existing text of subclause 2.3 by the following:

2.3 Integrated circuit

Circuit in which all or some of the circuit elements are inseparably associated and electrically interconnected so that it is considered to be indivisible for the purpose of construction and commerce.

NOTES

- 1 TC 47 standards on semiconductor integrated circuits generally refer to integrated circuits that are designed as microcircuits.
- 2 To further define the nature of an integrated circuit, additional qualifiers may be prefixed. Examples are:
 - single-chip integrated circuit;
 - multi-chip integrated circuit;
 - thin-film integrated circuit;
 - thick-film integrated circuit;
 - hybrid-film integrated circuit;
 - hybrid semiconductor integrated circuit.

Replace, on page 17, the existing title and text of subclause 2.4 by the following:

2.4 Semiconductor integrated circuit

A semiconductor device designed as an integrated circuit.

Replace, on page 19, the existing title and text of subclause 2.5 by the following:

2.5 Single-chip integrated circuit

A semiconductor integrated circuit containing only a single chip (die).

NOTE - The use of the term "monolithic semiconductor integrated circuit" is deprecated.

Add, on page 19, after subclause 2.5, the following new subclauses and clauses:

2.6 Multi-chip integrated circuit

A semiconductor integrated circuit containing two or more chips (dice).

NOTE - The use of the term "polyolithic semiconductor integrated circuit" is deprecated.

2.7 Film integrated circuit

An integrated circuit whose circuit elements, including the interconnections, are film elements formed on the surface of an insulating substrate.

NOTE - The film elements may be active or passive.

2.8 *Circuit intégré hybride*

Circuit intégré constitué d'une combinaison d'au moins deux composants intégrés ou discrets ou des composants des deux types.

NOTE - Pour identifier un type spécifique de circuit intégré hybride, il convient que des qualificatifs supplémentaires soient apposés (par exemple à couches) et qu'une définition spécifique soit fournie.

Ajouter, page 18, le nouveau texte suivant:

4 **Concepts technologiques**

4.1 *Couche (d'un circuit intégré à couches)*

Couche de matériau solide formée par tout procédé de dépôt sur le substrat ou sur d'autres couches déposées sur le substrat.

4.2 *Couche mince (d'un circuit intégré à couches)*

Couche générée par un procédé d'accrétion tel que le dépôt en phase vapeur ou la pulvérisation sous vide.

4.3 *Couche épaisse (d'un circuit intégré à couches)*

Couche générée par un procédé d'impression, de sérigraphie ou d'autres techniques connexes.

4.4 *Couche plaquée*

Couche obtenue par dépôt chimique et/ou électrochimique.

4.5 *Feuille*

Couche de matériau solide qui peut être manipulée indépendamment d'un substrat.

4.6 *Circuit (à connexion) multicouche*

Circuit possédant plusieurs couches d'interconnexions entre les couches séparées par au moins une couche isolante ou un espace.

4.7 *Couche protectrice*

Couche de matériau isolant appliquée sur les éléments de circuit afin d'assurer une protection mécanique et climatique et d'éviter toute contamination.

2.8 *Hybrid integrated circuit*

An integrated circuit formed by a combination of two or more integrated components or discrete components or both.

NOTE - To identify a specific type of hybrid integrated circuit, additional qualifiers (e.g. film) should be prefixed and a specific definition should be provided.

Add, on page 19, the following new text:

4 **Technological concepts**

4.1 *Film (of a film integrated circuit)*

A layer of solid material formed by any deposition process upon the substrate or upon other films deposited on the substrate.

4.2 *Thin film (of a film integrated circuit)*

A film produced by an accretion process such as vapour phase deposition or sputtering.

4.3 *Thick film (of a film integrated circuit)*

A film produced by a printing process, serigraphy or other related techniques.

4.4 *Plated film*

A film obtained through chemical and/or electrochemical deposition.

4.5 *Foil*

A layer of solid material that can be handled independently of a substrate.

4.6 *Multilayer (connection) film circuit*

A circuit having more than one layer of film interconnections separated by at least one insulating film or gap.

4.7 *Protective coating*

A layer of insulating material applied over the circuit elements for the purpose of mechanical and climatic protection and prevention of contamination.

4.8 *Enrobage*

Procédure utilisant des résines qui peuvent être durcies pour former un corps enrobant l'assemblage électronique, par exemple:

- coulage;
- moulage;
- immersion;
- moulage par transfert.

4.9 *Technique de dépôt en phase vapeur*

Dépôt de couches conductrices isolantes ou semiconductrices sur des surfaces solides à partir d'un matériau en phase vapeur par dépôt physique ou réaction chimique.

4.10 *Pulvérisation sous vide*

Procédé de formation de couches minces par lequel un bombardement d'ions est utilisé pour libérer des particules d'une source solide, et les faire se déposer sur une surface proche.

4.11 *Technique d'impression par écran*

Dépôt de couches conductrices isolantes ou semiconductrices sur des surfaces solides par pression de pâtes (encres) à travers des écrans.

4.12 *Substrat (d'un circuit intégré à couches)*

Partie de matériau formant un support pour les éléments de circuit à couches et si possible les composants rajoutés.

Ajouter, page 18, le nouveau texte suivant:

5 Concepts relatifs aux types particuliers de circuits intégrés à couches et de circuits intégrés hybrides à couches

5.1 *Circuit intégré hybride à couches*

Circuit intégré à couches dans lequel la majorité des éléments de circuit sont produits en tant qu'éléments à couches sur un substrat et qui est complété par des éléments rajoutés montés sur le substrat ou ailleurs dans le boîtier.

5.2 *Circuit intégré hybride à semiconducteurs*

Circuit intégré à semiconducteurs dans lequel la majorité des éléments de circuit sont produits en tant qu'éléments de circuit à semiconducteurs et qui est complété par des composants rajoutés dans le boîtier.

5.3 *Circuit intégré passif hybride à couches*

Circuit intégré hybride à couches dans lequel tous les éléments de circuit sont passifs.

4.8 *Embedding*

A process using resins that can be hardened to produce a body embedding the electronic assembly, for example:

- casting;
- potting;
- dip-coating;
- transfer moulding.

4.9 *Vapour phase deposition technique*

A deposition of conducting, insulating or semiconducting films upon solid surfaces from a source material in the vapour phase by physical deposition or chemical reaction.

4.10 *Sputtering*

A process for forming thin films in which ion bombardment is used to free particles from a solid source that become deposited on a nearby surface.

4.11 *Screen-printing technique*

A deposition of conducting, insulating or semiconducting films upon solid surfaces by pressing pastes (inks) through screens.

4.12 *Substrate (of a film integrated circuit)*

A piece of material forming a supporting base for film circuit elements and possibly added components.

Add, on page 19, the following new text:

5 Concepts for particular device types of film integrated circuits and hybrid film integrated circuits

5.1 *Hybrid film integrated circuit*

A film integrated circuit in which the main part of the circuit elements are produced as film elements on a substrate and that is completed by added components mounted on the substrate or elsewhere in the package.

5.2 *Hybrid semiconductor integrated circuit*

A semiconductor integrated circuit in which the main part of the circuit elements are produced as semiconductor circuit elements and that is completed by added components in the package.

5.3 *Passive hybrid film integrated circuit*

A hybrid film integrated circuit in which all circuit elements are passive.