

INTERNATIONAL STANDARD

NORME INTERNATIONALE

Semiconductor devices –

Part 9: Discrete devices – Insulated-gate bipolar transistors (IGBTs)

Dispositifs à semiconducteurs –

Partie 9: Dispositifs discrets – Transistors bipolaires à grille isolée (IGBT)

IECNORM.COM : Click to view the full PDF of IEC 60747-9:2019



THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2019 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester. If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'IEC ou du Comité national de l'IEC du pays du demandeur. Si vous avez des questions sur le copyright de l'IEC ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de l'IEC de votre pays de résidence.

IEC Central Office
3, rue de Varembe
CH-1211 Geneva 20
Switzerland

Tel.: +41 22 919 02 11
info@iec.ch
www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigendum or an amendment might have been published.

IEC publications search - webstore.iec.ch/advsearchform

The advanced search enables to find IEC publications by a variety of criteria (reference number, text, technical committee,...). It also gives information on projects, replaced and withdrawn publications.

IEC Just Published - webstore.iec.ch/justpublished

Stay up to date on all new IEC publications. Just Published details all new publications released. Available online and once a month by email.

IEC Customer Service Centre - webstore.iec.ch/csc

If you wish to give us your feedback on this publication or need further assistance, please contact the Customer Service Centre: sales@iec.ch.

Electropedia - www.electropedia.org

The world's leading online dictionary on electrotechnology, containing more than 22 000 terminological entries in English and French, with equivalent terms in 16 additional languages. Also known as the International Electrotechnical Vocabulary (IEV) online.

IEC Glossary - std.iec.ch/glossary

67 000 electrotechnical terminology entries in English and French extracted from the Terms and Definitions clause of IEC publications issued since 2002. Some entries have been collected from earlier publications of IEC TC 37, 77, 86 and CISPR.

A propos de l'IEC

La Commission Electrotechnique Internationale (IEC) est la première organisation mondiale qui élabore et publie des Normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications IEC

Le contenu technique des publications IEC est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

Recherche de publications IEC -

webstore.iec.ch/advsearchform

La recherche avancée permet de trouver des publications IEC en utilisant différents critères (numéro de référence, texte, comité d'études,...). Elle donne aussi des informations sur les projets et les publications remplacées ou retirées.

IEC Just Published - webstore.iec.ch/justpublished

Restez informé sur les nouvelles publications IEC. Just Published détaille les nouvelles publications parues. Disponible en ligne et une fois par mois par email.

Service Clients - webstore.iec.ch/csc

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions contactez-nous: sales@iec.ch.

Electropedia - www.electropedia.org

Le premier dictionnaire d'électrotechnologie en ligne au monde, avec plus de 22 000 articles terminologiques en anglais et en français, ainsi que les termes équivalents dans 16 langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International (IEV) en ligne.

Glossaire IEC - std.iec.ch/glossary

67 000 entrées terminologiques électrotechniques, en anglais et en français, extraites des articles Termes et Définitions des publications IEC parues depuis 2002. Plus certaines entrées antérieures extraites des publications des CE 37, 77, 86 et CISPR de l'IEC.

INTERNATIONAL STANDARD

NORME INTERNATIONALE

Semiconductor devices –

Part 9: Discrete devices – Insulated-gate bipolar transistors (IGBTs)

Dispositifs à semiconducteurs –

Partie 9: Dispositifs discrets – Transistors bipolaires à grille isolée (IGBT)

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 31.080.01; 31.080.30

ISBN 978-2-8322-7530-6

Warning! Make sure that you obtained this publication from an authorized distributor.

Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.

CONTENTS

FOREWORD	7
1 Scope	9
2 Normative references	9
3 Terms and definitions	9
3.1 General terms	9
3.2 Terms related to ratings and characteristics, voltages and currents	10
3.3 Terms related to ratings and characteristics	13
4 Letter symbols	15
4.1 General	15
4.2 Graphical symbols	16
4.3 Additional general subscripts	16
4.4 List of letter symbols	16
4.4.1 Voltages	16
4.4.2 Currents	17
4.4.3 Other electrical magnitudes	17
4.4.4 Time	18
4.4.5 Thermal magnitudes	18
5 Essential ratings and characteristics	18
5.1 General	18
5.2 Ratings (limiting values)	18
5.2.1 General	18
5.2.2 Ambient or case or virtual junction operating temperature (T_a or T_c or T_{vj})	18
5.2.3 Storage temperature (T_{stg})	18
5.2.4 Collector-emitter voltage with gate-emitter short-circuited (V_{CES})	18
5.2.5 Gate-emitter voltage with collector-emitter short-circuit (V_{GES})	19
5.2.6 Continuous (direct) reverse voltage of a reverse-blocking IGBT (V_{R*})	19
5.2.7 Continuous (direct) collector current (I_C)	19
5.2.8 Repetitive peak collector current (I_{CRM})	19
5.2.9 Non-repetitive peak collector current (I_{CSM})	19
5.2.10 Continuous (direct) reverse-conducting current of a reverse-conducting IGBT (I_{RC})	19
5.2.11 Repetitive peak reverse-conducting current of a reverse-conducting IGBT (I_{RCRM})	19
5.2.12 Non-repetitive peak reverse-conducting current of a reverse-conducting IGBT (I_{RCSM})	19
5.2.13 Total power dissipation (P_{tot})	19
5.2.14 Maximum forward biased safe operating area (FBSOA) (where appropriate)	19
5.2.15 Maximum reverse biased safe operating area (RBSOA)	19
5.2.16 Maximum short-circuit safe operating area (SCSOA)	20
5.2.17 Maximum terminal current (I_{tRMS}) (where appropriate)	20
5.2.18 Mounting force (F)	20
5.2.19 Mounting torque (M)	20
5.3 Characteristics	20
5.3.1 General	20
5.3.2 Collector-emitter breakdown voltage ($V_{(BR)CES}$) (where appropriate)	20

5.3.3	Collector-emitter sustaining voltage ($V_{CE^{*}sus}$) (where appropriate).....	20
5.3.4	Collector-emitter saturation voltage (V_{CEsat})	20
5.3.5	Gate-emitter threshold voltage ($V_{GE(th)}$).....	20
5.3.6	Reverse-conducting voltage of a reverse-conducting IGBT (V_{RC}).....	20
5.3.7	Collector-emitter cut-off current ($I_{CE^{*}}$)	20
5.3.8	Gate leakage current (I_{GES})	20
5.3.9	Reverse current of a reverse-blocking IGBT ($I_{R^{*}}$)	21
5.3.10	Capacitances.....	21
5.3.11	Gate charge (Q_G)	21
5.3.12	Internal gate resistance (r_g)	21
5.3.13	Switching characteristics	21
5.3.14	Thermal resistance junction to case ($R_{th(j-c)}$)	22
5.3.15	Thermal resistance junction to ambient ($R_{th(j-a)}$).....	22
5.3.16	Transient thermal impedance junction to case ($Z_{th(j-c)}$).....	22
5.3.17	Transient thermal impedance junction to ambient ($Z_{th(j-a)}$).....	23
6	Measuring methods	23
6.1	General.....	23
6.2	Verification of ratings (limiting values).....	23
6.2.1	General	23
6.2.2	Collector-emitter voltages (V_{CES} , V_{CER} , V_{CEX})	23
6.2.3	Reverse voltage of a reverse-blocking IGBT (V_{RS} , V_{RX}).....	24
6.2.4	Gate-emitter voltage with collector-emitter short-circuit ($\pm V_{GES}$).....	25
6.2.5	Continuous (direct) collector current (I_C)	26
6.2.6	Maximum peak collector current (I_{CRM} and I_{CSM}).....	27
6.2.7	Continuous (direct) reverse-conducting current of a reverse-conducting IGBT (I_{RC})	28
6.2.8	Maximum peak reverse-conducting current of a reverse-conducting IGBT (I_{RCRM} and I_{RCSM})	29
6.2.9	Maximum reverse biased safe operating area (RBSOA).....	30
6.2.10	Maximum short-circuit safe operating area (SCSOA)	32
6.3	Methods of measurement.....	35
6.3.1	Collector-emitter saturation voltage (V_{CEsat})	35
6.3.2	Gate-emitter threshold voltage ($V_{GE(th)}$).....	36
6.3.3	Reverse-conducting voltage of a reverse-conducting IGBT (V_{RC}).....	36
6.3.4	Collector cut-off current (I_{CES} , I_{CER} , I_{CEX}).....	37
6.3.5	Gate leakage current (I_{GES})	38
6.3.6	Reverse current of a reverse-blocking IGBT (I_{RS} , I_{RX})	39
6.3.7	Input capacitance (C_{ies})	40
6.3.8	Output capacitance (C_{oes})	41
6.3.9	Reverse transfer capacitance (C_{res}).....	43
6.3.10	Gate charge (Q_G)	43
6.3.11	Internal gate resistance (r_g)	45
6.3.12	Turn-on times ($t_{d(on)}$, t_r , t_{on}) and turn-on energy (E_{on}).....	46
6.3.13	Turn-off times ($t_{d(off)}$, t_f , t_{off} , t_z) and turn-off energy (E_{off}).....	48
6.3.14	Peak reverse recovery current (I_{rrm}), reverse recovery time (t_{rr}), reverse recovery energy (E_{rr}) and reverse recovered charge (Q_{rr}) of a reverse-blocking IGBT	49
6.3.15	Peak forward recovery current (I_{frm}), forward recovery time (t_{fr}), forward recovery energy (E_{fr}) and forward recovered charge (Q_{fr}) of a reverse-conducting IGBT	52

6.3.16	Thermal resistance junction to case ($R_{th(j-c)}$) and transient thermal impedance junction to case ($Z_{th(j-c)}$)	54
7	Acceptance and reliability	60
7.1	General requirements	60
7.2	Specific requirements	60
7.2.1	List of endurance and reliability tests	60
7.2.2	Conditions for endurance and reliability tests	60
7.2.3	Acceptance-defining characteristics and criteria for endurance and reliability tests	60
7.2.4	Procedure in case of a testing error	61
7.2.5	Endurance and reliability tests and test methods	61
7.3	Type tests and routine tests	64
7.3.1	Type tests	64
7.3.2	Routine tests	65
Annex A	(normative) Measuring method for collector-emitter breakdown voltage	66
A.1	General	66
A.2	Purpose	66
A.3	Circuit diagram	66
A.4	Measurement procedure	66
A.5	Specified conditions	67
Annex B	(normative) Measuring method for collector-emitter sustaining voltage	68
B.1	General	68
B.2	Purpose	68
B.3	Circuit diagram	68
B.4	Circuit description and requirements	68
B.5	Measurement procedure	69
B.6	Precautions to be observed	69
B.7	Requirements	69
B.8	Specified conditions	70
Annex C	(normative) Measuring method for inductive load turn-off current under specified conditions	71
C.1	General	71
C.2	Purpose	71
C.3	Circuit diagram and waveforms	71
C.4	Circuit description and requirements	72
C.5	Measurement procedure	72
C.6	Specified conditions	72
Annex D	(normative) Forward biased safe operating area (FBSOA)	73
D.1	General	73
D.2	Purpose	73
D.3	Method 1	73
D.3.1	General	73
D.3.2	Circuit diagram	73
D.3.3	Test procedure	74
D.3.4	Specified conditions	75
D.4	Method 2	75
D.4.1	General	75
D.4.2	Circuit diagram	75
D.4.3	Test procedure and precautions to be taken	76

D.4.4 Specified conditions.....	77
Bibliography.....	78
Figure 1 – Graphical symbols.....	16
Figure 2 – Circuit for testing the collector-emitter voltages V_{CES} , V_{CER} , V_{CEX}	24
Figure 3 – Circuit for testing the reverse voltages V_{RS} , V_{RX}	25
Figure 4 – Circuit for testing the gate-emitter voltage $\pm V_{GES}$	26
Figure 5 – Circuit for testing collector current.....	27
Figure 6 – Circuit for testing peak collector current	28
Figure 7 – Circuit for testing reverse-conducting current	28
Figure 8 – Circuit for testing peak reverse-conducting current.....	29
Figure 9 – Circuit for testing reverse biased safe operating area (RBSOA)	30
Figure 10 – Waveforms of gate-emitter voltage V_{GE} and collector current I_C during turn-off.....	31
Figure 11 – Circuit for testing safe operating pulse width at load short-circuit (SCSOA1)	32
Figure 12 – Waveforms of gate-emitter voltage V_{GE} , collector current I_C and collector-emitter voltage V_{CE} during load short-circuit condition SCSOA1.....	32
Figure 13 – Circuit for testing short-circuit safe operating area 2 (SCSOA2)	33
Figure 14 – Waveforms during SCSOA2	34
Figure 15 – Circuit for measuring the collector-emitter saturation voltage V_{CEsat}	35
Figure 16 – Circuit for measuring the gate-emitter threshold voltage.....	36
Figure 17 – Circuit for measuring the reverse-conducting voltage V_{RC}	37
Figure 18 – Circuit for measuring the collector cut-off current	38
Figure 19 – Circuit for measuring the gate leakage current	39
Figure 20 – Circuit for measuring the reverse current.....	40
Figure 21 – Circuit for measuring the input capacitance	41
Figure 22 – Circuit for measuring the output capacitance	42
Figure 23 – Circuit for measuring the reverse transfer capacitance	43
Figure 24 – Circuit for measuring the gate charge.....	44
Figure 25 – Basic gate charge waveform	44
Figure 26 – Circuit for measuring the internal gate resistance.....	45
Figure 27 – Circuit for measuring turn-on times and energy	46
Figure 28 – Waveforms during turn-on times.....	47
Figure 29 – Circuit for measuring turn-off times and energy	48
Figure 30 – Waveforms during turn-off times.....	48
Figure 31 – Circuit for measuring reverse recovery characteristics.....	50
Figure 32 – Waveforms during reverse recovery	50
Figure 33 – Circuit for measuring forward recovery characteristics.....	52
Figure 34 – Waveforms during forward recovery	53
Figure 35 – Circuit for measuring the variation with temperature of the collector-emitter voltage V_{CE} at a low measuring current I_{C1} and for heating up the IGBT by a high current I_{C2}	55
Figure 36 – Typical variation of the collector-emitter voltage V_{CE} at a low measuring current I_{C1} with the case temperature T_C (when heated from outside, i.e. $T_C = T_{vj}$)	56
Figure 37 – I_C , V_{CE} and T_C with time.....	57

Figure 38 – Circuit for measuring thermal resistance and transient thermal impedance: Method 2	58
Figure 39 – Typical variation of the gate-emitter threshold voltage $V_{GE(th)}$ at a low measuring current I_{C1} with the case temperature T_C (when heated from the outside, i.e. $T_C = T_{vj}$)	59
Figure 40 – I_C , V_{GE} and T_C with time	60
Figure 41 – Circuit for high-temperature blockings	62
Figure 42 – Circuit for high-temperature gate bias	63
Figure 43 – Circuit for intermittent operating life	64
Figure 44 – Expected number of cycles versus temperature rise ΔT_{vj}	64
Figure A.1 – Circuit for measuring the collector-emitter breakdown voltage	66
Figure B.1 – Circuit for measuring the collector-emitter sustaining voltage $V_{CE*_{sus}}$	68
Figure B.2 – Operating locus of the collector current	69
Figure C.1 – Circuit for measuring inductive load turn-off current	71
Figure C.2 – Waveforms of collector current I_C and collector voltage V_{CE} during turn-off	72
Figure D.1 – Circuit for testing forward biased safe operating area (method 1)	73
Figure D.2 – Typical ΔV_{CE} versus collector-emitter voltage V_{CE} characteristics	74
Figure D.3 – Typical forward biased safe operating area	75
Figure D.4 – Circuit for testing forward biased safe operating area (method 2)	76
Figure D.5 – Latching mode operation waveforms	76
Figure D.6 – Latching mode I-V characteristics	76
Table 1 – Acceptance defining characteristics	23
Table 2 – Acceptance-defining characteristics for endurance and reliability tests	61
Table 3 – Minimum type and routine tests for IGBTs when applicable	65

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SEMICONDUCTOR DEVICES –

Part 9: Discrete devices – Insulated-gate bipolar transistors (IGBTs)

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as “IEC Publication(s)”). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60747-9 has been prepared by subcommittee 47E: Discrete semiconductor devices, of IEC technical committee 47: Semiconductor devices.

This third edition cancels and replaces the second edition published in 2007. This edition constitutes a technical revision.

This edition includes the following significant technical changes with respect to the previous edition:

- a) reverse-blocking IGBT and its related technical contents have been added;
- b) reverse-conducting IGBT and its related technical contents have been added;
- c) some parts of the previous edition have been amended, combined or deleted.

The text of this International Standard is based on the following documents:

FDIS	Report on voting
47E/675/FDIS	47E/684/RVD

Full information on the voting for the approval of this International Standard can be found in the report on voting indicated in the above table.

This document has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all parts in the IEC 60747 series, published under the general title: *Semiconductor devices*, can be found on the IEC website.

The committee has decided that the contents of this document will remain unchanged until the stability date indicated on the IEC website under "<http://webstore.iec.ch>" in the data related to the specific document. At this date, the document will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IECNORM.COM : Click to view the full PDF of IEC 60747-9:2019

SEMICONDUCTOR DEVICES –

Part 9: Discrete devices – Insulated-gate bipolar transistors (IGBTs)

1 Scope

This part of IEC 60747 specifies product specific standards for terminology, letter symbols, essential ratings and characteristics, verification of ratings and methods of measurement for insulated-gate bipolar transistors (IGBTs).

2 Normative references

The following documents are referred to in the text in such a way that some or all of their content constitutes requirements of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60747-1:2006, *Semiconductor devices – Part 1: General*
IEC 60747-1:2006/AMD1:2010

IEC 61340 (all parts), *Electrostatics*

3 Terms and definitions

For the purposes of this document, the following terms and definitions apply.

ISO and IEC maintain terminological databases for use in standardization at the following addresses:

- IEC Electropedia: available at <http://www.electropedia.org/>
- ISO Online browsing platform: available at <http://www.iso.org/obp>

3.1 General terms

3.1.1

insulated-gate bipolar transistor IGBT

transistor having a conductive channel and one PN junction in the forward direction and another PN junction in the reverse direction, the current flowing through the channel and the junction being controlled by an electric field resulting from a voltage applied between the gate and emitter terminals

Note 1 to entry: With collector-emitter voltage applied, the collector side PN junction is forward biased.

Note 2 to entry: This note applies to the French language only.

3.1.2

N-channel IGBT

IGBT that has one or more N-type conduction channels

[SOURCE: IEC 60050-521:2002, 521-04-56, modified – reworded for IGBT.]

3.1.3

P-channel IGBT

IGBT that has one or more P-type conduction channels

[SOURCE: IEC 60050-521:2002, 521-04-57, modified – reworded for IGBT.]

3.1.4

collector terminal

collector

C

for an N-channel (a P-channel) IGBT, the terminal to (from) which the collector current flows from (to) the external circuit

3.1.5

emitter terminal

emitter

E

for an N-channel (a P-channel) IGBT, terminal from (to) which the collector current flows to (from) the external circuit

3.1.6

gate terminal

gate

G

for an N-channel (a P-channel) IGBT, terminal to which a voltage is applied against the emitter terminal in order to control the collector current

3.1.7

reverse-blocking IGBT

RB-IGBT

IGBT which, for negative collector-emitter voltage, exhibits a reverse blocking state with a monolithic device structure

Note 1 to entry: This note applies to the French language only.

3.1.8

reverse-conducting IGBT

RC-IGBT

IGBT which, for negative collector-emitter voltage, conducts large currents at voltages comparable in magnitude to the forward on-state voltage with monolithic device structure

Note 1 to entry: This note applies to the French language only.

3.2 Terms related to ratings and characteristics, voltages and currents

3.2.1

collector-emitter voltage

voltage between collector and emitter

3.2.2

collector-emitter voltage with gate-emitter short-circuited

V_{CES}

collector-emitter voltage at which the collector current has a specified low (absolute) value with the gate-emitter short-circuited

3.2.3**collector-emitter sustaining voltage** $V_{CE^{*sus}}$

collector-emitter breakdown (self-clamping) voltage at relatively high values of collector current where the voltage is relatively insensitive to changes in collector current, for a specified termination between gate and emitter terminals

Note 1 to entry: The specified termination between gate and emitter terminals is indicated in the letter symbol by the third subscript '*'; see 4.2 of IEC 60747-7:2010.

3.2.4**collector-emitter breakdown voltage** $V_{(BR)CES}$

voltage between collector and emitter above which the collector current rises steeply, with gate to emitter short-circuited

3.2.5**collector-emitter saturation voltage** V_{CEsat}

collector-emitter voltage under conditions of gate-emitter voltage at which the collector current is essentially independent of the gate-emitter voltage

3.2.6**gate-emitter voltage**

voltage between gate and emitter

3.2.7**gate-emitter threshold voltage** $V_{GE(th)}$

gate-emitter voltage at which the collector current has a specified low (absolute) value

3.2.8**electrostatic discharge voltage**

voltage that can be applied to the gate terminal without destruction of the isolation layer

3.2.9**reverse voltage** V_R

<reverse-blocking IGBT> value of the voltage applied to an IGBT in the reverse collector-emitter direction

3.2.10**reverse-conducting voltage** V_{RC}

<reverse-conducting IGBT> value of the voltage which results from the flow of current in the reverse collector-emitter direction

Note 1 to entry: Where no ambiguity arises, V_F or V_{EC} may be used.

3.2.11**collector cut-off current** I_{CE}

collector current at a specific collector-emitter voltage below the breakdown region and gate off-state

3.2.12**collector current** I_C

direct current that is switched (controlled) by the IGBT

3.2.13

tail current

I_{CZ}

collector current during the tail time

3.2.14

gate leakage current

gate-emitter leakage current

I_{GES}

leakage current into the gate terminal at a specified gate-emitter voltage with the collector terminal short-circuited to the emitter terminal

3.2.15

reverse current

I_R

<reverse-blocking IGBT> value of the current flowing through the IGBT when the specified reverse collector-emitter voltage is applied

3.2.16

reverse-conducting current

I_{RC}

<reverse-conducting IGBT> total conductive current flowing through the IGBT when the collector-emitter reverse voltage is applied

Note 1 to entry: Where no ambiguity arises, I_F or I_E may be used.

3.2.17

reverse recovery current

I_{rr}

<reverse-blocking IGBT> reverse current that occurs during the reverse recovery time

Note 1 to entry: For the peak value of the reverse recovery current during the reverse recovery time, only the letter symbol I_{rrm} may be used.

3.2.18

forward recovery current

I_{fr}

<reverse-conducting IGBT> forward current that occurs during the forward recovery time

Note 1 to entry: For the peak value of the forward recovery current during the forward recovery time, only the letter symbol I_{frm} may be used.

3.2.19

safe operating area

SOA

collector current versus collector-emitter voltage where the IGBT is able to turn-on and turn-off without failure

Note 1 to entry: This note applies to the French language only.

3.2.19.1

forward bias safe operating area

FBSOA

collector current versus collector-emitter voltage where the IGBT is able to turn-on and is able to be on-state without failure

Note 1 to entry: This note applies to the French language only.

3.2.19.2**reverse bias safe operating area****RBSOA**

collector current versus collector-emitter voltage where the IGBT is able to turn-off without failure

Note 1 to entry: RBSOA is not only for repetitive peak collector current but also for short-circuit conditions.

Note 2 to entry: This note applies to the French language only.

3.2.19.3**short-circuit safe operating area****SCSOA**

short-circuit duration and collector-emitter voltage where the IGBT is able to turn-on and turn-off without failure

Note 1 to entry: This note applies to the French language only.

3.3 Terms related to ratings and characteristics**3.3.1****input capacitance** C_{ies}

capacitance between the gate and emitter terminals with the collector terminal short-circuited to the emitter terminal for alternating current

3.3.2**output capacitance** C_{oes}

capacitance between the collector and emitter terminals with the gate terminal short-circuited to the emitter terminal for alternating current

3.3.3**reverse transfer capacitance** C_{res}

capacitance between the collector and gate terminals

3.3.4**gate charge** Q_G

charge required to raise the gate-emitter voltage from a specified low to a specified high level

3.3.5**internal gate resistance** r_g

internal equivalent series resistance between the gate and the gate terminal

Note 1 to entry: Where no ambiguity arises, R_{Gint} may be used.

3.3.6**turn-on energy** E_{on}

energy dissipated inside the IGBT during the turn-on of a single collector current pulse

Note 1 to entry: The corresponding turn-on power dissipation under periodic pulse conditions is obtained by multiplying E_{on} by the pulse frequency.

3.3.7

turn-off energy

E_{off}

energy dissipated inside the IGBT during the turn-off time plus the tail time of a single collector current pulse

Note 1 to entry: The corresponding turn-off power dissipation under periodic pulse conditions is obtained by multiplying E_{off} by the pulse frequency.

3.3.8

reverse recovery energy

E_{rr}

<reverse-blocking IGBT> energy dissipated within the IGBT during a specified integration time of a single collector current pulse, when the IGBT is switched from a specified forward current condition to a specified reverse voltage condition with forward biased gate condition

Note 1 to entry: The corresponding reverse recovery power dissipation under periodic pulse conditions is obtained by multiplying E_{rr} by the pulse frequency.

3.3.9

forward recovery energy

E_{fr}

<reverse-conducting IGBT> energy dissipated within the IGBT during a specified integration time of a single collector current pulse, when the IGBT is switched from a specified reverse-conducting current to a specified collector-emitter voltage condition with short-circuit between gate and emitter, or reverse biased gate condition

Note 1 to entry: The corresponding forward recovery power dissipation under periodic pulse conditions is obtained by multiplying E_{fr} by the pulse frequency.

3.3.10

reverse recovered charge

Q_{rr}

<reverse-blocking IGBT> total charge recovered from the IGBT during a specified integration time of a single collector current pulse, when the IGBT is switched from a specified forward current condition to a specified reverse voltage condition with forward biased gate condition

3.3.11

forward recovered charge

Q_{fr}

<reverse-conducting IGBT> total charge recovered from the IGBT during a specified integration time of a single collector current pulse, when the IGBT is switched from a specified reverse-conducting current condition to a specified collector-emitter voltage condition with short-circuit between gate and emitter, or reverse biased gate condition

3.3.12

turn-on delay time

$t_{\text{d(on)}}$

time interval between the beginning of a voltage pulse across the input terminals which switches the IGBT from the off-state to the on-state and the beginning of the rise of the collector current

Note 1 to entry: Usually the time is measured between points corresponding to 10 % of the input and output pulse amplitudes.

3.3.13

rise time

t_{r}

time interval between the instants at which the rise of the collector current reaches specified low and high values, respectively, when the IGBT is being switched from the off-state to the on-state

Note 1 to entry: Usually the low and high values are 10 % and 90 % of the pulse amplitude.

3.3.14

turn-on time

t_{on}

sum of the turn-on delay time and the rise time

3.3.15

turn-off delay time

$t_{\text{d(off)}}$

time interval between the end of the voltage pulse across the input terminals which has held the IGBT in its on-state and the beginning of the fall of the collector current when the IGBT is switched from the on-state to the off-state

Note 1 to entry: Usually the time is measured between points corresponding to 90 % of the input and output pulse amplitudes.

3.3.16

fall time

t_{f}

time interval between the instants at which the fall of the collector current reaches specified high and low values, respectively, when the IGBT is switched from the on-state to the off-state

Note 1 to entry: Usually the high and low values are 90 % and 10 % of the pulse amplitude.

3.3.17

turn-off time

t_{off}

sum of the turn-off delay time and the fall time

3.3.18

tail time

t_{z}

time interval from the end of the turn-off time to the instant at which the collector current has fallen to 2 % or lower specified value

Note 1 to entry: Where no ambiguity arises, t_{t} may be used.

3.3.19

reverse recovery time

t_{rr}

<reverse-blocking IGBT> time interval between the instant when the current passes through zero, when changing from the forward direction to the reverse direction, and the instant when the reverse current is reduced from its peak value I_{rrm} to a specified low value or when the extrapolated reverse current reaches zero

3.3.20

forward recovery time

t_{fr}

<reverse-conducting IGBT> time interval between the instant when the current passes through zero, when changing from the reverse direction to the forward direction, and the instant when the forward current is reduced from its peak value I_{frm} to a specified low value or when the extrapolated reverse current reaches zero

4 Letter symbols

4.1 General

General letter symbols for IGBTs are defined in Clause 4 of IEC 60747-1:2006.

4.2 Graphical symbols

The graphical symbols are shown in Figure 1, and are used in this document. The devices inside the circle are connected monolithically. In the case of Figure 1a) (IGBT), the circle can be omitted.

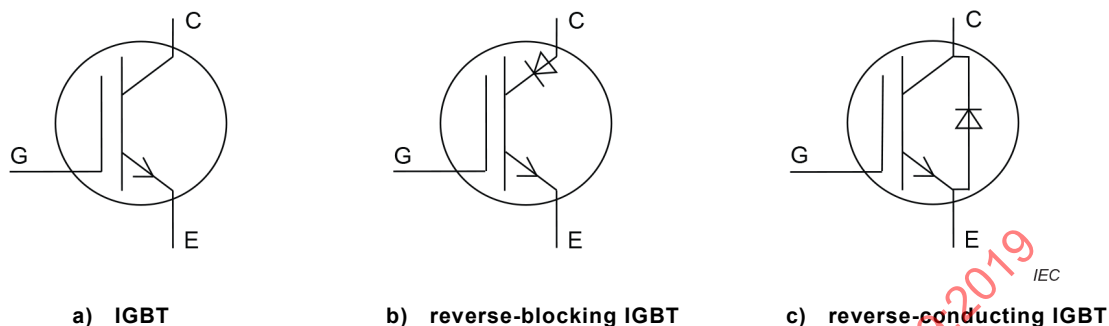


Figure 1 – Graphical symbols

Only the graphical symbols for an N-channel IGBT are used in this document. It equally applies for the measurement of P-channel devices. In the case of P-channel devices, polarity shall be adapted.

4.3 Additional general subscripts

C,c collector

E,e emitter

G,g gate

sat saturation

th threshold

Z,z tail

S termination with a short-circuit

R termination with a resistor

X termination with specified gate-emitter voltage

sus sustaining

I IGBT

RC reverse-conducting

4.4 List of letter symbols

4.4.1 Voltages

Name and designation	Letter symbol
Collector-emitter voltage	V_{CE}
Collector-emitter voltage, gate-emitter short-circuited	V_{CES}
Collector-emitter sustaining voltage	$V_{CE^{*}sus}$
Collector-emitter breakdown voltage, gate-emitter short-circuited	$V_{(BR)CES}$
Collector-emitter saturation voltage	V_{CEsat}
Gate-emitter voltage	V_{GE}
Gate-emitter voltage, collector-emitter short-circuited	V_{GES}
Gate-emitter threshold voltage	$V_{GE(th)}$
Reverse voltage of a reverse-blocking IGBT	$V_{R^{*}}$
Reverse-conducting voltage of a reverse-conducting IGBT	V_{RC} (or V_F or V_{EC})

4.4.2 Currents

Name and designation	Letter symbol
Collector current	I_C
Peak collector current	I_{CM}
Repetitive peak collector current	I_{CRM} (or I_{CP})
Non-repetitive peak collector current	I_{CSM}
Collector-emitter cut-off current, gate-emitter short-circuited	I_{CES}
Tail current	I_{CZ}
Gate current	I_G
Gate leakage current, collector-emitter short-circuited	I_{GES}
Reverse current of a reverse-blocking IGBT	I_{R^*}
Reverse-conducting current of a reverse-conducting IGBT	I_{RC} (or I_F or I_E)
Repetitive peak reverse-conducting current of a reverse-conducting IGBT	I_{RCRM} (or I_{FP})
Non-repetitive peak reverse-conducting current of a reverse-conducting IGBT	I_{RCSM}
Reverse recovery current of a reverse-blocking IGBT	I_{rr}
Forward recovery current of a reverse-conducting IGBT	I_{fr}

4.4.3 Other electrical magnitudes

Name and designation	Letter symbol
Input capacitance	C_{ies}
Output capacitance	C_{oes}
Reverse transfer capacitance	C_{res}
Gate charge	Q_G
Internal gate resistance	r_g
Turn-on power dissipation	P_{on}
Turn-on energy	E_{on}
Turn-off power dissipation	P_{off}
Turn-off energy	E_{off}
Reverse recovery power dissipation of a reverse-blocking IGBT	P_{rr}
Reverse recovery energy of a reverse-blocking IGBT	E_{rr}
Reverse recovered charge of a reverse-blocking IGBT	Q_{rr}
Forward recovery power dissipation of a reverse-conducting IGBT	P_{fr}
Forward recovery energy of a reverse-conducting IGBT	E_{fr}
Forward recovered charge of a reverse-conducting IGBT	Q_{fr}
Conducting state power dissipation	P_{cond}
Conducting state energy	E_{cond}
Total power dissipation (Collector power dissipation)	P_{tot} (P_C)

4.4.4 Time

Name and designation	Letter symbol
Turn-on delay time	$t_{d(on)}$
Rise time	t_r
Turn-on time	t_{on}
Turn-off delay time	$t_{d(off)}$
Fall time	t_f
Turn-off time	t_{off}
Tail time	t_z (or t_t)
Reverse recovery time of a reverse-blocking IGBT	t_{rr}
Forward recovery time of a reverse-conducting IGBT	t_{fr}
Short-circuit withstand pulse duration	t_{psc}

4.4.5 Thermal magnitudes

Name and designation	Letter symbol
Thermal resistance junction to case	$R_{th(j-c)}$
Transient thermal impedance junction to case	$Z_{th(j-c)}$

5 Essential ratings and characteristics

5.1 General

There are several subcategories of RC-IGBTs:

- diode part only suitable for soft commutation;
- diode part suitable for hard switching (most common approach);
- diode characteristics intentionally designed to change with gate voltage (between low conduction voltage drop and low recovery charge).

This document only covers subcategory b) because it is the most commonly used.

5.2 Ratings (limiting values)

5.2.1 General

Ratings shall be valid for the whole range of operating conditions as stated for the particular device, with reference to a curve where appropriate.

5.2.2 Ambient or case or virtual junction operating temperature (T_a or T_c or T_{vj})

Maximum and minimum values.

5.2.3 Storage temperature (T_{stg})

Maximum and minimum values.

5.2.4 Collector-emitter voltage with gate-emitter short-circuited (V_{CES})

Maximum value.

NOTE This rating is less than $V_{(BR)CES}$. (See 5.3.2.)

5.2.5 Gate-emitter voltage with collector-emitter short-circuit (V_{GES})

Maximum positive and negative values.

5.2.6 Continuous (direct) reverse voltage of a reverse-blocking IGBT (V_{R*})

Maximum value.

5.2.7 Continuous (direct) collector current (I_C)

Maximum value.

5.2.8 Repetitive peak collector current (I_{CRM})

Maximum value for rectangular pulses with specified pulse duration and duty cycle.

5.2.9 Non-repetitive peak collector current (I_{CSM})

Maximum value for a rectangular pulse with specified pulse duration.

5.2.10 Continuous (direct) reverse-conducting current of a reverse-conducting IGBT (I_{RC})

Maximum value.

5.2.11 Repetitive peak reverse-conducting current of a reverse-conducting IGBT (I_{RCRM})

Maximum value for rectangular pulses with specified pulse duration and duty cycle.

5.2.12 Non-repetitive peak reverse-conducting current of a reverse-conducting IGBT (I_{RCSM})

Maximum value for a rectangular pulse with specified pulse duration.

5.2.13 Total power dissipation (P_{tot})

Maximum value with a derating curve where appropriate.

5.2.14 Maximum forward biased safe operating area (FBSOA) (where appropriate)

Diagram showing the maximum rated collector current I_C after turn-on, which shall not be exceeded, even under the best cooling conditions, as a function of the collector-emitter voltage V_{CE} before and during turn-on for direct current and various pulse durations at 25 °C case temperature.

NOTE The test method is shown in Annex D.

5.2.15 Maximum reverse biased safe operating area (RBSOA)

Diagram showing the area of collector current I_C and collector-emitter voltage V_{CE} , which the IGBTs will sustain simultaneously for a short period of time during turn-off without failure under the specified conditions.

NOTE The turn-off capability of the collector current for inductive load is different, and its measuring method is shown in Annex C.

5.2.16 Maximum short-circuit safe operating area (SCSOA)

SCSOA is given by a pair of values of short-circuit duration t_{psc} and collector-emitter voltage V_{CE} which shall not be exceeded under the load short-circuit conditions. The device may be turned on and turned off again for shorting a voltage source without failure.

Where no ambiguity arises, t_{sc} may be used instead of t_{psc} .

5.2.17 Maximum terminal current (I_{tRMS}) (where appropriate)

Maximum RMS value of the current through the main terminals.

5.2.18 Mounting force (F)

Maximum and minimum values, where appropriate.

5.2.19 Mounting torque (M)

Maximum and minimum values, where appropriate.

5.3 Characteristics

5.3.1 General

Characteristics shall be given at $T_{vj} = 25\text{ °C}$ except where otherwise stated, and at one other specified temperature.

5.3.2 Collector-emitter breakdown voltage ($V_{(BR)CES}$) (where appropriate)

Minimum value with gate-emitter short-circuited and at specified collector current.

NOTE The measuring method is shown in Annex A.

5.3.3 Collector-emitter sustaining voltage (V_{CE*sus}) (where appropriate)

Minimum value at specified collector current and for a specified termination between gate and emitter conditions.

NOTE The measuring method is shown in Annex B.

5.3.4 Collector-emitter saturation voltage (V_{CEsat})

Maximum value at specified gate voltage and collector current.

5.3.5 Gate-emitter threshold voltage ($V_{GE(th)}$)

Minimum and maximum values at specified collector-emitter voltage and collector current.

5.3.6 Reverse-conducting voltage of a reverse-conducting IGBT (V_{RC})

Maximum value at specified reverse-conducting current.

5.3.7 Collector-emitter cut-off current (I_{CE*})

Maximum value at specified high collector-emitter voltage and for a specified termination between gate and emitter terminals.

5.3.8 Gate leakage current (I_{GES})

Maximum value at the maximum rated gate-emitter voltage.

5.3.9 Reverse current of a reverse-blocking IGBT (I_{R*})

Maximum value at specified high reverse collector-emitter voltage and for a specified termination between gate and emitter terminals.

5.3.10 Capacitances

5.3.10.1 General

Typical values of the following, at specified collector-emitter voltage and test frequency.

5.3.10.2 Input capacitance (C_{ies})

Typical input capacitance as small-signal value, in common-emitter configuration, under specified collector-emitter voltage and gate-emitter voltage conditions and specified frequency, with the output short-circuited to alternating current.

5.3.10.3 Output capacitance (C_{oes})

Typical output capacitance as small-signal value, in common-emitter configuration, under specified collector-emitter voltage and gate-emitter voltage conditions and specified frequency, with the input short-circuited to alternating current.

5.3.10.4 Reverse transfer capacitance (C_{res})

Typical reverse transfer capacitance as small-signal value, in common-emitter configuration, under specified collector-emitter voltage and gate-emitter voltage conditions and specified frequency.

5.3.11 Gate charge (Q_G)

Typical value at specified values of gate-emitter voltage, collector-emitter voltage before turn-on and collector current after turn-on.

5.3.12 Internal gate resistance (r_g)

Maximum and/or typical value.

5.3.13 Switching characteristics

5.3.13.1 Turn-on delay time ($t_{d(on)}$), rise time (t_r) and turn-on energy (E_{on})

Maximum and/or typical value per pulse under the following specified conditions:

- collector-emitter voltage before turn-on;
- collector current after turn-on;
- load conditions;
- gate-emitter voltage;
- resistance in the gate-emitter circuit;
- unclamped stray inductance of main circuit;
- case or ambient temperature or virtual junction temperature.

5.3.13.2 Turn-off delay time ($t_{d(off)}$), fall time (t_f), tail time (t_z) and turn-off energy (E_{off})

Maximum and/or typical value per pulse under the following specified conditions:

- collector current before turn-off;
- collector-emitter voltage after turn-off;

- load conditions;
- gate-emitter voltage;
- resistance in the gate-emitter circuit;
- unclamped stray inductance of main circuit;
- case or ambient temperature or virtual junction temperature.

5.3.13.3 Peak reverse recovery current (I_{rrm}), reverse recovery time (t_{rr}), reverse recovery energy (E_{rr}) and reverse recovered charge (Q_{rr}) of a reverse-blocking IGBT

Maximum and/or typical value per pulse under the following specified conditions:

- collector current before switching to reverse direction with positive gate bias;
- decay rate of collector current di_C/dt ;
- reverse collector-emitter voltage after switching to reverse direction;
- load conditions;
- unclamped stray inductance of main circuit;
- case or ambient temperature or virtual junction temperature.

5.3.13.4 Peak forward recovery current (I_{frm}), forward recovery time (t_{fr}), forward recovery energy (E_{fr}) and forward recovered charge (Q_{fr}) of a reverse-conducting IGBT

Maximum and/or typical value per pulse under the following specified conditions:

- reverse-conducting current before switching to forward direction with short-circuit between gate and emitter, or reverse biased gate condition;
- decay rate of reverse-conducting current di_{RC}/dt ;
- collector-emitter voltage after switching to forward direction;
- load conditions;
- unclamped stray inductance of main circuit;
- case or ambient temperature or virtual junction temperature.

5.3.14 Thermal resistance junction to case ($R_{th(j-c)}$)

Maximum value for case-rated IGBTs.

NOTE For reverse conducting IGBTs, thermal resistance for the forward (IGBT) and reverse (diode) direction is provided separately as $R_{th(j-c)I}$ and $R_{th(j-c)RC}$ in case of different values for both.

5.3.15 Thermal resistance junction to ambient ($R_{th(j-a)}$)

Maximum value for ambient-rated IGBTs.

NOTE For reverse conducting IGBTs, thermal resistance for the forward (IGBT) and reverse (diode) direction is provided separately as $R_{th(j-a)I}$ and $R_{th(j-a)RC}$ in case of different values for both.

5.3.16 Transient thermal impedance junction to case ($Z_{th(j-c)}$)

For case-rated IGBTs, diagram showing the maximum values against the time elapsed after a step change in power dissipation, or analytical elements.

NOTE For reverse conducting IGBTs, thermal impedance for the forward (IGBT) and reverse (diode) direction is provided separately as $Z_{th(j-c)I}$ and $Z_{th(j-c)RC}$ in case of different values for both.

5.3.17 Transient thermal impedance junction to ambient ($Z_{th(j-a)}$)

For ambient-rated IGBTs, diagram showing the maximum values against the time elapsed after a step change in power dissipation.

NOTE For reverse conducting IGBTs, thermal impedance for the forward (IGBT) and reverse (diode) direction is provided separately as $Z_{th(j-a)I}$ and $Z_{th(j-a)RC}$ in case of different values for both.

6 Measuring methods

6.1 General

The polarities shown in these circuits are applicable to N-channel devices. The circuits can be adapted for P-channel devices by inverting the polarities of the meters, generators and power supplies. The handling precautions given in IEC 61340 (all parts) and the measuring method procedures given in IEC 60747-1 apply.

6.2 Verification of ratings (limiting values)

6.2.1 General

After the following test, confirm the IGBT characteristics specified in Table 1.

Table 1 – Acceptance defining characteristics

Characteristics	Acceptance criteria
I_{CES}	$I_{CES} < USL$
I_{GES}	$I_{GES} < USL$
I_R (RB-IGBT)	$I_R < USL$
V_{CEsat}	$V_{CEsat} < USL$
$V_{GE(th)}$	$LSL < V_{GE(th)} < USL$
V_{RC} (RC-IGBT)	$V_{RC} < USL$
USL: upper specification limit LSL: lower specification limit	

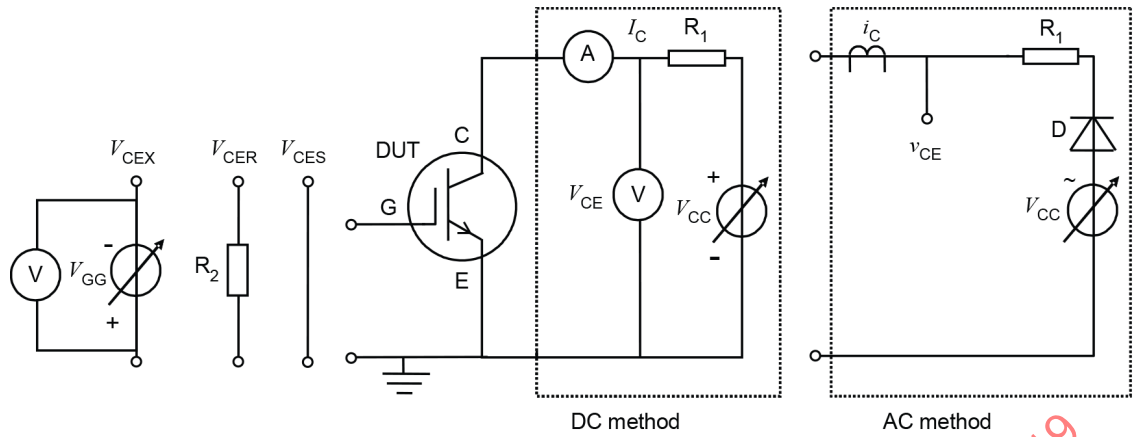
6.2.2 Collector-emitter voltages (V_{CES} , V_{CER} , V_{CEX})

6.2.2.1 Purpose

To verify that an IGBT withstands the rated collector-emitter voltages V_{CES} , V_{CER} or V_{CEX} under specified conditions.

6.2.2.2 Circuit diagram

The circuit diagram is shown in Figure 2.



Key

DUT device under test

D diode for rectifying

Figure 2 – Circuit for testing the collector-emitter voltages V_{CES} , V_{CER} , V_{CEX}

6.2.2.3 Circuit description

V_{CC} and V_{GG} are the voltage sources. R_1 is a circuit protection resistor. R_2 is a resistor connected between the gate and emitter.

6.2.2.4 Test procedure

There are two methods, i.e. the DC method and the AC method with circuits according to Figure 2.

The temperature is set to the specified value. The specified condition between the gate and emitter is applied. The collector-emitter voltage is increased until the specified value and the current I_{CES} , I_{CER} or I_{CEX} is measured with reference to the applied gate conditions.

6.2.2.5 Specified conditions

- Collector-emitter voltage V_{CE} .
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- V_{CEX} : gate-emitter voltage $-V_{GG}$.
- V_{CER} : resistor connected between gate and emitter.
- V_{CES} : short-circuit between gate and emitter.

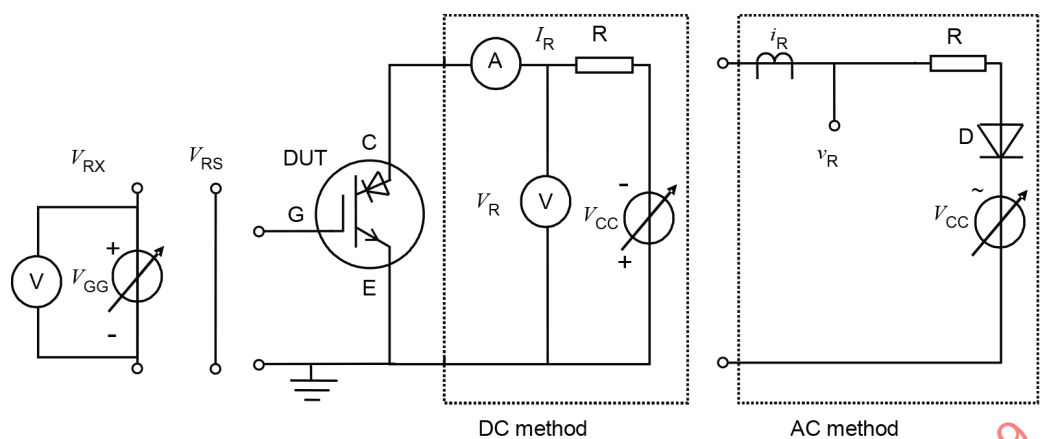
6.2.3 Reverse voltage of a reverse-blocking IGBT (V_{RS} , V_{RX})

6.2.3.1 Purpose

To verify that a reverse-blocking IGBT withstands the rated reverse collector-emitter voltages V_{RS} or V_{RX} under specified conditions.

6.2.3.2 Circuit diagram

The circuit diagram is shown in Figure 3.

**Key**

DUT device under test

D diode for rectifying

Figure 3 – Circuit for testing the reverse voltages V_{RS} , V_{RX} **6.2.3.3 Circuit description**

V_{CC} and V_{GG} are the voltage sources. R is a circuit protection resistor.

6.2.3.4 Test procedure

There are two methods, i.e. the DC method and the AC method with circuits according to Figure 3.

The temperature is set to the specified value. The specified condition between gate and emitter is applied. The reverse collector-emitter voltage is increased until the specified value and the current I_{RS} or I_{RX} is measured with reference to the applied gate conditions.

6.2.3.5 Specified conditions

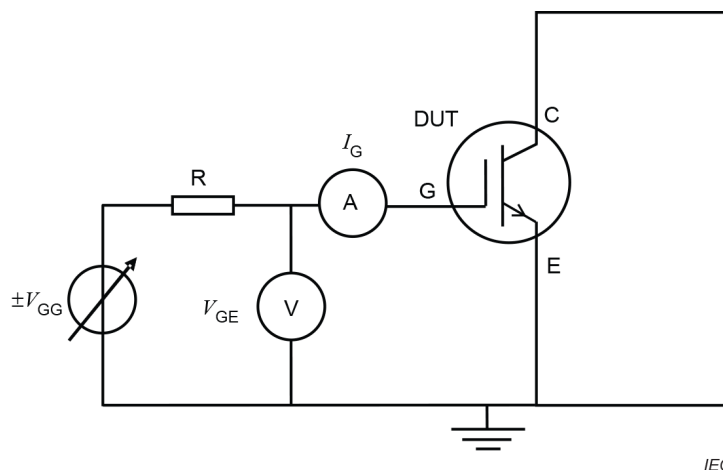
- Reverse collector-emitter voltage V_R .
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- V_{RS} : short-circuit between gate and emitter.
- V_{RX} : gate-emitter voltage V_{GG} .

6.2.4 Gate-emitter voltage with collector-emitter short-circuit ($\pm V_{GES}$)**6.2.4.1 Purpose**

To verify that an IGBT withstands the rated gate-emitter voltage $\pm V_{GE}$ under specified conditions.

6.2.4.2 Circuit diagram

The circuit diagram is shown in Figure 4.



Key

DUT device under test

Figure 4 – Circuit for testing the gate-emitter voltage $\pm V_{GES}$

6.2.4.3 Circuit description

V_{GG} is the voltage source. R is a circuit protection resistor.

6.2.4.4 Test procedure

The gate-emitter voltage V_{GE} is set to the specified value. A protective resistor R is to be provided.

6.2.4.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Gate-emitter leakage current I_{GES} .
- Short-circuit between collector and emitter.

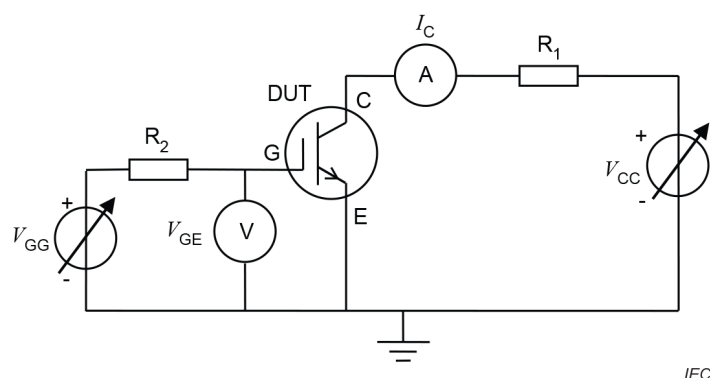
6.2.5 Continuous (direct) collector current (I_C)

6.2.5.1 Purpose

To verify that the collector current capability of an IGBT is not less than the maximum rated value I_C under specified conditions.

6.2.5.2 Circuit diagram

The circuit diagram is shown in Figure 5.

**Key**

DUT device under test

Figure 5 – Circuit for testing collector current**6.2.5.3 Circuit description**

V_{CC} and V_{GG} are the voltage sources. R_1 and R_2 are circuit protection resistors.

6.2.5.4 Test procedure

The temperature (T_a or T_c or T_{vj}) and the gate-emitter voltage are set and kept to the specified values. The supply voltage (V_{CC}) is increased until I_C reaches the specified value. The thermal equilibrium might be reached.

6.2.5.5 Specified conditions

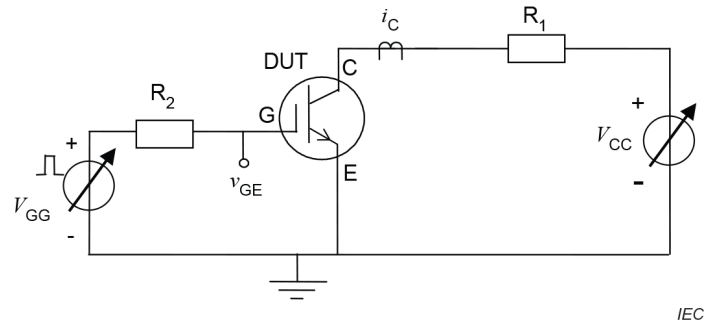
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Collector current I_C .
- Gate-emitter voltage V_{GE} .

6.2.6 Maximum peak collector current (I_{CRM} and I_{CSM})**6.2.6.1 Purpose**

To verify that the peak collector current capability of an IGBT is not less than the maximum rated value I_{CM} under specified conditions.

6.2.6.2 Circuit diagram

The circuit diagram is shown in Figure 6.



Key

DUT device under test

Figure 6 – Circuit for testing peak collector current

6.2.6.3 Circuit description

V_{CC} is the voltage source and V_{GG} is the gate pulse generator. R_1 and R_2 are circuit protection resistors.

6.2.6.4 Test procedure

The temperature (T_a or T_c or T_{vj}) and the gate-emitter voltage are set and kept at the specified values. The supply voltage (V_{CC}) is increased until I_C reaches the specified value.

6.2.6.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Collector current I_{CM} .
- Gate-emitter voltage, pulse width and duty cycle for I_{CRM} , pulse width for I_{CSM} .

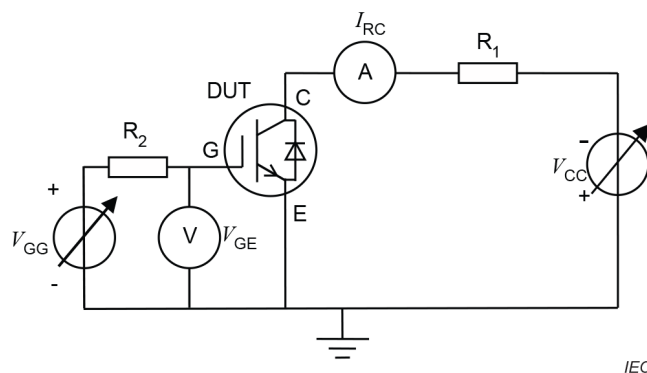
6.2.7 Continuous (direct) reverse-conducting current of a reverse-conducting IGBT (I_{RC})

6.2.7.1 Purpose

To verify that the reverse-conducting current capability of a reverse-conducting IGBT is not less than the maximum rated value I_{RC} under specified conditions.

6.2.7.2 Circuit diagram

The circuit diagram is shown in Figure 7.



Key

DUT device under test

Figure 7 – Circuit for testing reverse-conducting current

6.2.7.3 Circuit description

V_{GG} is the voltage source. The voltage source V_{CC} provides reverse-conducting current. R_1 and R_2 are circuit protection resistors.

6.2.7.4 Test procedure

The temperature (T_a or T_c or T_{vj}) is set and kept to the specified values. The supply voltage (V_{GG}) is set and kept to the specified V_{GE} . The supply voltage (V_{CC}) is increased until I_{RC} reaches the specified value. The thermal equilibrium might be reached.

6.2.7.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Gate-emitter voltage V_{GE} , or short-circuit between gate and emitter ($V_{GE} = 0$ V).
- Reverse-conducting current I_{RC} .

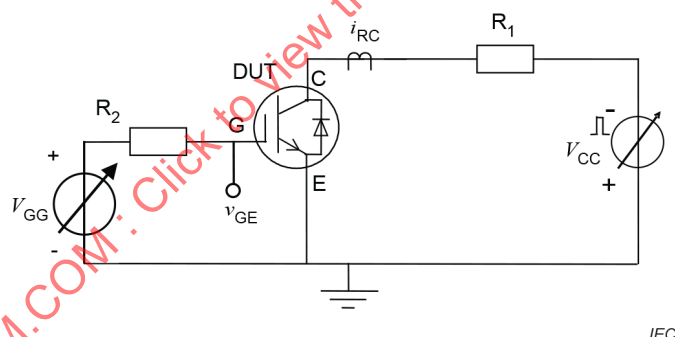
6.2.8 Maximum peak reverse-conducting current of a reverse-conducting IGBT (I_{RCRM} and I_{RCSM})

6.2.8.1 Purpose

To verify that the peak reverse-conducting current capability of a reverse-conducting IGBT is not less than the maximum rated value I_{RCM} under specified conditions.

6.2.8.2 Circuit diagram

The circuit diagram is shown in Figure 8.



Key

DUT device under test

Figure 8 – Circuit for testing peak reverse-conducting current

6.2.8.3 Circuit description

V_{GG} is the voltage source. V_{CC} is the pulse voltage source. R_1 and R_2 are circuit protection resistors.

6.2.8.4 Test procedure

The temperature (T_a or T_c or T_{vj}) is set and kept at the specified values. The supply voltage (V_{GG}) is set and kept to the specified V_{GE} . The supply voltage (V_{CC}) is increased until I_{RCM} reaches the specified value.

6.2.8.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .

- Gate-emitter voltage V_{GE} , or short-circuit between gate and emitter ($V_{GE} = 0$ V).
- Peak reverse-conducting current I_{RCM} .
- Pulse width and duty cycle for I_{RCRM} , pulse width for I_{RCSM} .

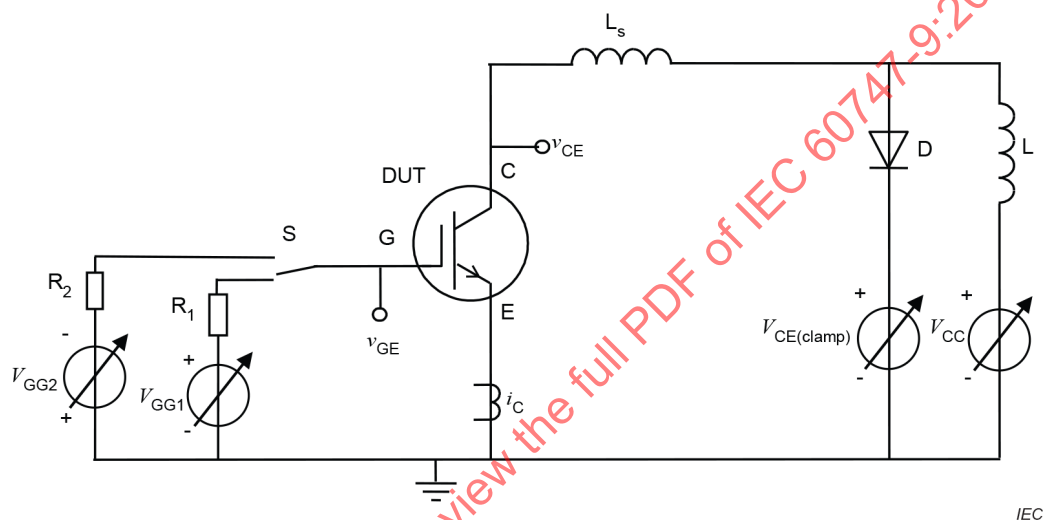
6.2.9 Maximum reverse biased safe operating area (RBSOA)

6.2.9.1 Purpose

To verify that the IGBT operates reliably without failure in RBSOA.

6.2.9.2 Circuit diagram and waveforms

The circuit diagram is shown in Figure 9, and the waveforms are shown in Figure 10.



Key

DUT device under test

D diode for clamping

Figure 9 – Circuit for testing reverse biased safe operating area (RBSOA)

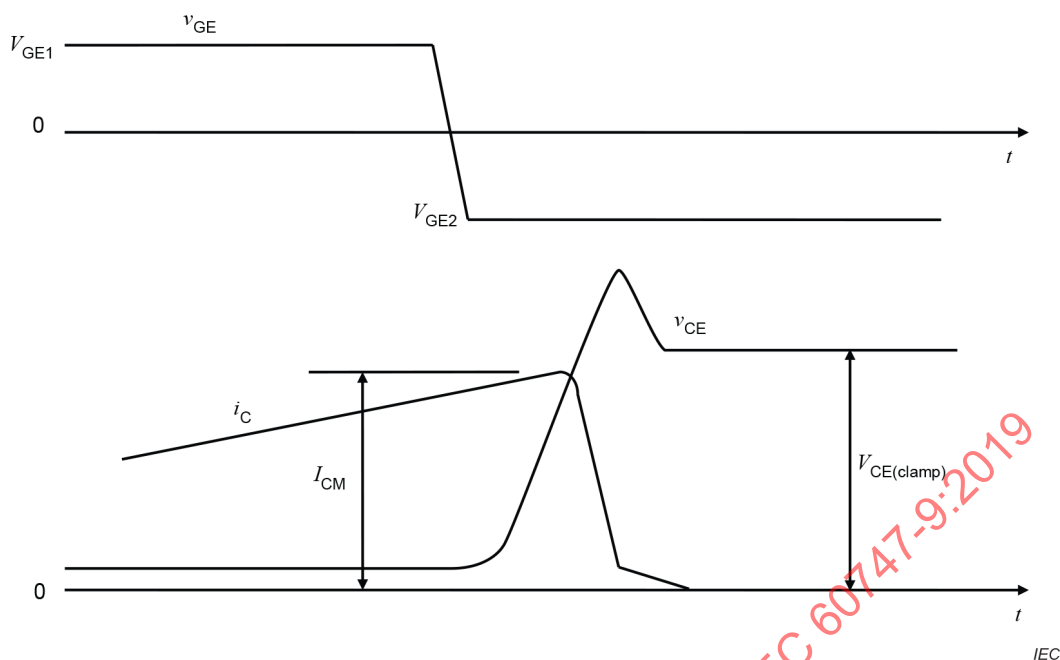


Figure 10 – Waveforms of gate-emitter voltage V_{GE} and collector current I_C during turn-off

6.2.9.3 Circuit description and requirements

The value of load inductance L shall be high enough to maintain the specified $V_{CE(clamp)}$ to the DUT for at least the whole duration of the fall and tail time. V_{CC} is a low voltage to supply the on-state collector current I_C . $V_{CE(clamp)}$ shall be capable of carrying a reverse current equal to I_C , while maintaining the specified voltage. V_{GG1} and V_{GG2} are DC voltage sources. R_1 and R_2 are gate resistors. S is the switch for forward or reverse gate bias. L_s is an inductor representing the maximum permitted unclamped stray inductance.

6.2.9.4 Test procedure

The DUT is turned off at the specified I_C .

V_{CE} and I_C are monitored. The DUT has to turn off I_C and withstand $V_{CE} = V_{CE(clamp)}$.

NOTE Collector-emitter peak voltage $V_{CEM} < V_{(BR)CE^*}$.

6.2.9.5 Specified conditions

- Collector current I_C .
- Gate-emitter voltage V_{GE1} and V_{GE2} .
- Collector-emitter voltage $V_{CE(clamp)}$.
- Single-pulse or repetition rate.
- Inductance L .
- Value of unclamped stray inductance L_s .
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Gate resistors R_1 , R_2 .

6.2.10 Maximum short-circuit safe operating area (SCSOA)

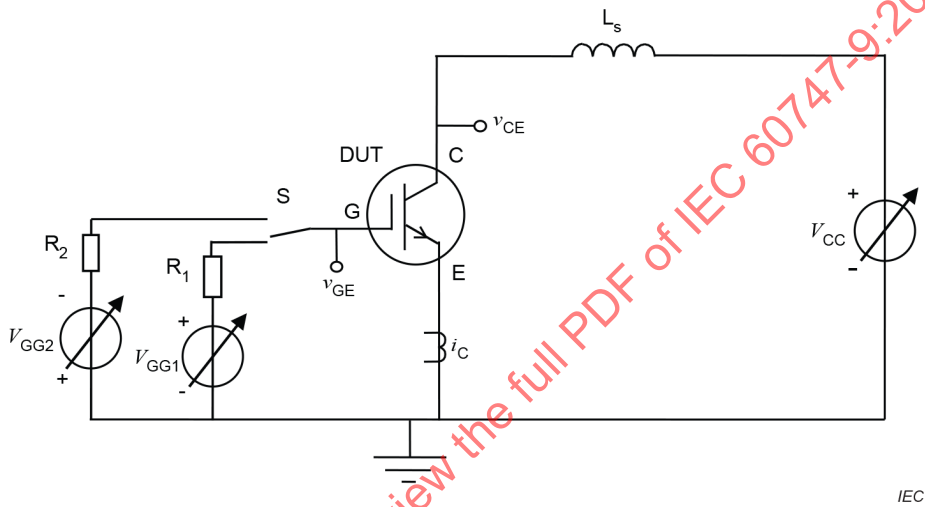
6.2.10.1 Purpose

To verify that the IGBT operates reliably without failure during a load short-circuit condition. Two types of load short-circuit can occur. The first one is to switch the IGBT on to an existing load short-circuit. Another one is when the IGBT is already in the on-state $V_{CE} = V_{CEsat}$, and then the load short-circuit occurs. Both methods shall be applied.

6.2.10.2 Maximum short-circuit safe operating area 1 (SCSOA1)

6.2.10.2.1 Circuit diagram and waveforms

The circuit diagram is shown in Figure 11, and the waveforms are shown in Figure 12.



Key

DUT device under test

Figure 11 – Circuit for testing safe operating pulse width at load short-circuit (SCSOA1)

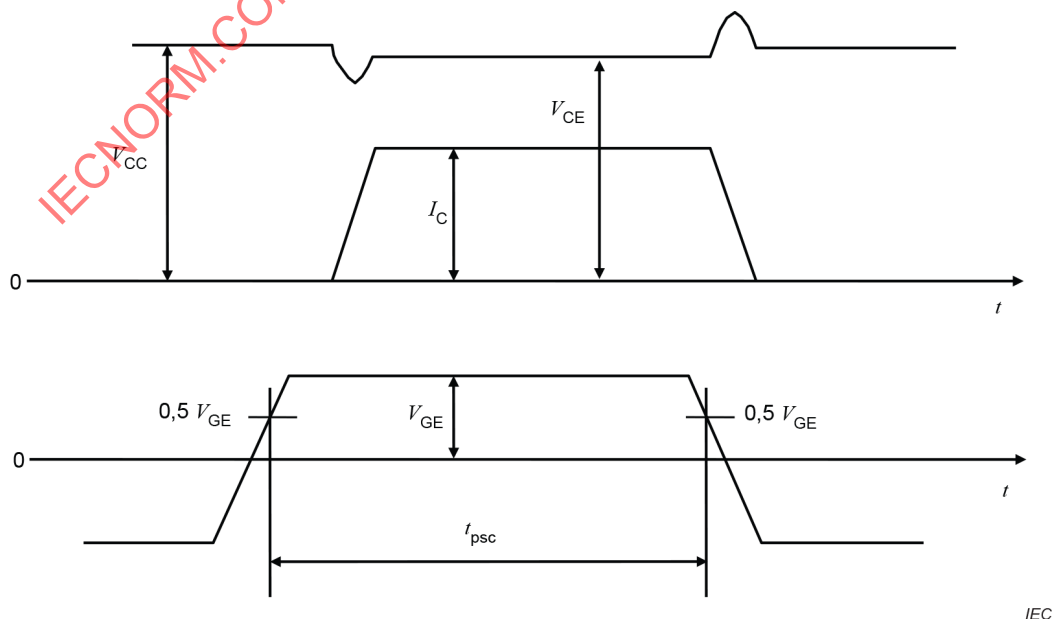


Figure 12 – Waveforms of gate-emitter voltage V_{GE} , collector current I_C and collector-emitter voltage V_{CE} during load short-circuit condition SCSOA1

6.2.10.2.2 Circuit description

V_{CC} is the DC voltage source. V_{GG} is the gate pulse generator. R_1 and R_2 are the gate resistors. L_s represents the maximum permitted stray inductance that shall be low enough to ensure that maximum short-circuit current is reached within the first 25 % of the gate pulse width t_{psc} .

6.2.10.2.3 Test procedure

Set the temperature to the specified value. Apply the specified off-state gate-emitter voltage. Set the collector-emitter voltage to the specified value. Apply the specified gate-emitter on-state pulse. I_C , V_{CE} and V_{GE} are monitored in order to see whether the IGBT turns on and off correctly.

6.2.10.2.4 Specified conditions

- Collector-emitter voltage V_{CE} .
- On- and off-state gate-emitter voltage V_{GE} .
- Gate pulse width t_{psc} .
- Gate resistors R_1 , R_2 .
- Value of stray inductance L_s .
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .

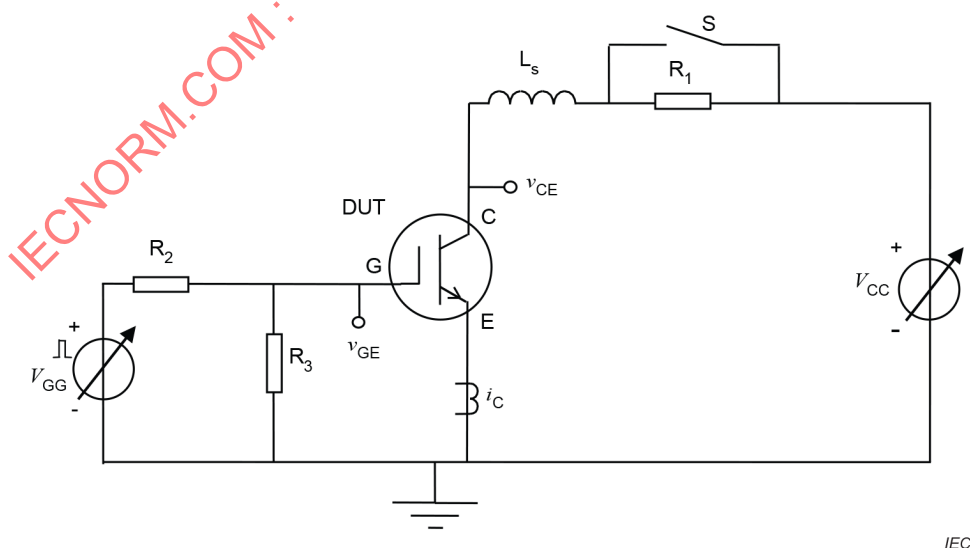
6.2.10.3 Maximum short-circuit safe operating area 2 (SCSOA2)

6.2.10.3.1 Features of the operation

The gate voltage increases from the gate-emitter voltage V_{GE} by the dv_{CE}/dt of the collector-emitter voltage V_{CE} . It induces a fast increase of the collector current and high peak energy, as shown in Figure 14.

6.2.10.3.2 Circuit diagram and operating waveforms

The circuit diagram is shown in Figure 13, and the waveforms are shown in Figure 14.



Key

DUT device under test

Figure 13 – Circuit for testing short-circuit safe operating area 2 (SCSOA2)

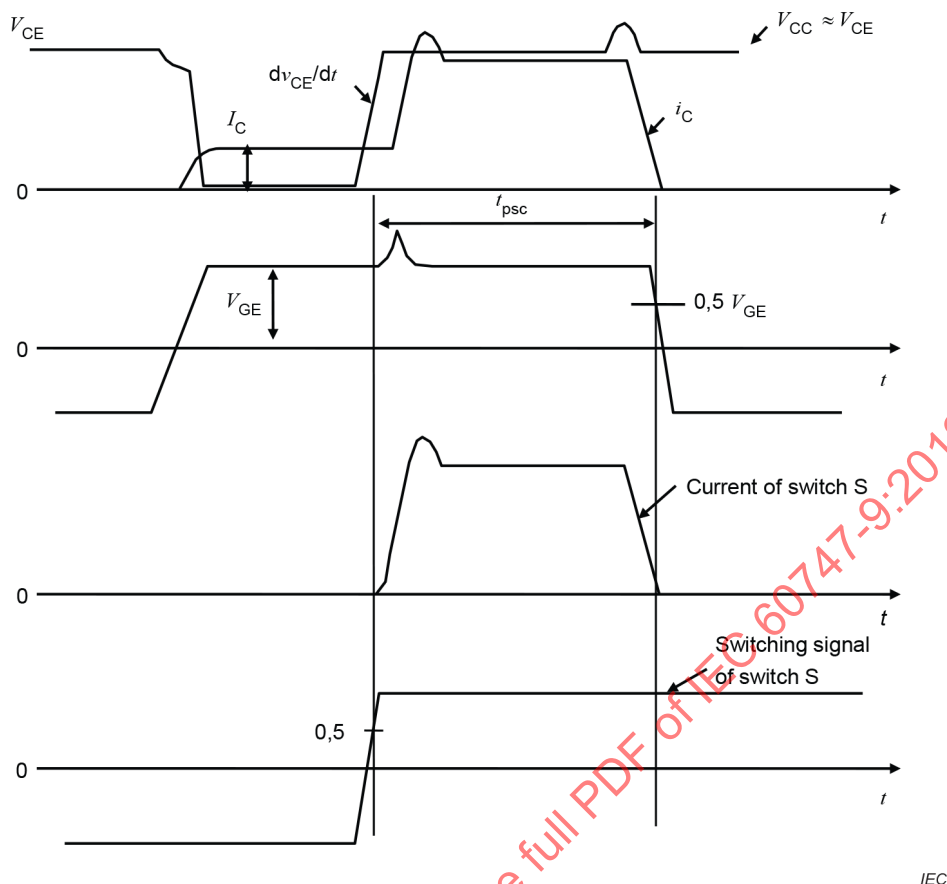


Figure 14 – Waveforms during SCSOA2

6.2.10.3.3 Circuit description

V_{CC} is the DC voltage source. V_{GG} is the gate pulse generator. R_1 is a resistor for the defining collector current prior to short-circuit. R_2 and R_3 are gate resistors. L_s is an inductor representing the maximum permitted unclamped stray inductance. Switch S in the circuit should have much lower impedance compared to the device under test (DUT). The type name or characteristics of switch S should be specified. The current capability of switch S should be substantially larger than the expected short-circuit current of the DUT.

6.2.10.3.4 Test procedure

Set the temperature to the specified value. Apply the specified off-state gate-emitter voltage. Set the collector-emitter voltage to the specified value. Apply the specified gate-emitter on-state pulse. S is opened until the DUT is turned-on and is closed after a steady state collector current I_C is reached. I_C , V_{CE} , V_{GE} and the switching signal of the switch S are monitored in order to see whether the IGBT turns on and off correctly.

6.2.10.3.5 Specified conditions

- Collector current prior to short-circuit $I_C (= V_{CC} / R_1)$.
- Collector-emitter voltage $V_{CE} \approx V_{CC}$.
- On- and off-state gate-emitter voltage V_{GE} .
- Time between turning-on of S and turning-off of V_{GE} t_{psc} .
- Gate resistors R_2 , R_3 .
- Value of unclamped stray inductance L_s .
- Type name or characteristics of switch S, if restrictive.

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .

6.3 Methods of measurement

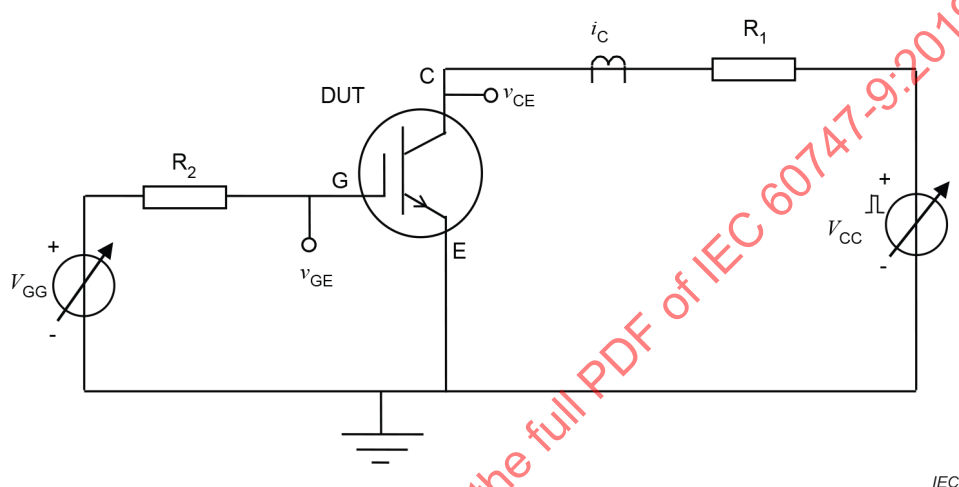
6.3.1 Collector-emitter saturation voltage (V_{CEsat})

6.3.1.1 Purpose

To measure the collector-emitter saturation voltage of an IGBT under specified conditions.

6.3.1.2 Circuit diagram

The circuit diagram is shown in Figure 15.



Key

DUT device under test

Figure 15 – Circuit for measuring the collector-emitter saturation voltage V_{CEsat}

6.3.1.3 Circuit description

V_{GG} is the gate voltage source. The voltage source V_{CC} in combination with R_1 provides constant collector current pulses, which are long enough that complete saturation of the DUT is reached. R_1 and R_2 are circuit protection resistors.

6.3.1.4 Precautions

No significant heat dissipation shall occur in the IGBT during the measurement.

6.3.1.5 Measurement procedure

The temperature is set to the specified value, adapted to the specified values in the gate-emitter voltage and the collector current. The collector-emitter saturation voltage $V_{CE} = V_{CEsat}$ is measured.

6.3.1.6 Specified conditions

- Virtual junction temperature T_{vj} .
- Gate-emitter voltage V_{GE} .
- Collector current I_C .

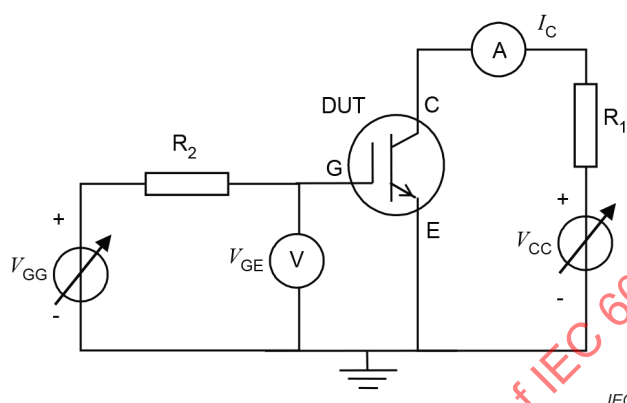
6.3.2 Gate-emitter threshold voltage ($V_{GE(th)}$)

6.3.2.1 Purpose

To measure the gate-emitter threshold voltage of an IGBT under specified conditions.

6.3.2.2 Circuit diagram

The circuit diagram is shown in Figure 16.



Key

DUT device under test

Figure 16 – Circuit for measuring the gate-emitter threshold voltage

6.3.2.3 Circuit description

V_{CC} and V_{GG} are the voltage sources. R_1 and R_2 are circuit protection resistors.

6.3.2.4 Measurement procedure

The device temperature and the collector-emitter voltage are set to the specified value. The gate-emitter voltage V_{GE} is increased until the specified collector current I_C is reached. The gate-emitter voltage at this current is measured.

6.3.2.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Collector-emitter voltage V_{CE} .
- Collector current I_C .

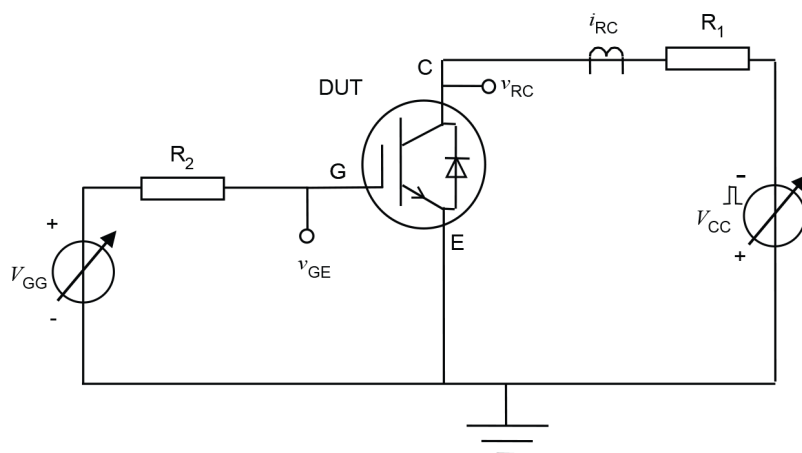
6.3.3 Reverse-conducting voltage of a reverse-conducting IGBT (V_{RC})

6.3.3.1 Purpose

To measure the reverse-conducting voltage of a reverse-conducting IGBT under specified conditions.

6.3.3.2 Circuit diagram

The circuit diagram is shown in Figure 17.

**Key**

DUT device under test

Figure 17 – Circuit for measuring the reverse-conducting voltage V_{RC} **6.3.3.3 Circuit description**

V_{GG} is the gate voltage source. The voltage source V_{CC} in combination with R_1 provides constant collector current pulses, which are long enough that complete saturation of the DUT is reached. R_1 and R_2 are circuit protection resistors.

6.3.3.4 Precautions

No significant heat dissipation shall occur in the reverse-conducting IGBT during the measurement.

6.3.3.5 Measurement procedure

The temperature is set to the specified value, adapted to the specified values in the gate-emitter voltage and the reverse-conducting current. The reverse-conducting voltage V_{RC} is measured.

6.3.3.6 Specified conditions

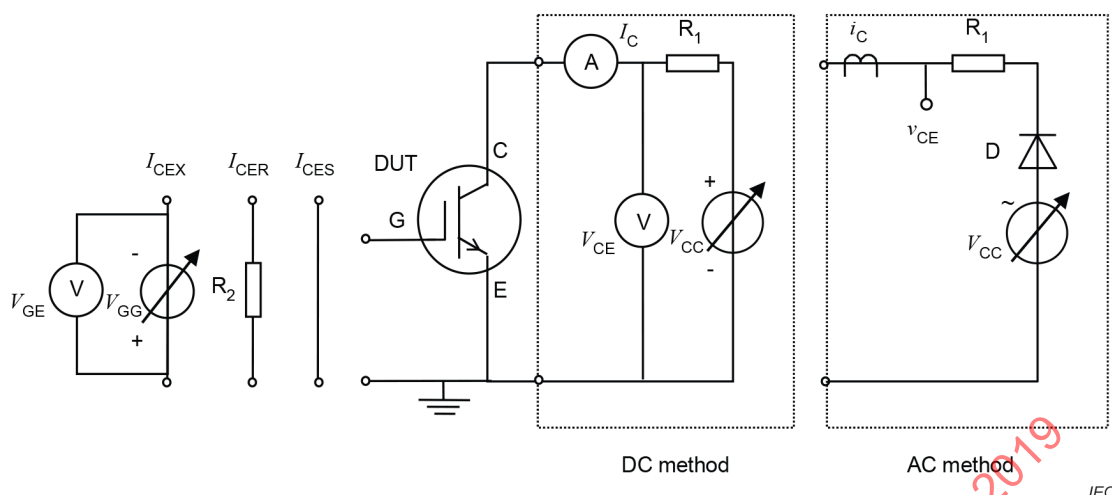
- Virtual junction temperature T_{vj} .
- Gate-emitter voltage V_{GE} , or short-circuit between gate and emitter ($V_{GE} = 0$ V).
- Reverse-conducting current I_{RC} .

6.3.4 Collector cut-off current (I_{CES} , I_{CER} , I_{CEX})**6.3.4.1 Purpose**

To measure the collector cut-off current of an IGBT under specified conditions.

6.3.4.2 Circuit diagram

The circuit diagram is shown in Figure 18.



Key

DUT device under test

D diode for rectifying

Figure 18 – Circuit for measuring the collector cut-off current

6.3.4.3 Circuit description

V_{CC} and V_{GG} are the voltage sources. R_1 is a circuit protection resistor. R_2 is a resistor connected between gate and emitter.

6.3.4.4 Measurement procedure

There are two methods, i.e. the DC method and the AC method, as shown in Figure 18. The temperature is set to the specified value. The voltage V_{CE} is increased until it reaches the specified value. The cut-off currents I_{CEX} , I_{CER} , I_{CES} are read on the ammeter or the current probe.

6.3.4.5 Specified conditions

- V_{CC} in the AC method with a frequency of 50 Hz or 60 Hz unless otherwise specified.
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Collector-emitter voltage V_{CE} .
- I_{CER} : resistor R_2 connected between gate and emitter.
- I_{CES} : short-circuit between gate and emitter.
- I_{CEX} : gate-emitter voltage.

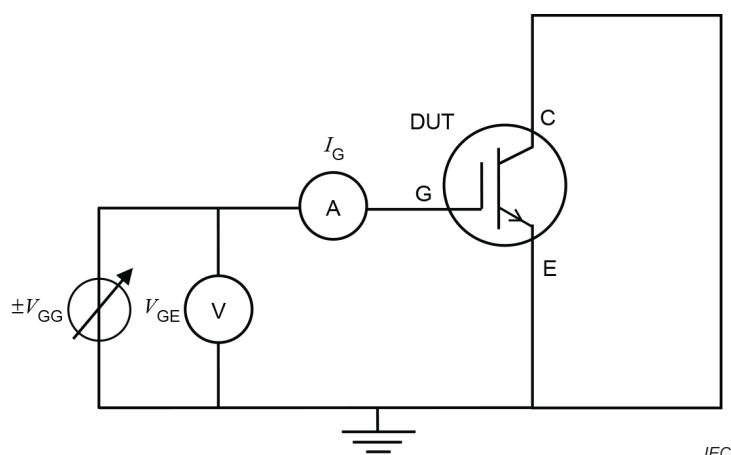
6.3.5 Gate leakage current (I_{GES})

6.3.5.1 Purpose

To measure the gate-emitter leakage current of an IGBT with the collector-emitter short-circuited.

6.3.5.2 Circuit diagram

The circuit diagram is shown in Figure 19.

**Key**

DUT device under test

Figure 19 – Circuit for measuring the gate leakage current**6.3.5.3 Circuit description** V_{GG} is the voltage source.**6.3.5.4 Measurement procedure**

The collector and emitter terminals are shorted. The gate-emitter voltage is set to the specified value. The gate-emitter leakage current is measured.

6.3.5.5 Specified conditions

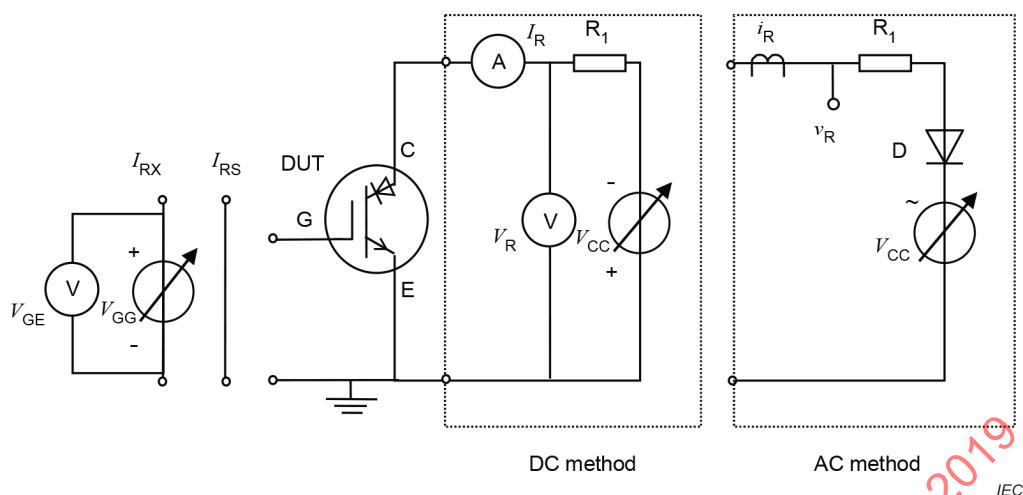
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Gate-emitter voltage V_{GE} .

6.3.6 Reverse current of a reverse-blocking IGBT (I_{RS} , I_{RX})**6.3.6.1 Purpose**

To measure the reverse current of a reverse-blocking IGBT under specified conditions.

6.3.6.2 Circuit diagram

The circuit diagram is shown in Figure 20.



Key

DUT device under test

D diode for rectifying

Figure 20 – Circuit for measuring the reverse current

6.3.6.3 Circuit description

V_{CC} and V_{GE} are the voltage sources. R_1 is a circuit protection resistor.

6.3.6.4 Measurement procedure

There are two methods, i.e. the DC method and the AC method, as shown in Figure 20. The temperature is set to the specified value. The voltage V_R is increased until it reaches the specified value. The reverse currents I_{RS} , I_{RX} are read on the ampere meter or the current probe.

6.3.6.5 Specified conditions

- V_{CC} in the AC method with a frequency of 50 Hz or 60 Hz unless otherwise specified.
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Reverse collector-emitter voltage V_R .
- I_{RS} : short-circuit between gate and emitter.
- I_{RX} : gate-emitter voltage V_{GE} .

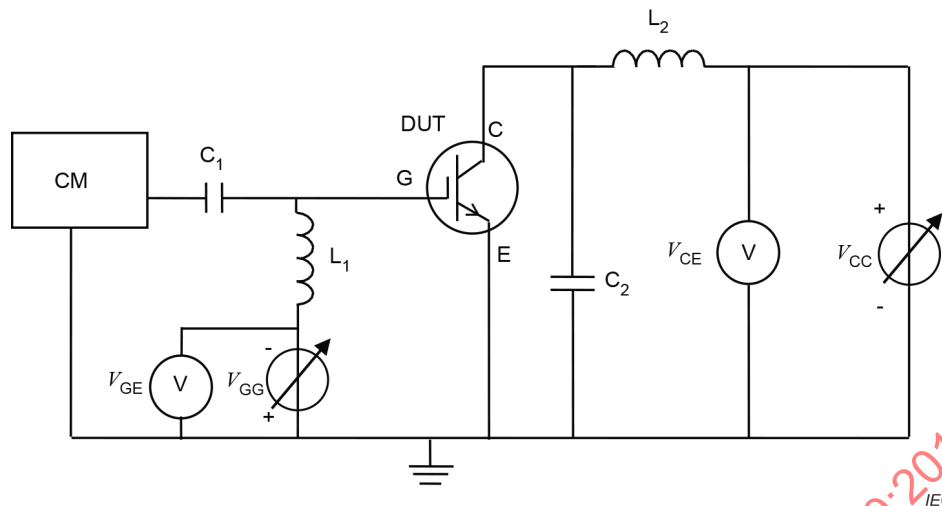
6.3.7 Input capacitance (C_{ies})

6.3.7.1 Purpose

To measure the input capacitance of an IGBT under specified conditions.

6.3.7.2 Circuit diagram

The circuit diagram is shown in Figure 21.

**Key**

DUT device under test

Figure 21 – Circuit for measuring the input capacitance**6.3.7.3 Circuit description and requirements**

CM is a capacitance meter. V_{CC} and V_{GE} are adjustable DC voltage sources. Capacitances C_1 and C_2 should present a short-circuit at the measurement frequency, and inductance L_1 and L_2 are to decouple the measurement signal from the DC voltage sources, satisfying the following conditions:

$$1/\omega L_1 \ll |y_{ie}| \text{ and } \omega C_1 \gg |y_{ie}|$$

$$1/\omega L_2 \ll |y_{oe}| \text{ and } \omega C_2 \gg |y_{oe}|$$

NOTE 1 $|y_{ie}|$ is the small-signal value of the short-circuit input admittance in common-emitter configuration.

NOTE 2 $|y_{oe}|$ is the small-signal value of the short-circuit output admittance in common-emitter configuration.

6.3.7.4 Measurement procedure

The CM is set to the specified frequency without the IGBT. The IGBT is inserted into the test socket. The temperature is set to the specified value. The gate-emitter voltage V_{GE} and the collector-emitter voltage V_{CE} are set to their specified values. Capacitance C_{ies} can be read on the CM.

6.3.7.5 Specified conditions

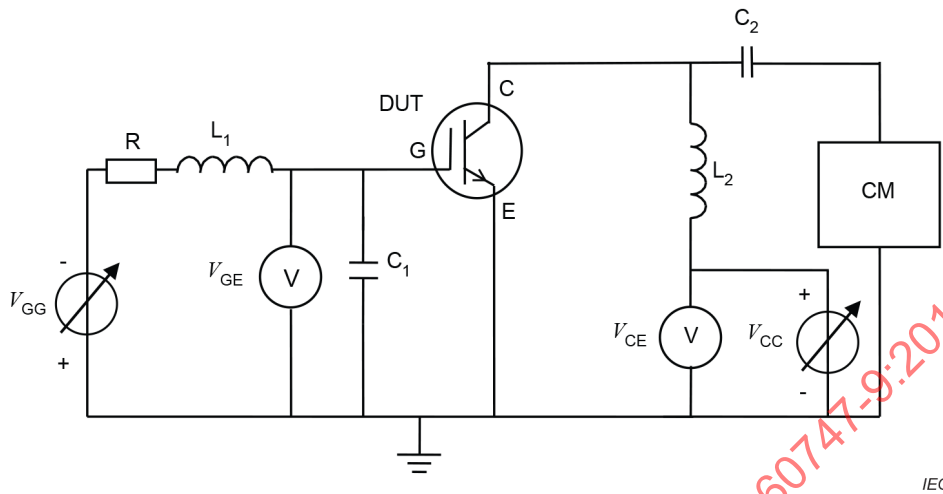
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Collector-emitter voltage V_{CE} .
- Gate-emitter voltage V_{GE} .
- Measurement frequency f .

6.3.8 Output capacitance (C_{oes})**6.3.8.1 Purpose**

To measure the output capacitance of an IGBT under specified conditions.

6.3.8.2 Circuit diagram

The circuit diagram is shown in Figure 22.



Key

DUT device under test

Figure 22 – Circuit for measuring the output capacitance

6.3.8.3 Circuit description and requirement

CM is a capacitance meter. V_{CC} and V_{GG} are adjustable DC voltage sources. R shall not be too high. Capacitances C_1 and C_2 should present short-circuit at the measurement frequency, inductance L_1 and L_2 are to decouple the measurement signal from the DC voltage sources, satisfying the following conditions:

$$1/\omega L_1 \ll |y_{ie}| \text{ and } \omega C_1 \gg |y_{ie}|$$

$$1/\omega L_2 \ll |y_{oe}| \text{ and } \omega C_2 \gg |y_{oe}|$$

NOTE 1 $|y_{ie}|$ is small-signal value of the short-circuit input admittance in the common-emitter configuration.

NOTE 2 $|y_{oe}|$ is small-signal value of the short-circuit output admittance in the common-emitter configuration.

6.3.8.4 Measurement procedure

The CM is set to the specified frequency without the IGBT. The IGBT is inserted into the test socket. The temperature is set to the specified value. The gate-emitter voltage V_{GE} and the collector-emitter voltage V_{CE} are set to their specified values respectively. Capacitance C_{oes} can be read on the CM.

6.3.8.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Collector-emitter voltage V_{CE} .
- Gate-emitter voltage V_{GE} .
- Measurement frequency f .

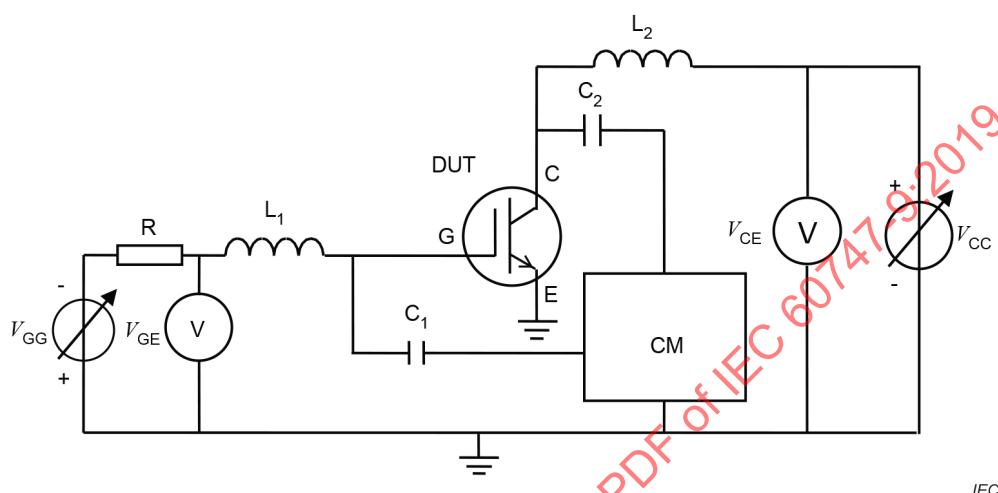
6.3.9 Reverse transfer capacitance (C_{res})

6.3.9.1 Purpose

To measure the reverse transfer capacitance of an IGBT under specified conditions.

6.3.9.2 Circuit diagram

The circuit diagram is shown in Figure 23.



Key

DUT device under test

Figure 23 – Circuit for measuring the reverse transfer capacitance

6.3.9.3 Circuit description and requirement

CM is a capacitance meter. Capacitances C_1 and C_2 shall form an adequate short-circuit for the test frequency. R shall not be too high. Inductance L_1 and L_2 are to decouple the measurement signal from the DC voltage sources. V_{GG} and V_{CC} are adjustable DC voltage sources.

6.3.9.4 Measurement procedure

The CM is set to the specified frequency without the IGBT. The IGBT is inserted into the test socket. The temperature is set to the specified value. The gate-emitter voltage V_{GE} and the collector-emitter voltage V_{CE} are set to their specified value. Capacitance C_{res} can be read on the CM.

6.3.9.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Collector-emitter voltage V_{CE} .
- Gate-emitter voltage V_{GE} .
- Measurement frequency f .

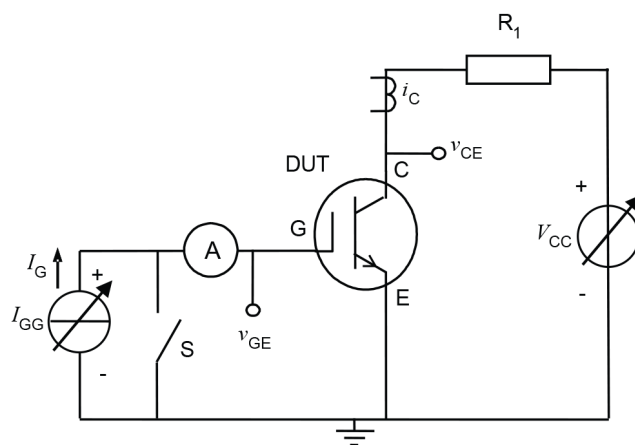
6.3.10 Gate charge (Q_G)

6.3.10.1 Purpose

To measure the gate charge of an IGBT under specified conditions.

6.3.10.2 Circuit diagram and waveforms

The circuit diagram is shown in Figure 24, and the waveforms are shown in Figure 25.



Key

DUT device under test

S switch

Figure 24 – Circuit for measuring the gate charge

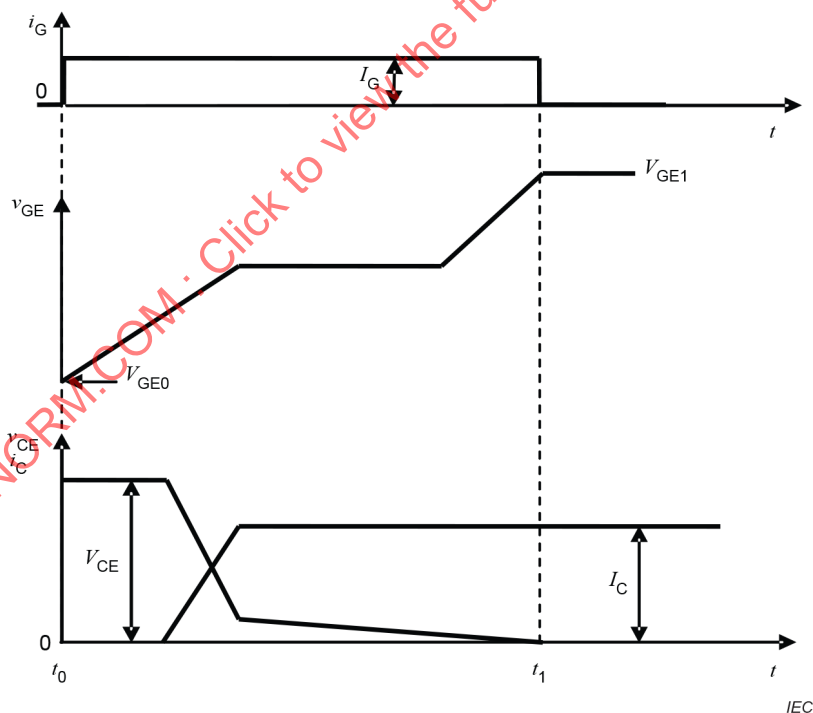


Figure 25 – Basic gate charge waveform

6.3.10.3 Circuit description

V_{CC} is the voltage source. I_{GG} is the current source. R_1 is a circuit protection resistor.

6.3.10.4 Measurement procedure

The gate is fed with a constant current I_G until the specified gate-emitter voltage is reached. V_{CE} and V_{GE} are monitored from zero t_0 to t_1 . Then, the total gate charge can be calculated as follows:

$$Q_G = \int_{t_0}^{t_1} i_G(t) dt = I_G \times (t_1 - t_0)$$

6.3.10.5 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Collector current I_C .
- Collector-emitter voltage V_{CE} .
- V_{GE0} at t_0 and V_{GE1} at t_1 .

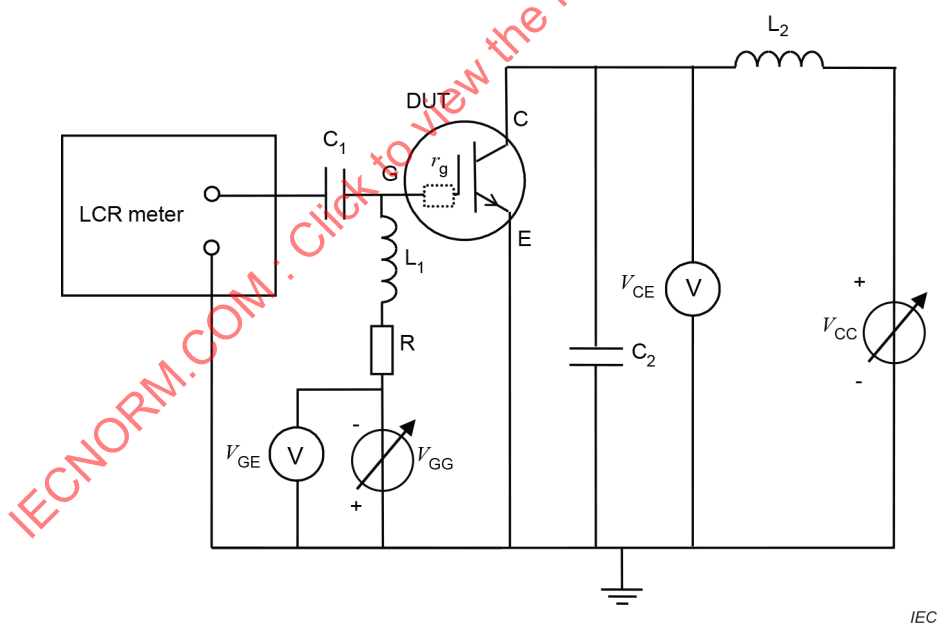
6.3.11 Internal gate resistance (r_g)

6.3.11.1 Purpose

To measure the internal gate resistance of an IGBT, under specified conditions.

6.3.11.2 Circuit diagram

The circuit diagram is shown in Figure 26.



Key

DUT device under test

Figure 26 – Circuit for measuring the internal gate resistance

6.3.11.3 Circuit description and requirements

V_{CC} and V_{GG} are adjustable DC voltage sources. R is an external gate resistor. An LCR meter is used. Capacitances C_1 and C_2 should present a short-circuit at the measurement frequency, and inductance L_1 and L_2 are to decouple the measurement signal from the DC voltage sources, satisfying the following conditions:

$$1/\omega L_1 \ll |y_{ie}| \text{ and } \omega C_1 \gg |y_{ie}|$$

$$1/\omega L_2 \ll |y_{oe}| \text{ and } \omega C_2 \gg |y_{oe}|$$

NOTE 1 $|y_{ie}|$ is the small-signal value of the short-circuit input admittance in the common-emitter configuration.

NOTE 2 $|y_{oe}|$ is the small-signal value of the short-circuit output admittance in the common-emitter configuration.

6.3.11.4 Measurement procedure

The collector-emitter voltage V_{CE} and gate-emitter voltage V_{GE} of the DUT are set to the specified values and then the internal gate resistance r_g is measured by the LCR meter in series capacitance/resistance mode.

6.3.11.5 Specified conditions

- Collector-emitter voltage V_{CE} .
- Gate-emitter voltage V_{GE} .
- Measuring frequency f .
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .

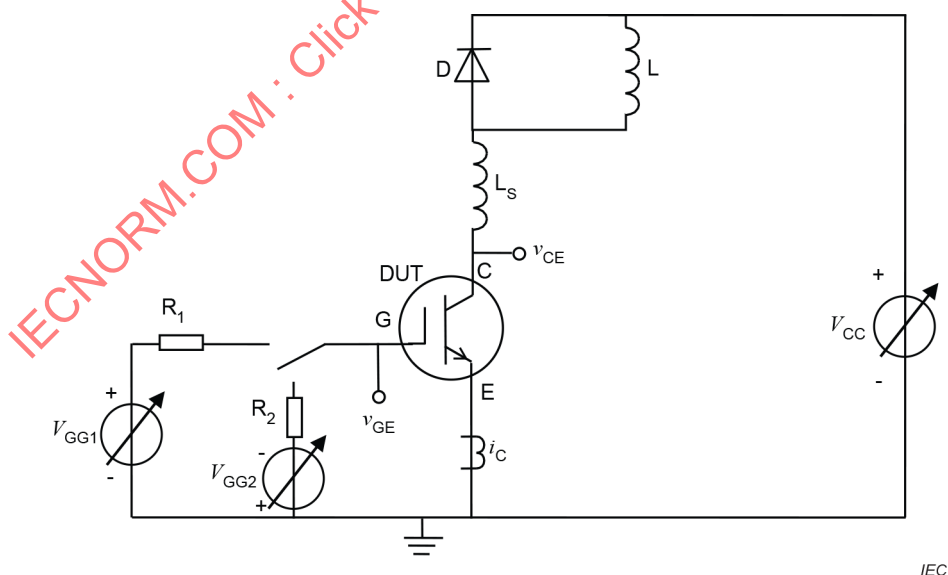
6.3.12 Turn-on times ($t_{d(on)}$, t_r , t_{on}) and turn-on energy (E_{on})

6.3.12.1 Purpose

To measure the turn-on times $t_{d(on)}$, t_r , t_{on} and turn-on energy E_{on} of an IGBT under specified conditions with inductive load.

6.3.12.2 Circuit diagram and waveforms

The circuit diagram is shown in Figure 27, and the waveforms are shown in Figure 28.



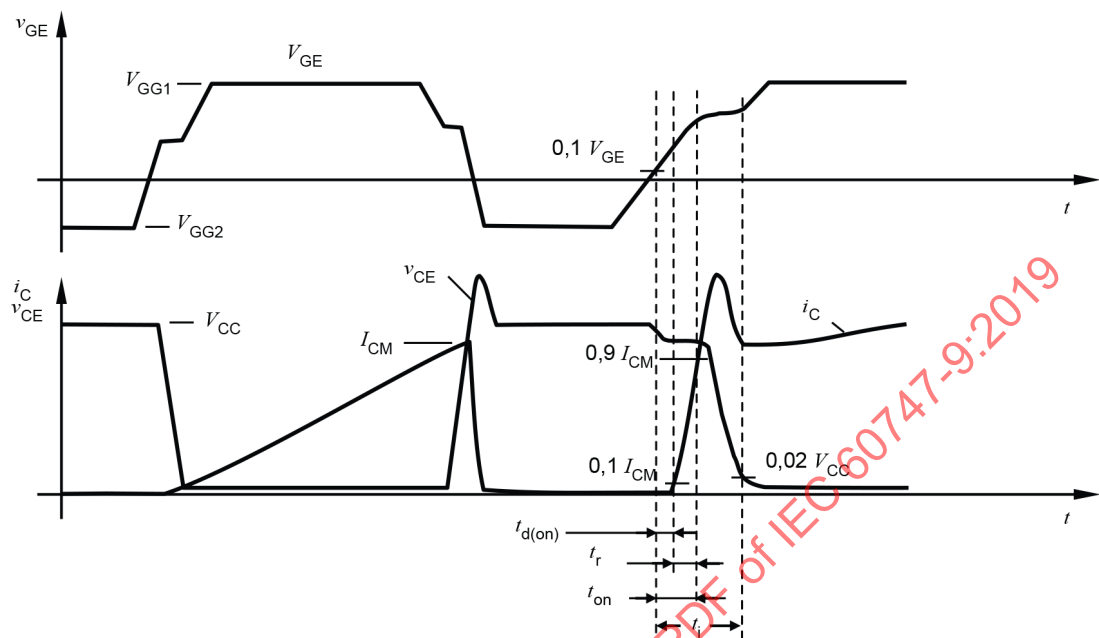
Key

DUT device under test

Figure 27 – Circuit for measuring turn-on times and energy

6.3.12.3 Circuit description and requirements

V_{GG1} , V_{GG2} and V_{CC} are voltage sources. R_1 and R_2 are gate resistors. D is a freewheeling diode for the current in the inductance L.



IEC

Figure 28 – Waveforms during turn-on times

6.3.12.4 Measurement procedure

The gate voltage levels V_{GG1} and V_{GG2} and the supply voltage V_{CC} are set to the specified values. The IGBT is turned on and turned off twice and then the second turn-on is observed. During the first pulse the current is increased to the specified level. The inductance L has to be large enough to keep the current constant during the freewheeling interval. The collector current I_C , the gate voltage V_{GE} and collector-emitter voltage V_{CE} are monitored simultaneously.

E_{on} is the integral of $v_{CE} \times i_C \times dt$. Integral time t_i starts from the 10 % rise point of V_{GE} and ends at the specified low V_{CE} point, the 2 % point of V_{CC} . The turn-on power dissipation is the product of the switching frequency and the turn-on energy per pulse as determined by the integration.

6.3.12.5 Specified conditions

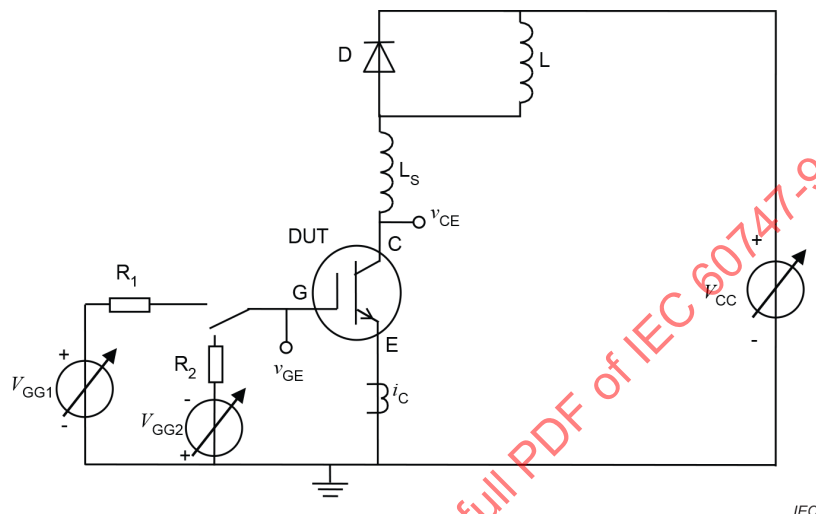
- Ambient or case or virtual junction temperature of the IGBT and the diode T_a or T_c or T_{vj} .
- Collector-emitter voltage V_{CE} (supply voltage V_{CC}).
- Collector current I_C just before 1st turn-off (I_{CM}).
- Gate voltage $-V_{GE}$ (V_{GG2}) before and $+V_{GE}$ (V_{GG1}) after turn-on.
- Gate resistor R_1 ($R_{G(on)}$).
- Value of stray inductance L_s .
- Characteristics of freewheeling diode.

If there is a freewheeling diode in the same package with the IGBT, this type of diode should be used for the measurement.

6.3.13.1 Purpose

6.3.13.2 Circuit diagram and waveforms

The circuit diagram is shown in Figure 29, and the waveforms are shown in Figure 30.



Key

DUT device under test

Figure 29 – Circuit for measuring turn-off times and energy

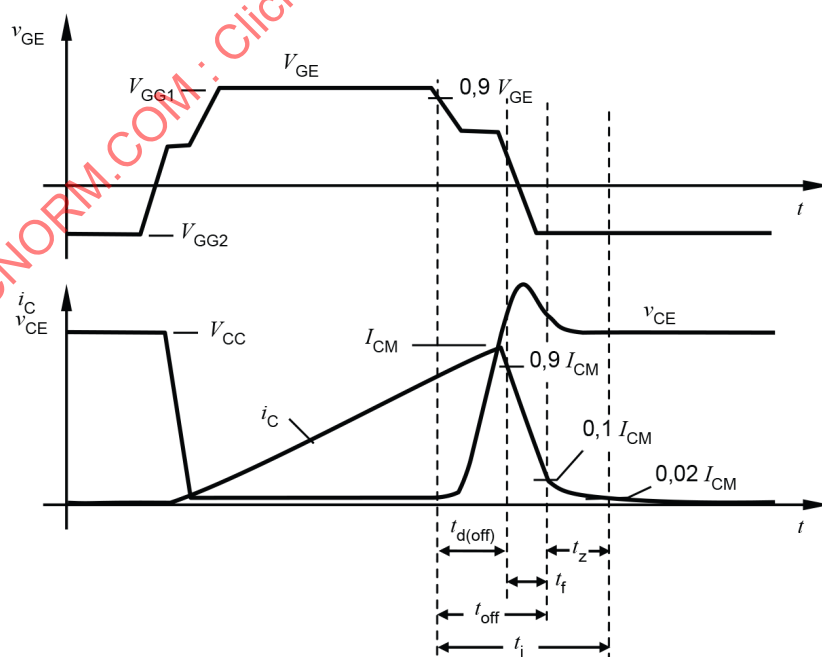


Figure 30 – Waveforms during turn-off times

6.3.13.3 Circuit description and requirement

V_{GG1} and V_{GG2} and V_{CC} are voltage sources. R_1 and R_2 are gate resistors. D is a freewheeling diode for the current in the inductance L.

6.3.13.4 Measurement procedure

The gate voltage levels V_{GG1} and V_{GG2} and the supply voltage V_{CC} are set to the specified values. The minimum turn-on pulse duration shall ensure a complete saturation of the IGBT. The collector current I_C , the gate-emitter voltage V_{GE} and the collector-emitter voltage V_{CE} are monitored simultaneously.

E_{off} is the integral of $v_{CE} \times i_C \times dt$. Integral time t_i starts from the 90 % fall point of V_{GE} and ends at the specified low I_C point, the 2 % point of I_{CM} . The turn-off power dissipation is the product of the switching frequency and the turn-off energy per pulse as determined by the integration.

6.3.13.5 Specified conditions

- Ambient or case or virtual junction temperature of the IGBT and the diode T_a or T_c or T_{vj} .
- Collector-emitter voltage V_{CE} (supply voltage V_{CC}).
- Collector current before turn-off (I_{CM}).
- Gate voltage $+V_{GE}$ (V_{GG1}) before and $-V_{GE}$ (V_{GG2}) after turn-off.
- Value of stray inductance L_s
- Gate resistor R_2 ($R_{G(off)}$).

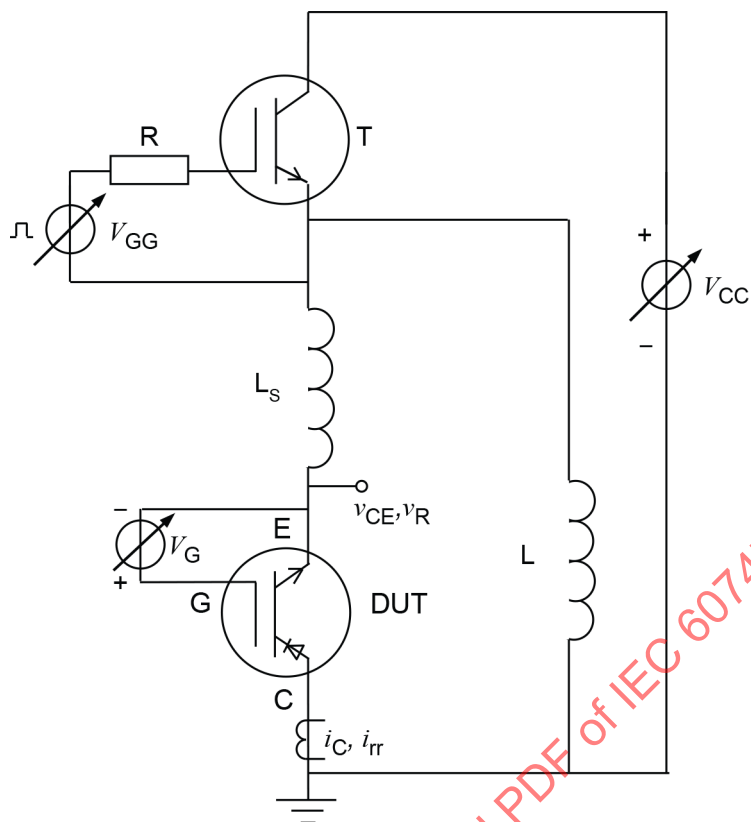
6.3.14 Peak reverse recovery current (I_{rrm}), reverse recovery time (t_{rr}), reverse recovery energy (E_{rr}) and reverse recovered charge (Q_{rr}) of a reverse-blocking IGBT

6.3.14.1 Purpose

To measure the peak reverse recovery current I_{rrm} , the reverse recovery time t_{rr} , the reverse recovery energy E_{rr} , and the reverse recovered charge Q_{rr} of a reverse-blocking IGBT under specified conditions.

6.3.14.2 Circuit diagram and waveforms

The circuit diagram is shown in Figure 31, and the waveforms are shown in Figure 32.



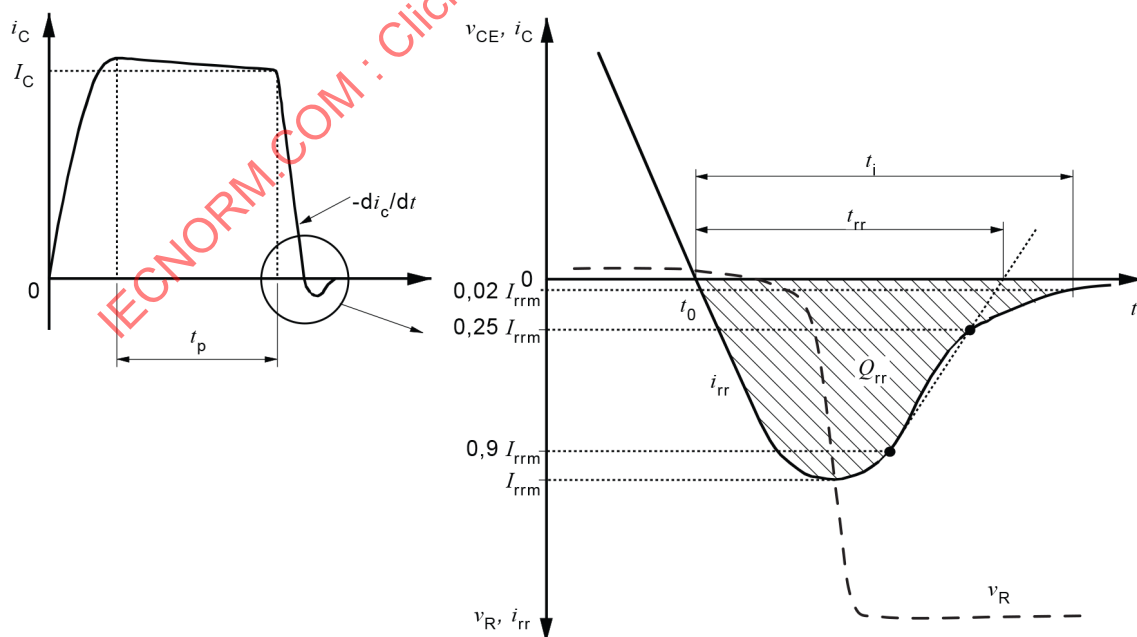
IEC

Key

DUT device under test

T switching device (IGBT)

Figure 31 – Circuit for measuring reverse recovery characteristics



IEC

Figure 32 – Waveforms during reverse recovery

6.3.14.3 Circuit description and requirements

V_{CC} and V_G are the DC voltage source and V_{GG} is the gate pulse generator to turn-on and turn-off the switching device (IGBT) T. L is a load inductance. The DUT is the reverse-blocking IGBT. The rate of change of the collector current di_C/dt of the DUT can be controlled by the values of the gate voltage V_{GG} and/or gate resistor R.

6.3.14.4 Measurement procedure

The temperature of the device is set to the specified value.

The voltage source V_G is set to the specified value of the positive bias gate voltage. The voltage source V_{CC} is adjusted to the specified value of the reverse collector-emitter voltage.

The switching device (IGBT) T is turned-on for a duration that the specified forward current value (I_C) is flowing in the inductor L.

The switching device (IGBT) T is turned-off and the current of the inductor commutates to the DUT which operates as freewheeling diode. The pulse duration t_p (equal to the turn-off time of the switching device T) should be long enough to guarantee full conduction of the device under test but short enough that negligible internal heating of the diode occurs.

At the end of the pulse duration, the switching device T is turned-on again and the DUT turns-off. The rate of change of the collector current shall be the specified value by adjusting the gate resistor R or gate voltage V_{GG} for IGBT switch T. After reverse recovery, IGBT switch T shall be turned-off.

The recovered charge is measured as:

$$Q_{rr} = \int_{t_0}^{t_0+t_i} i_{rr} \times dt$$

where

t_0 is the instant when the current passes through zero;

t_i is the specified integration time, preferably when the current has reached 2 % of I_{rrm} .

The reverse recovery time t_{rr} is measured as the time interval between t_0 and the instant when, for decreasing values of i_{rr} , a line through the points for 0,9 I_{rrm} and 0,25 I_{rrm} crosses the zero current axis.

The switching energy E_{rr} is the result of the integration of the product from the device voltage and current during the integration time t_i .

$$E_{rr} = \int_{t_0}^{t_0+t_i} v_R \times i_{rr} \times dt$$

6.3.14.5 Specified conditions

- Ambient or case or virtual junction temperature of the IGBT T_a or T_c or T_{vj} .
- Collector current I_C (before triggering a second turn-on of T).
- Reverse collector-emitter voltage V_R .
- Value of stray inductance L_s .
- Pulse duration of forward-conducting t_p .
- Rate of change of collector current $-di_C/dt$.

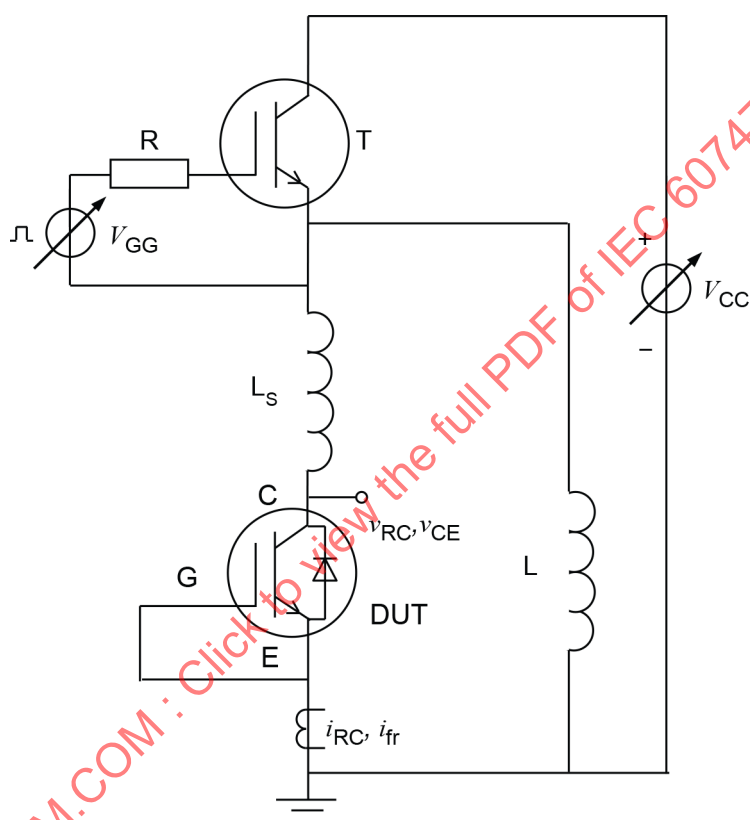
6.3.15 Peak forward recovery current (I_{fr}), forward recovery time (t_{fr}), forward recovery energy (E_{fr}) and forward recovered charge (Q_{fr}) of a reverse-conducting IGBT

6.3.15.1 Purpose

To measure the peak forward recovery current I_{fr} , the forward recovery time t_{fr} , the forward recovery energy E_{fr} , and the forward-recovered charge Q_{fr} of a reverse-conducting IGBT under specified conditions.

6.3.15.2 Circuit diagram and waveforms

The circuit diagram is shown in Figure 33, and the waveforms are shown in Figure 34.



Key

DUT device under test

T switching device (IGBT)

Figure 33 – Circuit for measuring forward recovery characteristics

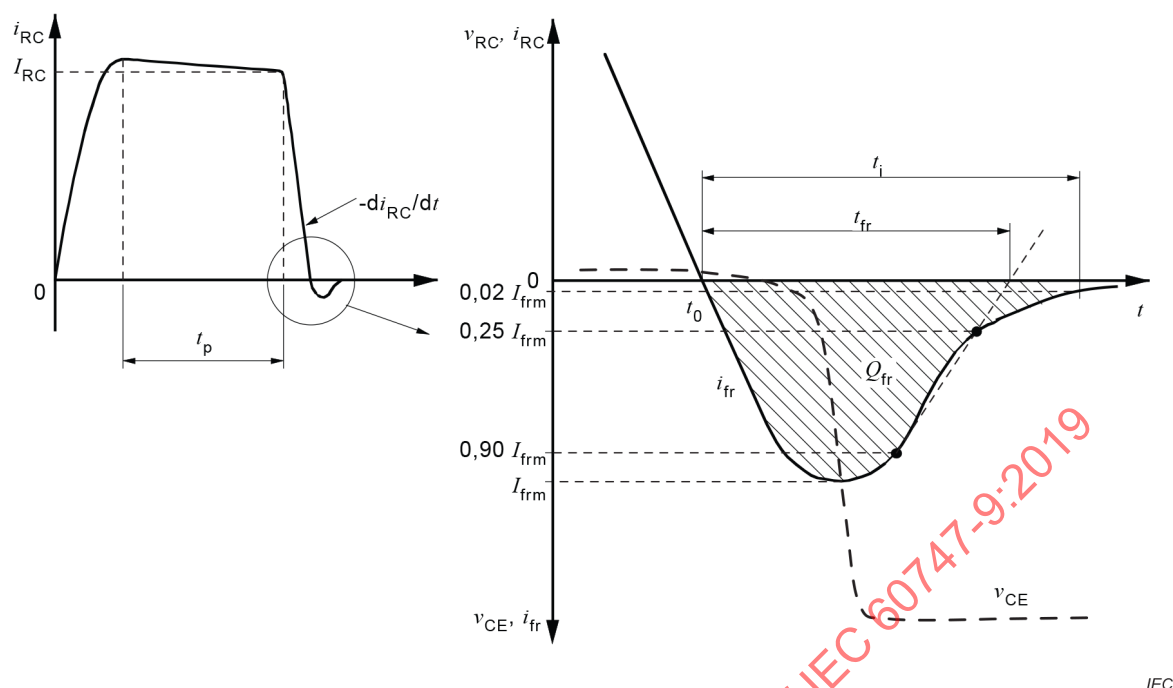


Figure 34 – Waveforms during forward recovery

6.3.15.3 Circuit description and requirements

V_{CC} is the DC voltage supply and V_{GG} is the gate pulse generator to turn-on and turn-off the switching device (IGBT) T. L is a load inductance. The DUT is the reverse-conducting IGBT. The rate of change of the reverse-conducting current di_{RC}/dt of the DUT can be controlled by the values of the gate voltage V_{GG} and/or gate resistor R.

6.3.15.4 Measurement procedure

The temperature of the device is set to the specified value.

The voltage source V_{CC} is adjusted to the specified value of the collector-emitter voltage.

The switching device (IGBT) T is turned-on for a duration that the specified forward current value (I_{RC}) is flowing in the inductor L.

The switching device (IGBT) T is turned-off and the current of the inductor commutates to the DUT which operates as freewheeling diode. The pulse duration t_p (equal to the turn-off time of the switching device T) should be long enough to guarantee full conduction of the device under test but short enough that negligible internal heating of the diode occurs.

At the end of the pulse duration, the switching device T is turned-on again and the DUT turns-off. The rate of change of the reverse-conducting current shall be the specified value by adjusting the gate resistor R or gate voltage V_{GG} for IGBT switch T. After forward recovery, IGBT switch T shall be turned-off.

The recovered charge is measured as:

$$Q_{fr} = \int_{t_0}^{t_0+t_i} i_{fr} \times dt$$

where

t_0 is the instant when the current passes through zero;

t_i is the specified integration time, preferably when the current has reached 2 % of I_{frm} .

The forward recovery time t_{fr} is measured as the time interval between t_0 and the instant when, for decreasing values of i_{fr} , a line through the points for 0,9 I_{frm} and 0,25 I_{frm} crosses the zero current axis.

The switching energy E_{fr} is the result of the integration of the product from device voltage and current during the integration time t_i .

$$E_{fr} = \int_{t_0}^{t_0+t_i} v_{CE} \times i_{fr} \times dt$$

6.3.15.5 Specified conditions

- Ambient or case or virtual junction temperature of the IGBT T_a or T_c or T_{vj} .
- Reverse-conducting current I_{RC} (before triggering the second turn-on of T).
- Collector-emitter voltage V_{CE} .
- Gate-emitter short-circuit (or negative bias voltage $-V_{GE}$).
- Value of stray inductance L_s .
- Pulse duration of reverse-conducting t_p .
- Rate of change of reverse-conducting current $-di_{RC}/dt$.

6.3.16 Thermal resistance junction to case ($R_{th(j-c)}$) and transient thermal impedance junction to case ($Z_{th(j-c)}$)

6.3.16.1 Method 1 (using collector-emitter voltage at low current as a temperature sensitive parameter)

6.3.16.1.1 Purpose

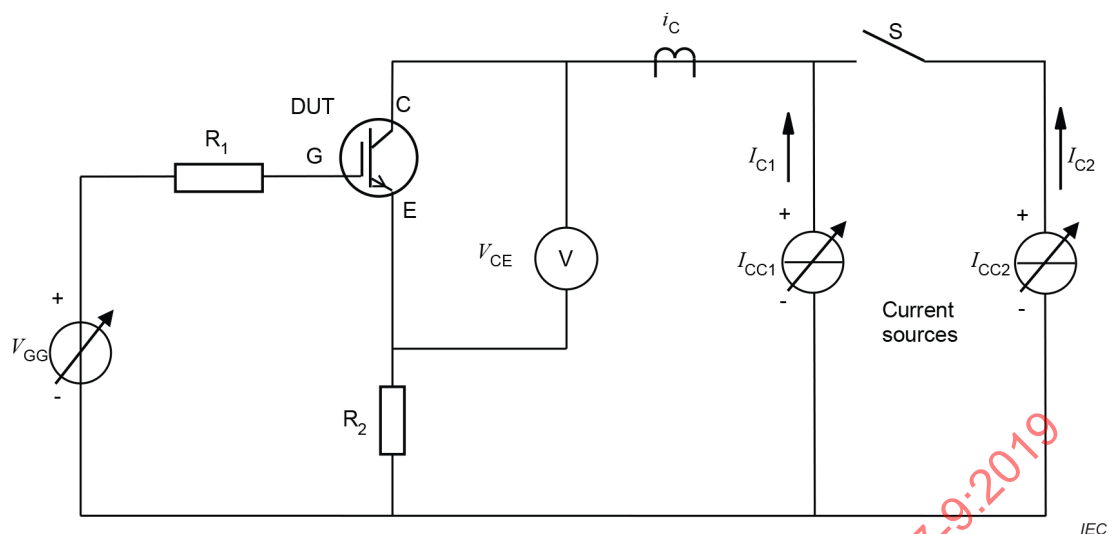
To measure the thermal resistance junction to case and/or the transient thermal impedance junction to case of an IGBT.

The measurement is made in two steps:

- a) determination of the temperature coefficient of the collector-emitter voltage at the low measuring current;
- b) measurement of the response of the IGBT to a step change in the internal power dissipation.

6.3.16.1.2 Circuit diagram

The circuit diagram is shown in Figure 35.

**Key**

DUT device under test

Figure 35 – Circuit for measuring the variation with temperature of the collector-emitter voltage V_{CE} at a low measuring current I_{C1} and for heating up the IGBT by a high current I_{C2}

6.3.16.1.3 Circuit description and requirements

V_{GG} is the voltage source. R_1 is the gate resistor. The current source I_{CC1} supplies a low continuous direct collector current I_{C1} which is just sufficient to raise the collector-emitter voltage V_{CE} above the saturation value. An electronic power switch S supplies on top of I_{C1} a high collector current I_{C2} which is supplied from the current source I_{CC2} . After switching I_{C2} off, the IGBT returns to the I_{C1} conduction. R_2 is a current measuring resistor. In its place, any other appropriate current probe may be used.

6.3.16.1.4 Measurement procedure

- a) The determination of the temperature coefficient $\alpha_{V_{CE}}$ of the collector-emitter voltage V_{CE} at the low measuring current I_{C1} is shown in Figure 36.

The IGBT to be measured is heated subsequently to the temperatures T_1 and T_2 by immersing it in a heated chamber or inert fluid. Thermal equilibrium shall be reached before measurements are taken. At temperature T_1 the collector-emitter voltage at the measuring current I_{C1} is V_{CE1} . At a higher temperature T_2 it is V_{CE2} . Then the temperature coefficient $\alpha_{V_{CE}}$ is:

$$\alpha_{V_{CE}} = \left| \frac{V_{CE1} - V_{CE2}}{T_2 - T_1} \right|$$

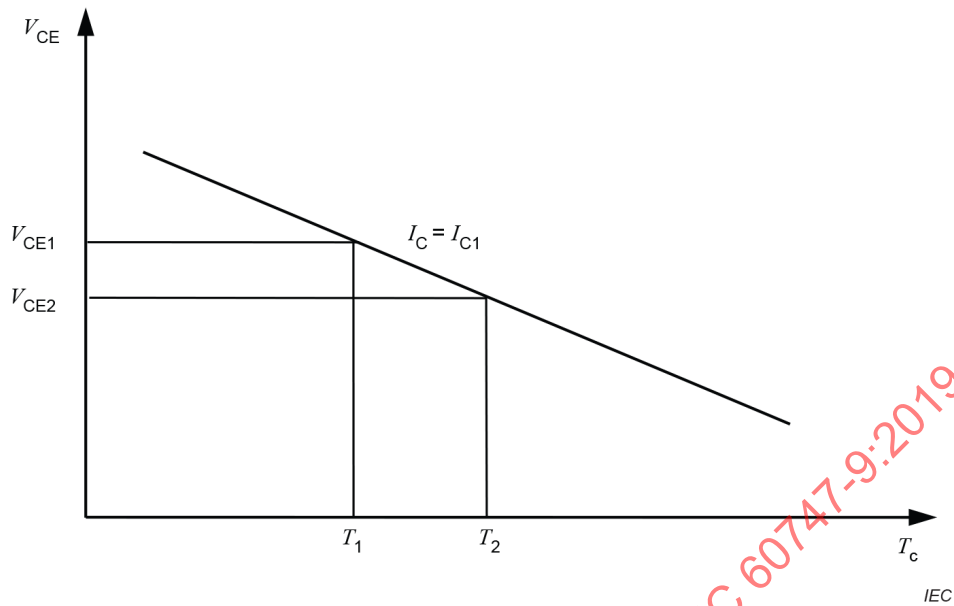


Figure 36 – Typical variation of the collector-emitter voltage V_{CE} at a low measuring current I_{C1} with the case temperature T_c (when heated from outside, i.e. $T_c = T_{vj}$)

- b) The measurement of the response to a step change in the internal power dissipation is shown in Figure 37.

The IGBT to be measured is fixed on a suitable heatsink. The case temperature T_{c1} is measured. At that temperature the measuring current produces the collector-emitter voltage V_{CE3} . The power switch S is switched on. The high collector current I_{C2} flows. When thermal equilibrium is reached, $T_c = \text{constant} = T_{c2}$ and $V_{CE} = V_{CE4}$ are measured. Now I_{C2} is switched off. Immediately after switch-off the collector-emitter voltage at I_{C1} is measured to be V_{CE5} . Then at that instant

$$T_{vj} = T_{c1} + \frac{V_{CE3} - V_{CE5}}{\alpha_{VCE}}$$

and

$$R_{th(j-c)} = \frac{T_{vj} - T_{c2}}{V_{CE4} \times I_{C2}}$$

If the transient thermal impedance $Z_{th(j-c)}$ is to be determined, the variations with time of t_p , which is shorter than the thermal equilibrium reached, are plotted, and the $Z_{th(j-c)}$ values are calculated point by point using the above equations.

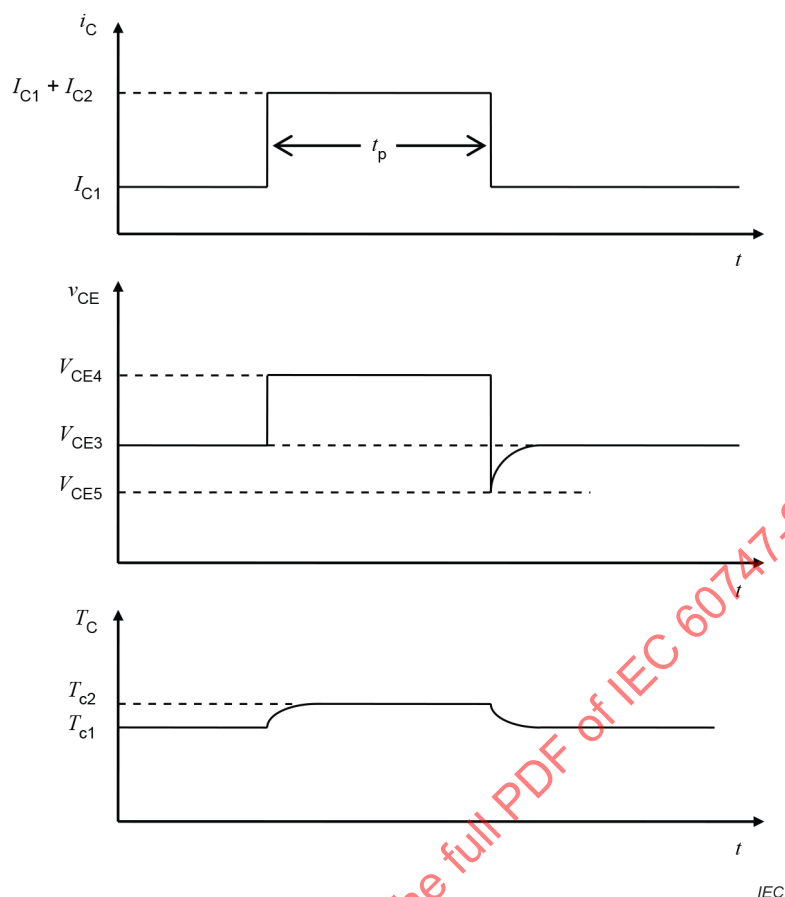


Figure 37 – i_C , v_{CE} and T_C with time

6.3.16.1.5 Specified conditions

- Reference point for measuring the case temperature.

6.3.16.2 Method 2 (using the gate-emitter threshold voltage as a temperature-sensitive parameter)

6.3.16.2.1 Purpose

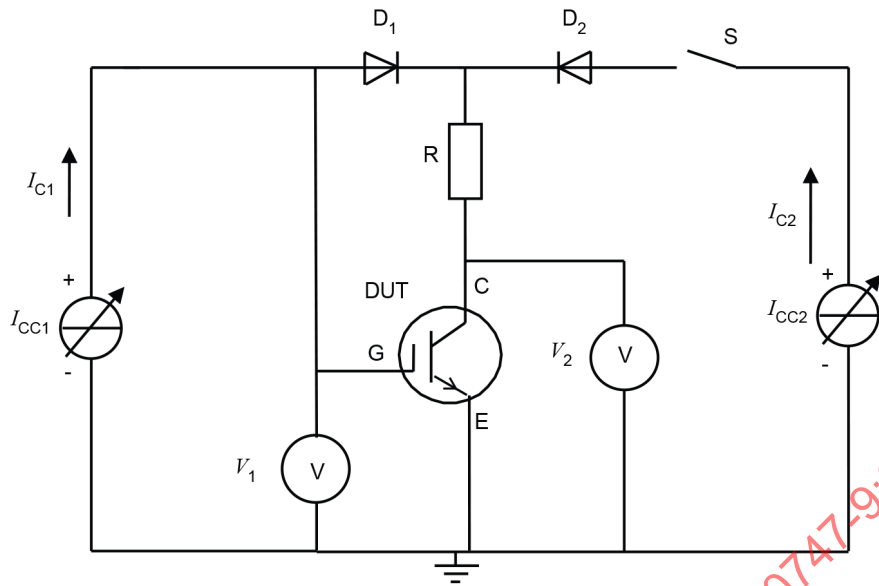
To measure the thermal resistance junction to case and/or the transient thermal impedance junction to case of an IGBT (method 2).

The measurement is made in two steps:

- determination of the temperature coefficient of the gate-emitter voltage at the low measuring current;
- measurement of the response of the IGBT to a step change in the internal power dissipation.

6.3.16.2.2 Circuit diagram

The circuit diagram is shown in Figure 38.



IEC

Key

DUT device under test

Figure 38 – Circuit for measuring thermal resistance and transient thermal impedance: Method 2

6.3.16.2.3 Circuit description and requirements

S is an electronic power switch. I_{CC1} is an adjustable current source which provides a low continuous direct collector current I_{C1} which can make the gate-emitter voltage reach the threshold voltage $V_{GE(th)}$ when switch S is opened. I_{CC2} is an adjustable current source which provides a high collector current I_{C2} when switch S is closed. The I_{C2} current shall be high enough to make I_C ($I_{C1} + I_{C2}$) reach its rating. D_1 and D_2 are insulation diodes; V_1 and V_2 are DC voltage meters. R is the current-measuring resistor. Any other appropriate current probe may be used.

6.3.16.2.4 Measurement procedure

- The determination of the temperature coefficient c_T of the gate-emitter voltage $V_{GE(th)}$ at the low measuring current I_{C1} is shown in Figure 39.

The IGBT to be measured is heated subsequently to the temperatures T_1 and T_2 ($T_2 > T_1$) by immersing it in a heated chamber or inert fluid. Thermal equilibrium shall be reached before measurements are taken. At temperature T_1 , the gate-emitter threshold voltage at the measuring current I_{C1} is $V_{GE(th)1}$. At temperature T_2 , it is $V_{GE(th)2}$. Then the temperature coefficient c_T is

$$c_T = \left| \frac{V_{GE(th)1} - V_{GE(th)2}}{T_2 - T_1} \right| \quad (\text{V/K})$$

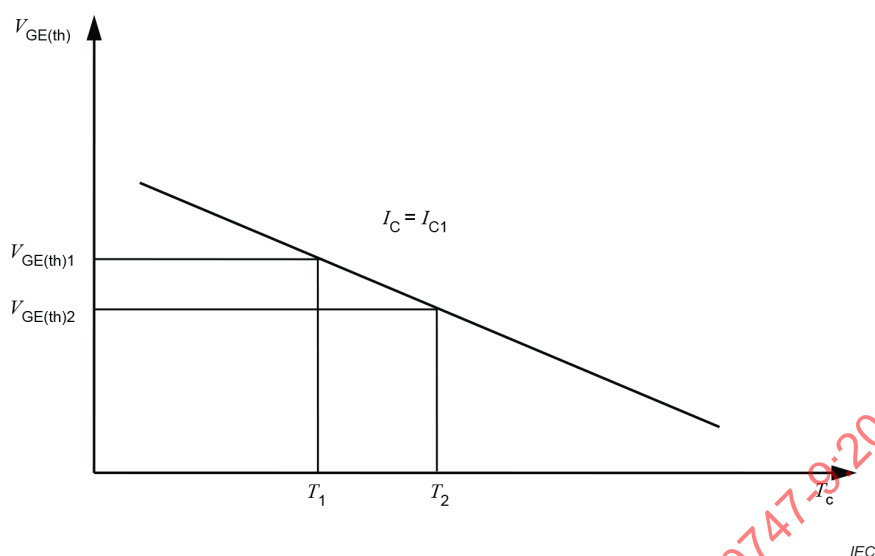


Figure 39 – Typical variation of the gate-emitter threshold voltage $V_{GE(th)}$ at a low measuring current I_{C1} with the case temperature T_c (when heated from the outside, i.e. $T_c = T_{vj}$)

- b) The measurement of the response to a step change in the internal power dissipation is shown in Figure 40.

The IGBT to be measured is fixed on a suitable heat sink. The case temperature T_{c1} is measured. At that temperature, the measuring current I_{C1} produces the gate-emitter threshold voltage $V_{GE(th)3}$. Switch S is switched on, the high collector current I_{C2} flows. When thermal equilibrium is reached, $T_c = \text{constant} = T_{c2}$ and V_{CE} are measured. I_{C2} is then switched off. Immediately after switch-off, the gate-emitter threshold voltage at I_{C1} is measured to be $V_{GE(th)4}$.

Then,

$$T_{vj} = T_{c1} + \frac{V_{GE(th)3} - V_{GE(th)4}}{c_T}$$

and

$$R_{th(j-c)} = \frac{T_{vj} - T_{c2}}{V_{CE} \times I_{C2}}$$

If the transient thermal impedance $Z_{th(j-c)}$ is to be determined, the variations with time of t_p , which is shorter than the thermal equilibrium reached, are plotted, and the $Z_{th(j-c)}$ values are calculated point by point using the above equations.

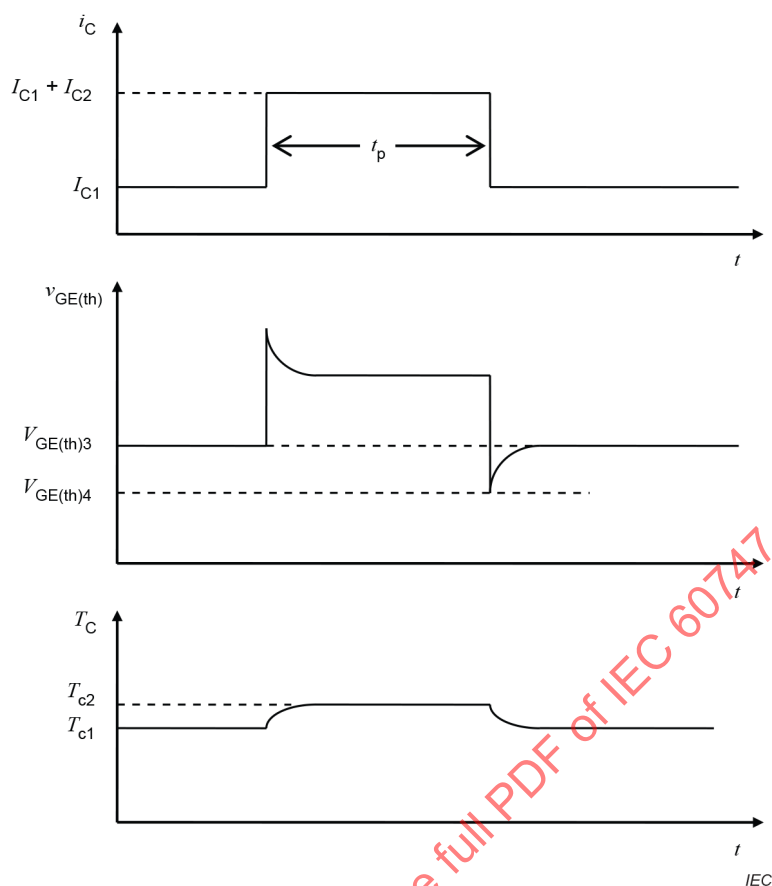


Figure 40 – I_C , V_{GE} and T_C with time

6.3.16.2.5 Specified conditions

- Reference point for measuring the case temperature.

7 Acceptance and reliability

7.1 General requirements

Subclause 7.2 of IEC 60747-1:2006 and IEC 60747-1:2006/AMD1:2010 applies.

The testing times of the endurance tests should be introduced in the data sheet.

7.2 Specific requirements

7.2.1 List of endurance and reliability tests

A choice of endurance tests is given in Figure 41, Figure 42 and Figure 43.

7.2.2 Conditions for endurance and reliability tests

Test conditions and test circuits are described in Figure 41, Figure 42 and Figure 43. The data sheet will state which tests will apply.

7.2.3 Acceptance-defining characteristics and criteria for endurance and reliability tests

Acceptance-defining characteristics, their criteria and measurement conditions are listed in Table 2.

NOTE Characteristics are measured in the sequence in which they are listed in Table 1, because the changes in characteristics caused by some failure mechanisms are wholly or partially masked by the influence of other measurements in some cases. These characteristics are given in published data sheets. USL and LSL are different from Table 1 in some case, because the criteria for endurance and reliability tests are determined by a reliability standard or by agreement between supplier and customer.

Table 2 – Acceptance-defining characteristics for endurance and reliability tests

Characteristics	Criteria (see note)	Measurement conditions
I_{CES}	< USL	Specified V_{CE}
I_{GES}	< USL	Specified V_{GE}
I_R (RB-IGBT)	< USL	Specified V_R
$V_{GE(th)}$	> LSL < USL	Specified V_{CE} and I_C
V_{CEsat}	< USL	Specified I_C and V_{GE}
V_{RC} (RC-IGBT)	< USL	Specified I_{RC}
R_{th}	< USL	Specified I_C
NOTE USL: upper specification limit LSL: lower specification limit		

7.2.4 Procedure in case of a testing error

The results of tests carried out using inaccurate or faulty test equipment shall not be included for the purpose of device assessment.

7.2.5 Endurance and reliability tests and test methods

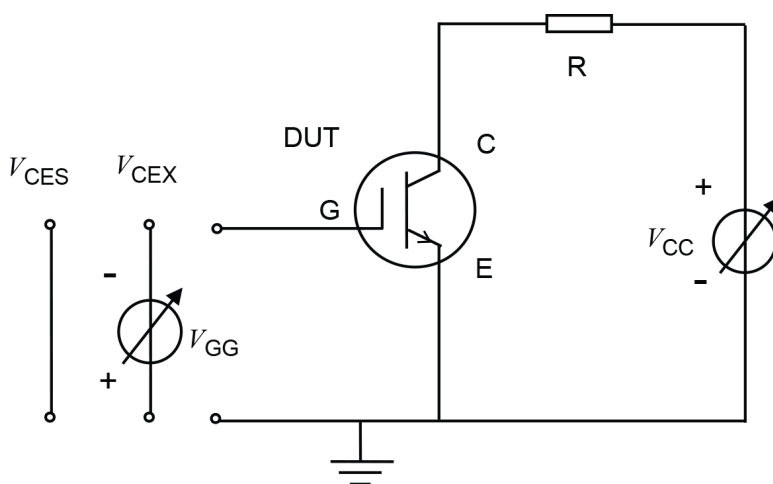
7.2.5.1 High-temperature blocking (HTRB)

7.2.5.1.1 Operating conditions

- Voltage: preferably 80 % of V_{CESmax} or V_{CEXmax} or V_{Rmax} .
- Temperature: preferably maximum virtual junction temperature $T_{vj(max)}$ or $T_C = T_{stg(max)} - 5\text{ °C}$ as specified.

7.2.5.1.2 Test circuit

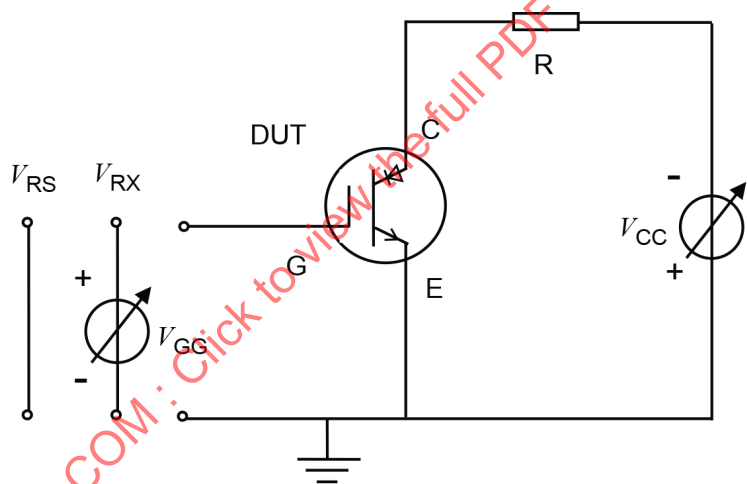
The test circuit is shown in Figure 41.



Key

DUT	device under test
V_{CC} , V_{GG}	voltage source
R	circuit protection resistor

a) All types of IGBTs



Key

DUT	device under test
V_{CC} , V_{GG}	voltage source
R	circuit protection resistor

b) Reverse voltage for RB-IGBT

Figure 41 – Circuit for high-temperature blocking

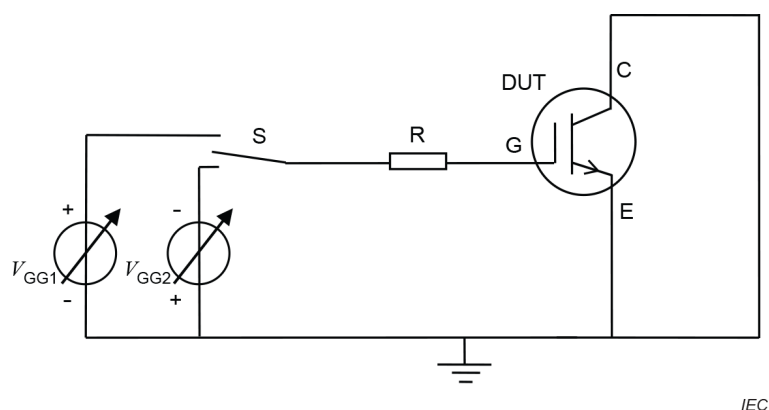
7.2.5.2 High-temperature gate bias

7.2.5.2.1 Operating conditions

- Voltage: preferably 80 % of specified continuous V_{GESmax} .
- Temperature: preferably $T_{vj} (max)$ or $T_c = T_{stg} (max) - 5 \text{ } ^\circ\text{C}$.

7.2.5.2.2 Test circuit

The test circuit is shown in Figure 42.



IEC

Key

DUT	device under test	V_{GG}	voltage source
R	gate resistor	S	switch

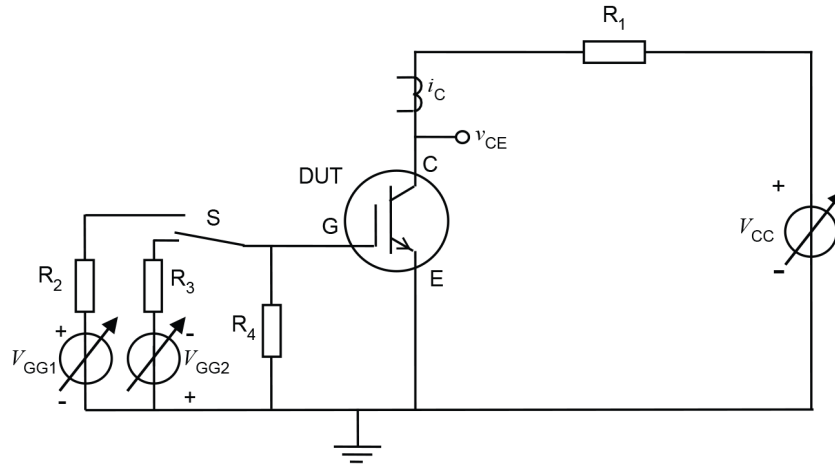
Figure 42 – Circuit for high-temperature gate bias**7.2.5.3 Intermittent operating life (load cycles)****7.2.5.3.1 Operating conditions**

- Current: specified value.
- Temperature: ΔT_{vj} as specified.
- Gate voltage V_{GE} : specified value.
- Case temperature.
 - Method 1: $T_c = \text{constant}$.
 - Method 2: $T_c = \text{variable with } T_{vj}$.
- On-time t_p and off-time $(t_c - t_p)$ specified.

NOTE Mechanical stress in the device under test by method 1 concentrates on the wire-bonded emitter portions of dies of the module type devices. Mechanical stress in the device under test by method 2 concentrates mainly on the soldering material portion or the pressure contact portion of dies of the devices.

7.2.5.3.2 Test circuits

The test circuit is shown in Figure 43, and an example of an expected number of cycles is shown in Figure 44.



Key

DUT	device under test	V_{CC} , V_{GG}	voltage source
R_1	circuit protection resistor	R_2 , R_3 , R_4	gate resistor

Figure 43 – Circuit for intermittent operating life

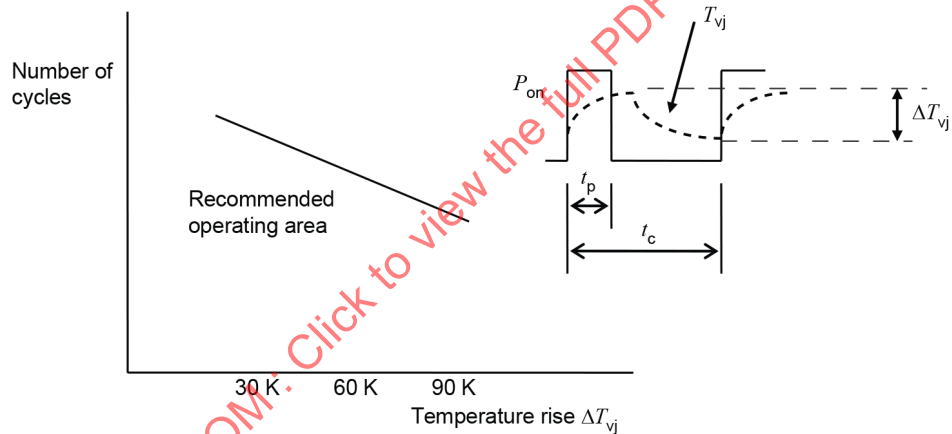


Figure 44 – Expected number of cycles versus temperature rise ΔT_{vj}

7.3 Type tests and routine tests

7.3.1 Type tests

Type tests are carried out on new products on a sample basis, in order to confirm the electrical and thermal ratings (limiting values) and characteristics to be given in the data sheet and to be referenced to the test limits for future routine tests.

Some or all of the type tests may be repeated from time to time on samples drawn from current production or deliveries, so as to confirm that the quality of the product continuously meets the specified requirements.

The minimum items of type tests to be carried out on IGBTs are listed in Table 3. Some of the type tests are destructive.

7.3.2 Routine tests

The routine tests are carried out on the current production or deliveries, normally on a 100 % basis, in order to verify that the ratings (limiting values) and characteristics specified in the data sheet are met by each specimen.

Routine tests may comprise distribution of the devices into groups.

The minimum items of routine tests to be carried out on IGBTs are listed in Table 3, unless otherwise agreed between supplier and purchaser.

Table 3 – Minimum type and routine tests for IGBTs when applicable

Subclause	Testing of ratings	Type test	Routine test
6.2.2	Collector-emitter voltages (V_{CES} , V_{CER} , V_{CEX})	X	X
6.2.3	Reverse voltage (V_R , V_{RX})	X	X
6.2.4	Gate-emitter voltage ($\pm V_{GES}$)	X	
6.2.5	Continuous (direct) collector current (I_C)	X	
6.2.6	Peak collector current (I_{CRM} and I_{CSM})	X	
6.2.7	Continuous (direct) reverse-conducting current (I_{RC})	X	
6.2.8	Maximum peak reverse-conducting current (I_{RCRM} and I_{RCSM})	X	
6.2.9	Reverse biased safe operating area (RBSOA)	X	
6.2.10	Short-circuit safe operating area (SCSOA)	X	
Measurement of characteristics			
6.3.1	Collector-emitter saturation voltage (V_{CESat})	X	X
6.3.2	Gate-emitter threshold voltage ($V_{GE(th)}$)	X	X
6.3.3	Reverse-conducting voltage (V_{RC})	X	X
6.3.4	Collector-emitter cut-off current (I_{CES} , I_{CER} , I_{CEX})	X	X
6.3.5	Gate leakage current (I_{GES})	X	X
6.3.6	Reverse current (I_{RS} , I_{RX})	X	X
6.3.7	Input capacitance (C_{ies})	X	
6.3.8	Output capacitance (C_{oes})	X	
6.3.9	Reverse transfer capacitance (C_{res})	X	
6.3.12	Turn-on times ($t_{d(on)}$, t_r , t_{on}) and turn-on energy (E_{on})	X	
6.3.13	Turn-off times ($t_{d(off)}$, t_f , t_{off} , t_z) and turn-off energy (E_{off})	X	
6.3.14	Peak reverse recovery current (I_{rrm}), reverse recovery time (t_{rr}), reverse recovery energy (E_{rr}) and reverse recovered charge (Q_{rr})	X	
6.3.15	Peak forward recovery current (I_{frm}), forward recovery time (t_{fr}), forward recovery energy (E_{fr}) and forward recovered charge (Q_{fr})	X	
6.3.16	Thermal resistance junction to case ($R_{th(j-c)}$) and transient thermal impedance junction to case ($Z_{th(j-c)}$)	X	
Endurance and reliability tests			
7.2.5.1	High-temperature blocking (HTRB)	X	
7.2.5.2	High-temperature gate bias	X	
7.2.5.3	Intermittent operating life (load cycles)	X	

Annex A
(normative)

Measuring method for collector-emitter breakdown voltage

A.1 General

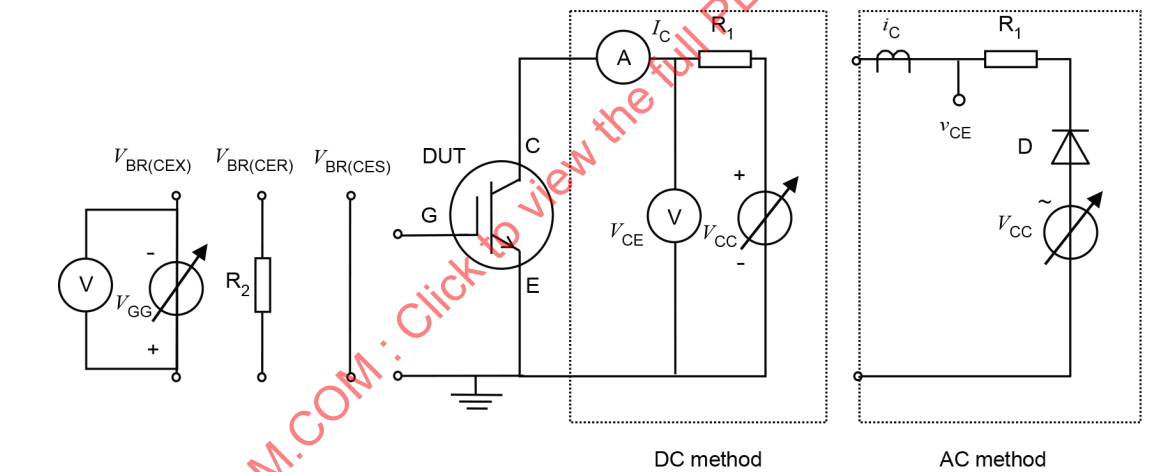
The following test or measurement may exceed the specified ratings. IGBTs under test may be changed in characteristics or destroyed. However, to permit evaluation of limiting values, the test or measurement is presented in Annex A. When the information is given in the form of data on characteristics, measurements should be made under the specified limit conditions.

A.2 Purpose

To measure the collector-emitter breakdown voltage which is useful to evaluate change or degradation of IGBTs during endurance tests.

A.3 Circuit diagram

The circuit diagram is shown in Figure A.1.



IEC

Key

DUT	device under test	D	diode for rectifying
V_{CC} , V_{GG}	voltage source	R_1	circuit protection resistor
R_2	gate resistor for $V_{BR(CEX)}$		

Figure A.1 – Circuit for measuring the collector-emitter breakdown voltage

A.4 Measurement procedure

There are two methods, i.e. the DC method and the AC method, according to the circuit diagrams in Figure A.1. The temperature is set to the specified value. The voltage V_{CE} is increased until the collector current rises steeply with the specified gate-emitter condition and T_a or T_c or T_{vj} . After the above measurement, confirm the acceptance criteria of the DUT defined in Table 1.

A.5 Specified conditions

- Ambient or case or junction temperature T_a or T_c or T_{vj} .
- $V_{(BR)CEX}$: gate-emitter voltage V_{GE} .
- $V_{(BR)CER}$: resistor R_2 connected between gate and emitter.
- $V_{(BR)CES}$: short-circuit between gate and emitter.

IECNORM.COM : Click to view the full PDF of IEC 60747-9:2019

Annex B (normative)

Measuring method for collector-emitter sustaining voltage

B.1 General

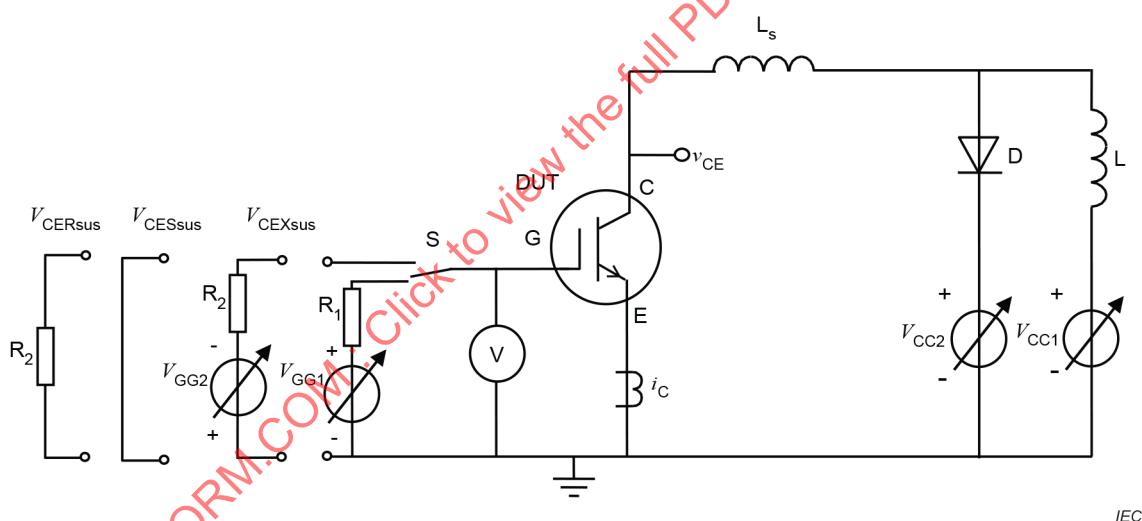
The following test or measurement may exceed the specified ratings. IGBTs under test may be changed in characteristics or destroyed. However, to permit evaluation of limiting values, the test or measurement is presented in Annex B. When the information is given in the form of data on characteristics, measurements should be made under the specified limit conditions.

B.2 Purpose

The purpose is to ensure that the collector-emitter sustaining voltage of an IGBT is not less than the maximum specified value V_{CE*sus} under specified conditions.

B.3 Circuit diagram

The circuit diagram is shown in Figure B.1.



Key

DUT device under test

Figure B.1 – Circuit for measuring the collector-emitter sustaining voltage V_{CE*sus}

B.4 Circuit description and requirements

The IGBT is operated in a saturated condition under pulse operation.

V_{GG1} and V_{GG2} are DC voltage sources. R_1 and R_2 are gate resistors. S is the switch for forward or reverse gate bias. Due to the inductance L, switching off the gate voltage causes the IGBT to be swept through a current-voltage locus.

The voltage source V_{CC1} is adjustable; it enables the collector current to be set to the specified value.

A voltage clamping unit, indicated in Figure B.1 as a variable voltage source V_{CC2} in series with a diode D, limits the voltage V_{CE} . V_{CC2} is set to the expected value of $V_{CE*_{sus}}$.

The minimum value of load inductance L may be given in the detail specification; otherwise, it may be calculated from

$$L_{\min} = (V_{CC2} - V_{CC1}) \times \frac{t_{\text{off}}}{0,1 I_C}$$

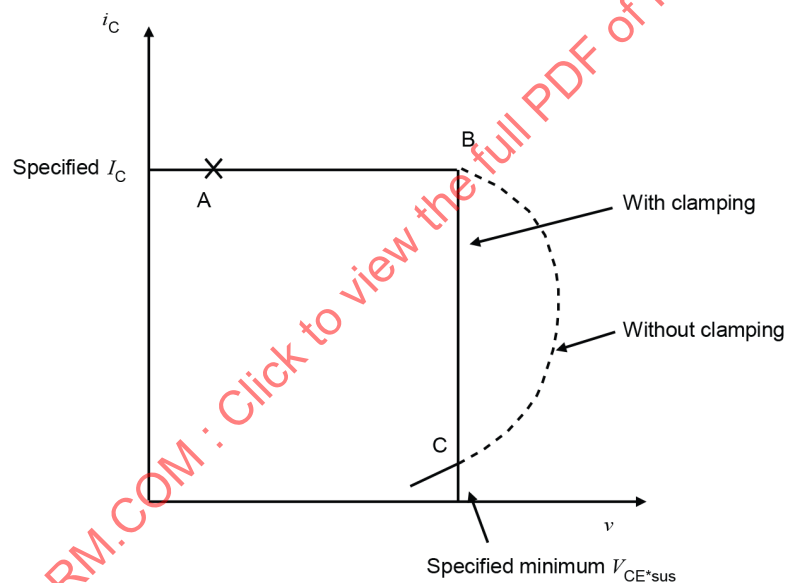
This ensures that I_C does not drop by more than 10 % during t_{off} .

L_s is an unclamped stray inductance.

B.5 Measurement procedure

The clamping unit is adjusted to operate at the specified minimum value $V_{CE*_{sus}}$.

The value V_{CC1} is progressively increased until the specified current I_C (point A in Figure B.2) is reached for the expected $V_{CE*_{sus}}$ (point B in Figure B.2).



IEC

Figure B.2 – Operating locus of the collector current

B.6 Precautions to be observed

In a preliminary test, the action of the clamping unit should be verified by decreasing its adjustable voltage V_{CC2} ; then the clamping unit should be adjusted to the desired value of V_{CE} that corresponds to the specified current I_C (point B of Figure B.2).

B.7 Requirements

- The IGBT is satisfactory when the locus moving from point B to point C does not pass to the left of the line BC.
- When the clamping unit is not used, the IGBT is satisfactory if the trace effectively turns around point B, as shown in Figure B.2.

B.8 Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Collector current I_C .
- Minimum sustaining voltage V_{CERsus} , V_{CESsus} , V_{CEXsus} .
- Value of load inductance L , where appropriate.
- Value of unclamped stray inductance L_s .
- Gate resistor R_1 , R_2 , if available.
- Gate voltages V_{GG1} and V_{GG2} (shall be specified).

IECNORM.COM : Click to view the full PDF of IEC 60747-9:2019

Annex C (normative)

Measuring method for inductive load turn-off current under specified conditions

C.1 General

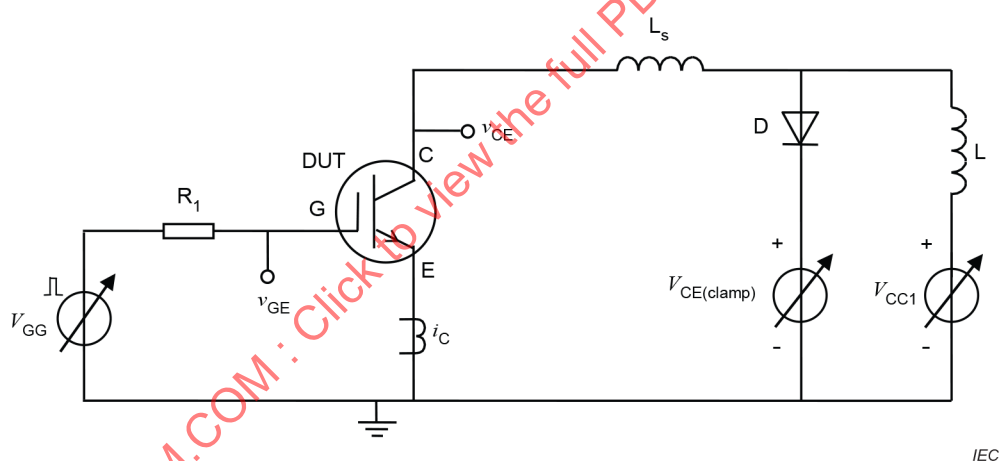
The following test or measurement may exceed the specified ratings. IGBTs under test may be changed in characteristics or destroyed. However, to permit evaluation of limiting values, the test or measurement is presented in Annex C. When the information is given in the form of data on characteristics, measurements should be made under the specified limit conditions.

C.2 Purpose

To measure the IGBT turn-off current for inductive load under specified conditions.

C.3 Circuit diagram and waveforms

The circuit diagram is shown in Figure C.1, and the waveforms are shown in Figure C.2.



Key

DUT	device under test	D	diode for clamping
$V_{CC}, V_{CE(clamp)}$	voltage source	V_{GG}	voltage pulse generator
R_1	gate resistor	L_s	unclamped stray inductance

Figure C.1 – Circuit for measuring inductive load turn-off current

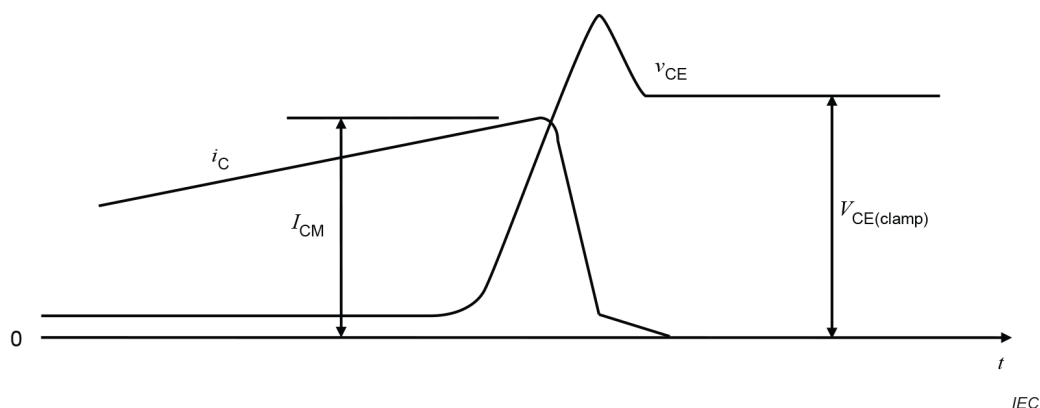


Figure C.2 – Waveforms of collector current I_C and collector voltage V_{CE} during turn-off

C.4 Circuit description and requirements

The value of load inductance L shall be high enough to apply $V_{CE(clamp)}$ to the DUT for at least the whole duration of the fall and tail time.

C.5 Measurement procedure

I_C is increased until turn-off failure occurs with the specified V_{CE} value. V_{CE} and I_C are monitored.

C.6 Specified conditions

- Gate reverse voltage $-V_{GE}$.
- Collector-emitter voltage $V_{CE(clamp)}$.
- Single pulse or repetition rate.
- Inductance L .
- Ambient or case or junction temperature T_a or T_c or T_{vj} .
- Gate resistor R_1 .
- Value of unclamped stray inductance L_s .

NOTE A stray inductance value of the package for big size devices is taken into consideration.

Annex D (normative)

Forward biased safe operating area (FBSOA)

D.1 General

The following test or measurement may exceed the specified ratings. IGBTs under test may be changed in characteristics or destroyed. However, to permit evaluation of limiting values, the test or measurement is presented in Annex D. When the information is given in the form of data on characteristics, measurements should be made under the specified limit conditions.

D.2 Purpose

FBSOA should only be specified if the device can be used in linear mode. Measure that the IGBT operates reliably without failure in FBSOA for linear applications. There is no requirement of FBSOA for IGBTs in switching applications.

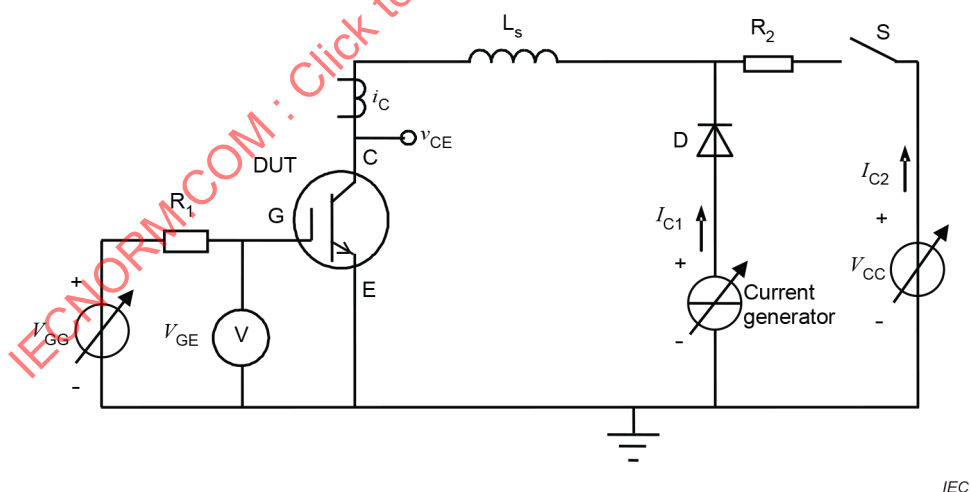
D.3 Method 1

D.3.1 General

Method 1 is the same as that with bipolar transistors. The FBSOA (for short-pulse operation to DC operation) is determined by using the thermal resistance measurement.

D.3.2 Circuit diagram

The circuit diagram is shown in Figure D.1.



Key

DUT	device under test	D	insulation diode
V_{GG}, V_{CC}	voltage source	R_1	gate resistor
R_2	circuit protection resistor	L_s	unclamped stray inductance

Figure D.1 – Circuit for testing forward biased safe operating area (method 1)

D.3.3 Test procedure

The value of the variation of the collector-emitter voltage ΔV_{CE} increases when increasing the collector-emitter voltage V_{CE} for a given I_{C2} and pulse width t_p condition. It increases rapidly at a certain value of V_{CE} ; this is an indication of the onset of the secondary breakdown. Further increase may run the IGBT into the secondary breakdown and may destroy it. These phenomena are shown in Figure D.2. FBSOA is specified at values less than the conditions for the rising point of ΔV_{CE} . After the above test, confirm the acceptance criteria of the DUT defined in Table 1.

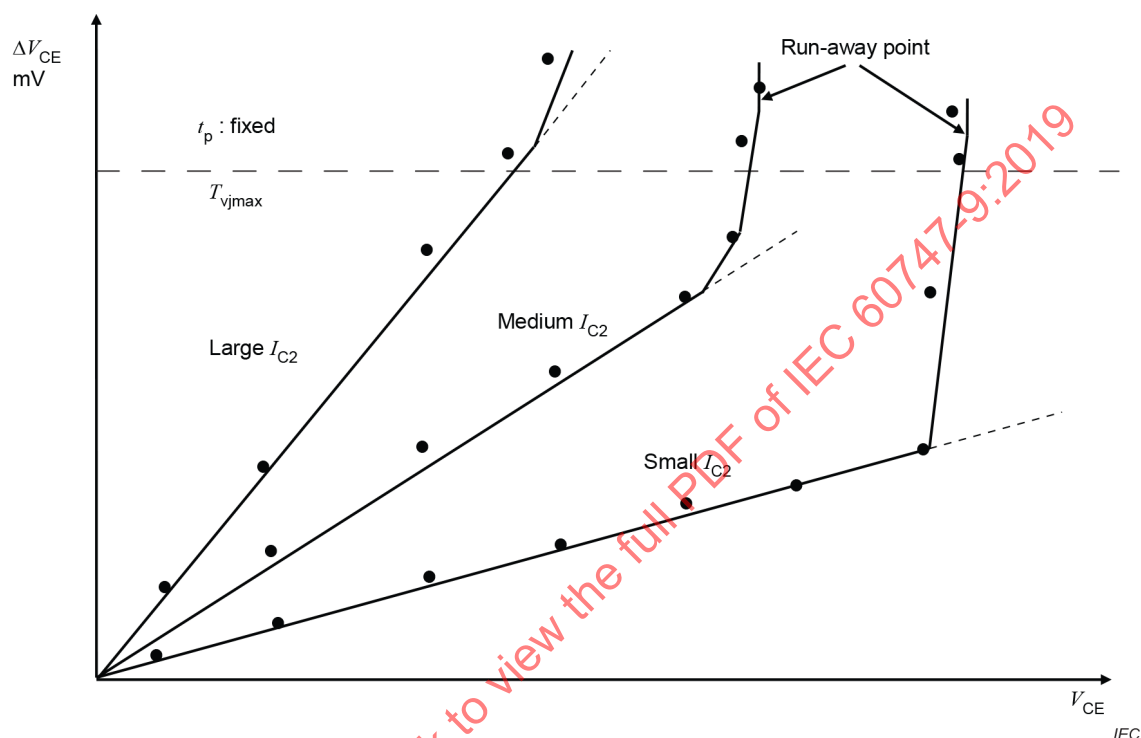


Figure D.2 – Typical ΔV_{CE} versus collector-emitter voltage V_{CE} characteristics

The same result will also be obtained by increasing the magnitude of the current I_{C2} for a fixed V_{CE} .

Figure D.3 shows a typical FBSOA at various pulse widths t_p within specified maximum values of I_C and V_{CE} .

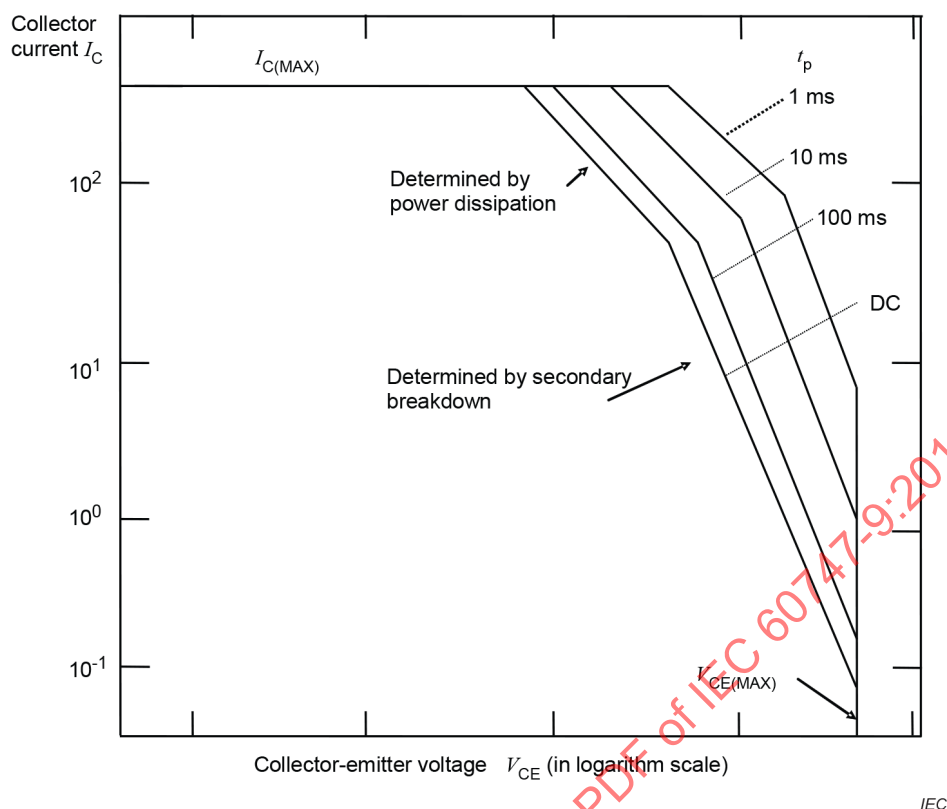


Figure D.3 – Typical forward biased safe operating area

D.3.4 Specified conditions

- Collector current I_C .
- Collector-emitter voltage V_{CE} .
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Pulse width t_p .
- Single pulse or repetition rate.
- Stray inductance L_s .

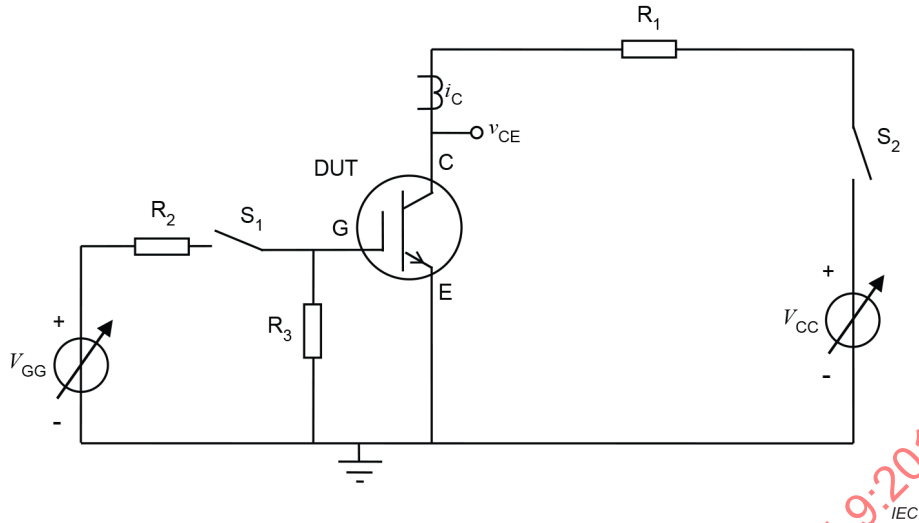
D.4 Method 2

D.4.1 General

Method 2 is to test the operating point just below the latching mode operation.

D.4.2 Circuit diagram

Figure D.4 shows the circuit description of method 2 of IGBTs.



Key

DUT	device under test	S_1, S_2	switch
V_{GG}, V_{CE}	voltage source	R_1	circuit protection resistor
R_2, R_3	gate resistor		

Figure D.4 – Circuit for testing forward biased safe operating area (method 2)

D.4.3 Test procedure and precautions to be taken

The value of V_{GG} is increased until the specified collector current is reached. The value of V_{GG} shall be kept within the area where the latching mode does not occur (see Figure D.5). The latching mode is shown in Figure D.6. By increasing the value of V_{CE} , the operating point moves from P_1 to P_m . After P_m , P_s exists and P_s is the starting point of latching. The FBSOA is tested under the specified I_C , V_{CE} and pulse width t_p . IGBTs may be destroyed in the latching mode operation. After the above test, confirm the acceptance criteria of the DUT defined in Table 1.

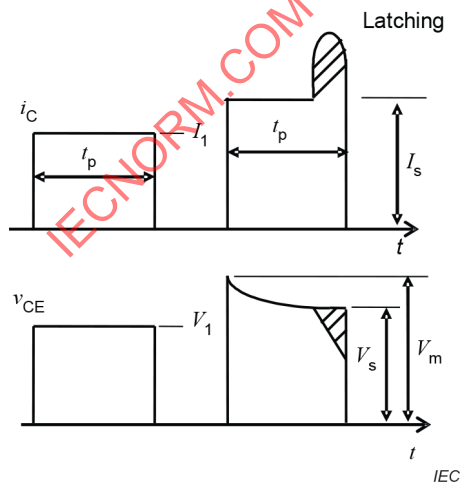


Figure D.5 – Latching mode operation waveforms

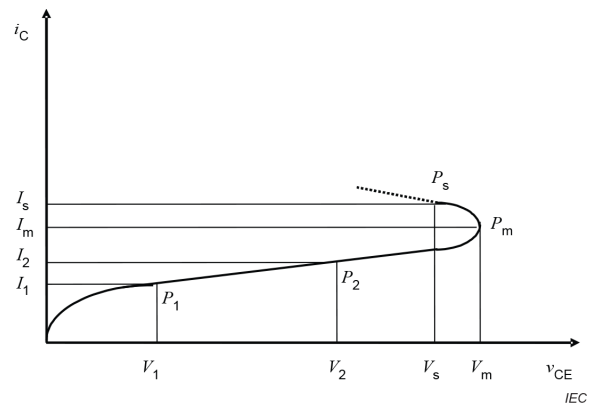


Figure D.6 – Latching mode I-V characteristics

D.4.4 Specified conditions

- Collector current I_C .
- Collector-emitter voltage V_{CE} .
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj} .
- Pulse width t_p .
- Single-pulse or repetition rate.

IECNORM.COM : Click to view the full PDF of IEC 60747-9:2019

Bibliography

IEC 60050-521, *International Electrotechnical Vocabulary (IEV) – Part 521: Semiconductor devices and integrated circuits*

IEC 60747-2, *Semiconductor devices – Part 2: Discrete devices – Rectifier diodes*

IEC 60747-6, *Semiconductor devices – Part 6: Discrete devices – Thyristors*

IEC 60747-7:2010, *Semiconductor devices – Discrete devices – Part 7: Bipolar transistors*

IECNORM.COM : Click to view the full PDF of IEC 60747-9:2019

IECNORM.COM : Click to view the full PDF of IEC 60747-9:2019

SOMMAIRE

AVANT-PROPOS	85
1 Domaine d'application	87
2 Références normatives	87
3 Termes et définitions	87
3.1 Termes généraux	87
3.2 Termes relatifs aux valeurs assignées et aux caractéristiques, tensions et courants	88
3.3 Termes relatifs aux valeurs assignées et caractéristiques	91
4 Symboles littéraux	94
4.1 Généralités	94
4.2 Symboles graphiques	94
4.3 Autres indices généraux	94
4.4 Liste des symboles littéraux	95
4.4.1 Tensions	95
4.4.2 Courants	95
4.4.3 Autres grandeurs électriques	96
4.4.4 Temps	96
4.4.5 Grandeurs thermiques	96
5 Valeurs assignées et caractéristiques essentielles	97
5.1 Généralités	97
5.2 Valeurs assignées (valeurs limites)	97
5.2.1 Généralités	97
5.2.2 Température de fonctionnement ambiante ou température du boîtier ou température virtuelle de jonction (T_a ou T_c ou T_{vj})	97
5.2.3 Température de stockage (T_{stg})	97
5.2.4 Tension collecteur-émetteur avec grille-émetteur en court-circuit (V_{CES})	97
5.2.5 Tension grille-émetteur avec collecteur-émetteur en court-circuit (V_{GES})	97
5.2.6 Tension continue inverse d'un transistor bipolaire à grille isolée bloqué en inverse (V_{R^*})	97
5.2.7 Courant collecteur continu (I_C)	97
5.2.8 Courant collecteur de crête répétitif (I_{CRM})	97
5.2.9 Courant collecteur de crête non répétitif (I_{CSM})	98
5.2.10 Courant continu passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (I_{RC})	98
5.2.11 Courant de crête répétitif passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (I_{RCRM})	98
5.2.12 Courant de crête non répétitif passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (I_{RCSM})	98
5.2.13 Dissipation totale de puissance (P_{tot})	98
5.2.14 Aire maximale de sécurité de fonctionnement en polarisation directe (FBSOA) (s'il y a lieu)	98
5.2.15 Aire maximale de sécurité de fonctionnement en polarisation inverse (RBSOA)	98
5.2.16 Aire maximale de sécurité de fonctionnement en court-circuit (SCSOA)	98
5.2.17 Courant maximal aux bornes (I_{tRMS}) (s'il y a lieu)	98
5.2.18 Force de fixation (F)	99
5.2.19 Couple de fixation (M)	99

5.3	Caractéristiques	99
5.3.1	Généralités	99
5.3.2	Tension de claquage collecteur-émetteur ($V_{(BR)CES}$) (s'il y a lieu)	99
5.3.3	Tension de maintien collecteur-émetteur (V_{CE*sus}) (s'il y a lieu)	99
5.3.4	Tension de saturation collecteur-émetteur (V_{CEsat})	99
5.3.5	Tension de seuil grille-émetteur ($V_{GE(th)}$)	99
5.3.6	Tension passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (V_{RC})	99
5.3.7	Courant de coupure collecteur-émetteur (I_{CE*})	99
5.3.8	Courant de fuite de grille (I_{GES})	99
5.3.9	Courant inverse d'un transistor bipolaire à grille isolée bloqué en inverse (I_{R*})	99
5.3.10	Capacités	100
5.3.11	Charge de grille (Q_G)	100
5.3.12	Résistance de grille interne (r_g)	100
5.3.13	Caractéristiques de commutation	100
5.3.14	Résistance thermique jonction-boîtier ($R_{th(j-c)}$)	101
5.3.15	Résistance thermique jonction-ambiante ($R_{th(j-a)}$)	101
5.3.16	Impédance thermique transitoire jonction-boîtier ($Z_{th(j-c)}$)	101
5.3.17	Impédance thermique transitoire jonction-ambiante ($Z_{th(j-a)}$)	102
6	Méthodes de mesure	102
6.1	Généralités	102
6.2	Vérification des valeurs assignées (valeurs limites)	102
6.2.1	Généralités	102
6.2.2	Tensions collecteur-émetteur (V_{CES} , V_{CER} , V_{CEX})	102
6.2.3	Tension inverse d'un transistor bipolaire à grille isolée bloqué en inverse (V_{RS} , V_{RX})	103
6.2.4	Tension grille-émetteur avec collecteur-émetteur en court-circuit ($\pm V_{GES}$)	104
6.2.5	Courant collecteur continu (I_C)	105
6.2.6	Courant collecteur de crête maximal (I_{CRM} et I_{CSM})	106
6.2.7	Courant continu passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (I_{RC})	107
6.2.8	Courant de crête maximal passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (I_{RCRM} et I_{RCSM})	108
6.2.9	Aire maximale de sécurité de fonctionnement en polarisation inverse (RBSOA)	109
6.2.10	Aire maximale de sécurité de fonctionnement en court-circuit (SCSOA)	111
6.3	Méthodes de mesure	115
6.3.1	Tension de saturation collecteur-émetteur (V_{CEsat})	115
6.3.2	Tension de seuil grille-émetteur ($V_{GE(th)}$)	116
6.3.3	Tension passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (V_{RC})	116
6.3.4	Courant collecteur de coupure (I_{CES} , I_{CER} , I_{CEX})	117
6.3.5	Courant de fuite de grille (I_{GES})	118
6.3.6	Courant inverse d'un transistor bipolaire à grille isolée bloqué en inverse (I_{RS} , I_{RX})	119
6.3.7	Capacité d'entrée (C_{ies})	120
6.3.8	Capacité de sortie (C_{oes})	121
6.3.9	Capacité de transfert inverse (C_{res})	123
6.3.10	Charge de grille (Q_G)	124

6.3.11	Résistance de grille interne (r_g).....	125
6.3.12	Temps de commutation à l'état passant ($t_{d(on)}$, t_r , t_{on}) et énergie de commutation à l'état passant (E_{on}).....	126
6.3.13	Temps de commutation à l'état bloqué ($t_{d(off)}$, t_f , t_{off} , t_z) et énergie de commutation à l'état bloqué (E_{off}).....	128
6.3.14	Courant de recouvrement inverse de crête (I_{rrm}), temps de recouvrement inverse (t_{rr}), énergie de recouvrement inverse (E_{rr}) et charge recouvrée en inverse (Q_{rr}) d'un transistor bipolaire à grille isolée bloqué en inverse	130
6.3.15	Courant de recouvrement direct de crête (I_{frm}), temps de recouvrement direct (t_{fr}), énergie de recouvrement directe (E_{fr}) et charge recouvrée directe (Q_{fr}) d'un transistor bipolaire à grille isolée passant en inverse	133
6.3.16	Résistance thermique jonction-boîtier ($R_{th(j-c)}$) et impédance thermique transitoire jonction-boîtier ($Z_{th(j-c)}$).....	135
7	Réception et fiabilité.....	141
7.1	Exigences générales.....	141
7.2	Exigences spécifiques	141
7.2.1	Liste des essais d'endurance et de fiabilité.....	141
7.2.2	Conditions pour les essais d'endurance et de fiabilité.....	141
7.2.3	Caractéristiques définissant la réception et critères pour les essais d'endurance et de fiabilité.....	141
7.2.4	Procédure à suivre en cas d'erreur d'essai.....	142
7.2.5	Essais d'endurance et de fiabilité, et méthodes d'essais.....	142
7.3	Essais de type et essais individuels de série.....	145
7.3.1	Essais de type	145
7.3.2	Essais individuels de série.....	146
Annexe A (normative)	Méthode de mesure de la tension de claquage collecteur-émetteur	147
A.1	Généralités	147
A.2	But.....	147
A.3	Schéma de circuit	147
A.4	Méthode de mesure	147
A.5	Conditions spécifiées	148
Annexe B (normative)	Méthode de mesure de la tension de maintien collecteur-émetteur	149
B.1	Généralités	149
B.2	But.....	149
B.3	Schéma de circuit	149
B.4	Description du circuit et exigences.....	149
B.5	Méthode de mesure	150
B.6	Précautions à prendre.....	150
B.7	Exigences	151
B.8	Conditions spécifiées	151
Annexe C (normative)	Méthode de mesure du courant de coupure sur charge inductive dans des conditions spécifiées.....	152
C.1	Généralités	152
C.2	But.....	152
C.3	Schéma de circuit et formes d'onde	152
C.4	Description du circuit et exigences.....	153
C.5	Méthode de mesure	153
C.6	Conditions spécifiées	153

Annexe D (normative) Aire de sécurité de fonctionnement en polarisation directe

(FBSOA)	154
D.1 Généralités	154
D.2 But	154
D.3 Méthode 1	154
D.3.1 Généralités	154
D.3.2 Schéma de circuit	154
D.3.3 Mode opératoire d'essai	155
D.3.4 Conditions spécifiées	157
D.4 Méthode 2	157
D.4.1 Généralités	157
D.4.2 Schéma de circuit	157
D.4.3 Mode opératoire d'essai et précautions à prendre	158
D.4.4 Conditions spécifiées	159
Bibliographie	160
Figure 1 – Symboles graphiques	94
Figure 2 – Circuit d'essai pour les tensions collecteur-émetteur V_{CES} , V_{CER} , V_{CEX}	103
Figure 3 – Circuit d'essai pour les tensions inverses V_{RS} , V_{RX}	104
Figure 4 – Circuit d'essai pour la tension grille-émetteur $\pm V_{GES}$	105
Figure 5 – Circuit d'essai pour courant collecteur	106
Figure 6 – Circuit d'essai pour courant collecteur de crête	107
Figure 7 – Circuit d'essai pour courant passant en inverse	108
Figure 8 – Circuit d'essai pour courant de crête passant en inverse	109
Figure 9 – Circuit d'essai pour l'aire de sécurité de fonctionnement en polarisation inverse (RBSOA)	110
Figure 10 – Formes d'onde de la tension grille-émetteur V_{GE} et du courant collecteur I_C pendant la commutation à l'état bloqué	110
Figure 11 – Circuit d'essai pour la largeur d'impulsion de l'aire de sécurité de fonctionnement en court-circuit de charge (SCSOA1)	112
Figure 12 – Formes d'onde de la tension grille-émetteur V_{GE} , du courant collecteur I_C et de la tension collecteur-émetteur V_{CE} pendant un état de court-circuit de charge SCSOA1	112
Figure 13 – Circuit d'essai pour l'aire de sécurité de fonctionnement en court-circuit 2 (SCSOA2)	113
Figure 14 – Formes d'ondes pendant SCSOA2	114
Figure 15 – Circuit de mesure de la tension de saturation collecteur-émetteur V_{CEsat}	115
Figure 16 – Circuit de mesure de la tension de seuil grille-émetteur	116
Figure 17 – Circuit de mesure de la tension passant en inverse V_{RC}	117
Figure 18 – Circuit de mesure du courant collecteur de coupure	118
Figure 19 – Circuit de mesure du courant de fuite de grille	119
Figure 20 – Circuit de mesure du courant inverse	120
Figure 21 – Circuit de mesure de la capacité d'entrée	121
Figure 22 – Circuit de mesure de la capacité de sortie	122
Figure 23 – Circuit de mesure de la capacité de transfert inverse	123
Figure 24 – Circuit de mesure de la charge de grille	124
Figure 25 – Forme d'onde de base de la charge de grille	124

Figure 26 – Circuit de mesure de la résistance de grille interne	125
Figure 27 – Circuit de mesure des temps de commutation à l'état passant et de l'énergie de commutation à l'état passant	127
Figure 28 – Formes d'onde pendant le temps de commutation à l'état passant	127
Figure 29 – Circuit de mesure des temps de commutation à l'état bloqué et de l'énergie de commutation à l'état bloqué	129
Figure 30 – Formes d'onde pendant le temps de commutation à l'état bloqué	129
Figure 31 – Circuit de mesure des caractéristiques de recouvrement inverse.....	131
Figure 32 – Formes d'onde pendant le recouvrement inverse	131
Figure 33 – Circuit de mesure des caractéristiques de recouvrement direct	133
Figure 34 – Formes d'onde pendant le recouvrement direct	134
Figure 35 – Circuit de mesure de la variation en fonction de la température de la tension collecteur-émetteur V_{CE} à un faible courant de mesure I_{C1} et pour un échauffement du transistor bipolaire à grille isolée par un fort courant I_{C2}	136
Figure 36 – Variation typique de la tension collecteur-émetteur V_{CE} à un faible courant de mesure I_{C1} en fonction de la température du boîtier T_C (avec un chauffage extérieur, c'est-à-dire $T_C = T_{vj}$)	137
Figure 37 – I_C , V_{CE} et T_C en fonction du temps	138
Figure 38 – Circuit de mesure de la résistance thermique et de l'impédance thermique transitoire: méthode 2	139
Figure 39 – Variation typique de la tension de seuil grille-émetteur $V_{GE(th)}$ à un faible courant de mesure I_{C1} en fonction de la température du boîtier T_C (avec un chauffage extérieur, c'est-à-dire $T_C = T_{vj}$)	140
Figure 40 – I_C , V_{GE} et T_C en fonction du temps.....	141
Figure 41 – Circuit pour le blocage à haute température	143
Figure 42 – Circuit pour grille polarisée à haute température	144
Figure 43 – Circuit pour la durée de vie en fonctionnement intermittent	145
Figure 44 – Nombre de cycles attendu en fonction de l'augmentation de la température ΔT_{vj}	145
Figure A.1 – Circuit de mesure de la tension de claquage collecteur-émetteur	147
Figure B.1 – Circuit de mesure de la tension de maintien collecteur-émetteur V_{CE*sus}	149
Figure B.2 – Lieu de fonctionnement du courant collecteur	150
Figure C.1 – Circuit de mesure du courant de coupure sur charge inductive	152
Figure C.2 – Formes d'ondes du courant collecteur I_C et de la tension collecteur V_{CE} pendant la coupure	153
Figure D.1 – Circuit d'essai pour l'aire de sécurité de fonctionnement en polarisation directe (méthode 1).....	155
Figure D.2 – Caractéristiques typiques ΔV_{CE} en fonction de la tension collecteur-émetteur V_{CE}	156
Figure D.3 – Aire de sécurité de fonctionnement en polarisation directe typique	157
Figure D.4 – Circuit d'essai pour l'aire de sécurité de fonctionnement en polarisation directe (méthode 2).....	158
Figure D.5 – Formes d'onde de fonctionnement en régime d'accrochage	159
Figure D.6 – Caractéristiques I-V en régime d'accrochage.....	159
Tableau 1 – Caractéristiques définissant la réception	102
Tableau 2 – Caractéristiques définissant la réception pour les essais d'endurance et de fiabilité.....	142
Tableau 3 – Essais de type et essais individuels de série minimaux pour les transistors bipolaires à grille isolée, si applicables	146

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS –

Partie 9: Dispositifs discrets – Transistors bipolaires à grille isolée (IGBT)

AVANT-PROPOS

- 1) La Commission Électrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. À cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

La Norme internationale IEC 60747-9 a été établie par le sous-comité 47E: Dispositifs discrets à semiconducteurs, du comité d'études 47 de l'IEC: Dispositifs à semiconducteurs.

Cette troisième édition annule et remplace la deuxième édition parue en 2007. Cette édition constitue une révision technique.

Cette édition inclut les modifications techniques majeures suivantes par rapport à l'édition précédente:

- a) ajout de transistor bipolaire à grille isolée bloqué en inverse et du contenu technique associé;
- b) ajout de transistor bipolaire à grille isolée passant en inverse et du contenu technique associé;
- c) modification, combinaison ou suppression de certaines parties de l'édition précédente.

Le texte de cette Norme internationale est issu des documents suivants:

FDIS	Rapport de vote
47E/675/FDIS	47E/684/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette Norme internationale.

Ce document a été rédigé selon les Directives ISO/IEC, Partie 2.

Une liste de toutes les parties de la série IEC 60747, publiées sous le titre général, *Dispositifs à semiconducteurs*, est disponible sur le site web de l'IEC.

Le comité a décidé que le contenu de ce document ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "<http://webstore.iec.ch>" dans les données relatives au document recherché. À cette date, le document sera

- reconduit,
- supprimé,
- remplacé par une édition révisée, ou
- amendé.

IECNORM.COM : Click to view the full PDF of IEC 60747-9:2019

DISPOSITIFS À SEMICONDUCTEURS –

Partie 9: Dispositifs discrets – Transistors bipolaires à grille isolée (IGBT)

1 Domaine d'application

La présente partie de l'IEC 60747 spécifie la terminologie, les symboles littéraux, les valeurs assignées et caractéristiques essentielles, la vérification des valeurs assignées ainsi que les méthodes de mesure pour les transistors bipolaires à grille isolée (IGBT, *insulated-gate bipolar transistors*).

2 Références normatives

Les documents suivants cités dans le texte constituent, pour tout ou partie de leur contenu, des exigences du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 60747-1:2006, *Dispositifs à semiconducteurs – Partie 1: Généralités*
IEC 60747-1:2006/AMD1:2010

IEC 61340 (toutes les parties), *Électrostatique*

3 Termes et définitions

Pour les besoins du présent document, les termes et définitions suivants s'appliquent.

L'ISO et l'IEC tiennent à jour des bases de données terminologiques destinées à être utilisées en normalisation, consultables aux adresses suivantes:

- IEC Electropedia: disponible à l'adresse <http://www.electropedia.org/>
- ISO Online browsing platform: disponible à l'adresse <http://www.iso.org/obp>

3.1 Termes généraux

3.1.1

transistor bipolaire à grille isolée IGBT

transistor ayant un canal conducteur et une jonction PN dans le sens direct et une autre jonction PN dans le sens inverse, le courant circulant dans le canal et la jonction étant contrôlé par un champ électrique résultant d'une tension appliquée entre les bornes de la grille et de l'émetteur

Note 1 à l'article: La tension collecteur-émetteur étant appliquée, la jonction PN côté collecteur est polarisée dans le sens direct.

Note 2 à l'article: L'abréviation "IGBT" est dérivée du terme anglais développé correspondant "insulated-gate bipolar transistor".

3.1.2

transistor bipolaire à grille isolée à canal N

transistor bipolaire à grille isolée ayant un ou plusieurs canaux conducteurs de type N

[SOURCE: IEC 60050-521:2002, 521-04-56, modifiée – reformulée pour un transistor bipolaire à grille isolée.]

3.1.3

transistor bipolaire à grille isolée à canal P

transistor bipolaire à grille isolée ayant un ou plusieurs canaux conducteurs de type P

[SOURCE: IEC 60050-521:2002, 521-04-57, modifiée – reformulée pour un transistor bipolaire à grille isolée.]

3.1.4

borne de collecteur

collecteur

C

pour un transistor bipolaire à grille isolée à canal N (à canal P), borne en direction de laquelle (à partir de laquelle) le courant collecteur circule en provenance (en direction) du circuit extérieur

3.1.5

borne d'émetteur

émetteur

E

pour un transistor bipolaire à grille isolée à canal N (à canal P), borne à partir de laquelle (en direction de laquelle) le courant collecteur circule en direction (en provenance) du circuit extérieur

3.1.6

borne de grille

grille

G

pour un transistor bipolaire à grille isolée à canal N (à canal P), borne à laquelle une tension est appliquée contre la borne de l'émetteur afin de contrôler le courant collecteur

3.1.7

transistor bipolaire à grille isolée bloqué en inverse

RB-IGBT

transistor bipolaire à grille isolée qui, pour une tension collecteur-émetteur négative, présente un état bloqué en inverse avec une structure de dispositif monolithique

Note 1 à l'article: L'abréviation "RB-IGBT" est dérivée du terme anglais développé correspondant "reverse-blocking insulated-gate bipolar transistor".

3.1.8

transistor bipolaire à grille isolée passant en inverse

RC-IGBT

transistor bipolaire à grille isolée qui, pour une tension collecteur-émetteur négative, conduit de forts courants à des tensions d'amplitude comparable à celle de la tension directe à l'état passant avec une structure de dispositif monolithique

Note 1 à l'article: L'abréviation "RC-IGBT" est dérivée du terme anglais développé correspondant "reverse-conducting insulated-gate bipolar transistor".

3.2 Termes relatifs aux valeurs assignées et aux caractéristiques, tensions et courants

3.2.1

tension collecteur-émetteur

tension entre le collecteur et l'émetteur

3.2.2**tension collecteur-émetteur avec grille-émetteur en court-circuit** V_{CES}

tension collecteur-émetteur pour laquelle le courant collecteur a une faible valeur (absolue) spécifiée, la grille et l'émetteur étant en court-circuit

3.2.3**tension de maintien collecteur-émetteur** $V_{CE^{*}sus}$

tension de claquage collecteur-émetteur (autonivellement) à courant collecteur relativement élevé pour laquelle la tension est relativement insensible aux variations du courant collecteur, dans les conditions spécifiées de charge entre la grille et l'émetteur

Note 1 à l'article: Les conditions spécifiées de charge entre la grille et l'émetteur sont indiquées, dans le symbole littéral, par le troisième indice '*'; voir 4.2 de l'IEC 60747-7:2010.

3.2.4**tension de claquage collecteur-émetteur** $V_{(BR)CES}$

tension entre le collecteur et l'émetteur au-dessus de laquelle le courant collecteur augmente très fortement, la grille et l'émetteur étant en court-circuit

3.2.5**tension de saturation collecteur-émetteur** V_{CEsat}

tension collecteur-émetteur dans des conditions de tension grille-émetteur auxquelles le courant collecteur est essentiellement indépendant de la tension grille-émetteur

3.2.6**tension grille-émetteur**

tension entre la grille et l'émetteur

3.2.7**tension de seuil grille-émetteur** $V_{GE(th)}$

tension grille-émetteur pour laquelle le courant collecteur a une faible valeur (absolue) spécifiée

3.2.8**tension de décharge électrostatique**

tension qui peut être appliquée à la borne de la grille, sans destruction de la couche d'isolation

3.2.9**tension inverse** V_R

<transistor bipolaire à grille isolée bloqué en inverse> valeur de la tension appliquée à un transistor bipolaire à grille isolée dans le sens inverse collecteur-émetteur

3.2.10**tension passant en inverse** V_{RC}

<transistor bipolaire à grille isolée passant en inverse> valeur de la tension qui résulte de la circulation de courant dans le sens inverse collecteur-émetteur

Note 1 à l'article: En l'absence d'ambiguïté, V_F ou V_{EC} peut être utilisé.

3.2.11

courant collecteur de coupure

I_{CE}

courant collecteur pour une tension collecteur-émetteur spécifique, en dessous de la zone de claquage, la grille étant à l'état bloqué

3.2.12

courant collecteur

I_C

courant continu commuté (commandé) par le transistor bipolaire à grille isolée

3.2.13

courant de queue

I_{CZ}

courant collecteur pendant le temps de queue

3.2.14

courant de fuite de grille

courant de fuite grille-émetteur

I_{GES}

courant de fuite dans la borne de grille pour une tension grille-émetteur spécifiée, la borne de collecteur et la borne d'émetteur étant en court-circuit

3.2.15

courant inverse

I_R

<transistor bipolaire à grille isolée bloqué en inverse> valeur du courant circulant dans le transistor bipolaire à grille isolée lorsque la tension inverse collecteur-émetteur spécifiée est appliquée

3.2.16

courant passant en inverse

I_{RC}

<transistor bipolaire à grille isolée passant en inverse> courant conducteur total circulant dans le transistor bipolaire à grille isolée lorsque la tension inverse collecteur-émetteur spécifiée est appliquée

Note 1 à l'article: En l'absence d'ambiguïté, I_F ou I_E peut être utilisé.

3.2.17

courant de recouvrement inverse

I_{rr}

<transistor bipolaire à grille isolée bloqué en inverse> courant inverse qui apparaît pendant le temps de recouvrement inverse

Note 1 à l'article: Pour la valeur de crête du courant de recouvrement inverse pendant le temps de recouvrement inverse, seul le symbole littéral I_{rrm} peut être utilisé.

3.2.18

courant de recouvrement direct

I_{fr}

<transistor bipolaire à grille isolée passant en inverse> courant direct qui apparaît pendant le temps de recouvrement direct

Note 1 à l'article: Pour la valeur de crête du courant de recouvrement direct pendant le temps de recouvrement direct, seul le symbole littéral I_{frm} peut être utilisé.

3.2.19**aire de sécurité de fonctionnement****SOA**

courant collecteur par rapport à la tension collecteur-émetteur où le transistor bipolaire à grille isolée est capable de passer à l'état passant et à l'état bloqué sans défaillance

Note 1 à l'article: L'abréviation "SOA" est dérivée du terme anglais développé correspondant "safe operating area".

3.2.19.1**aire de sécurité de fonctionnement en polarisation directe****FBSOA**

courant collecteur par rapport à la tension collecteur-émetteur où le transistor bipolaire à grille isolée est capable de commuter et d'être à l'état passant sans défaillance

Note 1 à l'article: L'abréviation "FBSOA" est dérivée du terme anglais développé correspondant "forward bias safe operating area".

3.2.19.2**aire de sécurité de fonctionnement en polarisation inverse****RBSOA**

courant collecteur par rapport à la tension collecteur-émetteur où le transistor bipolaire à grille isolée est capable de commuter à l'état bloqué sans défaillance

Note 1 à l'article: RBSOA concerne non seulement le courant collecteur de crête répétitif, mais aussi des conditions de court-circuit.

Note 2 à l'article: L'abréviation "RBSOA" est dérivée du terme anglais développé correspondant "reverse bias safe operating area".

3.2.19.3**aire de sécurité de fonctionnement en court-circuit****SCSOA**

durée du court-circuit et tension collecteur-émetteur où le transistor bipolaire à grille isolée est capable de commuter à l'état passant et à l'état bloqué sans défaillance

Note 1 à l'article: L'abréviation "SCSOA" est dérivée du terme anglais développé correspondant "short circuit safe operating area".

3.3 Termes relatifs aux valeurs assignées et caractéristiques**3.3.1****capacité d'entrée** C_{ies}

capacité entre les bornes de grille et d'émetteur, la borne de collecteur et la borne d'émetteur étant en court-circuit pour un courant alternatif

3.3.2**capacité de sortie** C_{oes}

capacité entre les bornes de collecteur et d'émetteur, la borne de grille et la borne d'émetteur étant en court-circuit pour un courant alternatif

3.3.3**capacité de transfert inverse** C_{res}

capacité entre les bornes de collecteur et de grille

3.3.4

charge de grille

Q_G

charge requise pour augmenter la tension grille-émetteur d'un niveau faible spécifié à un niveau élevé spécifié

3.3.5

résistance de grille interne

r_g

résistance-série équivalente interne entre la grille et la borne de grille

Note 1 à l'article: En l'absence d'ambiguïté, R_{Gint} peut être utilisé.

3.3.6

énergie de commutation à l'état passant

E_{on}

énergie dissipée à l'intérieur du transistor bipolaire à grille isolée pendant la commutation à l'état passant d'une impulsion de courant collecteur unique

Note 1 à l'article: La dissipation de puissance à la commutation à l'état passant correspondante, dans des conditions d'impulsion récurrente, est obtenue en multipliant E_{on} par la fréquence d'impulsion.

3.3.7

énergie de commutation à l'état bloqué

E_{off}

énergie dissipée à l'intérieur du transistor bipolaire à grille isolée pendant le temps de commutation à l'état bloqué ajouté au temps de queue d'une impulsion de courant collecteur unique

Note 1 à l'article: La dissipation de puissance à la commutation à l'état bloqué correspondante, dans des conditions d'impulsion récurrente, est obtenue en multipliant E_{off} par la fréquence d'impulsion.

3.3.8

énergie de recouvrement inverse

E_{rr}

<transistor bipolaire à grille isolée bloqué en inverse> énergie dissipée à l'intérieur du transistor bipolaire à grille isolée pendant un temps d'intégration spécifié d'une impulsion de courant collecteur unique, lorsque le transistor bipolaire à grille isolée est commuté d'une condition de courant direct spécifié à une condition de tension inverse spécifiée, la grille étant en polarisation directe

Note 1 à l'article: La dissipation de puissance de recouvrement inverse correspondante, dans des conditions d'impulsion récurrente, est obtenue en multipliant E_{rr} par la fréquence d'impulsion.

3.3.9

énergie de recouvrement directe

E_{fr}

<transistor bipolaire à grille isolée passant en inverse> énergie dissipée à l'intérieur du transistor bipolaire à grille isolée pendant un temps d'intégration spécifié d'une impulsion de courant collecteur unique, lorsque le transistor bipolaire à grille isolée est commuté d'un courant passant en inverse spécifié à une condition de tension collecteur-émetteur spécifiée, la grille et l'émetteur étant en court-circuit, ou la grille étant en polarisation inverse

Note 1 à l'article: La dissipation de puissance de recouvrement directe correspondante, dans des conditions d'impulsion récurrente, est obtenue en multipliant E_{fr} par la fréquence d'impulsion.

3.3.10

charge recouverte en inverse

Q_{rr}

<transistor bipolaire à grille isolée bloqué en inverse> charge totale recouverte à partir du transistor bipolaire à grille isolée pendant un temps d'intégration spécifié d'une impulsion de courant collecteur unique, lorsque le transistor bipolaire à grille isolée est commuté d'une

condition de courant direct spécifié à une condition de tension inverse spécifiée, la grille étant en polarisation directe

3.3.11

charge recouverte directe

Q_{fr}

<transistor bipolaire à grille isolée passant en inverse> charge totale recouverte à partir du transistor bipolaire à grille isolée pendant un temps d'intégration spécifié d'une impulsion de courant collecteur unique, lorsque le transistor bipolaire à grille isolée est commuté d'une condition de courant passant en inverse spécifié à une condition de tension collecteur-émetteur spécifiée, la grille et l'émetteur étant en court-circuit, ou la grille étant en polarisation inverse

3.3.12

temps de retard de commutation à l'état passant

$t_{d(on)}$

intervalle de temps entre le début d'une impulsion de tension aux bornes d'entrée permettant la commutation du transistor bipolaire à grille isolée de l'état bloqué à l'état passant, et le début de la croissance du courant collecteur

Note 1 à l'article: En général, le temps est mesuré entre des points correspondant à 10 % des amplitudes d'impulsion d'entrée et de sortie.

3.3.13

temps de montée

t_r

intervalle de temps entre les instants où la croissance du courant collecteur atteint les valeurs faible et élevée spécifiées, respectivement, lorsque le transistor bipolaire à grille isolée est commuté de l'état bloqué à l'état passant

Note 1 à l'article: Les valeurs faible et élevée représentent généralement 10 % et 90 % de l'amplitude d'impulsion.

3.3.14

temps de commutation à l'état passant

t_{on}

somme du temps de retard de commutation à l'état passant et du temps de montée

3.3.15

temps de retard de commutation à l'état bloqué

$t_{d(off)}$

intervalle de temps entre la fin d'une impulsion de tension aux bornes d'entrée ayant maintenu le transistor bipolaire à grille isolée à l'état passant, et le début de la décroissance du courant collecteur lorsque le transistor bipolaire à grille isolée est commuté de l'état passant à l'état bloqué

Note 1 à l'article: En général, le temps est mesuré entre des points correspondant à 90 % des amplitudes d'impulsion d'entrée et de sortie.

3.3.16

temps de descente

t_f

intervalle de temps entre les instants où la décroissance du courant collecteur atteint les valeurs élevée et faible spécifiées, respectivement, lorsque le transistor bipolaire à grille isolée est commuté de l'état passant à l'état bloqué

Note 1 à l'article: Les valeurs élevée et faible représentent généralement 90 % et 10 % de l'amplitude d'impulsion.

3.3.17

temps de commutation à l'état bloqué

t_{off}

somme du temps de retard de commutation à l'état bloqué et du temps de descente

3.3.18 temps de queue

t_z

intervalle de temps entre la fin du temps de commutation à l'état bloqué et le moment où le courant collecteur est tombé à 2 % ou à une valeur spécifiée plus faible

Note 1 à l'article: En l'absence d'ambiguïté, t_t peut être utilisé.

3.3.19 temps de recouvrement inverse

t_{rr}

<transistor bipolaire à grille isolée bloqué en inverse> intervalle de temps entre le moment où le courant passe par zéro, lors du passage du sens direct au sens inverse, et le moment où soit le courant inverse est réduit de sa valeur de crête I_{rrm} à une valeur faible spécifiée, soit le courant inverse extrapolé atteint zéro

3.3.20 temps de recouvrement direct

t_{fr}

<transistor bipolaire à grille isolée passant en inverse> intervalle de temps entre le moment où le courant passe par zéro, lors du passage du sens inverse au sens direct, et le moment où soit le courant direct est réduit de sa valeur de crête I_{frm} à une valeur faible spécifiée, soit le courant inverse extrapolé atteint zéro

4 Symboles littéraux

4.1 Généralités

Les symboles littéraux généraux pour les transistors bipolaires à grille isolée sont définis à l'Article 4 de l'IEC 60747-1:2006.

4.2 Symboles graphiques

Les symboles graphiques présentés à la Figure 1 sont utilisés dans le présent document. Les dispositifs à l'intérieur du cercle sont reliés par une connexion monolithique. Dans le cas de la Figure 1a) (transistor bipolaire à grille isolée), le cercle peut être omis.

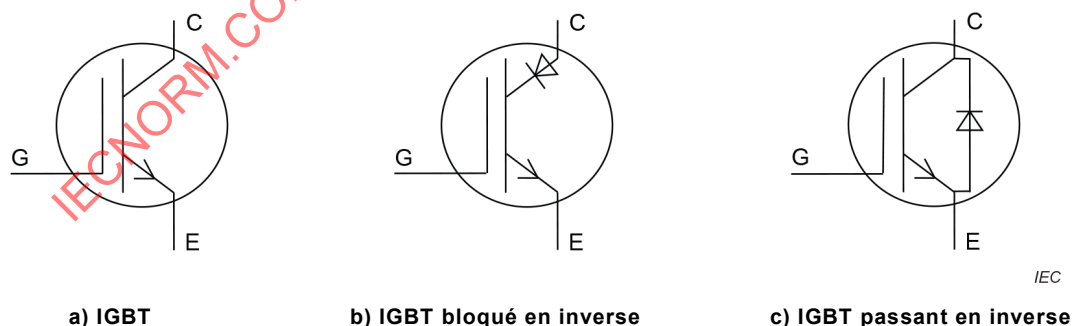


Figure 1 – Symboles graphiques

Seuls les symboles graphiques pour les IGBT à canal N sont utilisés dans le présent document. Ils s'appliquent également pour la mesure des dispositifs à canal P. Dans le cas de dispositifs à canal P, la polarité doit être adaptée.

4.3 Autres indices généraux

C,c collecteur
E,e émetteur
G,g grille

sat	saturation
th	threshold (seuil)
Z,z	queue
S	charge en court-circuit
R	charge résistive
X	charge avec une tension grille-émetteur spécifiée
sus	sustaining (maintien)
I	IGBT (transistor bipolaire à grille isolée)
RC	passant en inverse

4.4 Liste des symboles littéraux

4.4.1 Tensions

Nom et désignation	Symbole littéral
Tension collecteur-émetteur	V_{CE}
Tension collecteur-émetteur, grille-émetteur en court-circuit	V_{CES}
Tension de maintien collecteur-émetteur	$V_{CE^{*}sus}$
Tension de claquage collecteur-émetteur, grille-émetteur en court-circuit	$V_{(BR)CES}$
Tension de saturation collecteur-émetteur	V_{CEsat}
Tension grille-émetteur	V_{GE}
Tension grille-émetteur, collecteur-émetteur en court-circuit	V_{GES}
Tension de seuil grille-émetteur	$V_{GE(th)}$
Tension inverse d'un transistor bipolaire à grille isolée bloqué en inverse	$V_{R^{*}}$
Tension passant en inverse d'un transistor bipolaire à grille isolée passant en inverse	V_{RC} (ou V_F ou V_{EC})

4.4.2 Courants

Nom et désignation	Symbole littéral
Courant collecteur	I_C
Courant collecteur de crête	I_{CM}
Courant collecteur de crête répétitif	I_{CRM} (ou I_{CP})
Courant collecteur de crête non répétitif	I_{CSM}
Courant de coupure collecteur-émetteur, grille-émetteur en court-circuit	I_{CES}
Courant de queue	I_{CZ}
Courant de grille	I_G
Courant de fuite de grille, collecteur-émetteur en court-circuit	I_{GES}
Courant inverse d'un transistor bipolaire à grille isolée bloqué en inverse	$I_{R^{*}}$
Courant passant en inverse d'un transistor bipolaire à grille isolée passant en inverse	I_{RC} (ou I_F ou I_E)
Courant de crête répétitif passant en inverse d'un transistor bipolaire à grille isolée passant en inverse	I_{RCRM} (ou I_{FP})
Courant de crête non répétitif passant en inverse d'un transistor bipolaire à grille isolée passant en inverse	I_{RCSM}
Courant de recouvrement inverse d'un transistor bipolaire à grille isolée bloqué en inverse	I_{rr}
Courant de recouvrement direct d'un transistor bipolaire à grille isolée passant en inverse	I_{fr}

4.4.3 Autres grandeurs électriques

Nom et désignation	Symbole littéral
Capacité d'entrée	C_{ies}
Capacité de sortie	C_{oes}
Capacité de transfert inverse	C_{res}
Charge de grille	Q_G
Résistance de grille interne	r_g
Dissipation de puissance à la commutation à l'état passant	P_{on}
Énergie de commutation à l'état passant	E_{on}
Dissipation de puissance à la commutation à l'état bloqué	P_{off}
Énergie de commutation à l'état bloqué	E_{off}
Dissipation de puissance de recouvrement inverse d'un transistor bipolaire à grille isolée bloqué en inverse	P_{rr}
Énergie de recouvrement inverse d'un transistor bipolaire à grille isolée bloqué en inverse	E_{rr}
Charge recouvrée en inverse d'un transistor bipolaire à grille isolée bloqué en inverse	Q_{rr}
Dissipation de puissance de recouvrement direct d'un transistor bipolaire à grille isolée passant en inverse	P_{fr}
Énergie de recouvrement directe d'un transistor bipolaire à grille isolée passant en inverse	E_{fr}
Charge recouvrée directe d'un transistor bipolaire à grille isolée passant en inverse	Q_{fr}
Dissipation de puissance à l'état conducteur	P_{cond}
Énergie à l'état conducteur	E_{cond}
Dissipation totale de puissance (dissipation de puissance du collecteur)	$P_{tot} (P_C)$

4.4.4 Temps

Nom et désignation	Symbole littéral
Temps de retard de commutation à l'état passant	$t_{d(on)}$
Temps de montée	t_r
Temps de commutation à l'état passant	t_{on}
Temps de retard de commutation à l'état bloqué	$t_{d(off)}$
Temps de descente	t_f
Temps de commutation à l'état bloqué	t_{off}
Temps de queue	t_z (ou t_t)
Temps de recouvrement inverse d'un transistor bipolaire à grille isolée bloqué en inverse	t_{rr}
Temps de recouvrement direct d'un transistor bipolaire à grille isolée passant en inverse	t_{fr}
Durée d'impulsion de tenue au court-circuit	t_{psc}

4.4.5 Grandeurs thermiques

Nom et désignation	Symbole littéral
Résistance thermique jonction-boîtier	$R_{th(j-c)}$
Impédance thermique transitoire jonction-boîtier	$Z_{th(j-c)}$

5 Valeurs assignées et caractéristiques essentielles

5.1 Généralités

Il existe plusieurs sous-catégories de transistors bipolaires à grille isolée passant en inverse (RC-IGBT):

- a) élément de diode adapté uniquement à une commutation douce;
- b) élément de diode adapté à une commutation dure (approche la plus courante);
- c) caractéristiques de diode conçues intentionnellement pour varier en fonction de la tension de grille (entre une faible chute de tension de conduction et une faible charge de recouvrement).

Le présent document couvre uniquement la sous-catégorie b) en raison de son usage courant.

5.2 Valeurs assignées (valeurs limites)

5.2.1 Généralités

Les valeurs assignées doivent être valables dans toute la plage des conditions de fonctionnement, comme cela est indiqué pour le dispositif individuel, en faisant référence à une courbe, le cas échéant.

5.2.2 Température de fonctionnement ambiante ou température du boîtier ou température virtuelle de jonction (T_a ou T_c ou T_{vj})

Valeurs maximale et minimale.

5.2.3 Température de stockage (T_{stg})

Valeurs maximale et minimale.

5.2.4 Tension collecteur-émetteur avec grille-émetteur en court-circuit (V_{CES})

Valeur maximale.

NOTE Cette valeur limite est inférieure à $V_{(BR)CES}$. (Voir 5.3.2.)

5.2.5 Tension grille-émetteur avec collecteur-émetteur en court-circuit (V_{GES})

Valeurs positives et négatives maximales.

5.2.6 Tension continue inverse d'un transistor bipolaire à grille isolée bloqué en inverse (V_{R*})

Valeur maximale.

5.2.7 Courant collecteur continu (I_C)

Valeur maximale.

5.2.8 Courant collecteur de crête répétitif (I_{CRM})

Valeur maximale pour des impulsions rectangulaires avec durée d'impulsion et facteur d'utilisation spécifiés.

5.2.9 Courant collecteur de crête non répétitif (I_{CSM})

Valeur maximale pour une impulsion rectangulaire avec durée d'impulsion spécifiée.

5.2.10 Courant continu passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (I_{RC})

Valeur maximale.

5.2.11 Courant de crête répétitif passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (I_{RCRM})

Valeur maximale pour des impulsions rectangulaires avec durée d'impulsion et facteur d'utilisation spécifiés.

5.2.12 Courant de crête non répétitif passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (I_{RCSM})

Valeur maximale pour une impulsion rectangulaire avec durée d'impulsion spécifiée.

5.2.13 Dissipation totale de puissance (P_{tot})

Valeur maximale avec une courbe de réduction s'il y a lieu.

5.2.14 Aire maximale de sécurité de fonctionnement en polarisation directe (FBSOA) (s'il y a lieu)

Schéma indiquant le courant collecteur assigné maximal I_C après la commutation à l'état passant, qui ne doit pas être dépassé, même dans les meilleures conditions de refroidissement, en fonction de la tension collecteur-émetteur V_{CE} avant et pendant la commutation à l'état passant en courant continu et pour différentes durées d'impulsion, la température du boîtier étant égale à 25 °C.

NOTE La méthode d'essai est indiquée à l'Annexe D.

5.2.15 Aire maximale de sécurité de fonctionnement en polarisation inverse (RBSOA)

Schéma représentant les conditions du couple courant collecteur I_C et tension collecteur-émetteur V_{CE} que peut supporter simultanément sans défaillance le transistor bipolaire à grille isolée pendant une courte période à la commutation à l'état bloqué dans les conditions spécifiées.

NOTE La capacité d'arrêt du courant du collecteur pour la charge inductive est différente, et sa méthode de mesure est indiquée à l'Annexe C.

5.2.16 Aire maximale de sécurité de fonctionnement en court-circuit (SCSOA)

L'aire maximale de sécurité de fonctionnement en court-circuit est définie par un couple de valeurs de durée du court-circuit t_{psc} et de tension collecteur-émetteur V_{CE} , qui ne doit pas être dépassé dans des conditions de court-circuit de charge. Le dispositif peut être mis à l'état passant, puis de nouveau à l'état bloqué, pour court-circuiter la source de tension sans défaillance.

En l'absence d'ambiguïté, t_{sc} peut être utilisé à la place de t_{psc} .

5.2.17 Courant maximal aux bornes (I_{IRMS}) (s'il y a lieu)

Valeur efficace maximale du courant à travers les bornes principales.

5.2.18 Force de fixation (F)

Valeurs maximale et minimale, s'il y a lieu.

5.2.19 Couple de fixation (M)

Valeurs maximale et minimale, s'il y a lieu.

5.3 Caractéristiques

5.3.1 Généralités

Les caractéristiques doivent être données à T_{vj} (température virtuelle de jonction) = 25 °C, sauf indication contraire, et à une autre température spécifiée.

5.3.2 Tension de claquage collecteur-émetteur ($V_{(BR)CES}$) (s'il y a lieu)

Valeur minimale avec la grille et l'émetteur en court-circuit et à un courant collecteur spécifié.

NOTE La méthode de mesure est indiquée à l'Annexe A.

5.3.3 Tension de maintien collecteur-émetteur (V_{CE*sus}) (s'il y a lieu)

Valeur minimale à un courant collecteur spécifié et dans les conditions spécifiées de charge entre la grille et l'émetteur.

NOTE La méthode de mesure est indiquée à l'Annexe B.

5.3.4 Tension de saturation collecteur-émetteur (V_{CEsat})

Valeur maximale à la tension de grille et au courant collecteur spécifiés.

5.3.5 Tension de seuil grille-émetteur ($V_{GE(th)}$)

Valeurs minimale et maximale à la tension collecteur-émetteur et au courant collecteur spécifiés.

5.3.6 Tension passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (V_{RC})

Valeur maximale à un courant passant en inverse spécifié.

5.3.7 Courant de coupure collecteur-émetteur (I_{CE*})

Valeur maximale à une tension collecteur-émetteur élevée spécifiée et dans les conditions spécifiées de charge entre la grille et l'émetteur.

5.3.8 Courant de fuite de grille (I_{GES})

Valeur maximale à la tension assignée maximale grille-émetteur.

5.3.9 Courant inverse d'un transistor bipolaire à grille isolée bloqué en inverse (I_{R*})

Valeur maximale à une tension inverse collecteur-émetteur élevée spécifiée et dans les conditions spécifiées de charge entre la grille et l'émetteur.

5.3.10 Capacités

5.3.10.1 Généralités

Valeurs typiques des éléments suivants, à la tension collecteur-émetteur et à la fréquence d'essai spécifiées.

5.3.10.2 Capacité d'entrée (C_{ies})

Capacité d'entrée typique pour les petits signaux, en configuration émetteur commun, dans des conditions spécifiées de tension collecteur-émetteur et de tension grille-émetteur et à une fréquence spécifiée, avec la sortie mise en court-circuit pour un courant alternatif.

5.3.10.3 Capacité de sortie (C_{oes})

Capacité de sortie typique pour les petits signaux, en configuration émetteur commun, dans des conditions spécifiées de tension collecteur-émetteur et de tension grille-émetteur et à une fréquence spécifiée, avec l'entrée mise en court-circuit pour un courant alternatif.

5.3.10.4 Capacité de transfert inverse (C_{res})

Capacité de transfert inverse typique pour les petits signaux, en configuration émetteur commun, dans des conditions spécifiées de tension collecteur-émetteur et de tension grille-émetteur et à une fréquence spécifiée.

5.3.11 Charge de grille (Q_G)

Valeur type aux valeurs spécifiées de la tension grille-émetteur, de la tension collecteur-émetteur avant la commutation à l'état passant et du courant collecteur après la commutation à l'état passant.

5.3.12 Résistance de grille interne (r_g)

Valeur maximale et/ou type.

5.3.13 Caractéristiques de commutation

5.3.13.1 Temps de retard de commutation à l'état passant ($t_{d(on)}$), temps de montée (t_r) et énergie de commutation à l'état passant (E_{on})

Valeur maximale et/ou valeur type par impulsion dans les conditions spécifiées suivantes:

- tension collecteur-émetteur avant commutation à l'état passant;
- courant collecteur après commutation à l'état passant;
- conditions de charge;
- tension grille-émetteur;
- résistance dans le circuit grille-émetteur;
- inductance parasite sans nivellement du circuit principal;
- température du boîtier ou température ambiante ou température virtuelle de jonction.

5.3.13.2 Temps de retard de commutation à l'état bloqué ($t_{d(off)}$), temps de descente (t_f), temps de queue (t_z) et énergie de commutation à l'état bloqué (E_{off})

Valeur maximale et/ou valeur type par impulsion dans les conditions spécifiées suivantes:

- courant collecteur avant commutation à l'état bloqué;
- tension collecteur-émetteur après commutation à l'état bloqué;

- conditions de charge;
- tension grille-émetteur;
- résistance dans le circuit grille-émetteur;
- inductance parasite sans nivellement du circuit principal;
- température du boîtier ou température ambiante ou température virtuelle de jonction.

5.3.13.3 Courant de recouvrement inverse de crête (I_{rrm}), temps de recouvrement inverse (t_{rr}), énergie de recouvrement inverse (E_{rr}) et charge recouvrée en inverse (Q_{rr}) d'un transistor bipolaire à grille isolée bloqué en inverse

Valeur maximale et/ou valeur type par impulsion dans les conditions spécifiées suivantes:

- courant collecteur avant commutation en sens inverse, avec polarisation positive de la grille;
- taux de décroissance du courant collecteur di_C/dt ;
- tension inverse collecteur-émetteur après commutation en sens inverse;
- conditions de charge;
- inductance parasite sans nivellement du circuit principal;
- température du boîtier ou température ambiante ou température virtuelle de jonction.

5.3.13.4 Courant de recouvrement direct de crête (I_{frm}), temps de recouvrement direct (t_{fr}), énergie de recouvrement directe (E_{fr}) et charge recouvrée directe (Q_{fr}) d'un transistor bipolaire à grille isolée passant en inverse

Valeur maximale et/ou valeur type par impulsion dans les conditions spécifiées suivantes:

- courant passant en inverse avant commutation en sens direct, la grille et l'émetteur étant en court-circuit, ou la grille étant en polarisation inverse;
- taux de décroissance du courant passant en inverse di_{RC}/dt ;
- tension collecteur-émetteur après commutation en sens direct;
- conditions de charge;
- inductance parasite sans nivellement du circuit principal;
- température du boîtier ou température ambiante ou température virtuelle de jonction.

5.3.14 Résistance thermique jonction-boîtier ($R_{th(j-c)}$)

Valeur maximale pour les transistors bipolaires à grille isolée à température de boîtier spécifiée.

NOTE Pour les transistors bipolaires à grille isolée passant en inverse, la résistance thermique dans le sens direct (IGBT) et la résistance thermique dans le sens inverse (diode) sont données séparément en tant que $R_{th(j-c)}$ et $R_{th(j-c)RC}$ en cas de valeurs différentes.

5.3.15 Résistance thermique jonction-ambiante ($R_{th(j-a)}$)

Valeur maximale pour les transistors bipolaires à grille isolée à température ambiante spécifiée.

NOTE Pour les transistors bipolaires à grille isolée passant en inverse, la résistance thermique dans le sens direct (IGBT) et la résistance thermique dans le sens inverse (diode) sont données séparément en tant que $R_{th(j-a)}$ et $R_{th(j-a)RC}$ en cas de valeurs différentes.

5.3.16 Impédance thermique transitoire jonction-boîtier ($Z_{th(j-c)}$)

Pour les transistors bipolaires à grille isolée à température de boîtier spécifiée, schéma montrant les valeurs maximales en fonction du temps écoulé après une variation en échelon de la dissipation de puissance, ou des éléments analytiques.

NOTE Pour les transistors bipolaires à grille isolée passant en inverse, l'impédance thermique dans le sens direct (IGBT) et l'impédance thermique dans le sens inverse (diode) sont données séparément en tant que $Z_{th(j-c)}$ et $Z_{th(j-a)RC}$ en cas de valeurs différentes.

5.3.17 Impédance thermique transitoire jonction–ambiante ($Z_{th(j-a)}$)

Pour les transistors bipolaires à grille isolée à température ambiante spécifiée, schéma montrant les valeurs maximales en fonction du temps écoulé après une variation en échelon de la dissipation de puissance.

NOTE Pour les transistors bipolaires à grille isolée passant en inverse, l'impédance thermique dans le sens direct (IGBT) et l'impédance thermique dans le sens inverse (diode) sont données séparément en tant que $Z_{th(j-a)}$ et $Z_{th(j-a)RC}$ en cas de valeurs différentes.

6 Méthodes de mesure

6.1 Généralités

Les polarités présentées dans ces circuits sont applicables aux dispositifs à canal N. Les circuits peuvent être adaptés pour des dispositifs à canal P en inversant les polarités des appareils de mesure, des générateurs et des sources d'alimentation. Les précautions de manipulation données dans l'IEC 61340 (toutes les parties) et les méthodes de mesure données dans l'IEC 60747-1 s'appliquent.

6.2 Vérification des valeurs assignées (valeurs limites)

6.2.1 Généralités

Après l'essai suivant, confirmer les caractéristiques des transistors bipolaires à grille isolée spécifiées au Tableau 1.

Tableau 1 – Caractéristiques définissant la réception

Caractéristiques	Critères de réception
I_{CES}	$I_{CES} < USL$
I_{GES}	$I_{GES} < USL$
I_R (RB-IGBT)	$I_R < USL$
V_{CESat}	$V_{CESat} < USL$
$V_{GE(th)}$	$LSL < V_{GE(th)} < USL$
V_{RC} (RC-IGBT)	$V_{RC} < USL$
USL (<i>upper specification limit</i>): limite supérieure de la spécification	
LSL (<i>lower specification limit</i>): limite inférieure de la spécification	

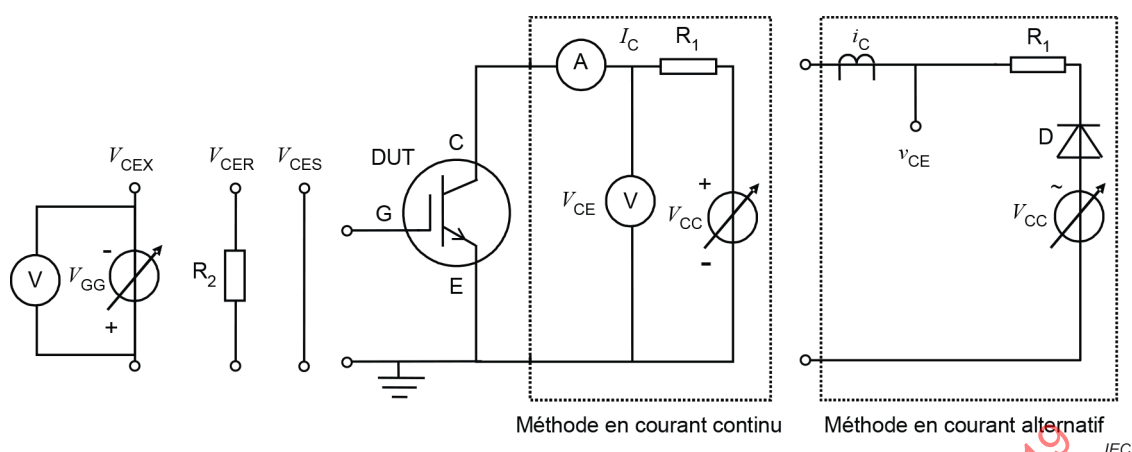
6.2.2 Tensions collecteur–émetteur (V_{CES} , V_{CER} , V_{CEX})

6.2.2.1 But

Vérifier qu'un transistor bipolaire à grille isolée supporte les tensions collecteur–émetteur assignées, V_{CES} , V_{CER} ou V_{CEX} , dans des conditions spécifiées.

6.2.2.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 2.



Légende

- DUT dispositif en essai
D diode de redressement

Figure 2 – Circuit d'essai pour les tensions collecteur-émetteur V_{CES} , V_{CER} , V_{CEX}

6.2.2.3 Description du circuit

V_{CC} et V_{GG} sont les sources de tension. R_1 est une résistance de protection du circuit. R_2 est une résistance entre la grille et l'émetteur.

6.2.2.4 Mode opératoire d'essai

Il existe deux méthodes, l'une en courant continu et l'autre en courant alternatif. Les circuits sont représentés à la Figure 2.

La température est réglée à la valeur spécifiée. La condition spécifiée entre la grille et l'émetteur est appliquée. La tension collecteur-émetteur est augmentée jusqu'à la valeur spécifiée et le courant I_{CES} , I_{CER} ou I_{CEX} est mesuré en faisant référence aux conditions de grille appliquées.

6.2.2.5 Conditions spécifiées

- Tension collecteur-émetteur V_{CE} .
- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .
- V_{CEX} : tension grille-émetteur $-V_{GG}$.
- V_{CER} : valeur de la résistance entre grille et émetteur.
- V_{CES} : court-circuit entre grille et émetteur.

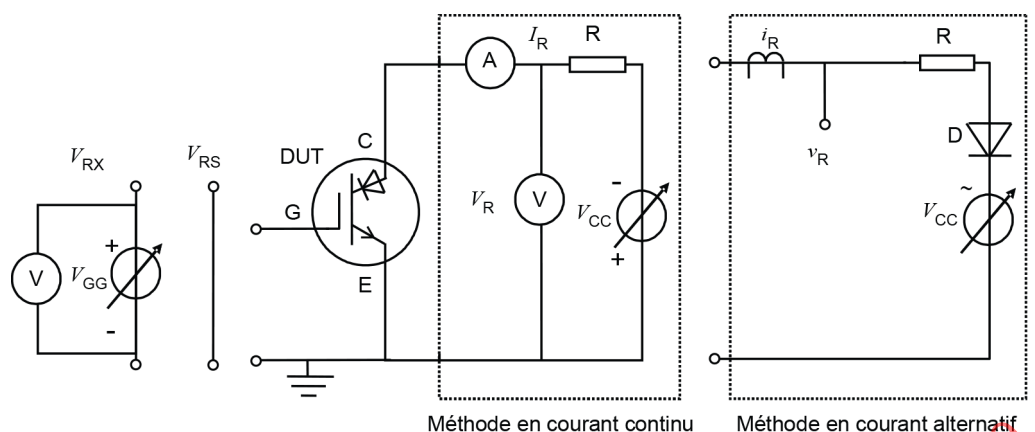
6.2.3 Tension inverse d'un transistor bipolaire à grille isolée bloqué en inverse (V_{RS} , V_{RX})

6.2.3.1 But

Vérifier qu'un transistor bipolaire à grille isolée bloqué en inverse supporte les tensions inverses collecteur-émetteur assignées, V_{RS} ou V_{RX} , dans des conditions spécifiées.

6.2.3.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 3.



Légende

- DUT dispositif en essai
D diode de redressement

Figure 3 – Circuit d'essai pour les tensions inverses V_{RS} , V_{RX}

6.2.3.3 Description du circuit

V_{CC} et V_{GG} sont les sources de tension. R est une résistance de protection du circuit.

6.2.3.4 Mode opératoire d'essai

Il existe deux méthodes, l'une en courant continu et l'autre en courant alternatif. Les circuits sont représentés à la Figure 3.

La température est réglée à la valeur spécifiée. La condition spécifiée entre la grille et l'émetteur est appliquée. La tension inverse collecteur-émetteur est augmentée jusqu'à la valeur spécifiée et le courant I_{RS} ou I_{RX} est mesuré en faisant référence aux conditions de grille appliquées.

6.2.3.5 Conditions spécifiées

- Tension inverse collecteur-émetteur V_R .
- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .
- V_{RS} : court-circuit entre grille et émetteur.
- V_{RX} : tension grille-émetteur V_{GG} .

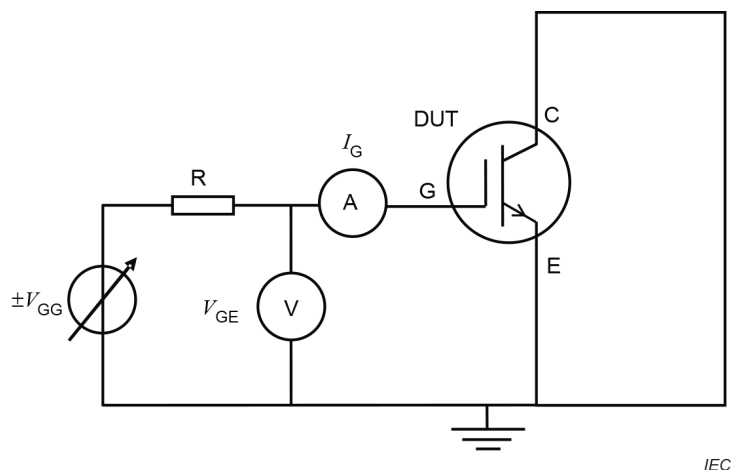
6.2.4 Tension grille-émetteur avec collecteur-émetteur en court-circuit ($\pm V_{GES}$)

6.2.4.1 But

Vérifier qu'un transistor bipolaire à grille isolée supporte la tension grille-émetteur assignée $\pm V_{GE}$, dans des conditions spécifiées.

6.2.4.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 4.



Légende

DUT dispositif en essai

Figure 4 – Circuit d'essai pour la tension grille-émetteur $\pm V_{GES}$

6.2.4.3 Description du circuit

V_{GG} est la source de tension. R est une résistance de protection du circuit.

6.2.4.4 Mode opératoire d'essai

La tension grille-émetteur V_{GE} est réglée à la valeur spécifiée. Une résistance de protection R doit être fournie.

6.2.4.5 Conditions spécifiées

- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .
- Courant de fuite grille-émetteur I_{GES} .
- Court-circuit entre collecteur et émetteur.

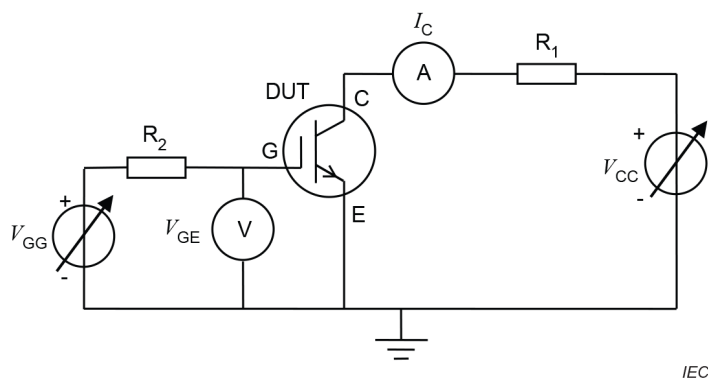
6.2.5 Courant collecteur continu (I_C)

6.2.5.1 But

Vérifier que la capacité en courant collecteur d'un transistor bipolaire à grille isolée n'est pas inférieure à la valeur assignée maximale de I_C dans des conditions spécifiées.

6.2.5.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 5.



Légende

DUT dispositif en essai

Figure 5 – Circuit d'essai pour courant collecteur

6.2.5.3 Description du circuit

V_{CC} et V_{GG} sont les sources de tension. R_1 et R_2 sont des résistances de protection du circuit.

6.2.5.4 Mode opératoire d'essai

La température (T_a ou T_c ou T_{vj}) et la tension grille-émetteur sont réglées et maintenues aux valeurs spécifiées. La tension d'alimentation (V_{CC}) est augmentée jusqu'à ce que I_C atteigne la valeur spécifiée. L'équilibre thermique peut être atteint.

6.2.5.5 Conditions spécifiées

- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .
- Courant collecteur I_C .
- Tension grille-émetteur V_{GE} .

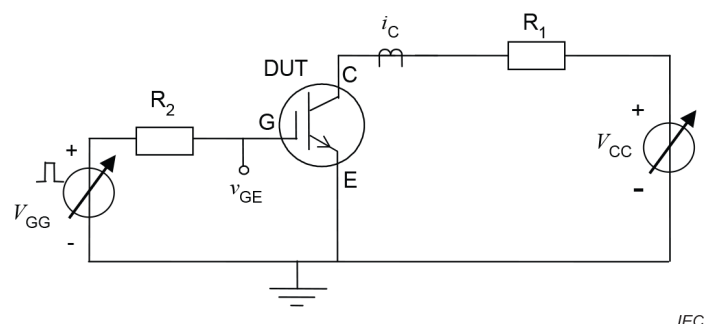
6.2.6 Courant collecteur de crête maximal (I_{CRM} et I_{CSM})

6.2.6.1 But

Vérifier que la capacité en courant collecteur de crête d'un transistor bipolaire à grille isolée n'est pas inférieure à la valeur assignée maximale de I_{CM} dans des conditions spécifiées.

6.2.6.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 6.



Légende

DUT dispositif en essai

Figure 6 – Circuit d'essai pour courant collecteur de crête

6.2.6.3 Description du circuit

V_{CC} est la source de tension et V_{GG} est le générateur d'impulsions de grille. R_1 et R_2 sont des résistances de protection du circuit.

6.2.6.4 Mode opératoire d'essai

La température (T_a ou T_c ou T_{vj}) et la tension grille-émetteur sont réglées et maintenues aux valeurs spécifiées. La tension d'alimentation (V_{CC}) est augmentée jusqu'à ce que I_C atteigne la valeur spécifiée.

6.2.6.5 Conditions spécifiées

- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .
- Courant collecteur I_{CM} .
- Tension grille-émetteur, largeur d'impulsion et facteur d'utilisation pour I_{CRM} , largeur d'impulsion pour I_{CSM} .

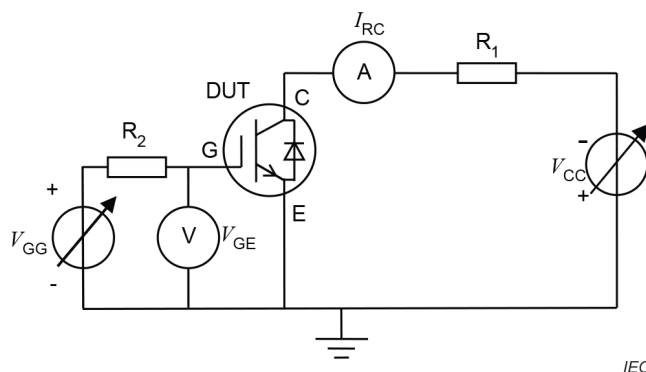
6.2.7 Courant continu passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (I_{RC})

6.2.7.1 But

Vérifier que la capacité en courant passant en inverse d'un transistor bipolaire à grille isolée passant en inverse n'est pas inférieure à la valeur assignée maximale de I_{RC} dans des conditions spécifiées.

6.2.7.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 7.



Légende

DUT dispositif en essai

Figure 7 – Circuit d'essai pour courant passant en inverse

6.2.7.3 Description du circuit

V_{GG} est la source de tension. La source de tension V_{CC} fournit un courant passant en inverse. R_1 et R_2 sont des résistances de protection du circuit.

6.2.7.4 Mode opératoire d'essai

La température (T_a ou T_c ou T_{vj}) est réglée et maintenue aux valeurs spécifiées. La tension d'alimentation (V_{GG}) est réglée et maintenue à la valeur spécifiée de V_{GE} . La tension d'alimentation (V_{CC}) est augmentée jusqu'à ce que I_{RC} atteigne la valeur spécifiée. L'équilibre thermique peut être atteint.

6.2.7.5 Conditions spécifiées

- Température ambiante ou température de boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .
- Tension grille-émetteur V_{GE} , ou court-circuit entre la grille et l'émetteur ($V_{GE} = 0$ V).
- Courant passant en inverse I_{RC} .

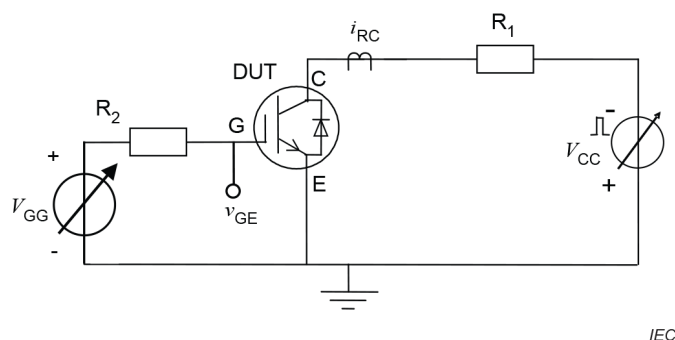
6.2.8 Courant de crête maximal passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (I_{RCRM} et I_{RCSM})

6.2.8.1 But

Vérifier que la capacité en courant de crête passant en inverse d'un transistor bipolaire à grille isolée passant en inverse n'est pas inférieure à la valeur assignée maximale de I_{RCM} dans des conditions spécifiées.

6.2.8.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 8.



Légende

DUT dispositif en essai

Figure 8 – Circuit d'essai pour courant de crête passant en inverse

6.2.8.3 Description du circuit

V_{GG} est la source de tension. V_{CC} est la source de tension en impulsions. R_1 et R_2 sont des résistances de protection du circuit.

6.2.8.4 Mode opératoire d'essai

La température (T_a ou T_c ou T_{vj}) est réglée et maintenue aux valeurs spécifiées. La tension d'alimentation (V_{GG}) est réglée et maintenue à la valeur spécifiée de V_{GE} . La tension d'alimentation (V_{CC}) est augmentée jusqu'à ce que I_{RCM} atteigne la valeur spécifiée.

6.2.8.5 Conditions spécifiées

- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .
- Tension grille-émetteur V_{GE} , ou court-circuit entre la grille et l'émetteur ($V_{GE} = 0$ V).
- Courant de crête passant en inverse I_{RCM} .
- Largeur d'impulsion et facteur d'utilisation pour I_{RCRM} , largeur d'impulsion pour I_{RCSM} .

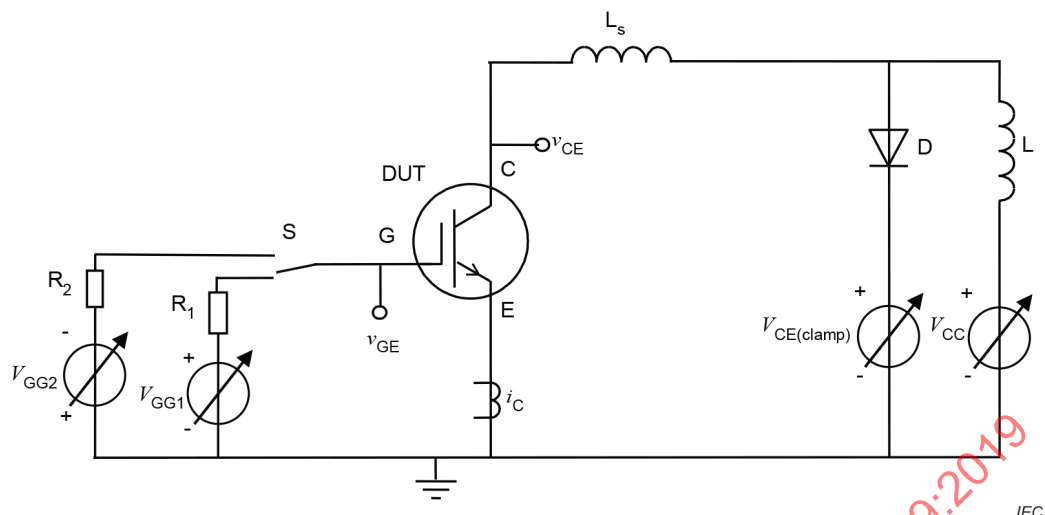
6.2.9 Aire maximale de sécurité de fonctionnement en polarisation inverse (RBSOA)

6.2.9.1 But

Vérifier que le transistor bipolaire à grille isolée fonctionne en toute fiabilité dans la RBSOA.

6.2.9.2 Schéma de circuit et formes d'onde

Le schéma de circuit est représenté à la Figure 9 et les formes d'onde sont représentées à la Figure 10.



Légende

- DUT dispositif en essai
D diode de nivellement

Figure 9 – Circuit d'essai pour l'aire de sécurité de fonctionnement en polarisation inverse (RBSOA)

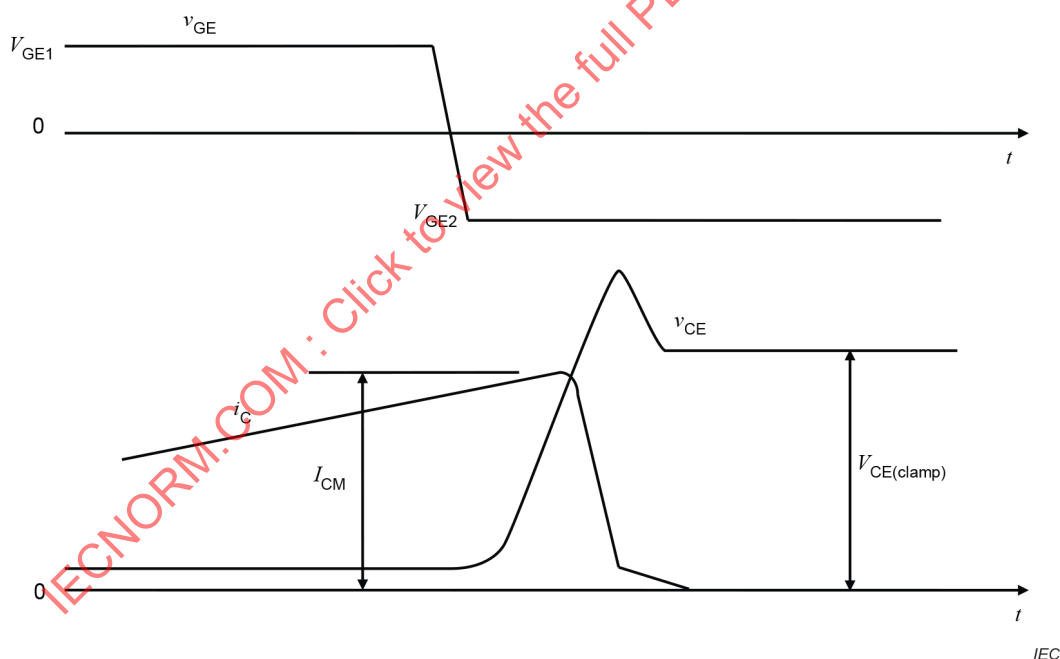


Figure 10 – Formes d'onde de la tension grille-émetteur V_{GE} et du courant collecteur I_C pendant la commutation à l'état bloqué

6.2.9.3 Description du circuit et exigences

La valeur de l'inductance de charge L doit être suffisamment élevée pour maintenir la valeur spécifiée de $V_{CE(nivelée)}$ aux bornes du DUT pendant au moins la durée totale du temps de descente et du temps de queue. V_{CC} est une basse tension pour alimenter le courant collecteur à l'état passant I_C . $V_{CE(nivelée)}$ doit pouvoir transporter un courant inverse égal à I_C , tout en maintenant la tension spécifiée. V_{GG1} et V_{GG2} sont des sources de tension continue. R_1 et R_2 sont des résistances de grille. S est l'interrupteur de polarisation directe ou inverse de la grille. L_s est une inductance représentant l'inductance parasite sans nivellement maximale autorisée.

6.2.9.4 Mode opératoire d'essai

Le DUT est mis hors tension à la valeur spécifiée de I_C .

V_{CE} et I_C sont surveillés. Le DUT doit couper I_C et résister à $V_{CE} = V_{CE(nivelée)}$.

NOTE La tension de crête collecteur-émetteur V_{CEM} est inférieure à $V_{(BR)CE*}$.

6.2.9.5 Conditions spécifiées

- Courant collecteur I_C .
- Tension grille-émetteur V_{GE1} et V_{GE2} .
- Tension collecteur-émetteur $V_{CE(nivelée)}$.
- Impulsion unique ou fréquence de répétition.
- Inductance L .
- Valeur de l'inductance parasite sans nivellement L_s .
- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .
- Résistances de grille R_1 , R_2 .

6.2.10 Aire maximale de sécurité de fonctionnement en court-circuit (SCSOA)

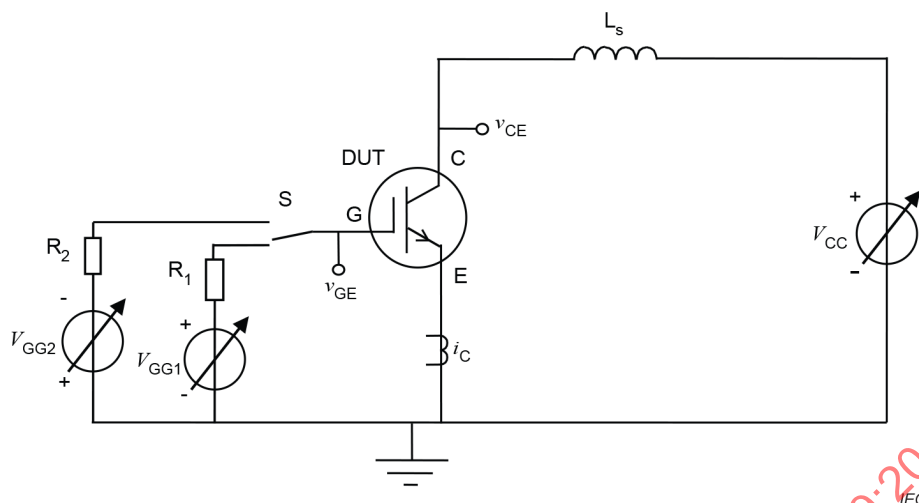
6.2.10.1 But

Vérifier que le transistor bipolaire à grille isolée fonctionne en toute fiabilité sans défaillance pendant un état de court-circuit de charge. Deux types de courts-circuits de charge peuvent se produire. Dans le premier cas, le transistor bipolaire à grille isolée commute sur un court-circuit de charge existant. Dans le second cas, le transistor bipolaire à grille isolée, déjà à l'état passant $V_{CE} = V_{CEsat}$, commute sur un court-circuit de charge. Les deux méthodes doivent être appliquées.

6.2.10.2 Aire maximale de sécurité de fonctionnement en court-circuit 1 (SCSOA1)

6.2.10.2.1 Schéma de circuit et formes d'onde

Le schéma de circuit est représenté à la Figure 11 et les formes d'onde sont représentées à la Figure 12.



Légende

DUT dispositif en essai

Figure 11 – Circuit d'essai pour la largeur d'impulsion de l'aire de sécurité de fonctionnement en court-circuit de charge (SCSOA1)

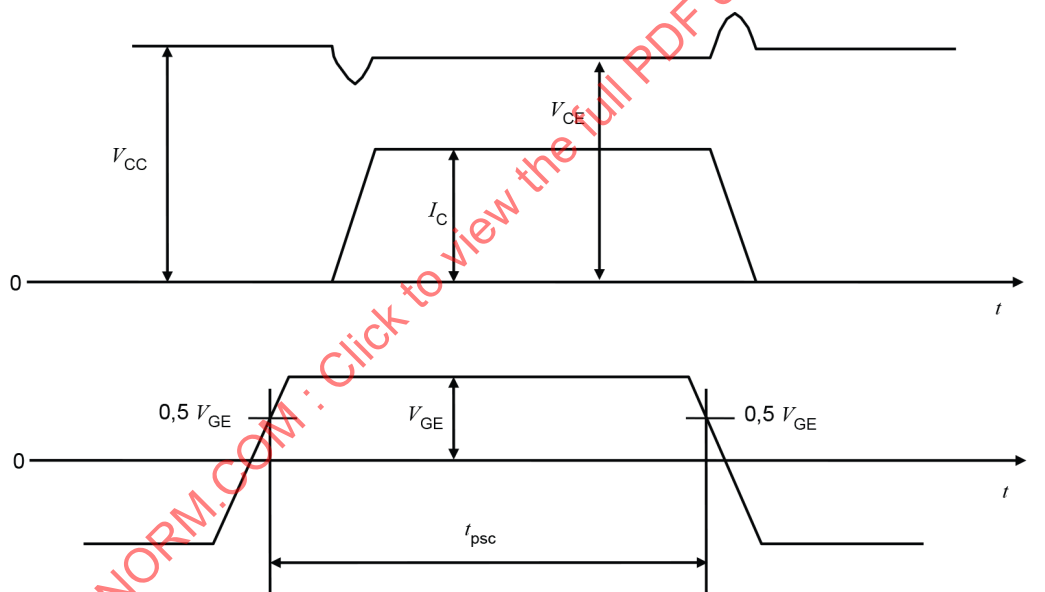


Figure 12 – Formes d'onde de la tension grille-émetteur V_{GE} , du courant collecteur I_C et de la tension collecteur-émetteur V_{CE} pendant un état de court-circuit de charge SCSOA1

6.2.10.2.2 Description du circuit

V_{CC} est une source de tension continue. V_{GG} est un générateur d'impulsions de grille. R_1 et R_2 sont des résistances de grille. L_s représente l'inductance parasite maximale autorisée, qui doit être suffisamment faible pour assurer que le courant de court-circuit maximal est atteint dans les premiers 25 % de la largeur d'impulsion de grille t_{psc} .

6.2.10.2.3 Mode opératoire d'essai

La température est réglée à la valeur spécifiée. Appliquer la tension grille-émetteur à l'état bloqué spécifiée. Régler la tension collecteur-émetteur à la valeur spécifiée. Appliquer l'impulsion entre la grille et l'émetteur, spécifiée pour mettre à l'état passant. Surveiller I_C , V_{CE} et V_{GE} afin de voir si le transistor bipolaire à grille isolée se met sous tension et hors tension correctement.

6.2.10.2.4 Conditions spécifiées

- Tension collecteur-émetteur V_{CE} .
- Tension grille-émetteur V_{GE} à l'état passant et à l'état bloqué.
- Largeur d'impulsion de grille t_{psc} .
- Résistances de grille R_1 , R_2 .
- Valeur de l'inductance parasite L_s .
- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .

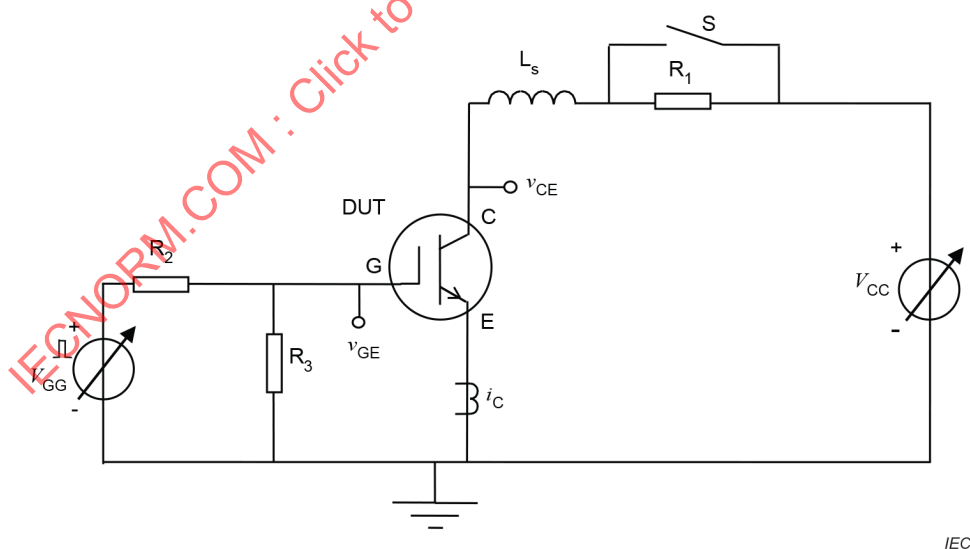
6.2.10.3 Aire maximale de sécurité de fonctionnement en court-circuit 2 (SCSOA2)

6.2.10.3.1 Caractéristiques de fonctionnement

La tension de grille augmente à partir de la tension grille-émetteur V_{GE} par l'influence du dv_{CE}/dt de la tension collecteur-émetteur V_{CE} . Cela induit une rapide augmentation du courant collecteur et un pic d'énergie important, comme représenté à la Figure 14.

6.2.10.3.2 Schéma de circuit et formes d'onde de fonctionnement

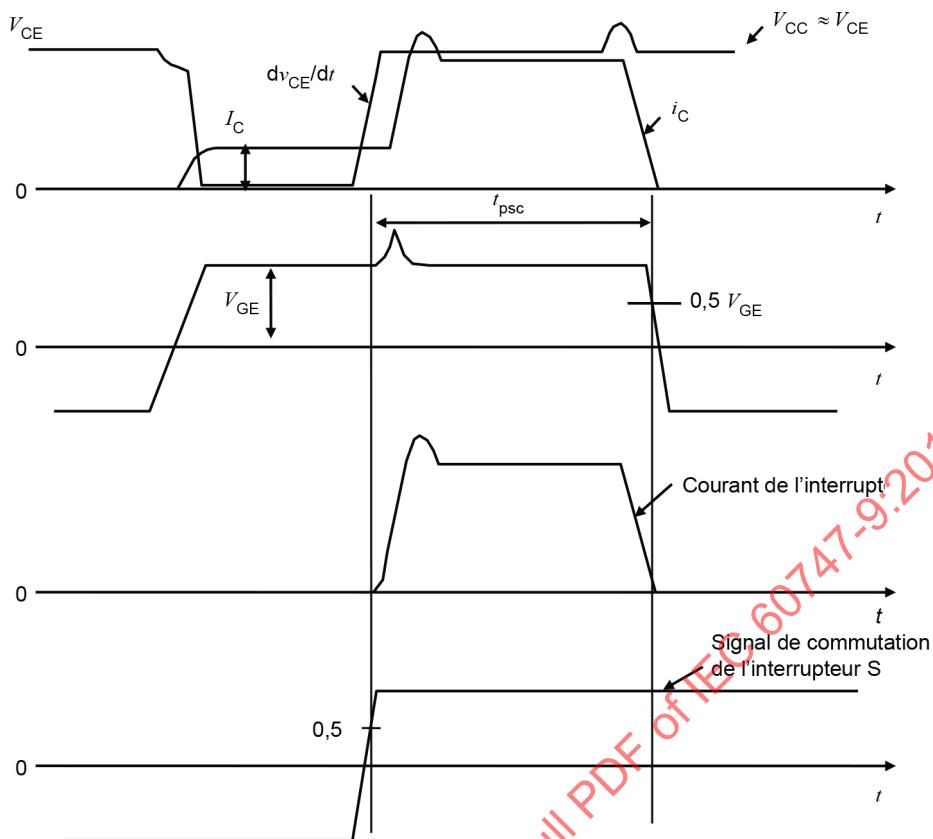
Le schéma de circuit est représenté à la Figure 13 et les formes d'onde sont représentées à la Figure 14.



Légende

DUT dispositif en essai

Figure 13 – Circuit d'essai pour l'aire de sécurité de fonctionnement en court-circuit 2 (SCSOA2)



IEC

Figure 14 – Formes d'ondes pendant SCSOA2

6.2.10.3.3 Description du circuit

V_{CC} est une source de tension continue. V_{GG} est un générateur d'impulsions de grille. R_1 est une résistance pour définir le courant collecteur avant le court-circuit. R_2 et R_3 sont des résistances de grille. L_s est une inductance représentant l'inductance parasite sans nivellement maximale autorisée. Il convient que l'interrupteur S dans le circuit ait une impédance beaucoup plus faible que le dispositif en essai (DUT). Il convient de spécifier la référence ou les caractéristiques de l'interrupteur S. Il convient que la possibilité de coupure de l'interrupteur S soit beaucoup plus importante que le courant de court-circuit prévu dans le DUT.

6.2.10.3.4 Mode opératoire d'essai

La température est réglée à la valeur spécifiée. Appliquer la tension grille-émetteur à l'état bloqué spécifiée. Régler la tension collecteur-émetteur à la valeur spécifiée. Appliquer l'impulsion entre la grille et l'émetteur, spécifiée pour mettre à l'état passant. S est ouvert jusqu'à ce que le DUT soit mis sous tension et se ferme dès qu'un courant collecteur stabilisé I_C est atteint. I_C , V_{CE} , V_{GE} et le signal de déclenchement de l'interrupteur S sont surveillés afin de vérifier que le transistor bipolaire à grille isolée se met sous tension et hors tension correctement.

6.2.10.3.5 Conditions spécifiées

- Courant collecteur avant le court-circuit $I_C (= V_{CC} / R_1)$.
- Tension collecteur-émetteur $V_{CE} \approx V_{CC}$.
- Tension grille-émetteur V_{GE} à l'état passant et à l'état bloqué.
- Temps entre la commutation à l'état passant de S et la commutation à l'état bloqué de V_{GE} t_{psc} .

- Résistances de grille R_2 , R_3 .
- Valeur de l'inductance parasite sans nivellement L_s .
- Référence ou caractéristiques de l'interrupteur S, si limitation.
- Température ambiante ou température de boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .

6.3 Méthodes de mesure

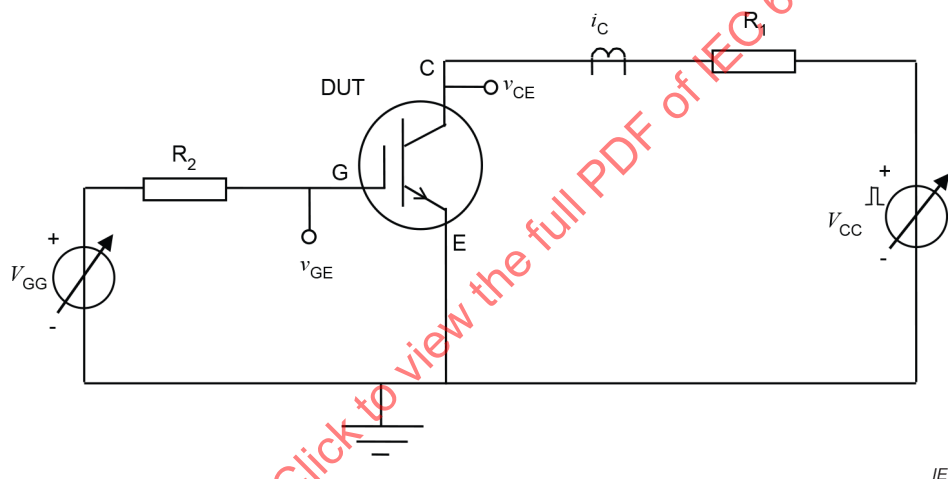
6.3.1 Tension de saturation collecteur-émetteur (V_{CEsat})

6.3.1.1 But

Mesurer la tension de saturation collecteur-émetteur d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.1.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 15.



IEC

Légende

DUT dispositif en essai

Figure 15 – Circuit de mesure de la tension de saturation collecteur-émetteur V_{CEsat}

6.3.1.3 Description du circuit

V_{GG} est la source de tension de grille. La source de tension V_{CC} associée à R_1 fournit des impulsions de courant collecteur constantes, qui sont suffisamment longues pour atteindre une saturation complète du DUT. R_1 et R_2 sont des résistances de protection du circuit.

6.3.1.4 Précautions

Aucune dissipation thermique importante ne doit se produire dans le transistor bipolaire à grille isolée pendant la mesure.

6.3.1.5 Méthode de mesure

La température est réglée à la valeur spécifiée, adaptée aux valeurs spécifiées de la tension grille-émetteur et du courant collecteur. La tension de saturation collecteur-émetteur $V_{CE} = V_{CEsat}$ est mesurée.

6.3.1.6 Conditions spécifiées

- Température virtuelle de jonction T_{vj} .
- Tension grille-émetteur V_{GE} .
- Courant collecteur I_C .

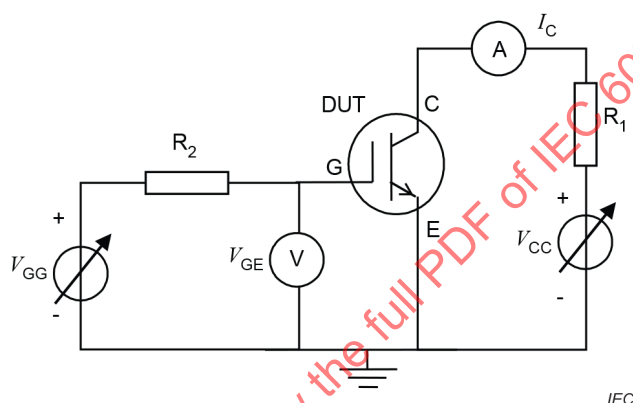
6.3.2 Tension de seuil grille-émetteur ($V_{GE(th)}$)

6.3.2.1 But

Mesurer la tension de seuil grille-émetteur d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.2.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 16.



Légende

DUT dispositif en essai

Figure 16 – Circuit de mesure de la tension de seuil grille-émetteur

6.3.2.3 Description du circuit

V_{CC} et V_{GG} sont les sources de tension. R_1 et R_2 sont des résistances de protection du circuit.

6.3.2.4 Méthode de mesure

La température du dispositif et la tension collecteur-émetteur sont réglées à la valeur spécifiée. La tension grille-émetteur V_{GE} est augmentée jusqu'à l'obtention du courant collecteur spécifié I_C . La tension grille-émetteur à ce courant est mesurée.

6.3.2.5 Conditions spécifiées

- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .
- Tension collecteur-émetteur V_{CE}
- Courant collecteur I_C .

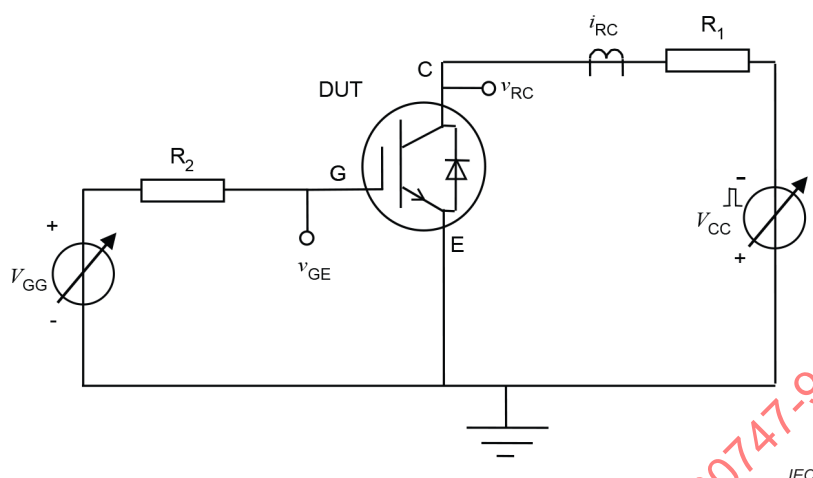
6.3.3 Tension passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (V_{RC})

6.3.3.1 But

Mesurer la tension passant en inverse d'un transistor bipolaire à grille isolée passant en inverse dans des conditions spécifiées.

6.3.3.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 17.



Légende

DUT dispositif en essai

Figure 17 – Circuit de mesure de la tension passant en inverse V_{RC}

6.3.3.3 Description du circuit

V_{GG} est la source de tension de grille. La source de tension V_{CC} associée à R_1 fournit des impulsions de courant collecteur constantes, qui sont suffisamment longues pour atteindre une saturation complète du DUT. R_1 et R_2 sont des résistances de protection du circuit.

6.3.3.4 Précautions

Aucune dissipation thermique importante ne doit se produire dans le transistor bipolaire à grille isolée passant en inverse pendant la mesure.

6.3.3.5 Méthode de mesure

La température est réglée à la valeur spécifiée, adaptée aux valeurs spécifiées de la tension grille-émetteur et du courant passant en inverse. La tension passant en inverse V_{RC} est mesurée.

6.3.3.6 Conditions spécifiées

- Température virtuelle de jonction T_{vj} .
- Tension grille-émetteur V_{GE} , ou court-circuit entre la grille et l'émetteur ($V_{GE} = 0$ V).
- Courant passant en inverse I_{RC} .

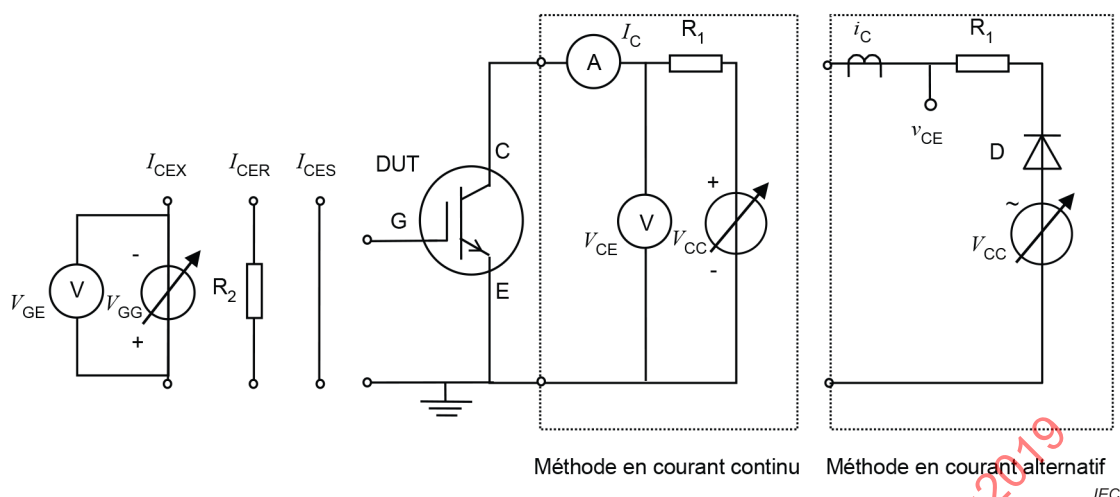
6.3.4 Courant collecteur de coupure (I_{CES} , I_{CER} , I_{CEX})

6.3.4.1 But

Mesurer le courant collecteur de coupure d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.4.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 18.



Légende

DUT dispositif en essai
D diode de redressement

Figure 18 – Circuit de mesure du courant collecteur de coupure

6.3.4.3 Description du circuit

V_{CC} et V_{GG} sont les sources de tension. R_1 est une résistance de protection du circuit. R_2 est une résistance entre la grille et l'émetteur.

6.3.4.4 Méthode de mesure

Il existe deux méthodes, l'une en courant continu et l'autre en courant alternatif, comme représenté à la Figure 18. La température est réglée à la valeur spécifiée. La tension V_{CE} est augmentée jusqu'à la valeur spécifiée. Les courants de coupure I_{CEX} , I_{CER} , I_{CES} sont lus sur un ampèremètre ou à l'aide d'une sonde de courant.

6.3.4.5 Conditions spécifiées

- V_{CC} dans la méthode en courant alternatif avec une fréquence de 50 Hz ou 60 Hz, sauf spécification contraire.
- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .
- Tension collecteur-émetteur V_{CE} .
- I_{CER} : valeur de la résistance R_2 entre grille et émetteur.
- I_{CES} : court-circuit entre grille et émetteur.
- I_{CEX} : tension grille-émetteur.

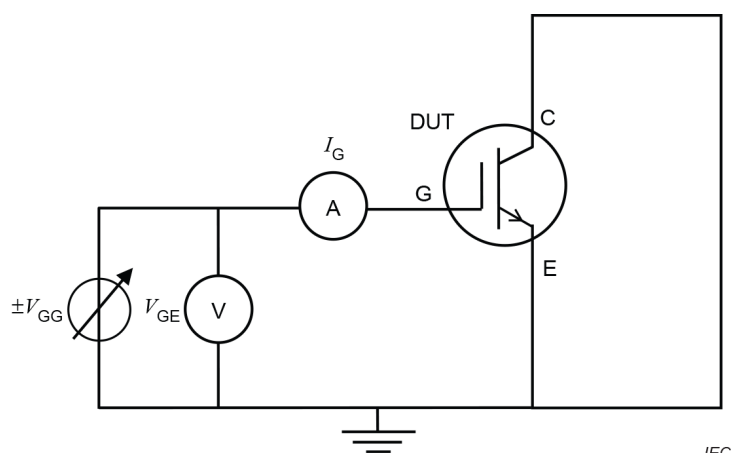
6.3.5 Courant de fuite de grille (I_{GES})

6.3.5.1 But

Mesurer le courant de fuite grille-émetteur d'un transistor bipolaire à grille isolée avec le collecteur-émetteur en court-circuit.

6.3.5.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 19.

**Légende**

DUT dispositif en essai

Figure 19 – Circuit de mesure du courant de fuite de grille

6.3.5.3 Description du circuit

V_{GG} est la source de tension.

6.3.5.4 Méthode de mesure

Les bornes du collecteur et de l'émetteur sont mises en court-circuit. La tension grille-émetteur est réglée à la valeur spécifiée. Le courant de fuite grille-émetteur est mesuré.

6.3.5.5 Conditions spécifiées

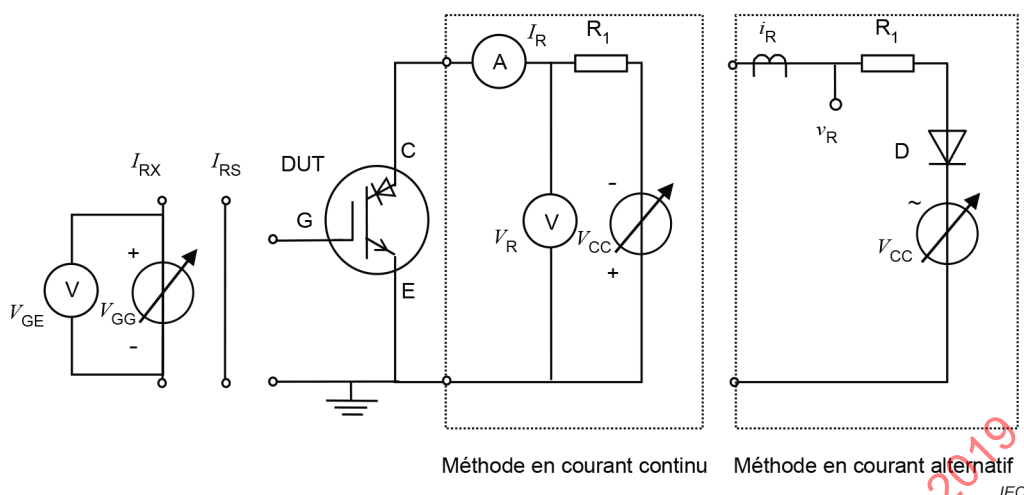
- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .
- Tension grille-émetteur V_{GE} .

6.3.6 Courant inverse d'un transistor bipolaire à grille isolée bloqué en inverse (I_{RS} , I_{RX})**6.3.6.1 But**

Mesurer le courant inverse d'un transistor bipolaire à grille isolée bloqué en inverse dans des conditions spécifiées.

6.3.6.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 20.



Légende

- DUT dispositif en essai
D diode de redressement

Figure 20 – Circuit de mesure du courant inverse

6.3.6.3 Description du circuit

V_{CC} et V_{GG} sont les sources de tension. R_1 est une résistance de protection du circuit.

6.3.6.4 Méthode de mesure

Il existe deux méthodes, l'une en courant continu et l'autre en courant alternatif, comme représenté à la Figure 20. La température est réglée à la valeur spécifiée. La tension V_R est augmentée jusqu'à la valeur spécifiée. Les courants inverses I_{RS} , I_{RX} sont lus sur un ampèremètre ou à l'aide d'une sonde de courant.

6.3.6.5 Conditions spécifiées

- V_{CC} dans la méthode en courant alternatif avec une fréquence de 50 Hz ou 60 Hz, sauf spécification contraire.
- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .
- Tension inverse collecteur-émetteur V_R .
- I_{RS} : court-circuit entre grille et émetteur.
- I_{RX} : tension grille-émetteur V_{GG} .

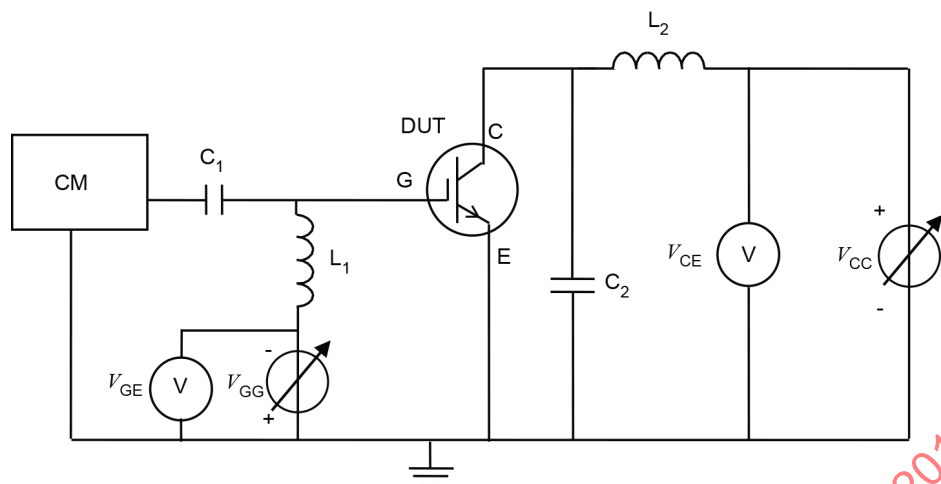
6.3.7 Capacité d'entrée (C_{ies})

6.3.7.1 But

Mesurer la capacité d'entrée d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.7.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 21.



Légende

DUT dispositif en essai

Figure 21 – Circuit de mesure de la capacité d'entrée

6.3.7.3 Description du circuit et exigences

CM est un capacimètre. V_{CC} et V_{GG} sont des sources de tension continue réglables. Il convient que les capacités C_1 et C_2 présentent un court-circuit à la fréquence de mesure; L_1 et L_2 sont des inductances de découplage du signal de mesure vis-à-vis des sources de tension continue, satisfaisant aux conditions suivantes:

$$\begin{aligned} 1/\omega L_1 &\ll |y_{ie}| \text{ et } \omega C_1 \gg |y_{ie}| \\ 1/\omega L_2 &\ll |y_{oe}| \text{ et } \omega C_2 \gg |y_{oe}| \end{aligned}$$

NOTE 1 $|y_{ie}|$ est la valeur de l'admittance d'entrée, sortie en court-circuit, pour de petits signaux en montage émetteur commun.

NOTE 2 $|y_{oe}|$ est la valeur de l'admittance de sortie, entrée en court-circuit, pour de petits signaux en montage émetteur commun.

6.3.7.4 Méthode de mesure

Le capacimètre est réglé à la fréquence spécifiée, le transistor bipolaire à grille isolée étant démonté. Le transistor bipolaire à grille isolée est inséré dans le support de mesure. La température est réglée à la valeur spécifiée. Les tensions grille-émetteur V_{GE} et collecteur-émetteur V_{CE} sont réglées aux valeurs spécifiées. La valeur de la capacité C_{ies} peut être lue sur le capacimètre.

6.3.7.5 Conditions spécifiées

- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .
- Tension collecteur-émetteur V_{CE} .
- Tension grille-émetteur V_{GE} .
- Fréquence de mesure f .

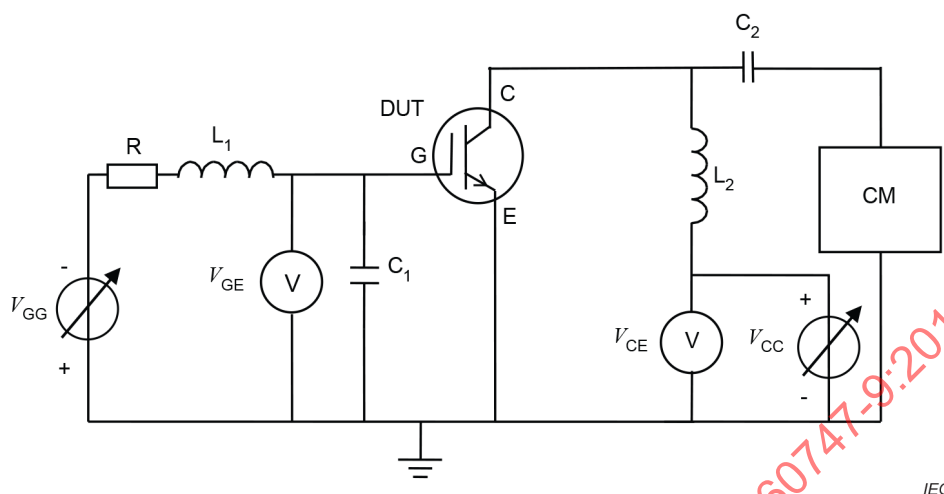
6.3.8 Capacité de sortie (C_{oes})

6.3.8.1 But

Mesurer la capacité de sortie d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.8.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 22.



Légende

DUT dispositif en essai

Figure 22 – Circuit de mesure de la capacité de sortie

6.3.8.3 Description du circuit et exigences

CM est un capacimètre. V_{CC} et V_{GG} sont des sources de tension continue réglables. R ne doit pas être trop élevée. Il convient que les capacités C_1 et C_2 présentent un court-circuit à la fréquence de mesure; L_1 et L_2 sont des inductances de découplage du signal de mesure vis-à-vis des sources de tension continue, satisfaisant aux conditions suivantes:

$$1/\omega L_1 \ll |y_{ie}| \text{ et } \omega C_1 \gg |y_{ie}|$$

$$1/\omega L_2 \ll |y_{oe}| \text{ et } \omega C_2 \gg |y_{oe}|$$

NOTE 1 $|y_{ie}|$ est la valeur de l'admittance d'entrée, sortie en court-circuit, pour de petits signaux en montage émetteur commun.

NOTE 2 $|y_{oe}|$ est la valeur de l'admittance de sortie, entrée en court-circuit, pour de petits signaux en montage émetteur commun.

6.3.8.4 Méthode de mesure

Le capacimètre est réglé à la fréquence spécifiée, le transistor bipolaire à grille isolée étant démonté. Le transistor bipolaire à grille isolée est inséré dans le support de mesure. La température est réglée à la valeur spécifiée. Les tensions grille-émetteur V_{GE} et collecteur-émetteur V_{CE} sont réglées aux valeurs spécifiées. La valeur de la capacité C_{oes} peut être lue sur le capacimètre.

6.3.8.5 Conditions spécifiées

- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .
- Tension collecteur-émetteur V_{CE} .
- Tension grille-émetteur V_{GE} .
- Fréquence de mesure f .

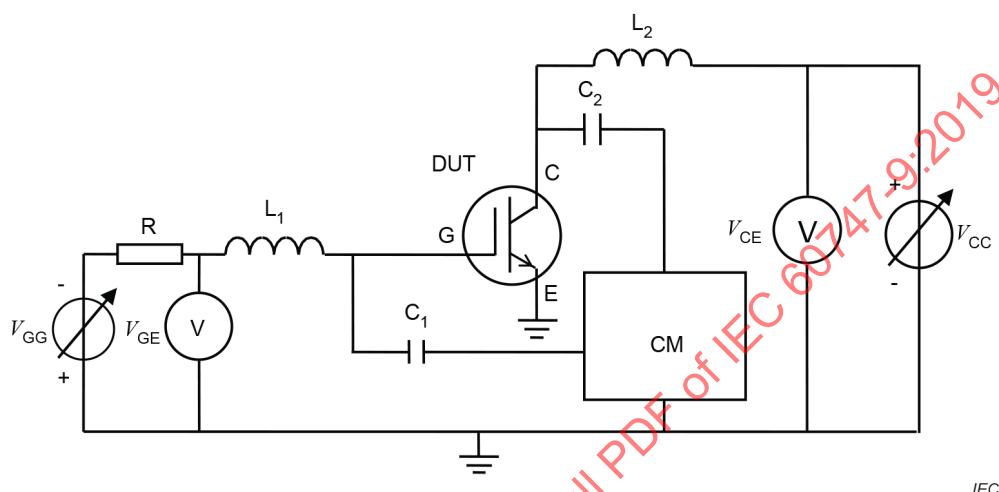
6.3.9 Capacité de transfert inverse (C_{res})

6.3.9.1 But

Mesurer la capacité de transfert inverse d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.9.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 23.



Légende

DUT dispositif en essai

Figure 23 – Circuit de mesure de la capacité de transfert inverse

6.3.9.3 Description du circuit et exigences

CM est un capacimètre. Les capacités C_1 et C_2 doivent former un court-circuit adéquat à la fréquence de mesure. R ne doit pas être trop élevée. L_1 et L_2 sont des inductances de découplage du signal de mesure vis-à-vis des sources de tension continue. V_{GG} et V_{CC} sont des sources de tension continue réglables.

6.3.9.4 Méthode de mesure

Le capacimètre est réglé à la fréquence spécifiée, le transistor bipolaire à grille isolée étant démonté. Le transistor bipolaire à grille isolée est inséré dans le support de mesure. La température est réglée à la valeur spécifiée. Les tensions grille-émetteur V_{GE} et collecteur-émetteur V_{CE} sont réglées aux valeurs spécifiées. La valeur de la capacité C_{res} peut être lue sur le capacimètre.

6.3.9.5 Conditions spécifiées

- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .
- Tension collecteur-émetteur V_{CE} .
- Tension grille-émetteur V_{GE} .
- Fréquence de mesure f .

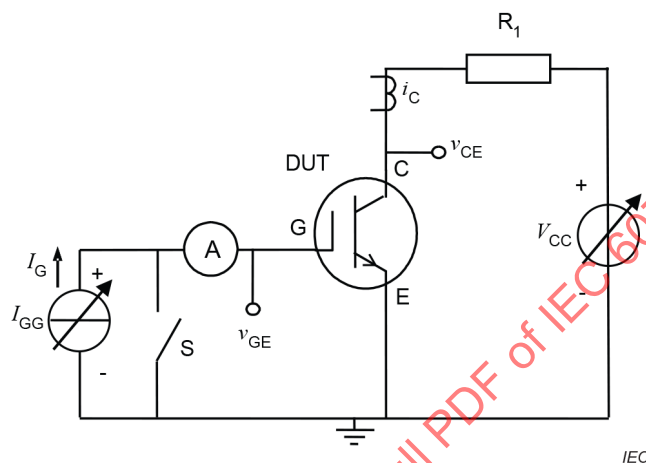
6.3.10 Charge de grille (Q_G)

6.3.10.1 But

Mesurer la charge de grille d'un transistor bipolaire à grille isolée, dans des conditions spécifiées.

6.3.10.2 Schéma de circuit et formes d'onde

Le schéma de circuit est représenté à la Figure 24 et les formes d'onde sont représentées à la Figure 25.



Légende

DUT dispositif en essai

S interrupteur

Figure 24 – Circuit de mesure de la charge de grille

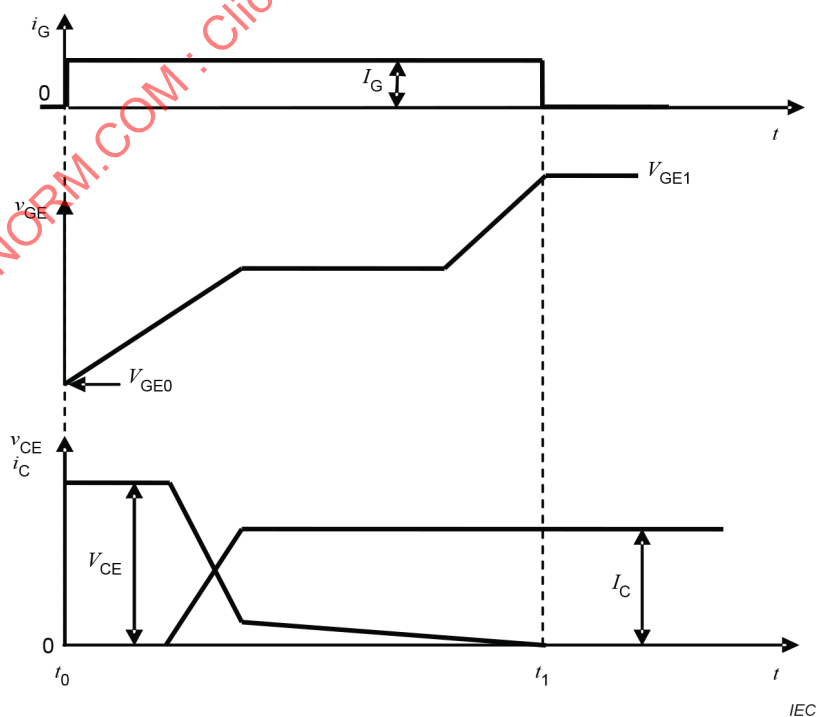


Figure 25 – Forme d'onde de base de la charge de grille

6.3.10.3 Description du circuit

V_{CC} est la source de tension. I_{GG} est la source de courant. R_1 est une résistance de protection du circuit.

6.3.10.4 Méthode de mesure

La grille est alimentée avec un courant constant I_G jusqu'à ce que la tension grille-émetteur spécifiée soit atteinte. V_{CE} et V_{GE} sont surveillés de t_0 à t_1 . La charge de grille totale peut ensuite être calculée comme suit:

$$Q_G = \int_{t_0}^{t_1} i_G(t) dt = I_G \times (t_1 - t_0)$$

6.3.10.5 Conditions spécifiées

- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a or T_c or T_{vj} .
- Courant collecteur I_C .
- Tension collecteur-émetteur V_{CE} .
- V_{GE0} à t_0 et V_{GE1} à t_1 .

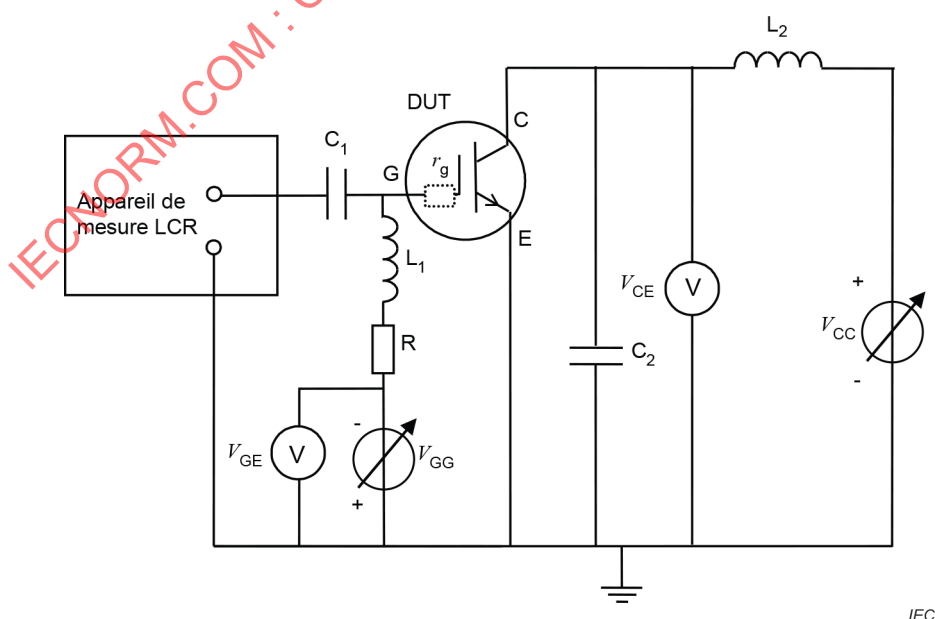
6.3.11 Résistance de grille interne (r_g)

6.3.11.1 But

Mesurer la résistance de grille interne d'un transistor bipolaire à grille isolée, dans des conditions spécifiées.

6.3.11.2 Schéma de circuit

Le schéma de circuit est représenté à la Figure 26.



Légende

DUT dispositif en essai

Figure 26 – Circuit de mesure de la résistance de grille interne

6.3.11.3 Description du circuit et exigences

V_{CC} et V_{GG} sont des sources de tension continue réglables. R est une résistance de grille externe. Un appareil de mesure LCR est utilisé. Il convient que les capacités C_1 et C_2 présentent un court-circuit à la fréquence de mesure; L_1 et L_2 sont des inductances de découplage du signal de mesure vis-à-vis des sources de tension continue, satisfaisant aux conditions suivantes:

$$1/\omega L_1 \ll |y_{ie}| \text{ et } \omega C_1 \gg |y_{ie}|$$

$$1/\omega L_2 \ll |y_{oe}| \text{ et } \omega C_2 \gg |y_{oe}|$$

NOTE 1 $|y_{ie}|$ est la valeur de l'admittance d'entrée, sortie en court-circuit, pour de petits signaux en montage émetteur commun.

NOTE 2 $|y_{oe}|$ est la valeur de l'admittance de sortie, entrée en court-circuit, pour de petits signaux en montage émetteur commun.

6.3.11.4 Méthode de mesure

La tension collecteur-émetteur V_{CE} et la tension grille-émetteur V_{GE} du DUT sont réglées aux valeurs spécifiées, puis la résistance de grille interne r_g est mesurée à l'aide de l'appareil de mesure LCR, réglé en mode de connexion série, avec la capacité et la résistance.

6.3.11.5 Conditions spécifiées

- Tension collecteur-émetteur V_{CE} .
- Tension grille-émetteur V_{GE} .
- Fréquence de mesure f .
- Température ambiante ou température du boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .

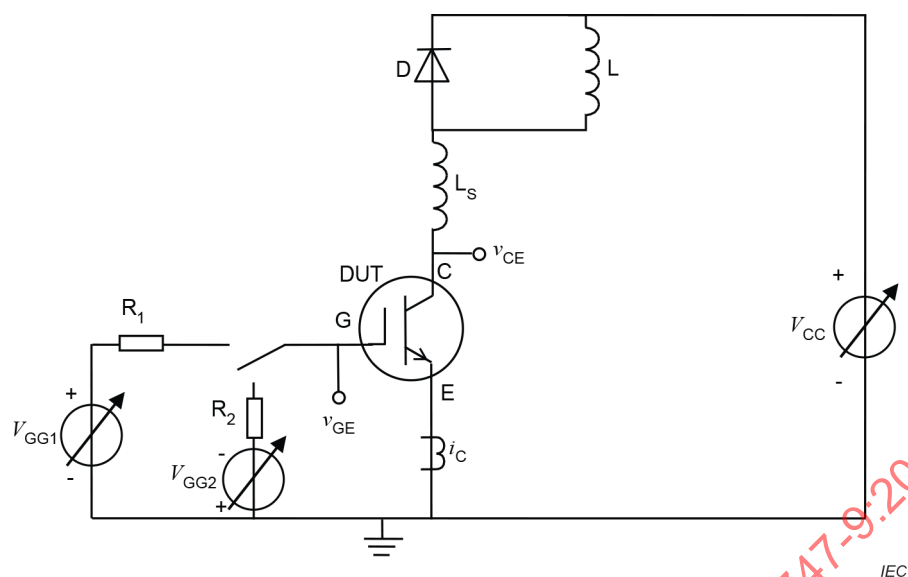
6.3.12 Temps de commutation à l'état passant ($t_{d(on)}$, t_r , t_{on}) et énergie de commutation à l'état passant (E_{on})

6.3.12.1 But

Mesurer les temps de commutation à l'état passant $t_{d(on)}$, t_r , t_{on} et l'énergie de commutation à l'état passant E_{on} sur une charge inductive d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.12.2 Schéma de circuit et formes d'onde

Le schéma de circuit est représenté à la Figure 27 et les formes d'onde sont représentées à la Figure 28.



Légende

DUT dispositif en essai

Figure 27 – Circuit de mesure des temps de commutation à l'état passant et de l'énergie de commutation à l'état passant

6.3.12.3 Description du circuit et exigences

V_{GG1} , V_{GG2} et V_{CC} sont des sources de tension. R_1 et R_2 sont des résistances de grille. D est une diode de roue libre pour le courant dans l'inductance L.

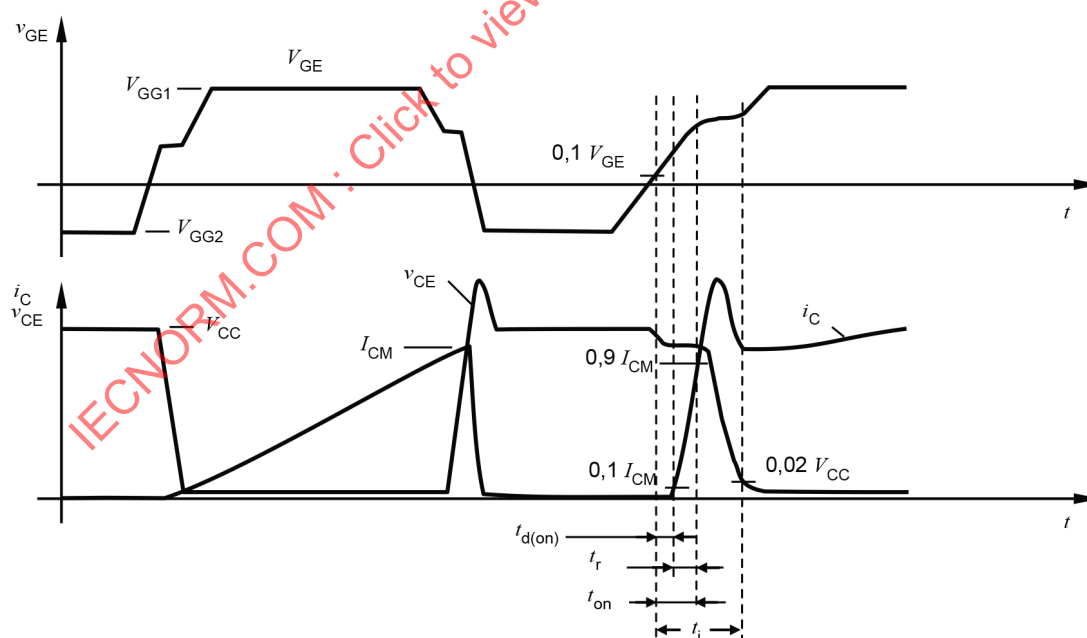


Figure 28 – Formes d'onde pendant le temps de commutation à l'état passant

6.3.12.4 Méthode de mesure

Les niveaux de tension de grille V_{GG1} et V_{GG2} et la tension d'alimentation V_{CC} sont réglés aux valeurs spécifiées. Le transistor bipolaire à grille isolée (état passant et état bloqué) est commuté deux fois et puis la seconde commutation à l'état passant est observée. Au cours de

la première impulsion, le courant est augmenté au niveau spécifié. L'inductance L doit être suffisamment élevée pour maintenir le courant constant pendant l'intervalle de roue libre. Le courant collecteur I_C , la tension de grille V_{GE} et la tension collecteur-émetteur V_{CE} sont surveillés simultanément.

E_{on} est l'intégrale de $v_{CE} \times i_C \times dt$. Le temps d'intégration t_i commence à 10 % de la croissance de V_{GE} et se termine à la faible valeur spécifiée de V_{CE} , c'est-à-dire 2 % de V_{CC} . La dissipation de puissance à la commutation à l'état passant est le produit de la fréquence de commutation et de l'énergie de commutation à l'état passant par impulsion, telle que déterminée par l'intégration.

6.3.12.5 Conditions spécifiées

- Température ambiante ou température du boîtier ou température virtuelle de jonction du transistor bipolaire à grille isolée et de la diode T_a ou T_c ou T_{vj} .
- Tension collecteur-émetteur V_{CE} (tension d'alimentation V_{CC}).
- Courant collecteur I_C avant la 1^{ère} commutation à l'état bloqué (I_{CM}).
- Tension de grille $-V_{GE}$ (V_{GG2}) avant la commutation à l'état passant et $+V_{GE}$ (V_{GG1}) après la commutation à l'état passant.
- Résistance de grille R_1 ($R_{G(on)}$).
- Valeur de l'inductance parasite L_s .
- Caractéristiques de la diode de roue libre.

S'il y a une diode de roue libre dans le même boîtier que le transistor bipolaire à grille isolée, il convient d'utiliser ce type de diode pour la mesure.

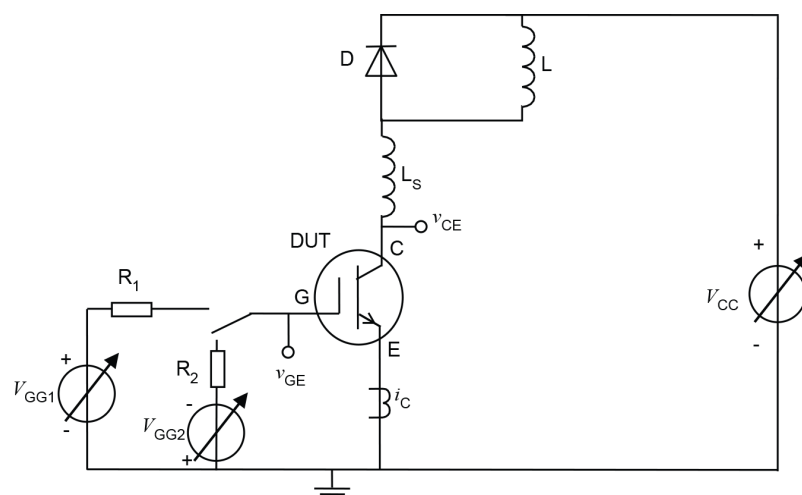
6.3.13 Temps de commutation à l'état bloqué ($t_{d(off)}$, t_f , t_{off} , t_z) et énergie de commutation à l'état bloqué (E_{off})

6.3.13.1 But

Mesurer les temps de commutation à l'état bloqué $t_{d(off)}$, t_f , t_{off} , t_z et l'énergie de commutation à l'état bloqué E_{off} sur une charge inductive d'un transistor bipolaire à grille isolée dans des conditions spécifiées.

6.3.13.2 Schéma de circuit et formes d'onde

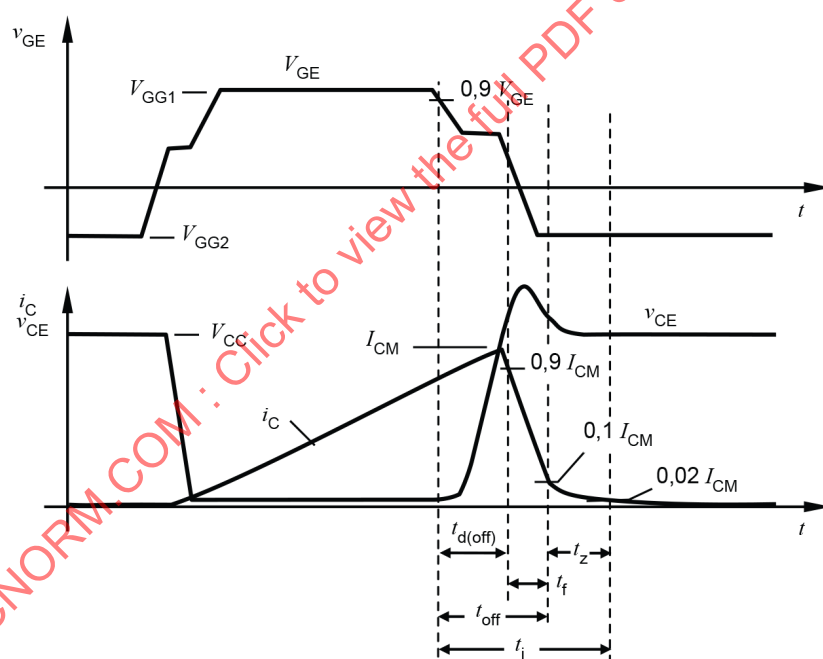
Le schéma de circuit est représenté à la Figure 29 et les formes d'onde sont représentées à la Figure 30.



Légende

DUT dispositif en essai

Figure 29 – Circuit de mesure des temps de commutation à l'état bloqué et de l'énergie de commutation à l'état bloqué



IEC

Figure 30 – Formes d'onde pendant le temps de commutation à l'état bloqué

6.3.13.3 Description du circuit et exigences

V_{GG1} , V_{GG2} et V_{CC} sont des sources de tension. R_1 et R_2 sont des résistances de grille. D est une diode de roue libre pour le courant dans l'inductance L.

6.3.13.4 Méthode de mesure

Les niveaux de tension de grille V_{GG1} et V_{GG2} et la tension d'alimentation V_{CC} sont réglés aux valeurs spécifiées. La durée d'impulsion minimale à la commutation à l'état passant doit assurer une saturation complète du transistor bipolaire à grille isolée. Le courant collecteur I_C ,