

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**Semiconductor devices – Discrete devices –
Part 7: Bipolar transistors**

**Dispositifs à semiconducteurs – Dispositifs discrets –
Partie 7: Transistors bipolaires**



THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2019 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester. If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'IEC ou du Comité national de l'IEC du pays du demandeur. Si vous avez des questions sur le copyright de l'IEC ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de l'IEC de votre pays de résidence.

IEC Central Office
3, rue de Varembe
CH-1211 Geneva 20
Switzerland

Tel.: +41 22 919 02 11
info@iec.ch
www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigendum or an amendment might have been published.

IEC publications search - webstore.iec.ch/advsearchform

The advanced search enables to find IEC publications by a variety of criteria (reference number, text, technical committee,...). It also gives information on projects, replaced and withdrawn publications.

IEC Just Published - webstore.iec.ch/justpublished

Stay up to date on all new IEC publications. Just Published details all new publications released. Available online and once a month by email.

IEC Customer Service Centre - webstore.iec.ch/csc

If you wish to give us your feedback on this publication or need further assistance, please contact the Customer Service Centre: sales@iec.ch.

Electropedia - www.electropedia.org

The world's leading online dictionary on electrotechnology, containing more than 22 000 terminological entries in English and French, with equivalent terms in 16 additional languages. Also known as the International Electrotechnical Vocabulary (IEV) online.

IEC Glossary - std.iec.ch/glossary

67 000 electrotechnical terminology entries in English and French extracted from the Terms and Definitions clause of IEC publications issued since 2002. Some entries have been collected from earlier publications of IEC TC 37, 77, 86 and CISPR.

A propos de l'IEC

La Commission Electrotechnique Internationale (IEC) est la première organisation mondiale qui élabore et publie des Normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications IEC

Le contenu technique des publications IEC est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

Recherche de publications IEC -

webstore.iec.ch/advsearchform

La recherche avancée permet de trouver des publications IEC en utilisant différents critères (numéro de référence, texte, comité d'études,...). Elle donne aussi des informations sur les projets et les publications remplacées ou retirées.

IEC Just Published - webstore.iec.ch/justpublished

Restez informé sur les nouvelles publications IEC. Just Published détaille les nouvelles publications parues. Disponible en ligne et une fois par mois par email.

Service Clients - webstore.iec.ch/csc

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions contactez-nous: sales@iec.ch.

Electropedia - www.electropedia.org

Le premier dictionnaire d'électrotechnologie en ligne au monde, avec plus de 22 000 articles terminologiques en anglais et en français, ainsi que les termes équivalents dans 16 langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International (IEV) en ligne.

Glossaire IEC - std.iec.ch/glossary

67 000 entrées terminologiques électrotechniques, en anglais et en français, extraites des articles Termes et Définitions des publications IEC parues depuis 2002. Plus certaines entrées antérieures extraites des publications des CE 37, 77, 86 et CISPR de l'IEC.

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**Semiconductor devices – Discrete devices –
Part 7: Bipolar transistors**

**Dispositifs à semiconducteurs – Dispositifs discrets –
Partie 7: Transistors bipolaires**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 31.080.30

ISBN 978-2-8322-7430-9

Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.

IECNORM.COM : Click to view the full PDF of IEC 60747-7:2010+AMD1:2019 CSV

REDLINE VERSION

VERSION REDLINE



**Semiconductor devices – Discrete devices –
Part 7: Bipolar transistors**

**Dispositifs à semiconducteurs – Dispositifs discrets –
Partie 7: Transistors bipolaires**

CONTENTS

FOREWORD.....	6
1 Scope.....	8
2 Normative references	8
3 Terms and definitions	8
3.1 Specific functional regions.....	8
3.2 Resistor biased transistor.....	9
3.3 Terms related to ratings and characteristics	10
4 Letter symbols.....	13
4.1 General.....	13
4.2 Additional subscripts	13
4.3 List of letter symbols	13
4.3.1 General	13
4.3.2 Voltages	14
4.3.3 Currents	15
4.3.4 Powers	15
4.3.5 Electrical parameters.....	15
4.3.6 Frequency parameters.....	19
4.3.7 Switching parameters	20
4.3.8 Energies.....	21
4.3.9 Sundry quantities.....	21
4.3.10 Matched-pair bipolar transistors.....	22
4.3.11 Resistor biased transistor.....	22
5 Essential ratings and characteristics.....	22
5.1 General.....	22
5.2 Small signal transistors.....	22
5.2.1 Ratings (limiting values)	22
5.2.2 Characteristics	23
5.3 Linear power transistors	24
5.3.1 Ratings (limiting values)	24
5.3.2 Characteristics	25
5.4 High-frequency power transistors for amplifier and oscillator applications.....	26
5.4.1 Ratings (limiting values)	26
5.4.2 Characteristics	27
5.5 Switching transistors	29
5.5.1 Ratings (limiting values)	29
5.5.2 Characteristics	31
5.6 Resistor biased transistors	33
5.6.1 Ratings.....	33
5.6.2 Characteristics	34
6 Measuring methods	34
6.1 General.....	34
6.2 Verification of ratings (limiting values)	35
6.2.1 Acceptance criteria.....	35
6.2.2 Collector current.....	35
6.2.3 Peak collector current.....	36
6.2.4 Base current.....	36

6.2.5	Peak base current	37
6.2.6	Collector-base voltage	38
6.2.7	Collector-emitter voltage, output voltage	39
6.2.8	Emitter-base voltage, Input voltage	39
6.2.9	Safe operating area (SOA)	40
6.2.10	Output current (I_O)	44
6.2.11	Collector-emitter sustaining voltage	44
6.3	Methods of measurement	46
6.3.1	Turn-on time intervals and turn-on energy with inductive road	46
6.3.2	Turn-off time intervals and turn-off energy with inductive road	48
6.3.3	Collector-emitter cut-off currents (d.c. method)	49
6.3.4	Collector-base cut-off current (d.c. method)	50
6.3.5	Emitter-base cut-off current (d.c. method)	50
6.3.6	Collector-emitter saturation voltage	50
6.3.7	Base-emitter saturation voltage	52
6.3.8	Base-emitter voltage (d.c. method)	54
6.3.9	Capacitances	54
6.3.10	Hybrid parameters (small-signal and large-signal)	57
6.3.11	Thermal resistance	64
6.3.12	Switching times with resistive road	69
6.3.13	High-frequency parameters (f_T , y.e. s.)	71
6.3.14	Noise (F)	81
6.3.15	Measuring methods for matched-pair bipolar transistors	87
6.3.16	Measuring Methods for resistor biased transistors	90
7	Acceptance and reliability	94
7.1	General requirements	94
7.2	Specific requirements	94
7.2.1	List of endurance tests	94
7.2.2	Conditions for endurance tests	94
7.2.3	Acceptance-defining characteristics and acceptance criteria for reliability tests	94
7.3	Endurance and reliability test methods	95
7.3.1	High temperature blocking (HTRB)	95
7.3.2	Intermittent operating life	96
7.4	Type tests and routine tests	97
7.4.1	Type tests	97
7.4.2	Routine tests	97
Annex A (informative)	Determination of the SOA	99
Figure 1	– Resistor biased transistor graphical symbol	9
Figure 2	– Modified hybrid π equivalent circuit	19
Figure 3	– Test circuit for collector current	35
Figure 4	– Test circuit for peak collector current	36
Figure 5	– Test circuit for base current	37
Figure 6	– Test circuit for peak base current	37
Figure 7	– Circuit for testing the collector-base voltage V_{CBO} , V_{CBS} , V_{CBR} , V_{CBX}	38
Figure 8	– Circuit for testing the collector-emitter voltage V_{CEO} , V_{CES} , V_{CER} , V_{CEX} , V_O	39
Figure 9	– Circuit for testing the emitter-base voltages V_{EBO} and input voltage V_I	40

Figure 10 – Test circuit of reverse bias safe operating area (RBSOA).....	41
Figure 11 – Waveforms and curves for RBSOA.....	42
Figure 12 – Circuit for testing safe operating pulse duration at load short circuit (SCSOA).....	43
Figure 13 – Waveforms of base current I_B , collector current I_C and voltage V_{CE} during load short circuit condition SCSOA	43
Figure 14 – Circuit diagram for verifying the output current I_O	44
Figure 15 – Basic circuit for the measurement of the collector-emitter sustaining voltage.....	45
Figure 16 – I_C versus V_{CE} characteristic.....	46
Figure 17 – Circuit diagram and waveforms	47
Figure 18 – Waveforms during turn-off intervals	48
Figure 19 – Basic circuit for the measurement of collector-emitter cut-off currents	49
Figure 20 – Basic circuit for the measurement of the collector-emitter saturation voltage (d.c. method)	50
Figure 21 – Basic circuit for the measurement of the collector-emitter saturation voltage (pulse method)	51
Figure 22 – Basic circuit for the measurement of the base-emitter saturation voltage (d.c. method)	52
Figure 23 – Basic circuit for the measurement of the base-emitter saturation voltage (pulse methods)	53
Figure 24 – Basic circuit for the measurement of base-emitter voltage (d.c. method).....	54
Figure 25 – Basic circuit for the measurement of the common-base output capacitance using a two-terminal bridge	55
Figure 26 – Basic circuit for the measurement of C_{CB} using a three-terminal bridge.....	56
Figure 27 – Basic circuit for the measurement of C_{cb} using a three-terminal bridge	57
Figure 28 – Basic circuit for the measurement of h_{11e} and h_{21e}	58
Figure 29 – Basic circuit for the measurement of h_{12e}	59
Figure 30 – Basic circuit for the measurement of h_{22e}	61
Figure 31 – Basic circuit for the measurement of h_{22b}	62
Figure 32 – Basic circuit for the measurement of h_{21E}	63
Figure 33 – Basic test circuit for measuring the thermal resistance of NPN transistors.....	66
Figure 34 – Emitter current (I_E) versus emitter-base voltage (V_{EB}) for the junction temperatures $T_j^{(1)}$ and $T_j^{(2)}$	66
Figure 35 – I_E and V_{EB} change with time	67
Figure 36 – Circuit diagram.....	69
Figure 37 – Switching times	70
Figure 38 – Circuit for the measurement of the transition frequency.....	71
Figure 39 – Circuit for the measurement of complex common-emitter y parameters	73
Figure 40 – Three-pole circuit for the measurement of y_{11e}	74
Figure 41 – Three-pole circuit for the measurement of y_{22e}	74
Figure 42 – Three-pole circuit for the measurement of y_{21e}	75
Figure 43 – Three-pole circuit for the measurement of y_{12e}	76
Figure 44 – Block diagram of the circuit for the measurement of s_{11} and s_{22} parameters	77

Figure 45 – Block diagram of the circuit for the measurement of s_{12} and s_{21} parameters	79
Figure 46 – Basic block diagram for the measurement of the noise figure	81
Figure 47 – Basic circuit for the measurement of the noise figure up to 3 MHz.....	83
Figure 48 – Basic circuit for the measurement of the noise figure from 3 MHz to 300 MHz	84
Figure 49 – Basic circuit for the measurement of the noise figure below 1 kHz (signal generator method)	86
Figure 50 – Basic circuit for the measurement of h_{21E1}/h_{21E2}	88
Figure 51 – Matching of the collector current	90
Figure 52 – Circuit diagram for measuring the on-state input voltage $V_{I(on)}$, and off-state input voltage $V_{I(off)}$	90
Figure 53 – Circuit diagram for measuring the bias resistor r_1	91
Figure 54 – Circuit diagram and measuring the bias resistor r_2	92
Figure 55 – Circuit diagram for measuring the on-state output voltage $V_{O(on)}$	93
Figure 56 – Circuit diagram for measuring the off-state output current $I_{O(off)}$	94
Figure 57 – Test circuit for high temperature blocking	96
Figure 58 – Circuit for Intermittent operating life	97
Figure 59 – Expected number of cycles versus temperature rise ΔT_{vj}	97
Figure A.1 – Typical ΔV_{EB} versus collector-base (V_{CB}) characteristics	99
Figure A.2 – Typical safe operating area.....	100
Table 1 – Acceptance defining characteristics and acceptance criteria	35
Table 2 – Acceptance defining characteristics suitable for resistor biased transistor	35
Table 3 – Acceptance defining characteristics after endurance tests for bipolar transistors.....	95
Table 4 – Minimum items of type and routine tests for transistors when applicable	98

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**SEMICONDUCTOR DEVICES –
DISCRETE DEVICES –****Part 7: Bipolar transistors****FOREWORD**

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

This consolidated version of the official IEC Standard and its amendment has been prepared for user convenience.

IEC 60747-7 edition 3.1 contains the third edition (2010-12) [documents 47E/404/FDIS and 47E/408/RVD] and its amendment 1 (2019-09) [documents 47E/635/CDV and 47E/672/RVC].

In this Redline version, a vertical line in the margin shows where the technical content is modified by amendment 1. Additions are in green text, deletions are in strikethrough red text. A separate Final version with all changes accepted is available in this publication.

International Standard IEC 60747-7 has been prepared by subcommittee 47E: Discrete semiconductor devices, of IEC technical committee 47: Semiconductor devices.

The main changes with respect to previous edition are listed below.

- a) Clause 1 was amended by adding an item that should be included.
- b) Clauses 3, 4, 5, 6 and 7 were amended by adding terms, definitions, suitable additions and deletions those should be included.
- c) The text of the second edition was combined with that of IEC 60747-7-5.

This standard is to be read in conjunction with IEC 60747-1:2006.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all the parts in the IEC 60747 series, under the general title *Semiconductor devices – Discrete devices*, can be found on the IEC website.

Future standards in this series will carry the new general title as cited above. Titles of existing standards in this series will be updated at the time of the next edition.

The committee has decided that the contents of the base publication and its amendment will remain unchanged until the stability date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IMPORTANT – The 'colour inside' logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

SEMICONDUCTOR DEVICES – DISCRETE DEVICES –

Part 7: Bipolar transistors

1 Scope

This part of IEC 60747-7 gives the requirements applicable to the following sub-categories of bipolar transistors excluding microwave transistors.

- Small signal transistors (excluding switching and microwave applications);
- Linear power transistors (excluding switching, high-frequency, and microwave applications);
- High-frequency power transistors for amplifier and oscillator applications;
- Switching transistors for high speed switching and power switching applications;
- Resistor biased transistors.

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60050-521:2002, *International Electrotechnical Vocabulary – Part 521: Semiconductor devices and integrated circuits*

IEC 60747-1:2006, *Semiconductor devices – Part 1: General*

IEC 60747-4:2007, *Semiconductor devices – Discrete devices – Part 4: Microwave diodes and transistors*

3 Terms and definitions

For the purposes of this document the following terms and definitions apply.

3.1 Specific functional regions

3.1.1 functional collector region

collection region that acquires principal-current charge carriers from the functional base region through the (collecting) junction between it and the functional base region

NOTE Note 1 to entry In the normal operating mode, this functional region is located in the collector region and, in the inverse operating mode, in the emitter region.

3.1.2 functional emitter region

supply region that delivers principal-current charge carriers into the functional base region through the (emitting) junction between it and the functional base region.

NOTE Note 1 to entry In the normal operating mode, this functional region is located in the emitter region and, in the inverse operating mode, in the collector region.

3.1.3**functional base region**

control region through which the principal current passes and in which the concentration of principal-current charge carriers is the result of an applied base current

3.1.4**collector(-base) space-charge region;****collector(-base) depletion layer**

space-charge region between the functional collector region and the functional base region

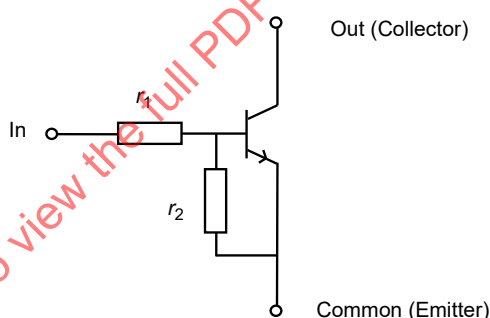
3.1.5**emitter(-base) space-charge region;****emitter(-base) depletion layer**

space-charge region between the functional emitter region and the functional base region

3.2 Resistor biased transistor**3.2.1****general description**

bipolar junction transistors that incorporate with two bias resistors. One bias resistor is connected between the In terminal and the base region and the another between the base region and the common terminal. The resistor biased transistor is specified as a logic circuit element.

The graphical symbol as shown in Figure 1 is used in this standard for resistor biased transistors npn or pnp.



IEC 2910/10

Figure 1 – Resistor biased transistor graphical symbol

3.2.2**input terminal**

terminal connected to the bias resistor 1

3.2.3**output terminal**

terminal connected to a collector

3.2.4**common terminal**

terminal connected to an emitter

3.2.5**bias resistor 1**

resistor connected between the input terminal and the internal base of the transistor

3.2.6

bias resistor 2

resistor connected between the internal base of the transistor and the common terminal

3.3 Terms related to ratings and characteristics

3.3.1

punch-through voltage

value of the collector-base voltage above which the open-circuit emitter-base voltage increases almost linearly with increasing collector-base voltage

NOTE Note 1 to entry At this voltage, the collector depletion layer extends through the base to the emitter depletion layer.

NOTE Note 2 to entry "Reach-through voltage" is a term also in the USA.

3.3.2

saturation voltages

3.3.2.1

collector-emitter saturation voltage

voltage between the collector and emitter electrodes under conditions of base current beyond which the collector current remains essentially constant as the base current increased.

NOTE Note 1 to entry This is the voltage between the collector and emitter electrodes when both the base-emitter and base-collector junctions are forward biased.

3.3.2.2

base-emitter saturation voltage

voltage between the base and emitter electrodes under conditions of emitter current or collector current and base current beyond which the collector current remains essentially constant as the base current increased.

NOTE Note 1 to entry This is the voltage between the base and emitter electrodes when both the base-emitter and base-collector junctions are forward biased.

3.3.3

cut-off current

reverse current

reverse current of the base-collector junction or base-emitter junction.

3.3.4

saturation resistance

resistance between collector and emitter terminals under specified conditions of base current and collector current when the collector current is limited by the external circuit

NOTE Note 1 to entry The saturation resistance may be determined either as the ratio of total voltage to total current or as the ratio of differential voltage to differential current; the method of determination should be specified.

3.3.5

emitter depletion layer capacitance

part of the capacitance across an emitter-base junction that is associated with its depletion layer

NOTE Note 1 to entry The emitter depletion layer capacitance is a function of the total potential difference across the depletion layer.

3.3.6

collector depletion layer capacitance

part of the capacitance across a collector-base junction that is associated with its depletion layer

NOTE Note 1 to entry The depletion layer capacitance is a function of the total potential difference across the depletion layer.

3.3.7

switching times

for bipolar transistors, the input waveform is the base current and the output waveform is the collector current. The lower and upper limits are usually 10% and 90% of the amplitude.

3.3.7.1

turn on delay time

rise time

carrier storage time

fall time

$t_{d(on)}$, t_r , t_s and t_f

see IEC 60050-521:2002, 521-05-21, IEC 60050-521:2002, 521-05-22, IEC 60050-521:2002, 521-05-23, IEC 60050-521:2002, 521-05-24.

3.3.7.2

turn-on time

time interval between a step function change of the input signal level and the instant at which the magnitude of the signal at the output terminals reaches a specified upper limit when the semiconductor device is being switched from its non-conducting to its conducting state. The lower and upper limits are usually 10 % and 90 % of the amplitude.

3.3.7.3

turn-off time

time interval between a step function change of the input signal level and the instant at which the magnitude of the signal at the output terminals reaches a specified lower limit when the semiconductor device is being switched from its conducting to its non-conducting state. The lower and upper limits are usually 10 % and 90 % of the amplitude.

3.3.8

collector-emitter sustaining voltage

$V_{CE(SUS)}$

collector-emitter breakdown voltage at higher values of collector current where the breakdown voltage is relatively constant over decreasing collector current for a specified termination between base and emitter terminals

3.3.9

turn-on energy (per pulse)

E_{on}

energy dissipated in transistor during turn-on

3.3.10

turn-off energy (per pulse)

E_{off}

energy dissipated in transistor during turn-off

3.3.11

maximum frequency of oscillation

f_{max}

maximum frequency at which a transistor can be made to oscillate under specified conditions

NOTE Note 1 to entry This frequency approximates to the transition frequency at which the maximum available power gain has decreased to unity.

3.3.12 transition frequency

f_T

~~frequency at which the modulus of the common-emitter small-signal short-circuit forward current transfer ratio $|h_{21e}|$ has decreased to unity~~

product of the modulus of the common-emitter small-signal short-circuit forward current transfer ratio $|h_{21e}|$ and the frequency of measurement, this frequency being so chosen that $|h_{21e}|$ is decreasing at a slope of approximately 6 dB/octave

3.3.13 frequency of unity current transfer ratio

f_1

frequency at which the modulus of the common-emitter small-signal short-circuit forward current transfer ratio $|h_{21e}|$ has decreased to unity

~~3.3.13~~ 3.3.14 transfer ratio

3.3.134.1

small-signal short-circuit forward current transfer ratio

ratio between the alternating output current and the small sinusoidal input current producing it under small-signal conditions, the output being short-circuited to a.c.

3.3.134.2

static value of the forward current transfer ratio

ratio between the continuous (direct) output and the continuous (direct) input current, the output voltage being held constant

3.3.134.3

inherent (large-signal) forward current transfer ratio

difference between the continuous (direct) collector current and the collector-base cut-off current divided by the sum of the continuous (direct) base current and the collector-base cut-off current at a specified constant value of the collector-emitter voltage

3.3.134.4

small-signal open-circuit reverse voltage transfer ratio

ratio of the alternating voltage appearing at the input terminals, when they are a.c. open-circuited, to the alternating voltage applied to the output terminals, under small-signal conditions

3.3.134.5

transient current ratio in saturation (of a switching transistor)

quotient of the collector current suddenly demanded from a transistor and the minimum base current necessary to hold it in saturation

~~3.3.14~~ 3.3.15

resistor ratio (of resistor biased transistor)

ratio of the values of bias resistor 2 and bias resistor 1

~~3.3.15~~ 3.3.16

input voltage (of resistor biased transistor)

voltage between the input terminal and the common terminal of the device

~~3.3.16~~ 3.3.17

off-state input voltage (of resistor biased transistor)

input voltage at which the output current has reached its defined off-state value

3.3.173.3.18**on-state input voltage (of resistor biased transistor)**

input voltage at which the output current has reached its defined on-state value

3.3.183.3.19**output voltage (of resistor biased transistor)**

voltage between the output terminal and the common terminal of the device

3.3.193.3.20**off-state output current (of resistor biased transistor)**

current flowing into the output terminal in the off-state

3.3.203.3.21**on-state output voltage (of resistor biased transistor)**

current flowing into the output terminal in the off-state output voltage with specified I_i and I_o in such a way that the transistor is in its specified on state

4 Letter symbols

4.1 General

Mostly, existing letter symbols are added to the terms in titles. When several distinct forms exist, the most commonly used form is given.

Subclause 4.2 of IEC 60747-1:2006 applies.

4.2 Additional subscripts

In addition to the list of recommended general subscripts given in Clause 4 of IEC 60747-1:2006, the following subscripts are recommended for bipolar transistors:

B,b	=	base
C,c	=	collector
E,e	=	emitter
fl	=	floating
pt	=	punch-through (penetration, reach-through)
R,r (not as a first subscript)	=	specified resistance
sat	=	saturation
X	=	specified circuit
s	=	storage
T	=	transition

4.3 Lists of letter symbols

4.3.1 General

The symbols contained in the following lists are recommended for use in the field of bipolar transistors. They have been compiled in accordance with the general rules in Clause 4 of IEC 60747-1:2006.

4.3.2 Voltages

Name and designation	Letter symbol	Remarks
Collector-base (d.c.) voltage	V_{CB}	
Collector-emitter (d.c.) voltage	V_{CE}	
Emitter-base (d.c.) voltage	V_{EB}	
Base-emitter (d.c.) voltage	V_{BE}	
Collector-base (d.c.) voltage with $I_E = 0$ I_C specified	V_{CBO}	
Emitter-base (d.c.) voltage with $I_C = 0$ I_E specified	V_{EBO}	
Collector-emitter (d.c.) voltage with $I_B = 0$ I_C specified	V_{CEO}	
Collector-emitter (d.c.) voltage with $R_{BE} = R$ I_C specified	V_{CER}	
Collector-emitter (d.c.) voltage with $V_{BE} = 0$ I_C specified	V_{CES}	
Collector-emitter (d.c.) voltage with $V_{BE} = X$ specified (reverse biased emitter-base junction) I_C specified	V_{CEX}	
Floating voltage, emitter-base with $I_E = 0$ V_{CB} specified	V_{EBfl}	
Punch-through (penetration) voltage	V_{pt}	
Saturation voltage, collector-emitter with I_B specified I_C specified	V_{CEsat}	
Saturation voltage, base-emitter with I_B specified I_C specified	V_{BEsat}	

4.3.3 Currents

Name and designation	Letter symbol	Remarks
Base (d.c.) current	I_B	
Collector (d.c.) current	I_C	
Emitter (d.c.) current	I_E	
Collector cut-off current with $I_E = 0$ V_{CB} specified	I_{CBO}	
Collector cut-off current with $I_B = 0$ V_{CE} specified	I_{CEO}	
Emitter cut-off current with $I_C = 0$ V_{EB} specified	I_{EBO}	
Collector cut-off current with $R_{BE} = R$ V_{CE} specified	I_{CER}	
Collector cut-off current with $V_{BE} = 0$ V_{CE} specified	I_{CES}	
Collector cut-off current with $V_{BE} = X$ V_{CE} specified	I_{CEX}	
Base cut-off current with $V_{BE} = X$ V_{BE} specified	I_{BEX}	

4.3.4 Powers

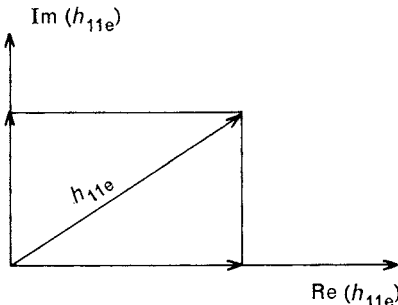
Name and designation	Letter symbol	Remarks
Collector power dissipation with T_a or T_c specified	P_C	
Total input power (d.c. or average) to all electrodes with T_a or T_c specified	P_{tot}	

4.3.5 Electrical parameters

4.3.5.1 Static parameters (specified for bias conditions)

Name and designation	Letter symbol	Remarks
Static value of the forward current transfer ratio (in common-emitter configuration)	h_{21E} or h_{FE}	$h_{21E} = \frac{I_C}{I_B} = \frac{I_E}{I_B} - 1$ with $V_{CE} = \text{constant}$
Static value of the input resistance (in common-emitter configuration)	h_{11E} or h_{iE}	$h_{11E} = \frac{V_{BE}}{I_B}$ with $V_{CE} = \text{constant}$

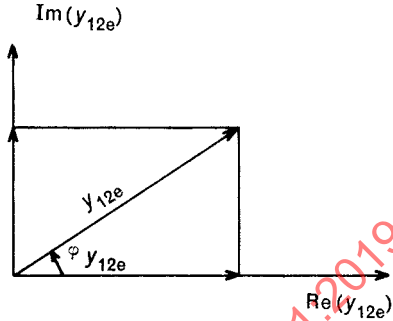
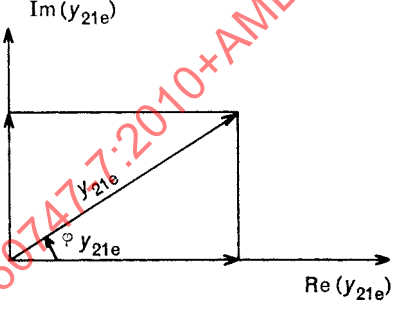
4.3.5.2 Small-signal parameters (specified for bias and frequency conditions)

Name and designation	Letter symbol	Remarks
Small signal value of the short-circuit input impedance: – in common-emitter configuration – in common-base configuration	h_{11e} or h_{ie} h_{11b} or h_{ib}	$h_{11e} = \frac{V_{be}}{I_b}$ with $V_{ce} = \text{constant}$ $h_{11b} = \frac{V_{eb}}{I_e}$ with $V_{cb} = \text{constant}$
Small-signal value of the open-circuit reverse voltage transfer ratio: – in common-emitter configuration – in common-base configuration	h_{12e} or h_{re} h_{12b} or h_{rb}	$h_{12e} = \frac{V_{be}}{V_{ce}}$ with $I_b = \text{constant}$ $h_{12b} = \frac{V_{eb}}{V_{cb}}$ with $I_e = \text{constant}$
Small-signal value of the short-circuit forward current transfer ratio: – in common-emitter configuration – in common-base configuration	h_{21e} or h_{fe} h_{21b} or h_{fb}	$h_{21e} = \frac{I_c}{I_b}$ with $V_{ce} = \text{constant}$ $h_{21b} = \frac{I_c}{I_e}$ with $V_{cb} = \text{constant}$
Small-signal value of the open-circuit output admittance: – in common-emitter configuration – in common-base configuration	h_{22e} or h_{oe} h_{22b} or h_{ob}	$h_{22e} = \frac{I_c}{V_{ce}}$ with $I_b = \text{constant}$ $h_{22b} = \frac{I_c}{V_{cb}}$ with $I_e = \text{constant}$
Real part of the small-signal value of the short-circuit input impedance: – in common-emitter configuration – in common-base configuration	$\text{Re}(h_{11e})$ $\text{Re}(h_{11b})$	$h_{11e} = \text{Re}(h_{11e}) + \text{Im}(h_{11e})$ $h_{11b} = \text{Re}(h_{11b}) + \text{Im}(h_{11b})$
Imaginary part of the small-signal value of the short-circuit input impedance: – in common-emitter configuration – in common-base configuration	$\text{Im}(h_{11e})$ $\text{Im}(h_{11b})$	
Input capacitance, output short-circuited to a.c.: – in common-emitter configuration – in common-base configuration	C_{11es} or C_{ies} C_{11bs} or C_{ibs}	$h_{11e} \cong \text{Re}(h_{11e}) + \frac{1}{j\omega C_{11es}}$ $h_{11b} \cong \text{Re}(h_{11b}) + \frac{1}{j\omega C_{11bs}}$
Input capacitance, output open-circuited to a.c.: – in common-emitter configuration – in common-base configuration	C_{11eo} or C_{ieo} C_{11bo} or C_{ibo}	

4.3.5.2 (continued)

Name and designation	Letter symbol	Remarks
Output capacitance, input open-circuited to a.c.: – in common-emitter configuration – in common-base configuration	C_{22eo} or C_{oeo} C_{22bo} or C_{obo}	$h_{22e} = \text{Re}(h_{22e}) + j\omega C_{22eo}$ $h_{22b} = \text{Re}(h_{22b}) + j\omega C_{22bo}$
Output capacitance, input short-circuited to a.c.: – in common-emitter configuration – in common-base configuration	C_{22es} or C_{oes} C_{22bs} or C_{obs}	$y_{22e} = \text{Re}(y_{22e}) + j\omega C_{22es}$ $y_{22b} = \text{Re}(y_{22b}) + j\omega C_{22bs}$
Reverse transfer capacitance, input short-circuited to a.c.: – in common-emitter configuration – in common-base configuration	C_{12es} or C_{res} C_{12bs} or C_{rbs}	
Collector-base capacitance for transistors with isolated device terminals and a separate screen lead	C_{ocb}	
Small-signal value of the short-circuit input admittance: – in common-emitter configuration – in common-base configuration	y_{11e} or y_{ie} y_{11b} or y_{ib}	$y_{11e} = \frac{I_b}{V_{be}}$ with $V_{ce} = \text{constant}$ and $y_{11e} = \frac{1}{h_{11e}}$ $y_{11b} = \frac{I_e}{V_{eb}}$ with $V_{cb} = \text{constant}$ and $y_{11b} = \frac{1}{h_{11b}}$
Small-signal value of the short-circuit reverse transfer admittance: – in common-emitter configuration – in common-base configuration	y_{12e} or y_{re} y_{12b} or y_{rb}	$y_{12e} = \frac{I_b}{V_{ce}}$ with $V_{be} = \text{constant}$ $y_{12b} = \frac{I_e}{V_{cb}}$ with $V_{eb} = \text{constant}$
Small-signal value of the short-circuit forward transfer admittance: – in common-emitter configuration – in common-base configuration	y_{21e} or y_{fe} y_{21b} or y_{fb}	$y_{21e} = \frac{I_c}{V_{be}}$ with $V_{ce} = \text{constant}$ $y_{21b} = \frac{I_c}{V_{eb}}$ with $V_{cb} = \text{constant}$
Small-signal value of the short-circuit output admittance: – in common-emitter configuration – in common-base configuration	y_{22e} or y_{oe} y_{22b} or y_{ob}	$y_{22e} = \frac{I_c}{V_{ce}}$ with $V_{be} = \text{constant}$ $y_{22b} = \frac{I_c}{V_{cb}}$ with $V_{eb} = \text{constant}$

4.3.5.2 (continued)

Name and designation	Letter symbol	Remarks
Modulus of the short-circuit reverse transfer admittance: – in common-emitter configuration – in common-base configuration	$ y_{12e} $ or $ y_{re} $ $ y_{12b} $ or $ y_{rb} $	
Phase of the short-circuit reverse transfer admittance: – in common-emitter configuration – in common-base configuration	φ_{y12e} or φ_{yre} φ_{y12b} or φ_{yrb}	
Modulus of the short-circuit forward transfer admittance: – in common-emitter configuration – in common-base configuration	$ y_{21e} $ or $ y_{fe} $ $ y_{21b} $ or $ y_{fb} $	
Phase of the short-circuit forward transfer admittance: – in common-emitter configuration – in common-base configuration	φ_{y21e} or φ_{yfe} φ_{y21b} or φ_{yfb}	
Input reflection coefficient: – in common-emitter configuration – in common-base configuration – in common-collector configuration	S_{11e} or S_{1e} S_{11b} or S_{1b} S_{11c} or S_{1c}	
Output reflection coefficient: – in common-emitter configuration – in common-base configuration – in common-collector configuration	S_{22e} or S_{2e} S_{22b} or S_{2b} S_{22c} or S_{2c}	
Forward transmission coefficient: – in common-emitter configuration – in common-base configuration – in common-collector configuration	S_{21e} or S_{fe} S_{21b} or S_{fb} S_{21c} or S_{fc}	
Reverse transmission coefficient: – in common-emitter configuration – in common-base configuration – in common-collector configuration	S_{12e} or S_{re} S_{12b} or S_{rb} S_{12c} or S_{rc}	

4.3.5.3 Modified hybrid π equivalent circuit parameters

NOTE This equivalent circuit is only a first order approximation, valid for most transistors over a certain frequency range.

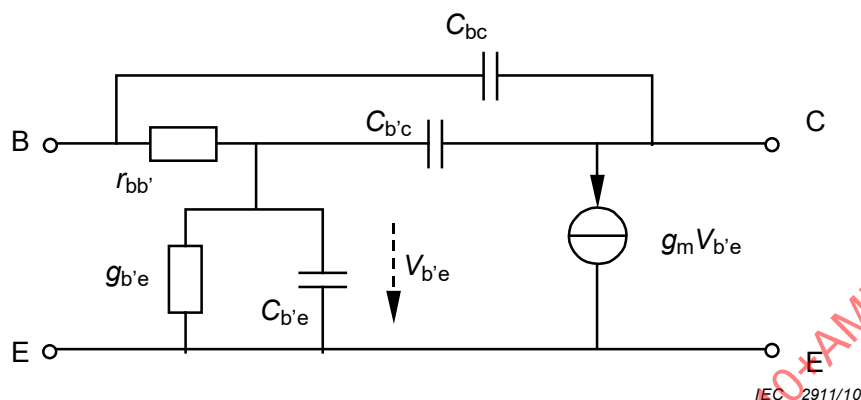


Figure 2 – Modified hybrid π equivalent circuit

Name and designation	Letter symbol	Remarks
Base intrinsic resistance	$r_{bb'}$	
Intrinsic base-emitter conductance	$g_{b'e}$	
Intrinsic base-emitter capacitance	$C_{b'e}$	
Intrinsic base-collector capacitance	$C_{b'c}$	
Intrinsic transconductance	g_m	
Base-collector capacitance	C_{bc}	

4.3.6 Frequency parameters

Name and designation	Letter symbol	Remarks
Cut-off frequency:		
– in common-emitter configuration	$f_{h_{21e}}$ or $f_{h_{fe}}$	
– in common-base configuration	$f_{h_{21b}}$ or $f_{h_{fb}}$	
– in common-collector configuration	$f_{h_{21c}}$ or $f_{h_{fc}}$	
Frequency of unity current transfer ratio	f_1	$f_1 = f$ for $ h_{21e} = 1$
Transition frequency	f_T	$f_T = f \times h_{21e} $ (h_{21e} is measured in a region where the roll-off is 6 dB/octave)
Maximum frequency of oscillation	f_{max}	
Frequency of unity forward transmission coefficient:		
– in common-emitter configuration	f_{se}, f_{1se}	$f_{se} = f$ for $ s_{21e} = 1$
– in common-base configuration	f_{sb}, f_{1sb}	$f_{sb} = f$ for $ s_{21b} = 1$
– in common-collector configuration	f_{sc}, f_{1sc}	$f_{sc} = f$ for $ s_{21c} = 1$

4.3.7 Switching parameters

Name and designation	Letter symbol	Remarks
Pulse average time	t_w	
Pulse time	t_p	
Duty cycle	D, δ	Duty cycle = $\frac{t}{T}$
Delay time	t_d	
Rise time	t_r	
Carrier storage time	t_s	
Fall time	t_f	

4.3.7 (continued)

Name and designation	Letter symbol	Remarks
Turn-on time	t_{on}	$t_d + t_r$
Turn-off time	t_{off}	$t_s + t_f$
Stored charge	Q_s	
Transient current ratio in saturation	h_{21Esat} or h_{FEsat}	
Collector-emitter saturation resistance: – small-signal value – large-signal value	r_{cesat} r_{CEsat}	

4.3.8 Energies

Name and designation	Letter symbol	Remarks
Turn-on energy	E_{on}	Energy is always per pulse
Turn-off energy	E_{off}	

4.3.9 Sundry quantities

Name and designation	Letter symbol	Remarks
Noise	N, n	
Noise figure	F, F_n	
Noise current	I_n	
Noise voltage	V_n	
Noise power	P_n	
Effective noise bandwidth	B	
Amplification	A	
Current amplification	A_i, A_i	
Voltage amplification	A_v, A_v	
Gain	G	
Power gain	G_p, G_p	
Insertion power gain	G_i, G_i	
Transducer power gain	G_T, G_t	
Available power gain	G_A, G_a	
Efficiency	η	
Collector efficiency	η_c	
Power added efficiency	η_{add}	see IEC 60747-4:2007, Clause 7. The abbreviation "PAE" is still in common use for power added efficiency.

4.3.10 Matched-pair bipolar transistors

Name and designation	Letter symbol	Remarks
Ratio of static values of common-emitter forward current transfer ratio	h_{FE1}/h_{FE2} h_{21E1}/h_{21E2}	The smaller of the two values is taken as the numerator.
Difference between base-emitter voltages	$V_{BE1} - V_{BE2}$	The smaller value is subtracted from the larger value.
Change in difference of base-emitter voltages between two temperatures	$ \Delta(V_{BE1} - V_{BE2}) _{\Delta T}$	

4.3.11 Resistor biased transistor

Name and designation	Letter symbol	Remarks
Bias resistor 1	r_1	
Bias resistor 2	r_2	
Off-state output current	$I_{O(off)}$	Correspond to I_{CEX} of bipolar transistor.
Off-state input voltage	$V_{I(off)}$	
On-state input voltage	$V_{I(on)}$	
On-state output voltage	$V_{O(on)}$	Correspond to V_{CEsat} of bipolar transistor.

5 Essential ratings and characteristics**5.1 General**

Many of the ratings and characteristics are required to be quoted at a temperature of 25 °C and at another specified temperature.

5.2 Small signal transistors**5.2.1 Ratings (limiting values)****5.2.1.1 Temperatures**

Minimum and maximum value of operating temperatures, ambient or case or virtual junction temperature (T_a or T_c or T_{vj}).

Minimum and maximum value of storage temperatures (T_{stg})

5.2.1.2 Voltages and currents

The voltage and current ratings given must cover the operation of the device over the rated range of operating temperatures. Where such ratings (e.g. forward current, reverse voltage, etc.) are temperature dependent, this dependence shall be indicated, and the following values shall be stated.

5.2.1.2.1 Maximum collector-base voltage with zero emitter current (V_{CBO})

5.2.1.2.2 Maximum collector-emitter voltage with zero base current (V_{CEO})

5.2.1.2.3 Maximum emitter-base reverse voltage with zero collector current (V_{EBO})

5.2.1.2.4 Maximum collector current (I_C)

5.2.1.2.5 Maximum emitter current (where appropriate) (I_E)

5.2.1.2.6 Maximum base current (where appropriate) (I_B)

5.2.1.3 Power dissipation (P_{tot} or P_C)

Maximum total power dissipation (P_{tot} or P_C), and where thermal resistance is not given in the characteristics, Maximum total power dissipation as a function of temperature over the range of operating temperatures.

Any special requirements for ventilation and/or mounting shall be specified

5.2.2 Characteristics

5.2.2.1 General

The values shall be stated at one of the voltages and/or currents taken from the list in 5.9 of IEC 60747-1:2006.

5.2.2.2 Collector-base cut-off current (reverse current) (I_{CBO})

Maximum value at rated maximum collector-base voltage. Maximum value at the specified maximum collector base voltage, at a high temperature and at approximately zero power dissipation.

5.2.2.3 Emitter-base cut-off current (reverse current) (I_{EBO})

Maximum value and at a specified emitter-base voltage

5.2.2.4 Collector-emitter saturation voltage (V_{CEsat})

Maximum value, where appropriate, and at specified collector and base currents

5.2.2.5 Base-emitter voltage (V_{BE})

Where appropriate, maximum value at specified collector current and specified collector-emitter voltage.

5.2.2.6 Static value of the common-emitter forward current transfer ratio (h_{21E})

Minimum value and, where appropriate, maximum value at specified collector-emitter voltage and specified collector current

5.2.2.7 Small-signal parameters (common-emitter)

h_{11e} or h_{ie} = input resistance with output short-circuited to a.c. (where appropriate)
minimum and maximum values

h_{21e} or h_{fe} = forward current transfer ratio with output short-circuited to a.c.
(where appropriate)
minimum and maximum values

h_{22e} or h_{oe} = output conductance with input open-circuited to a.c. (where appropriate)

maximum value

5.2.2.8 Transition frequency (f_T)

Where appropriate minimum values of f_T at specified values of collector current and collector-emitter voltage

5.2.2.9 Output capacitance (C_{ob}) or Collector-base capacitance (C_{cb})

Maximum value at specified frequency and collector base voltage

NOTE The 3 terminal measurement method is valid for C_{cb} and the two terminal method is valid for C_{ob}

5.2.2.10 Noise factor (where appropriate)

Maximum value under specified conditions of frequency range, bias and source impedance

5.2.2.11 Thermal resistance

Maximum value, where virtual junction temperature is specified in 5.2.1.1.

5.2.2.12 Specific characteristics of matched-pair bipolar transistors, used in low-frequency differential applications

5.2.2.12.1 Ratio of static values of common-emitter forward current transfer ratios

Minimum value of the ratio h_{FE1}/h_{FE2} , where h_{FE1} and h_{FE2} are the static values of the common-emitter forward current transfer ratio of each transistor, under specified voltage (V_{CE}) and current (I_C).

NOTE This ratio should be the smaller value divided by the larger value.

5.2.2.12.2 Difference between base-emitter voltages

Maximum absolute value of the difference between the base-emitter voltages of the two transistors, under specified voltage (V_{CE}) and current (I_C).

5.2.2.12.3 Change in difference of base-emitter voltages between two temperatures

$$|\Delta(V_{BE1} - V_{BE2})|_{\Delta T}$$

Maximum absolute value of the change in the difference of the base-emitter voltages (as in 5.2.2.12.2) between two specified temperatures, at specified voltage (V_{CE}) and current (I_C).

5.2.2.12.4 Matching collector currents

Maximum ratio of the values of the collector currents (I_{C2}/I_{C1}) with specified common collector-emitter voltage, total shared base current, and case or ambient temperature.

5.3 Linear power transistors

5.3.1 Ratings (limiting values)

5.3.1.1 Temperatures

Minimum and maximum value of operating temperatures, ambient or case or virtual junction temperature (T_a or T_c or T_{vj}).

Minimum and maximum value of storage temperatures (T_{stg})

5.3.1.2 Voltages and currents

The voltage and current ratings given must cover the operation of the device over the rated range of operating temperatures. Where such ratings (e.g. forward current, reverse voltage, etc.) are temperature-dependent, this dependence shall be indicated.

The values of the following voltage and current ratings apply for both continuous and peak conditions.

5.3.1.2.1 Maximum collector-base voltage with zero emitter current (V_{CBO})

5.3.1.2.2 Maximum collector-emitter voltage with zero base current (V_{CEO})

5.3.1.2.3 Maximum emitter-base reverse voltage with zero collector current (V_{EBO})

5.3.1.2.4 Maximum collector current (I_C)

5.3.1.2.5 Maximum emitter current (where appropriate) (I_E)

5.3.1.2.6 Maximum base current (I_B)

5.3.1.3 Power dissipation (P_{tot} or P_C)

Maximum total power dissipation (P_{tot} or P_C), and where thermal resistance is not given in the characteristics, Maximum total power dissipation as a function of temperature over the range of operating temperatures.

Any special requirements for ventilation and/or mounting shall be specified.

5.3.2 Characteristics

5.3.2.1 General

The values shall be stated at one of the voltages and/or currents taken from the list in clause 5.9 of IEC 60747-1:2006.

5.3.2.2 Collector-base cut-off current (I_{CBO})

Maximum value at the rated maximum collector-base voltage

Maximum value at a specified collector-base voltage, at a high operating temperature and at approximately zero power dissipation with the emitter open circuit.

5.3.2.3 Base-emitter forward voltage (V_{BE})

Typical and, where appropriate, maximum values at specified collector current and collector-emitter voltage

5.3.2.4 Collector-emitter saturation voltage (V_{CEsat})

Maximum value at a specified high value of collector current and a specified base current

5.3.2.5 Static value of the common-emitter forward current transfer ratio (h_{21E})

Minimum and maximum values at a specified low value of collector-emitter voltage and a specified high value of either emitter or collector current.

When the I_{CBO} component is significant, the inherent (large-signal) forward current transfer ratio $|h_{21EL}|$ shall be stated.

5.3.2.6 Transition frequency f_T or value of $|h_{21e}|$ at a specified high frequency

Either:

typical and minimum values of f_T at specified values of collector current and collector-emitter voltage

or:

typical and minimum values of $|h_{21e}|$ at a specified frequency in the range in which $|h_{21e}|$ is decreasing at the rate of approximately 6 dB/octave and at specified values of collector current or collector-emitter voltage.

In specifying $|h_{21e}|$, the frequency shall be chosen preferably from the series 1, 2, 5 $\times 10^n$ Hz and should be such that $|h_{21e}|$ is in the range of 2 to 10.

5.3.2.7 Output capacitance (C_{ob}) or Collector-base capacitance (C_{cb})

Maximum value at 25 °C, at zero d.c. emitter current, for specified values of voltage V_{CB} and frequency

NOTE The 3 terminal measurement method is valid for C_{cb} and the two terminal method is valid for C_{ob}

5.3.2.8 Maximum thermal resistance

Maximum value, where virtual junction temperature is specified in 5.3.1.1.

5.4 High-frequency power transistors for amplifier and oscillator applications

5.4.1 Ratings (limiting values)

5.4.1.1 Temperatures

Minimum and maximum value of operating temperatures, ambient or case or virtual junction temperature (T_a or T_c or T_{vj}).

Minimum and maximum value of storage temperatures (T_{stg})

5.4.1.2 Voltages and currents

5.4.1.2.1 Maximum collector-base voltage with emitter open circuit (V_{CBO})

5.4.1.2.2 Maximum collector-emitter voltage under specified base-emitter condition (V_{CEX})

5.4.1.2.3 Maximum emitter-base reverse voltage with open collector circuit (V_{EBO})

5.4.1.2.4 Either: maximum collector current (d.c. or mean value) (I_C or $I_{C(AV)}$) or: maximum emitter current (d.c. or mean value) (I_E or $I_{E(AV)}$)

5.4.1.2.5 Either: maximum peak collector current (I_{CM}) or: maximum peak emitter current (I_{EM})

5.4.1.2.6 Maximum base current (d.c. or mean value) (I_B or $I_{B(AV)}$)

5.4.1.3 Power dissipation (P_{tot} or P_C)

Maximum total power dissipation (P_{tot} or P_C), and where thermal resistance is not given in the characteristics, Maximum total power dissipation as a function of temperature over the range of operating temperatures.

Any special requirements for ventilation and/or mounting shall be specified.

5.4.1.4 Safe operation area

Where appropriate, a safe operation area (e.g. curves I_C versus V_{CE}) d.c. and pulse should be chosen.

5.4.2 Characteristics

The values shall be stated at one of the voltages and/or currents taken from the list in clause 5.9 of IEC 60747-1:2006".

5.4.2.1 Static value of the common-emitter forward current transfer ratio (h_{21E})

Minimum and maximum values at a specified value of collector-emitter voltage and a specified value of collector current (typical value), d.c. or pulse as specified.

5.4.2.2 Where appropriate, static value of the common-emitter forward current transfer ratio (h_{21E})

Minimum value at a specified low value of collector-emitter voltage and a specified high value of collector current, d.c. or pulse as specified.

5.4.2.3 Transition frequency (f_T) or modulus of the forward transmission coefficient ($|S_{21e}|$)

Either:

minimum values and where appropriate maximum value at specified values of collector current, collector-emitter voltage, and frequency

or:

minimum value at specified values of collector current, collector-emitter voltage, and frequency, source and load impedances (preferably 50 Ω)

5.4.2.4 Cut-off currents

5.4.2.4.1 Collector-base cut-off current (I_{CBO}) or collector-emitter cut-off current (I_{CEX})

Either:

maximum value, at specified value of the collector-base voltage (preferably the maximum rated value), and with the emitter open-circuited

or:

maximum value at specified value of the collector-emitter voltage (preferably the maximum rated value), and with the base-emitter voltage specified

5.4.2.4.2 Where appropriate, collector-emitter cut-off current (I_{CER})

Maximum value at specified value of the collector-emitter voltage (preferably the maximum rated value), and under specified base-emitter resistance

5.4.2.4.3 Where appropriate, collector-emitter cut-off current (I_{CES})

Maximum value, at specified value of the collector-emitter voltage (preferably the maximum rated value), and with the base short-circuited to the emitter

5.4.2.4.4 Where appropriate, collector-emitter cut-off current (I_{CEO})

Maximum value, at specified value of the collector-emitter voltage (preferably the maximum rated value), and with the base open-circuited

5.4.2.5 Cut-off currents at a specified high temperature

5.4.2.5.1 Collector-base cut-off current (I_{CBO}) or collector-emitter cut-off current (I_{CEX})

Either:

maximum value, at a specified voltage preferably between 65 % and 85 % of the maximum rated collector-base voltage, and with the emitter open-circuited

or:

maximum value, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage, with the base-emitter voltage specified.

5.4.2.5.2 Where appropriate, collector-emitter cut-off current (I_{CER})

Maximum value, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage, under specified base-emitter bias resistance.

5.4.2.5.3 Where appropriate, collector-emitter cut-off current (I_{CES})

Maximum value, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage, with the base short-circuited to the emitter.

5.4.2.5.4 Where appropriate, collector-emitter cut-off current (I_{CEO})

Maximum value, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage, with the base open-circuited.

5.4.2.6 Collector-emitter saturation voltage (V_{CESat})

Maximum value, at a specified high value of collector current and specified base current

5.4.2.7 Output power (P_{out}) or power gain (G_p)

Either:

minimum value, circuit and bias conditions to be specified, f = specified high value where appropriate, at a lower frequency f_1 , for the same specified conditions of circuit and bias

or:

minimum value, same conditions as for output power.

5.4.2.8 Where appropriate, either:

Overall efficiency (η_{tot})

Minimum value, same conditions as for output power

$$\eta_{\text{tot}} = \frac{P_{\text{out}}}{P_{\text{in}} + P_{\text{(d.c.)}}}$$

or:

Collector efficiency (η_c)

Minimum value, same conditions as for output power

$$\eta_c = \frac{P_{\text{out}}}{P_{\text{C(d.c.)}}}$$

or:

Power added efficiency (η_{add})

Minimum value, same conditions as for output power

$$\eta_{\text{add}} = \frac{P_{\text{out}} - P_{\text{in}}}{P_{\text{C(d.c.)}}}$$

5.4.2.9 Capacitances

Maximum value at specified conditions.

5.4.2.9.1 Collector-base capacitance(C_{cb})

Maximum value at specified collector base and emitter base voltages.

5.4.2.9.2 Where appropriate , collector-emitter capacitance(C_{ce})

Maximum value at specified collector base and emitter base voltages.

5.4.2.9.3 Where appropriate , emitter-base capacitances(C_{eb})

Maximum value at specified collector base and emitter base voltages.

5.4.2.10 Where appropriate, inter modulation factor or other linearity criterion

Minimum and maximum values under specified conditions.

5.4.2.11 Maximum thermal resistance

Maximum value. Where virtual junction temperature is specified in 5.4.1.1.

5.5 Switching transistors

5.5.1 Ratings (limiting values)

5.5.1.1 Temperatures

Minimum and maximum value of operating temperatures, ambient or case or virtual junction temperature(T_a or T_c or T_{vj}).

Minimum and maximum value of storage temperatures (T_{stg})

5.5.1.2 Voltages and currents

The ratings must cover the operation of the device over the range of operating temperatures. Where such ratings are temperature dependent, this dependence should be indicated as follows.

5.5.1.2.1 Maximum collector-base voltage with zero emitter current (V_{CBO})

5.5.1.2.2 Maximum collector-emitter voltage, either with zero base current or with a specified emitter-base reverse voltage (V_{CEO} or V_{CEX})

5.5.1.2.3 Maximum emitter-base reverse voltage with zero collector current (V_{EBO})

5.5.1.2.4 Collector-emitter sustaining voltage (V_{CEXsus})

Maximum rated value at specified collector current and specified base-emitter (reverse) voltage should be state.

5.5.1.2.5 Maximum continuous collector current (I_C)

5.5.1.2.6 Where appropriate, maximum peak repetitive collector current, under specified conditions (I_{CRM})

5.5.1.2.7 Maximum continuous base current (I_B)

5.5.1.2.8 Where appropriate, maximum peak repetitive base current, under specified conditions (I_{BRM})

5.5.1.2.9 Where appropriate, maximum emitter current, continuous and/or peak repetitive, under specified conditions (I_E , I_{ERM})

5.5.1.3 Power dissipation (P_{tot} or P_C)

Maximum total power dissipation (P_{tot} or P_C), and where thermal resistance is not given in the characteristics, Maximum total power dissipation as a function of temperature over the range of operating temperatures.

Any special requirements for ventilation and/or mounting shall be specified.

5.5.1.4 Safe operating areas

5.5.1.4.1 Forward biased safe operating area (FBSOA)

Diagram showing the area of collector currents (I_C) and collector-emitter voltages (V_{CE}) which the transistor will sustain simultaneously without being damaged by thermal overload or by the first or second breakdown, for d.c. and pulse operation.

5.5.1.4.2 Reverse biased safe operating area (RBSOA)

Diagram showing the area of collector currents (I_C) and collector-emitter voltages (V_{CE}) which the transistor will sustain simultaneously for a short period of time during turn-off without being damaged.

5.5.1.4.3 Short circuit safe operating area SCSOA

SCSOA is given by a pair of values of short circuit duration ($t_{p(sc)}$) and collector-emitter voltage (V_{CE}) that may not be exceeded under the load short circuit conditions. The device may be turned on and turned off again for shorting a voltage source without failure.

5.5.2 Characteristics

5.5.2.1 General

The values should be preferably stated at one of the voltages and/or currents given in 5.9 of IEC 60747-1:2006.

5.5.2.2 Cut-off currents

The following values should be stated.

NOTE One or more of these currents should be stated.

5.5.2.2.1 Collector-base cut-off current (I_{CBO})

- Maximum value, preferably at the maximum rated value of the collector-base voltage and with the emitter open-circuited
- Maximum value at a high operating temperature, at a voltage preferably between 65 % and 85 % of the maximum rated collector-base voltage, and with the emitter open-circuited

5.5.2.2.2 Collector-emitter cut-off current (I_{CEX})

- Maximum value, preferably at the maximum rated value of collector-emitter voltage and under specified base-emitter bias conditions
- Maximum value at a high operating temperature, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage and under specified base-emitter bias conditions

5.5.2.2.3 Collector-emitter cut-off current (I_{CES})

- Maximum value, preferably at the maximum rated value of the collector-emitter voltage and with the base short-circuited to the emitter
- Maximum value at a high operating temperature, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage and with the base short-circuited to the emitter

5.5.2.2.4 Collector-emitter cut-off current (I_{CEO})

- Maximum value, preferably at the maximum rated value of the collector-emitter voltage and with the base open-circuited
- Maximum value at a specified high operating temperature, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage and with the base open-circuited

5.5.2.2.5 Collector-emitter cut-off current (I_{CER})

- Maximum value, preferably at the maximum rated collector-emitter voltage and with a specified base-emitter resistance
- Maximum value at a high operating temperature, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage and with a specified base-emitter resistance

5.5.2.2.6 Emitter-base cut-off current (I_{EBO})

- Maximum value at a specified high value of the emitter-base voltage and with the collector open-circuited
- Maximum value at a high operating temperature and at a specified emitter-base voltage, and with the collector open-circuited

5.5.2.3 Static value of common-emitter forward current transfer ratio (h_{21E})

Minimum value at specified collector current and collector-emitter voltage

5.5.2.4 Collector-emitter saturation voltage (V_{CEsat})

Maximum value for at least one specified collector current and specified base current

5.5.2.5 Base-emitter saturation voltage (V_{BEsat})

Maximum value at specified collector and base currents, preferably the same as in 5.5.2.4

5.5.2.6 Turn-on energy as appropriate (E_{on})

Where appropriate, maximum value per pulse with inductive load under specified conditions of T_a or T_c or T_{vj} , high V_{CE} , high I_C and I_B .

5.5.2.7 Turn-off energy as appropriate (E_{off})

Where appropriate, maximum value per pulse with inductive load under specified conditions of T_a or T_c or T_{vj} , high V_{CE} , high I_C and I_B

5.5.2.8 Switching times

Maximum value for resistive load under specified conditions.

5.5.2.8.1 Turn-on delay time ($t_{d(on)}$)

Maximum value, at specified value of collector current (I_C) and base forward current (I_{B1}).

5.5.2.8.2 Rise time (t_r)

Maximum value, at specified values of collector current (I_C) and base forward current (I_{B1}).

5.5.2.8.3 Storage time (t_s)

Maximum value, at specified values of collector current (I_C) and base forward and reverse currents (I_{B1} and I_{B2}).

5.5.2.8.4 Fall time (t_f)

Maximum value at specified values of collector current (I_C) and base forward and reverse current (I_{B1} and I_{B2}).

5.5.2.9 Transition frequency (f_T)

Minimum value, at specified values of collector current and collector-emitter voltage, at a specified frequency in the range in which $|h_{21e}|$ is decreasing at the rate of approximately 6 dB/octave

In specifying f_T , the measurement frequency should be chosen preferably from the series 1, 2, 5×10^n Hz and should be such that $|h_{21e}|$ is in the range of 2 to 10.

5.5.2.10 Output capacitance (C_{ob})

Maximum value, at specified collector-base voltage and frequency, with zero emitter current.

NOTE The two terminal method is valid for C_{ob} .

5.5.2.11 Thermal characteristics

Where virtual junction temperature is specified in 5.5.1.1.

5.5.2.11.1 Thermal resistance junction-case ($R_{th(j-c)}$)

Maximum value for junction and case-rated transistors

5.5.2.11.2 Thermal resistance junction-ambient ($R_{th(j-a)}$)

Maximum value for junction and ambient-rated transistors

5.5.2.11.3 Transient thermal impedance junction-case ($Z_{th(j-c)}$)

For junction and case-rated transistors, diagram showing the maximum value against the time which has elapsed after a step change in power dissipation.

5.5.2.11.4 Thermal impedance junction-case under pulse conditions ($Z_{th(j-c)p}$)

Diagram showing ($Z_{th(j-c)p}$) against the pulse duration t_p for various duty cycles, at least 1/2.

5.5.2.11.5 Transient thermal impedance junction to ambient ($Z_{th(j-a)}$)

For junction and ambient-rated transistors, diagram showing the maximum value against the time which has elapsed after a step change in power dissipation.

5.6 Resistor biased transistors

5.6.1 Ratings

5.6.1.1 Temperatures

Minimum and maximum value of operating temperatures, ambient or case or virtual junction temperature (T_a or T_c or T_{vj}).

Minimum and maximum value of storage temperatures (T_{stg})

5.6.1.2 Voltages and current

The ratings must cover the operation of the device over a range of operating temperatures. Where such ratings are temperature dependent, this dependence should be indicated.

5.6.1.2.1 Input voltage (V_I)

Maximum forward and reverse values

5.6.1.2.2 Output voltage (V_O)

Maximum value

5.6.1.2.3 Output current (I_O)

Maximum value

5.6.1.3 Power dissipation (P_{tot} or P_C)

Maximum total power dissipation (P_{tot} or P_C), and where thermal resistance is not given in the characteristics, Maximum total power dissipation as a function of temperature over the range of operating temperatures

Any special requirements for ventilation and/or mounting shall be specified.

5.6.2 Characteristics

5.6.2.1 General

Characteristics are to be given at 25 °C; except where otherwise stated.

5.6.2.2 Off-State input voltage ($V_{I(off)}$)

Maximum value and where appropriate minimum value at specified output off-state current and voltage (High level output voltage).

5.6.2.3 On-state input voltage ($V_{I(on)}$)

Minimum value and where appropriate maximum value at specified output on-state current and voltage (Low level output voltage).

5.6.2.4 On-state output voltage ($V_{O(on)}$)

Maximum value at specified output on-state current and input current

NOTE This item is equivalent to collector-emitter saturation voltage (V_{CEsat}) of the bipolar transistor. (See 5.5.2.4.)

5.6.2.5 Off-state output current ($I_{O(off)}$)

Maximum value at specified input voltage and output voltage

5.6.2.6 Bias resistor 1 (r_1)

Maximum and minimum value at 25 °C

5.6.2.7 Bias resistor ratio

r_1/r_2 or r_2/r_1 shall be specified, both the maximum and minimum value.

5.6.2.8 Thermal resistance ($R_{th(j-a)}$ or $R_{th(j-c)}$)

Maximum value, where virtual junction temperature is specified in 5.6.1.1

Maximum value under specified mounting conditions

5.6.2.9 Static value of forward current transfer ratio (h_{FE})

Minimum value under specified conditions of output voltage and output current.

6 Measuring methods

6.1 General

The polarities of the generators shown in the circuits in this clause are applicable to NPN devices. However, these circuits can be adapted for PNP devices by changing the polarities of the meters and power supplies. The device under test might be a resistor biased transistor, where it is applicable.

The general requirements given in IEC 60747-1:2006, Clause 6 apply to measuring methods.

6.2 Verification of ratings (limiting values)

6.2.1 Acceptance criteria

Table 1 – Acceptance defining characteristics and acceptance criteria

Acceptance-defining characteristics	Acceptance criteria	Measurement conditions
I_{CES}	$I_{CES} < USL$	Specified V_{CE}
V_{CEsat}	$V_{CEsat} < USL$	I_C and I_B specified for V_{CEsat}
USL: upper specified limit.		

Table 2 – Acceptance defining characteristics suitable for resistor biased transistor

Acceptance-defining characteristics	Acceptance criteria	Measurement conditions
$I_{o(off)}$, or I_{CES}	$I_{o(off)}$, or $I_{CES} < USL$	Specified V_o , or V_{CE}
$V_{o(on)}$, or V_{CEsat}	$V_{o(on)}$, or $V_{CEsat} < USL$	I_o , or I_C and I_I or I_B specified for $V_{o(on)}$, or V_{CEsat}
USL: upper specified limit.		

6.2.2 Collector current

a) Purpose

To verify that the collector current capability of a transistor is not less than the maximum rated value I_C under specified conditions.

b) Circuit diagram

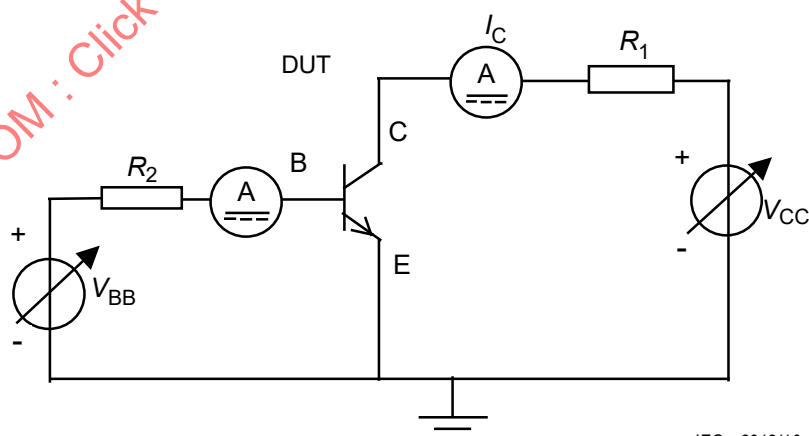


Figure 3 – Test circuit for collector current

c) Circuit description and requirement

R_1 and R_2 are resistors for circuit protection. V_{BB} and V_{CC} are the d.c. voltage supply.

d) Test procedure

The temperature (T_a or T_c) and base current are set and kept to the specified value. The supply voltage (V_{CC}) is increased until collector current reaches the specified value. The test is completed when thermal equilibrium has been reached. After the above test, confirm transistor characteristics are normal. See Table 1.

e) Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector current I_C
- Base current I_B

6.2.3 Peak collector current

a) Purpose

To verify that the peak collector current capability of a transistor is not less than the maximum rated value I_{CM} under specified conditions.

b) Circuit diagram

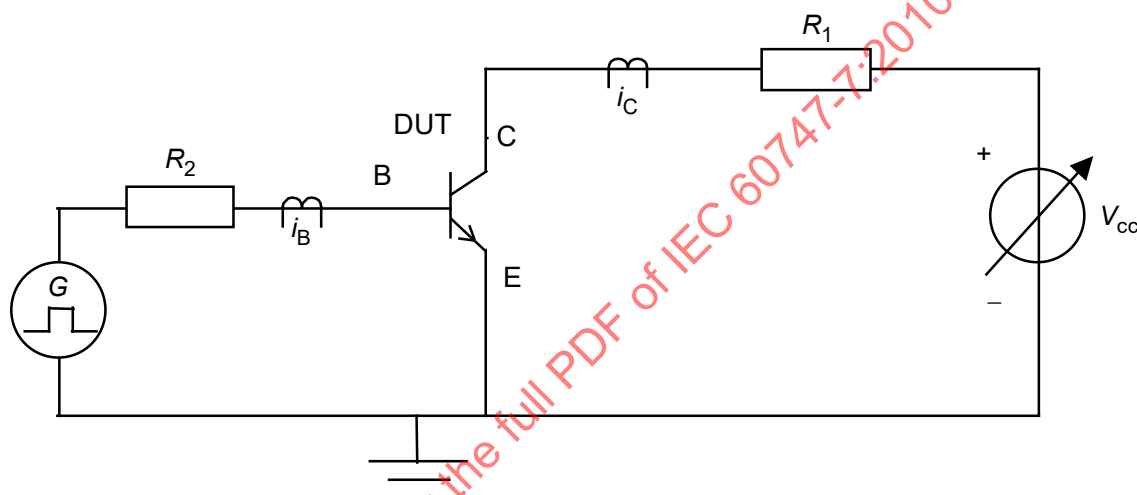


Figure 4 – Test circuit for peak collector current

c) Circuit description and requirement

R_1 and R_2 are resistors for circuit protection. V_{CC} is a voltage supply for collector current. G is a pulse generator for base current.

d) Test procedure

The temperature (T_a or T_c or T_{vj}) and base current are set and kept to the specified value. The supply voltage (V_{CC}) is increased until collector current reaches the specified value. The duty cycle should meet the requirements of clause 6.6.10 of IEC 60747-1:2006. After the above test, confirm transistor characteristics are normal. See Table 1.

e) Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector current I_C
- Pulse base current (duration time, duty cycle)

6.2.4 Base current

a) Purpose

To verify that the base current capability of a transistor is not less than the maximum rated value I_B under specified conditions.

b) Circuit diagram

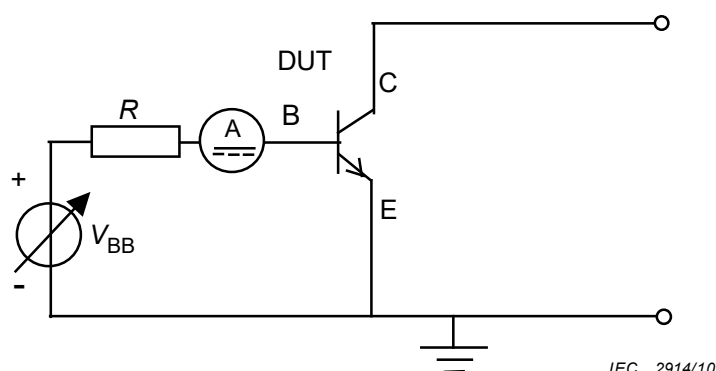


Figure 5 – Test circuit for base current

c) Circuit description and requirements

R is a resistor for circuit protection. V_{BB} is a d.c. voltage supply.

d) Test procedure

The temperature (T_a or T_c or T_{vj}) is set. The supply voltage (V_{BB}) is increased until I_B reaches the specified value. The test may be stopped when thermal equilibrium has been reached. After the above test, confirm transistor characteristics are normal. See Table 1.

e) Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Base current I_B

6.2.5 Peak base current

a) Purpose

To verify that the peak base current capability of a transistor is not less than the maximum rated value I_{BM} under specified conditions.

b) Circuit diagram

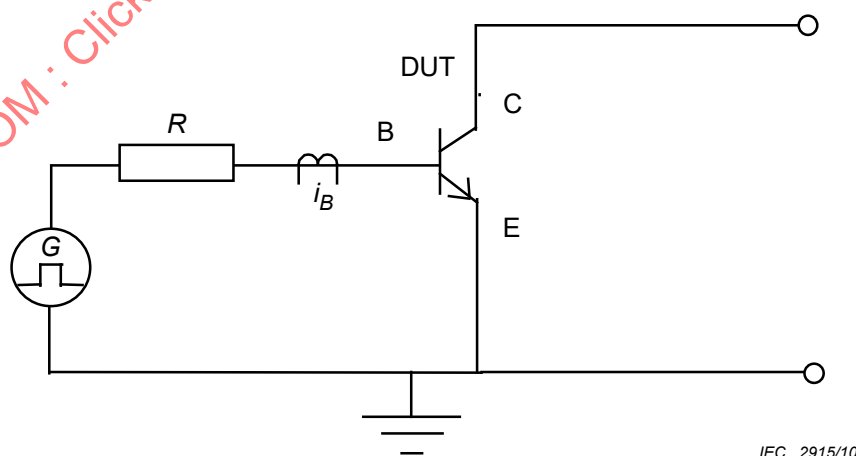


Figure 6 – Test circuit for peak base current

c) Circuit description and requirements

R is a resistor for circuit protection. G is a pulse generator.

d) Test procedure

The temperature (T_a or T_c or T_{vj}) is set. The supply voltage (G) is increased until base current reaches the specified value. The test may be stopped when thermal equilibrium has been reached. After the above test, confirm that transistor characteristics are normal. See Table 1.

e) Specified conditions

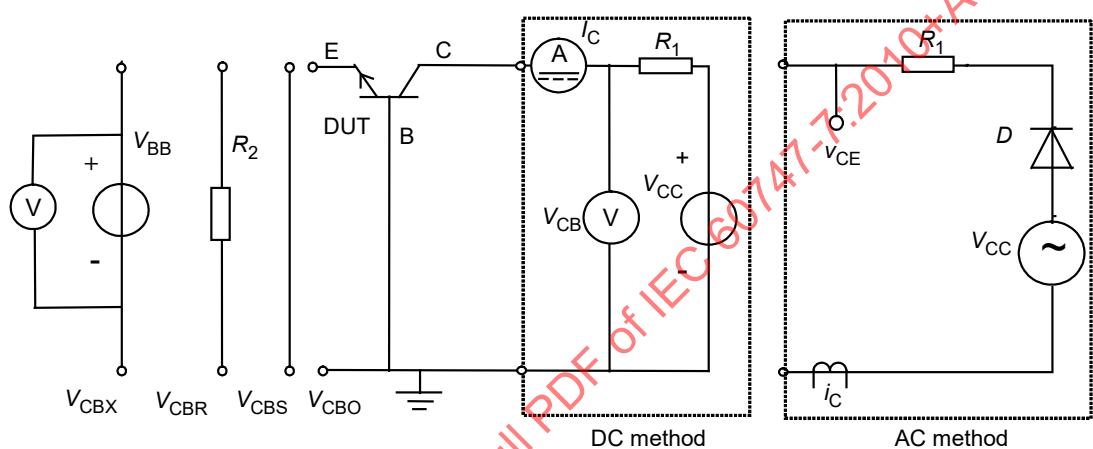
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Pulse base current (duration time, duty cycle)

6.2.6 Collector-base voltage

a) Purpose

To verify that a transistor withstands the rated collector-base voltages V_{CBO} , V_{CBS} , V_{CBR} or V_{CBX} under specified conditions.

b) Circuit diagram



IEC 2916/10

Figure 7 – Circuit for testing the collector-base voltage V_{CBO} , V_{CBS} , V_{CBR} , V_{CBX}

c) Circuit description and requirements

R_1 is a resistor for circuit protection. V_{CC} is d.c. or a.c. voltage power supply. V_{BB} is a d.c. power supply.

d) Test procedure

There are two methods, i.e. the d.c. method and the a.c. method with circuits according to Figure 7. The base-emitter voltage is set to the specified condition. The collector-base voltage is applied. After the test, confirm the acceptance defining characteristics are according to criteria of Table 1.

e) Specified conditions

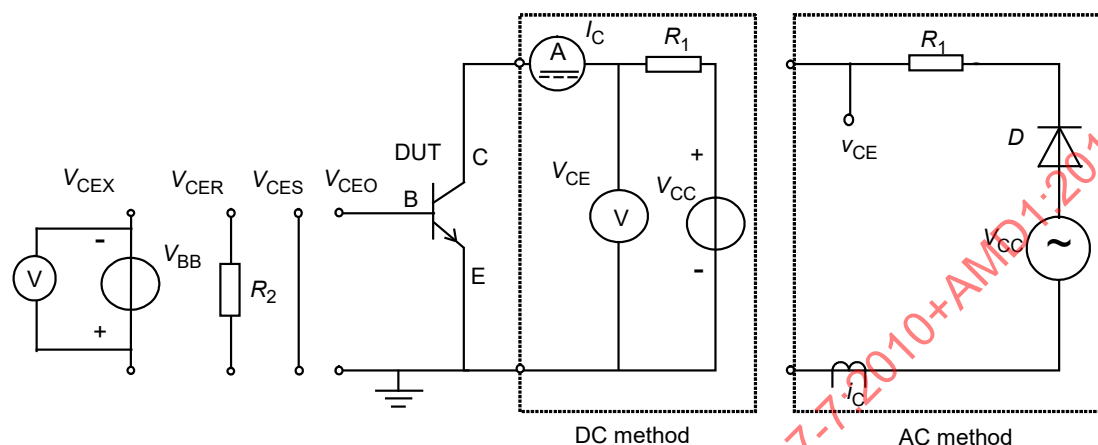
- Ambient or case or virtual junction temperature T_c or T_a or T_{vj}
- Base-emitter bias conditions
 - V_{CBO} : Open circuit between base and emitter
 - V_{CBX} : Base-emitter conditions – V_{BB}
 - V_{CBR} : Resistor connected between base and emitter
 - V_{CBS} : Short circuit between base and emitter
- Frequency of the generator V_{CC} , if different from 50 Hz to 60 Hz

6.2.7 Collector-emitter voltage, output voltage

a) Purpose

To verify that a transistor withstands the rated collector-emitter voltages V_{CEO} , V_{CES} , V_{CER} , V_{CEX} or output voltage V_O under specified conditions.

b) Circuit diagram



IEC 2917/10

Figure 8 – Circuit for testing the collector-emitter voltage V_{CEO} , V_{CES} , V_{CER} , V_{CEX} , V_O

c) Circuit description and requirements

R_1 is a resistor for circuit protection. V_{CC} is d.c. or a.c. voltage power supply. V_{BB} is d.c. voltage supply.

d) Test procedure

There are two methods, i.e. the d.c. method and the a.c. method with circuits according to figure 8. The collector-emitter voltage is applied. After the test, confirm the acceptance defining characteristics are according to criteria of table 1 or 2.

e) Specified conditions

- Collector-emitter voltage V_{CE}
- Ambient or case or virtual junction temperature T_c or T_a or T_{vj}
- Base-emitter bias conditions
 - V_{CEO} : Open circuit between base and emitter
 - V_{CEX} : Base-emitter conditions – V_{BB}
 - V_{CER} : Resistor connected between base and emitter
 - V_{CES} : Short circuit between base and emitter
 - V_O : Open input circuit
- Frequency of the generator V_{CC} , if different from 50 Hz to 60 Hz

6.2.8 Emitter-base voltage, Input voltage

a) Purpose

To verify that a transistor withstands the rated reverse emitter-base voltage V_{EBO} or input voltage V_i under specified conditions.

b) Circuit diagram

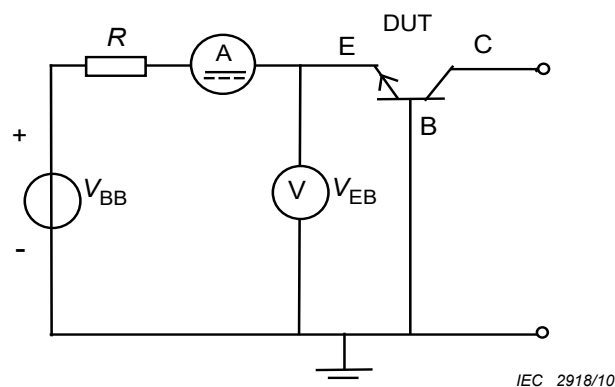


Figure 9 – Circuit for testing the emitter-base voltages V_{EBO} and input voltage V_I

c) Circuit description and requirements

R is a resistor for circuit protection. V_{BB} is d.c. voltage supply.

d) Test procedure

Apply the emitter-base voltage V_{EBO} or input voltage V_I to the DUT. For resistor biased transistor the input voltage is applied in both polarities. After the test, confirm the acceptance defining characteristics are according to criteria of table 1 or 2.

e) Specified conditions

- Emitter-base cut-off current
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector open circuit

6.2.9 Safe operating area (SOA)

6.2.9.1 Reverse biased safe operating area (RBSOA)

a) Purpose

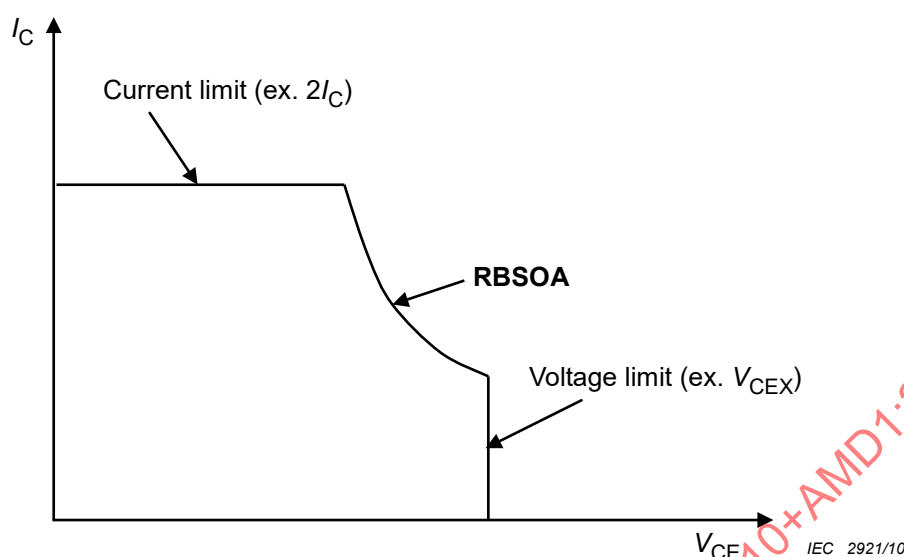
To verify that a transistor operates reliably without failure in RBSOA

b) Circuit diagram and waveforms



IEC 2920/10

Figure 11a – Waveforms of base current I_B and collector current I_C during turn-off



NOTE This test should be applied for RBSOA as the above.

Figure 11b – RBSOA curves during turn-off

Figure 11 – Waveforms and curves for RBSOA

c) Circuit description and requirements

R is a resistor for circuit protection. V_{CC} is adjustable voltage supply.

L is an inductive load. $V_{CE(clamp)}$ is adjustable voltage source for the clamping voltage.

L_S is a stray circuit inductance. G is a pulse generator for the base current.

D is the clamping diode.

The value of load inductance L shall be high enough to apply $V_{CE(clamp)}$ to the DUT at least before the beginning of the fall time t_f .

d) Test procedure

DUT is turned off at specified I_C . V_{CE} and I_C are monitored. The DUT has to turn-off I_C and withstand $V_{CE} = V_{CE(clamp)}$. After the above test, confirm that the DUT characteristics are normal. See Table 1.

e) Specified conditions

- Collector current I_C
- Base reverse current I_{B2}
- Collector-emitter voltage $V_{CE(clamp)}$
- Single pulse or testing frequency f_{sw}
- Inductance L
- Value of unclamped stray inductance L_S
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}

6.2.9.2 Short circuit safe operating area (SCSOA)

a) Purpose

To verify that a transistor operates reliably without failure during a load short circuit condition.

b) Circuit diagram

Figure 12 and Figure 13 show the circuit for testing SCSOA and switching waveforms.

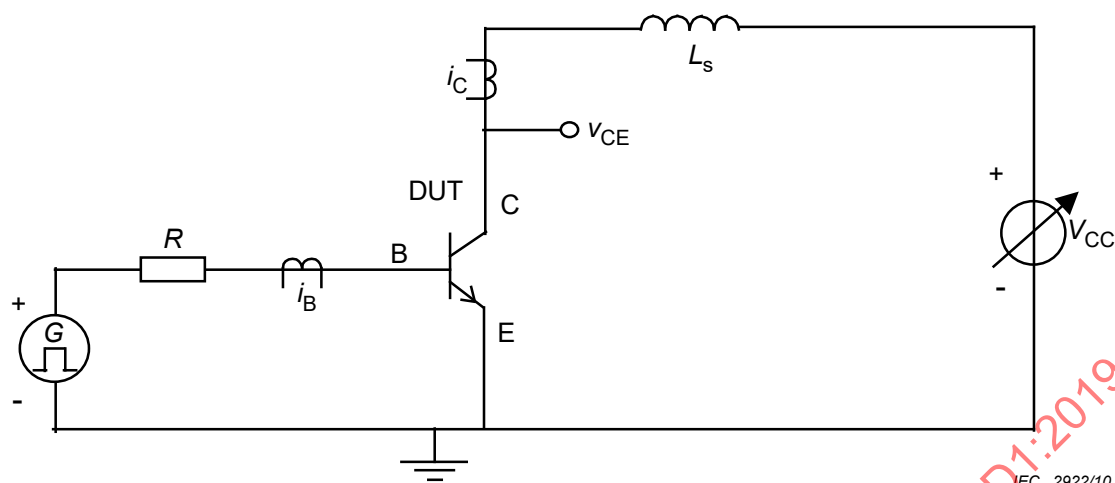


Figure 12 – Circuit for testing safe operating pulse duration at load short circuit (SCSOA)

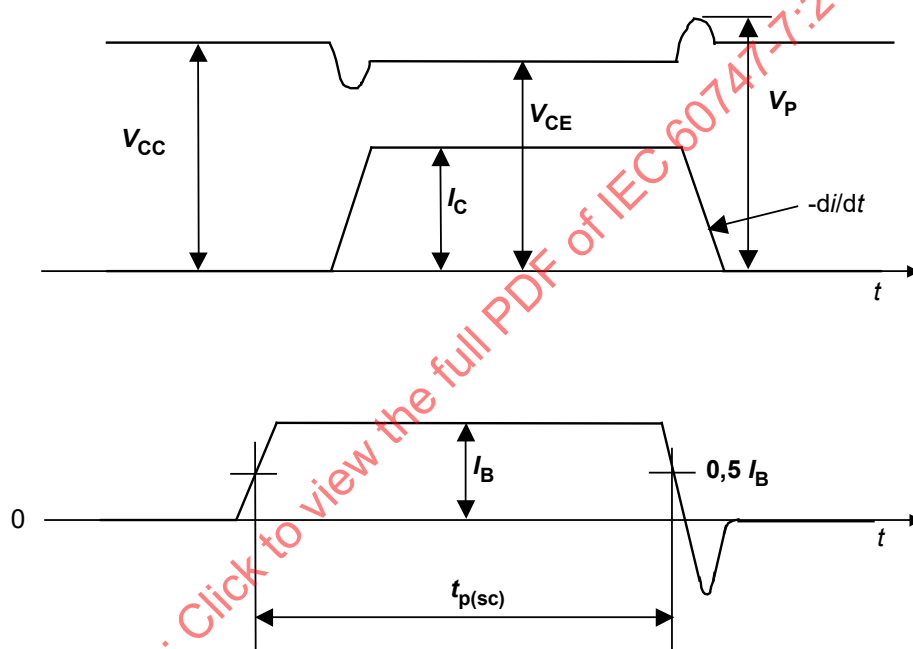


Figure 13 – Waveforms of base current I_B , collector current I_C and voltage V_{CE} during load short circuit condition SCSOA

c) Circuit description and requirements

The circuit impedance of the collector supply circuit in Figure 13 shall be small enough that V_P is less than $(V_{CE} + L_S(-di/dt))$.

V_P is transient peak voltage during load short circuit condition.

R is a resistor for circuit protection. V_{CC} is an adjustable voltage source.

L_S is a stray circuit inductance. G is a pulse generator for the base current.

d) Test procedure

The temperature is set to the specified value. The base current and pulse duration are set to the specified values. The collector-emitter voltage V_{CE} is set to the specified value. The collector current I_C , V_{CE} , and I_B are monitored in order to see whether the transistor turns on

and turns off correctly. After the above test, confirm the DUT characteristics are normal. See Table 1.

e) Specified conditions

- Collector-emitter voltage $V_{CE} = V_{CC}$
- Base current I_B
- Pulse duration $t_{p(sc)}$
- Value of stray inductance L_s
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}

6.2.10 Output current (I_O)

a) Purpose

To verify that a resistor biased transistor operates reliably without failure under maximum output current.

b) Circuit diagram

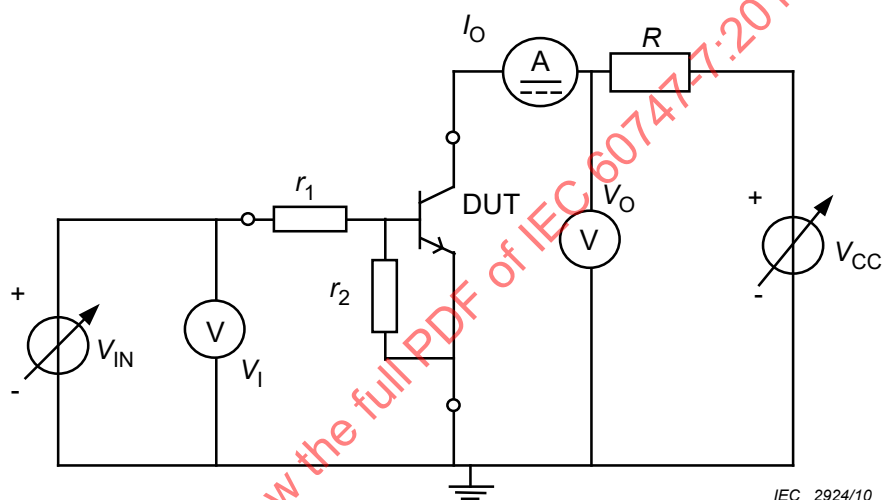


Figure 14 – Circuit diagram for verifying the output current I_O

c) Measurement procedure

The specified input on-state voltage is applied. The output supply voltage (V_{CC}) is adjusted to the value at which the output current equals the specified value.

d) Specified conditions

- Reference point or junction temperature (T_a or T_c)
- On-state input voltage ($V_{I(on)}$) or current I
- On-state output current ($I_{O(on)}$)

6.2.11 Collector-emitter sustaining voltage

a) Purpose

Verify that a transistor will sustain the maximum rated value of the collector-emitter sustaining voltage under specified conditions without being damaged.

b) Precautions to be observed

In a preliminary test, the action of the clamping unit should be verified by decreasing its adjustable voltage; then the clamping unit should be adjusted to the desired value of V_{CEO} that corresponds to the specified current I_C (point B of figure 16).

c) Circuit diagram

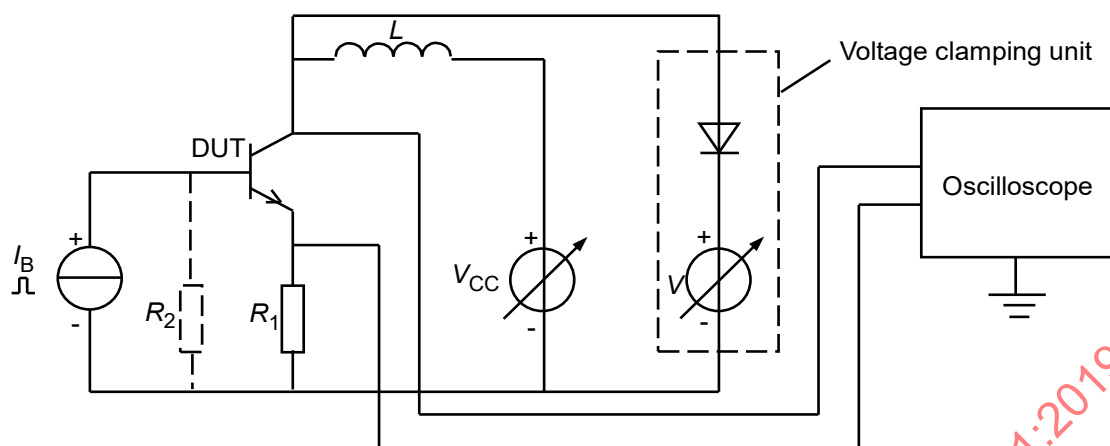


Figure 15 – Basic circuit for the measurement of the collector-emitter sustaining voltage

d) Circuit description and requirements

The transistor is operated in a saturated condition under pulse operation.

Due to inductance L , the switching of the base current causes the transistor to be swept through a current-voltage cycle.

Resistor R_2 is required for the measurement of $V_{\text{CER(sus)}}$.

Generator V_{CC} is adjustable; it enables the collector current to be set to the specified value.

R_1 is a current measuring resistor.

A voltage clamping unit, indicated in figure 15 as a variable voltage source in series with a diode, limits the voltage V_{CE} at the maximum rated value $V_{\text{CEO(sus)}}$ or $V_{\text{CER(sus)}}$.

The minimum value of inductance L may be given in the detail specification; otherwise, it may be calculated from:

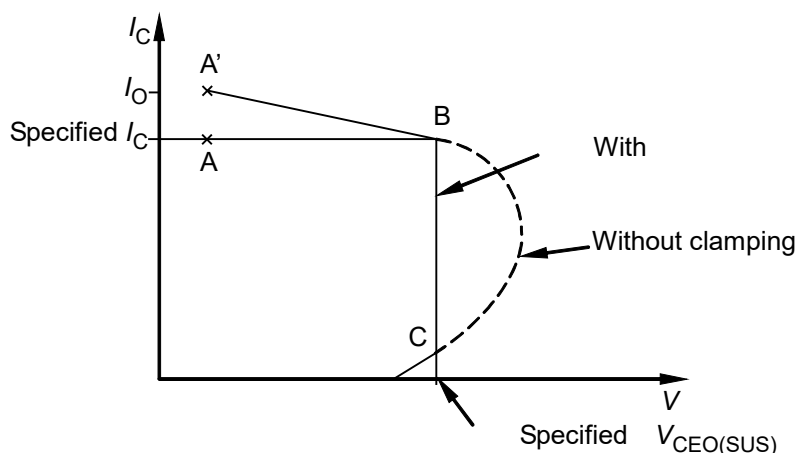
$$L_{\min} = (V - V_{\text{CC}}) \frac{t_{\text{off}}}{0,1 I_{\text{C}}}$$

This ensures that I_{C} does not drop by more than 10 % during t_{off} .

e) Measurement procedure

- 1) The clamping unit is adjusted to operate at the maximum rated value $V_{\text{CEO(sus)}}$.
- 2) With voltage V_{CC} set at 0, current I_{B} is adjusted (for example 1/10 or 1/5 of the specified current I_{C}), so that the specified current I_{C} can be reached with a V_{CE} value of less than a few volts (point A in figure 16) (that is, in the saturated condition).
- 3) The voltage V_{CC} is progressively increased until the specified current I_{C} is reached for the maximum rated value of voltage $V_{\text{CEO(sus)}}$ (point B in figure 16).

As a result, the current at which the cycle starts may reach a value I_{O} slightly higher than the specified value of I_{C} (point A' in figure 16).



IEC 2926/10

Figure 16 – I_C versus V_{CE} characteristic

f) Requirements

- 1) The transistor is satisfactory when the trace moving from point B to point C does not pass to the left of the line BC.
- 2) When the clamping unit is not used, the transistor is satisfactory if the trace effectively turns around point B, as shown in figure 16.
- 3) Devices shall also meet the requirements of table 1 after the test.

g) Specified conditions

- Case or ambient temperature (T_c or T_a)
- Collector current (I_C)
- Minimum sustaining voltage ($V_{CEO(sus)}$ or $V_{CER(sus)}$)
- Value of inductance L , where appropriate
- Frequency of pulse generator f_B , if different from 50 Hz.
- Resistor R_2 ($V_{CER(sus)}$)

6.3 Methods of measurement

6.3.1 Turn-on time intervals and turn-on energy with inductive load

a) purpose

To measure the turn-on time intervals t_d , t_r , t_{on} and turn-on energy E_{on} of a transistor under specified conditions with inductive load.

b) Circuit diagram and waveforms

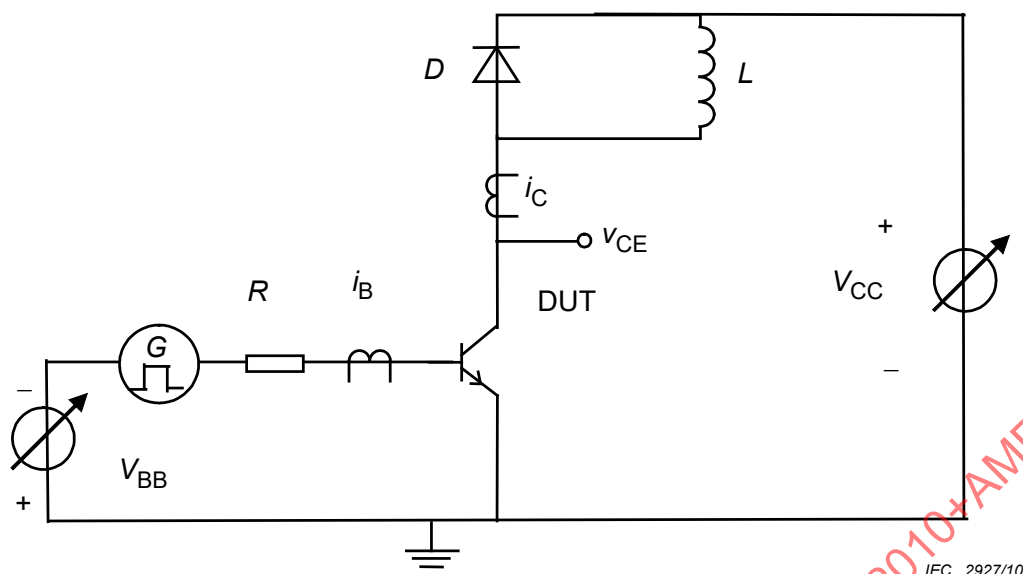


Figure 17a – Circuit diagram for measuring turn-on intervals and energy

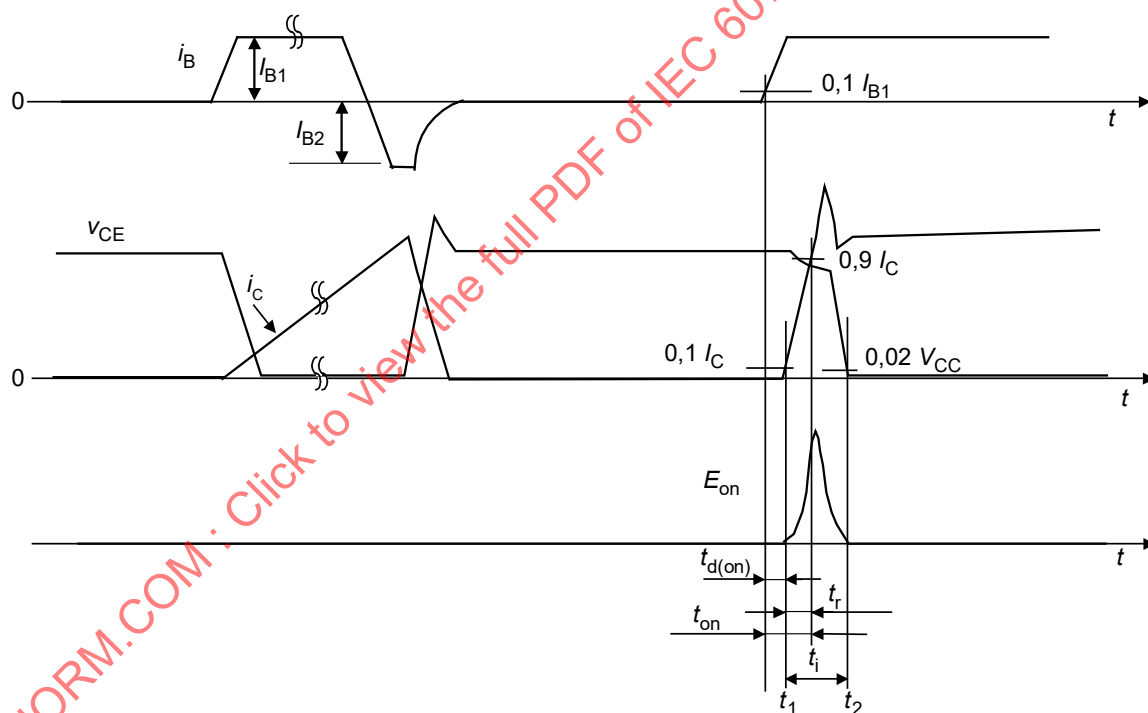


Figure 17b – Waveforms during turn-on intervals

Figure 17 – Circuit diagram and waveforms

c) Circuit description and requirements

R , V_{BB} and pulse generator G are used to adjust the values of I_{B1} and I_{B2} .

R is a resistor for circuit protection. V_{CC} is an adjustable voltage source.

L is an inductive load.

D is a free wheeling diode.

d) Measurement procedure

The input pulse amplitude I_{B1} and I_{B2} and the supply voltage V_{CC} are set to the specified values. The transistor is turned-on and turned-off twice and then the second turn-on is observed. Waveforms of base current I_B , collector current I_C and collector-emitter voltage V_{CE} are monitored. E_{on} is calculated by the equation of $E_{on} = \int_{t_1}^{t_2} i_C \times v_{CE} \times dt$.

e) Specified conditions

- Ambient, case, or virtual junction temperature (T_a , T_c or T_{vj})
- Collector emitter voltage (V_{CE1})
- Collector current (I_{C1})
- Base current during the pulse (I_{B1})
- Peak reverse base current (I_{B2}) (for t_s , t_f , and t_{off} only)
- Input voltage (V_{BB} and G)
- Resistance (R)
- Characteristics of the free wheeling diode which effect the turn-on energy of the transistor

6.3.2 Turn-off time intervals and turn-off energy with inductive road

a) Purpose

To measure the turn-off time intervals t_s , t_f , t_{off} and turn-off energy E_{off} of a transistor under specified conditions with inductive load.

b) Circuit diagram and waveforms

Circuit diagram is the same as Figure 17a.

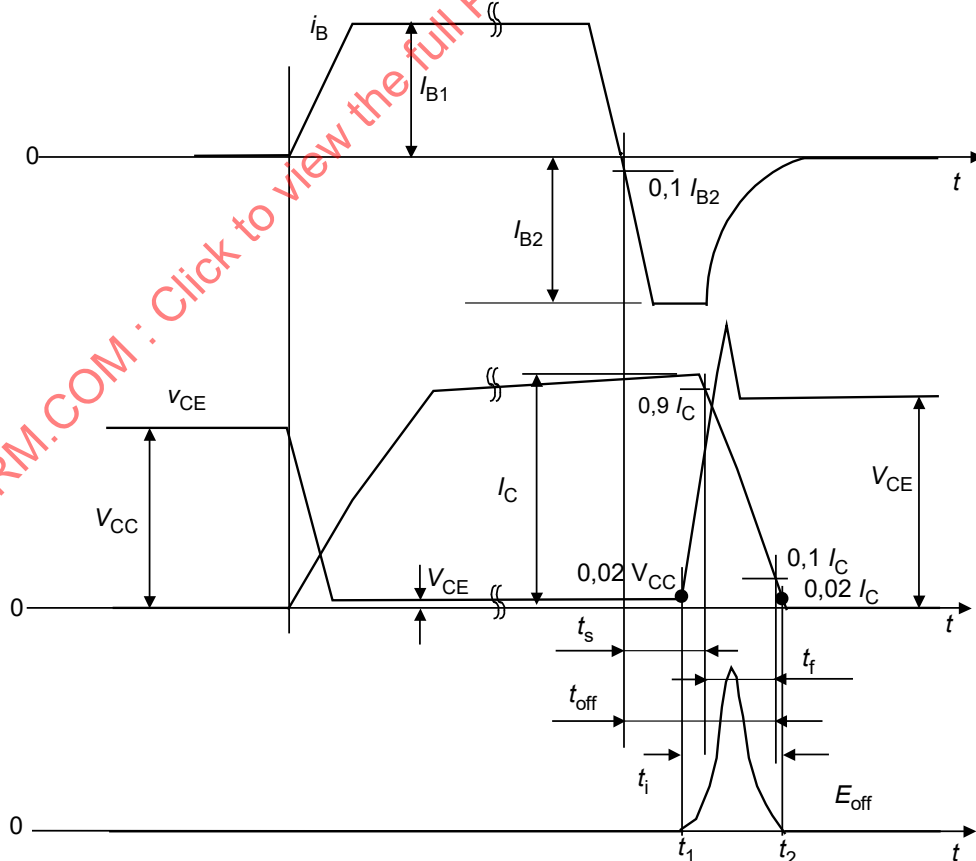


Figure 18 – Waveforms during turn-off intervals

© IEC 2019

c) Circuit description and requirements

R , V_{BB} and pulse generator G are used to adjust the values of I_{B1} and I_{B2} .

R is a resistor for circuit protection. V_{CC} is an adjustable voltage source.

L is an inductive load.

D is a free wheeling diode.

d) Measurement procedure

The input pulse amplitude, I_{B1} , I_{B2} and the supply voltage V_{CC} are set to the specified values. The transistor is turned-on and turned-off. Waveforms of base current I_B , collector current I_C and collector-emitter voltage V_{CE} are monitored. E_{off} is calculated by the equation of integral

$$\text{of } E_{off} = \int_{t_1}^{t_2} i_C \times v_{CE} \times dt.$$

e) Specified conditions

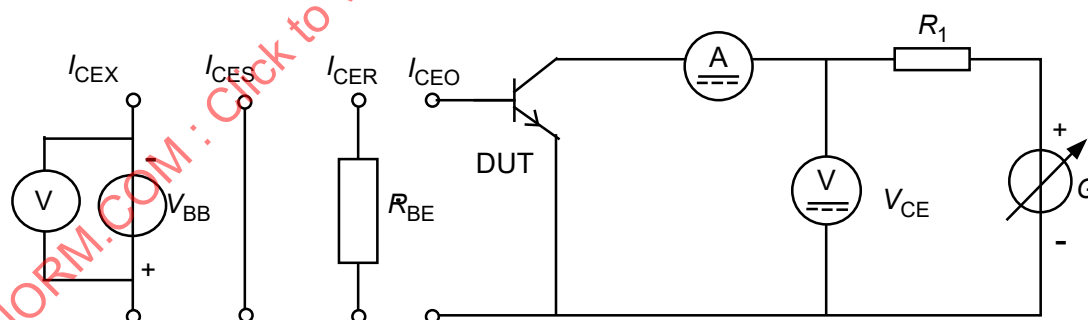
- Ambient, case, or virtual junction temperature (T_a , T_c or T_{vj})
- Collector emitter voltage (V_{CE1})
- Collector current (I_{C1})
- Base current during the pulse (I_{B1})
- Peak reverse base current (I_{B2}) (for t_s , t_f , and t_{off} only)
- Input voltage (V_{BB} and G)
- Resistance (R)
- Characteristics of the free wheeling diode which effect the turn-on energy of the transistor

6.3.3 Collector-emitter cut-off currents (d.c. method)

a) Purpose

To measure the collector-emitter cut-off currents of a transistor under specified conditions.

b) Circuit diagram



IEC 2930/10

Figure 19 – Basic circuit for the measurement of collector-emitter cut-off currents

c) Circuit description and requirements

Resistor R_1 is a current-limiting resistor. The base-emitter configuration should be as specified.

d) Measurement procedure

The temperature is set to the specified value. The voltage is increased until V_{CE} reaches the specified value.

The cut-off current is read on ammeter A.

e) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Collector-emitter voltage (V_{CE})
- Terminations to be applied:
 - for I_{CEO} $I_B = 0$
 - for I_{CER} $R_{BE} = \dots \Omega$
 - for I_{CEX} $V_{BB} = \dots V$, $R = \dots \Omega$ or $V_{BE} = \dots V$
 - for I_{CES} $V_{BE} = 0$.

6.3.4 Collector-base cut-off current (d.c. method)

The collector-base cut-off current is measured in the same way as the collector-emitter cut-off current (see 6.3.3), except that the emitter and base terminals are interchanged. The emitter is left open-circuit.

6.3.5 Emitter-base cut-off current (d.c. method)

The emitter-base cut-off current is measured in the same way as the collector-emitter cut-off current (see 6.3.3), except that the emitter is connected to the ammeter and the base is connected to the common line. The collector is left open-circuit.

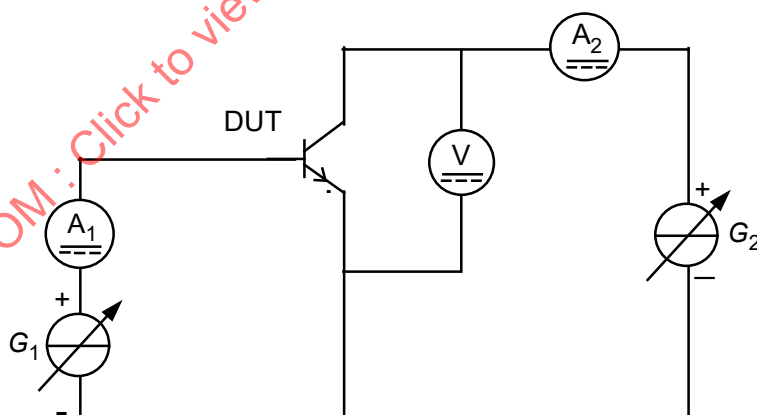
6.3.6 Collector-emitter saturation voltage

6.3.6.1 Collector-emitter saturation voltage (d.c. method)

a) Purpose

To measure the collector-emitter saturation voltage of a transistor under specified conditions.

b) Circuit diagram



IEC 2931/10

Figure 20 – Basic circuit for the measurement of the collector-emitter saturation voltage (d.c. method)

c) Precautions to be observed

Because of the risk that the maximum power dissipation P_{tot} could be exceeded, it is important to follow the order of the measurement procedure.

It may be necessary to modify the measurement circuit, for example by connecting a voltage-limiting circuit across the generator G_2 .

d) Measurement procedure

The temperature is set to the specified value.

The base current is adjusted to the specified value read on ammeter A_1 .

The collector current is adjusted to the specified value read on ammeter A_2 .

The collector-emitter saturation voltage is measured on voltmeter V .

e) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Base current (I_B)
- Collector current (I_C)

6.3.6.2 Collector-emitter saturation voltage (pulse method)

a) Purpose

To measure the collector-emitter saturation voltage of a transistor under pulse conditions.

b) Circuit diagram

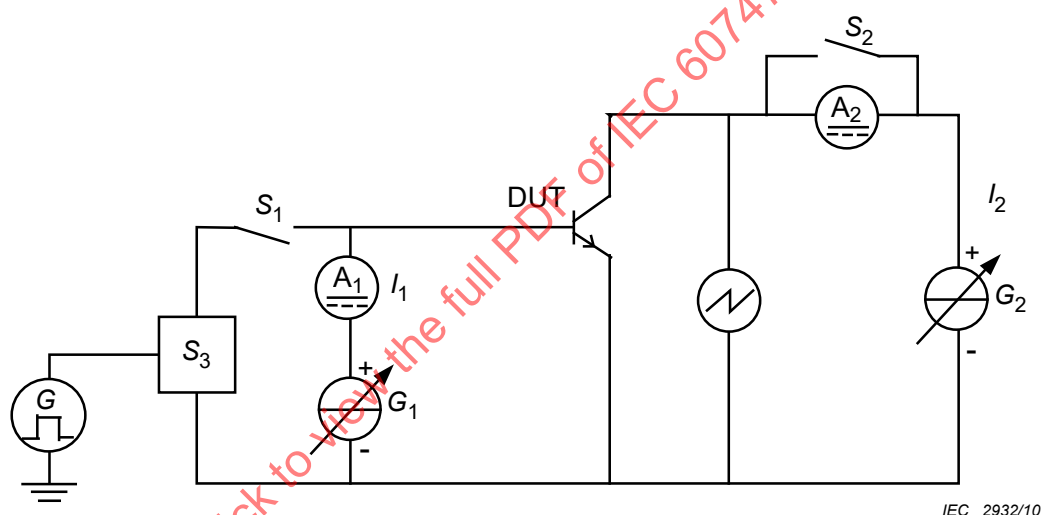


Figure 21 – Basic circuit for the measurement of the collector-emitter saturation voltage (pulse method)

c) Circuit description and requirements

Electronic switch S_3 is normally closed, and opened only when pulses are applied to it by pulse generator G_3 .

The value of the internal resistance of constant-current generator G_1 should be much greater than the input impedance of the transistor being measured.

The value of the internal resistance of constant-current generator G_2 should be much greater than the value of V_{CEsat}/I_C .

d) Precautions to be observed

The time for the direct-current generators to respond to changes in load should be less than the "on" period of the transistor being measured.

The specified width and duty cycle of the pulse generator should be so small that no significant heat dissipation occurs in the transistor being measured.

The maximum voltage supplied by direct current generator G_2 should not exceed the collector-emitter breakdown voltage of the transistor.

e) Measurement procedure

The temperature is set to the specified value.

With switch S_1 open, with no transistor in the measurement socket and with a short circuit inserted between emitter and base terminals, current generator G_1 is adjusted until the reading of ammeter A_1 is equal to the specified value I_B .

With switch S_2 open, with no transistor in the measurement socket, and with a short circuit inserted between emitter and collector terminals, current generator G_2 is adjusted until the reading of ammeter A_2 is equal to the specified value I_C .

With the transistor being measured in the measurement socket, switches S_1 and S_2 closed, and switch S_3 operated by G_3 , the value of the steady voltage of the flat part of the waveform in the "on" period as observed on the oscilloscope is V_{CEsat} .

f) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Base current (I_B)
- Collector current (I_C)
- Pulse time and duty cycle of pulses (t_p , δ , preferably $t_p = 300 \mu s$, $\delta \leq 2 \%$)

6.3.7 Base-emitter saturation voltage

6.3.7.1 Base-emitter saturation voltage (d.c. method)

a) Purpose

To measure the base-emitter saturation voltage of a transistor under specified conditions.

b) Circuit diagram

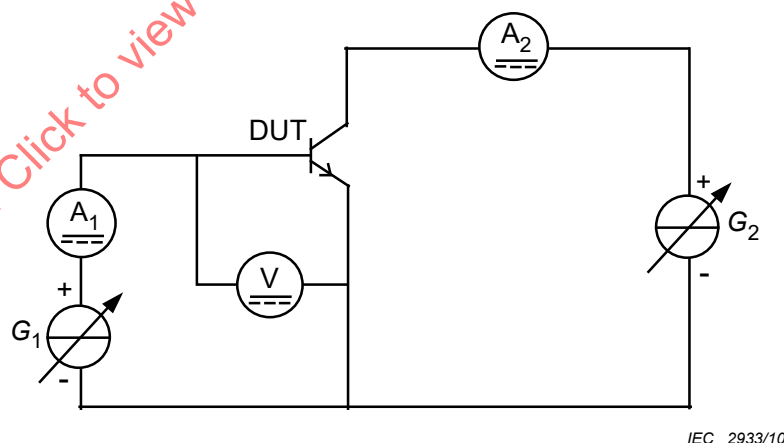


Figure 22 – Basic circuit for the measurement of the base-emitter saturation voltage (d.c. method)

c) Precautions to be observed

Difficulty may be experienced in setting up the specified electrical conditions and, in some cases, there is a risk that the maximum dissipation of the transistor may be exceeded. Therefore, it is important to follow the order of the measurement procedure.

It may be necessary to modify the measurement circuit, for example by connecting a voltage-limiting circuit across generator G_2 .

d) Measurement procedure

The temperature is set to the specified value.

The base current is adjusted to the specified value read on ammeter A_1 .

The collector current is adjusted to the specified value read on ammeter A_2 .

The base-emitter saturation voltage is measured on voltmeter V .

e) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Base current (I_B)
- Collector current (I_C)

6.3.7.2 Base-emitter saturation voltage (pulse methods)

a) Purpose

To measure the base-emitter saturation voltage under pulse conditions.

b) Circuit diagram

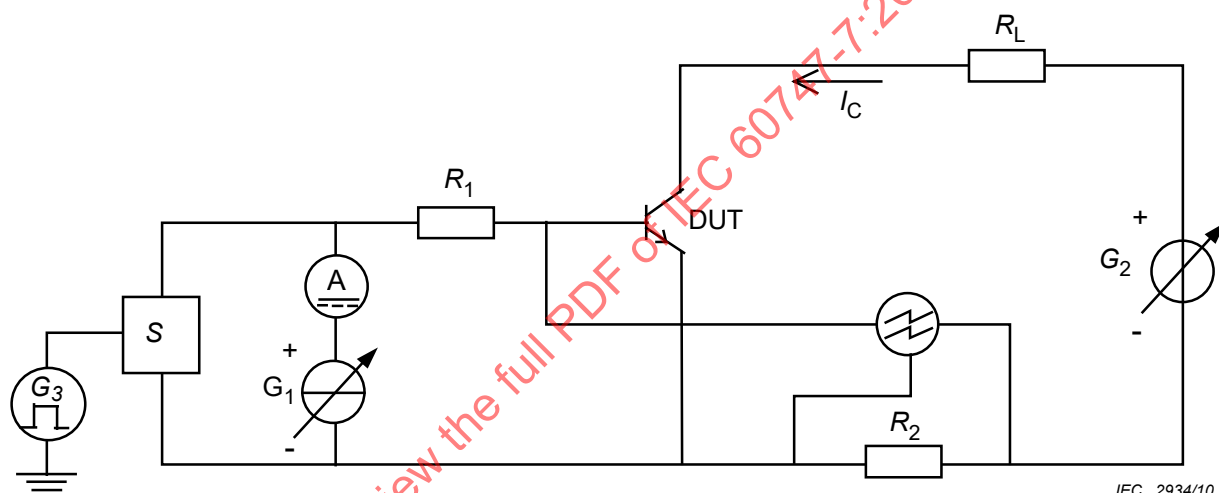


Figure 23 – Basic circuit for the measurement of the base-emitter saturation voltage (pulse methods)

c) Circuit description and requirement

Current generator G_1 supplies the base current.

Electronic switch S is normally closed and opened only when a pulse is applied to the base by pulse generator G_3 . The repetition frequency and duty cycle of the pulses should be chosen so as to avoid significant heating of the transistor being measured (see 6.6.10 of IEC 60747-1:2006).

The value of resistor R_1 is chosen so that the specified collector current is achieved with voltage generator G_2 . The collector current is measured by means of resistor R_2 which is connected to the oscilloscope.

d) Measurement procedure

The temperature is set to the specified value.

The base current, read on ammeter A , is set to the specified value.

The collector current, shown on the oscilloscope, is set to the specified value.

The base-emitter saturation voltage is measured using the oscilloscope.

- e) Specified conditions
 - Ambient or case temperature or virtual junction temperature (T_a or T_c) or (T_{vj})
 - Base current (I_B)
 - Collector current (I_c)
 - Pulse time (t_p) and duty cycle (δ), preferably $t_p = 300 \mu s$, $\delta < 2 \%$

6.3.8 Base-emitter voltage (d.c. method)

- a) Purpose

To measure the base-emitter voltage of a transistor under specified conditions.

- b) Circuit diagram

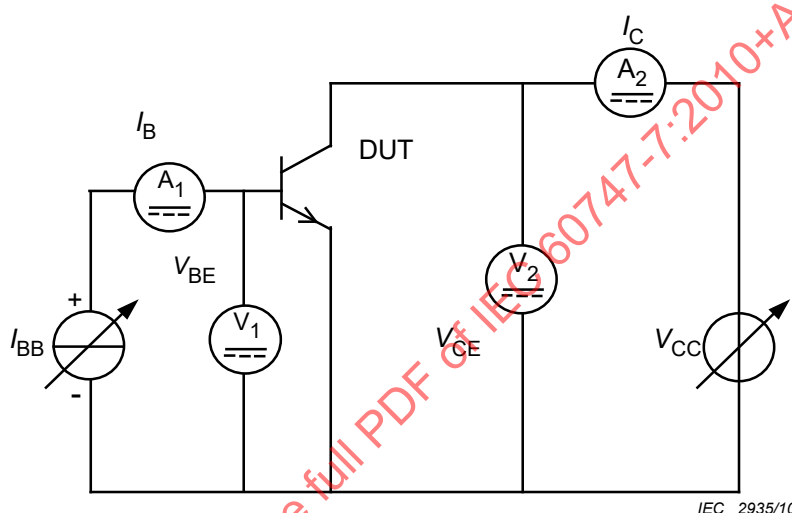


Figure 24 – Base circuit for the measurement of base-emitter voltage (d.c. method)

- ### c) Measurement procedure

The temperature is set to the specified value.

The voltage supply V_{CC} is adjusted to obtain the specified voltage V_{CE} indicated on voltmeter V_2 .

The current from the current generator I_{BB} is increased until the specified collector current I_C is indicated on the ammeter.

The collector-emitter voltage V_{CE} should be checked and adjusted, if necessary.

The base-emitter voltage is read from voltmeter V_1 .

- d) Specified conditions
 - Ambient or case temperature (T_a or T_c)
 - Collector current (I_C)
 - Collector-emitter voltage (V_{CE})

6.3.9 Capacitances

6.3.9.1 Common-base output capacitance

- a) Purpose

To measure the output capacitance of a transistor under specified conditions.

Two methods are given:

- method 1, using a two-terminal bridge;
- method 2, using a three-terminal bridge. This method is particularly appropriate for the accurate measurement of small output capacitances.

In method 1, the bridge must be able to pass the d.c. bias current, whereas in method 2 (three-terminal bridge) this is not required.

6.3.9.1.1 Method 1: two-terminal bridge

a) Circuit diagram

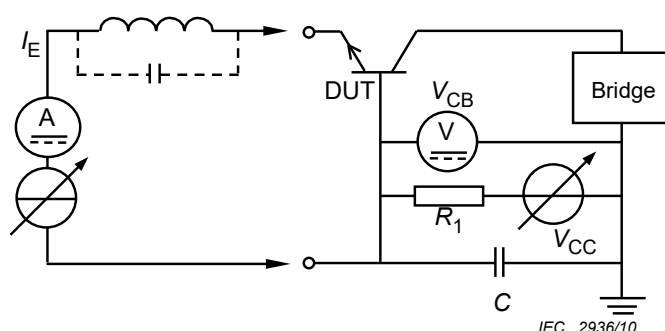


Figure 25a – Transistor with base terminal connected to case

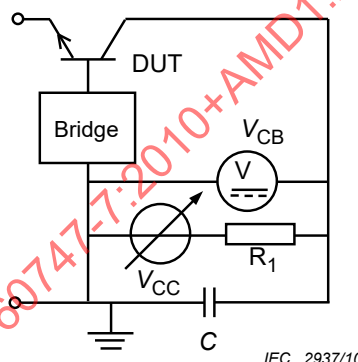


Figure 25b – Transistor with collector terminal connected to case

Figure 25 – Basic circuit for the measurement of the common-base output capacitance using a two-terminal bridge

b) Circuit description and requirements

The bridge should be capable of carrying the required collector current without affecting the accuracy of measurement. Alternatively, an inductor could be connected across the bridge terminals. Capacitor C should provide a short circuit at the measurement frequency. A bias circuit is connected between the emitter and base terminals if the measurement of capacitance for conditions other than open-emitter is required.

c) Measurement procedure

The temperature is set to the specified value.

The bridge is adjusted to obtain a zero reading, with the measurement circuit connected.

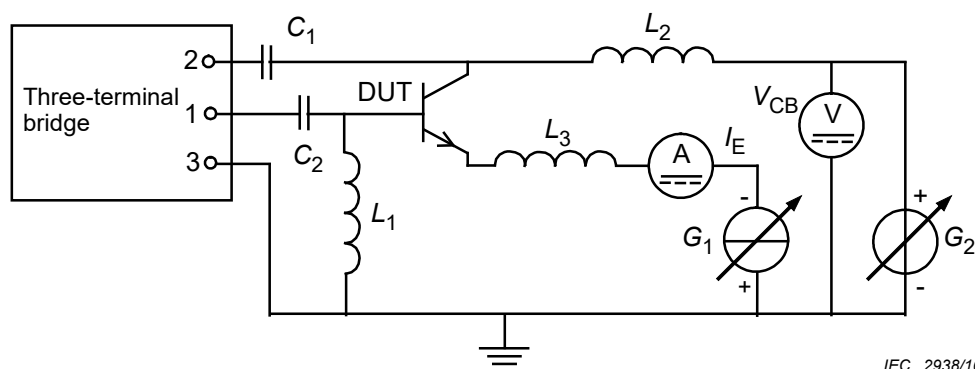
The transistor being measured is inserted into the measurement socket and, with the specified bias conditions applied, the output capacitance is measured.

d) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Collector-base voltage (V_{CB})
- Emitter current (I_E), usually zero
- Measurement frequency (f), if different from 1 MHz
- Mounting conditions of the transistor, if necessary

6.3.9.1.2 Method 2: three-terminal bridge

a) Circuit diagram



IEC 2938/10

Figure 26 – Basic circuit for the measurement of C_{CB} using a three-terminal bridge

b) Circuit description and requirements

The three-terminal bridge should be capable of providing a measurement of the capacitance between terminals 1 and 2 independent of any impedance present between either terminal and the grounded guard terminal (3). (See clause 6.3.14.2 for further details of the three terminal bridge.)

Capacitors C_1 and C_2 should provide a short circuit at the measurement frequency. Inductors L_1 , L_2 and L_3 should have a high impedance at the measurement frequency.

The figure shows the case for which it is impossible or undesirable to pass direct current through the bridge. If the bridge is capable of carrying the required bias current without affecting the accuracy of measurement, the circuit can be simplified so that the direct current bias is supplied through the bridge terminals.

If the emitter current is specified as zero, the emitter bias circuit is omitted.

If the transistor being measured is a four-terminal device (the metallic case is isolated electrically from the three other terminals), the fourth terminal (case) should be connected to the ground terminal of the bridge.

c) Precautions to be observed

Stray capacitances should be reduced as much as possible.

For the measurement, a plane of reference of the device must be defined and the screening of the device leads extended to this plane.

The method of mounting the transistor should be specified in considerable detail if accurate and reproducible results are to be obtained. For example, a measurement socket should be specified so that the capacitance measurement is independent of the lead length of the transistor and so that the resulting capacitance is referred to the reference plane of measurement.

d) Measurement procedure

The temperature is set to the specified value.

The bridge is set to the specified measurement frequency and, with the circuit connected and with no transistor in the measurement socket, the bridge is adjusted to obtain a zero reading.

The transistor being measured is then inserted into the measurement socket and, with the specified bias conditions applied, the output capacitance is determined by balancing the bridge.

e) Specified conditions

© IEC 2019

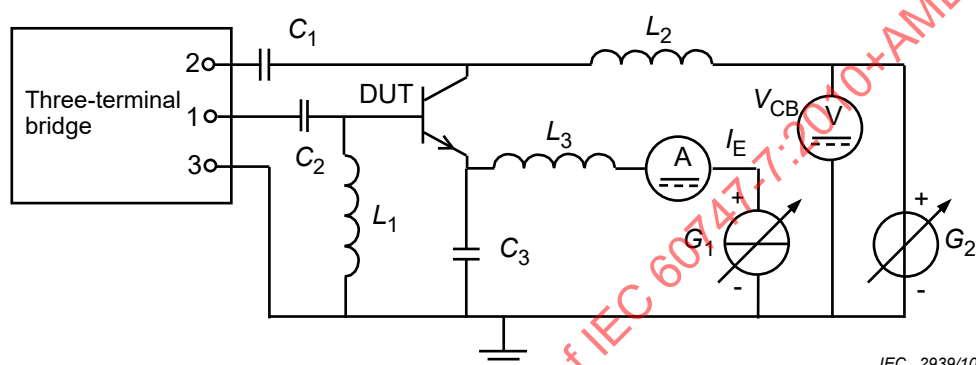
- Ambient or case temperature (T_a or T_c)
- Collector-base voltage (V_{CB})
- Emitter current (I_E), usually zero
- Measurement frequency (f), if different from 1 MHz
- Reference plane of measurement
- Mounting conditions, if necessary

6.3.9.2 Collector-base capacitance

a) Purpose

To measure the collector-base capacitance of a transistor under specified conditions.

b) Circuit diagram



IEC 2939/10

Figure 27 – Basic circuit for the measurement of C_{cb} using a three-terminal bridge

c) Circuit description and requirements

Capacitor C_3 between the emitter terminal and ground should provide a short circuit at the measurement frequency.

d) Measurement procedure

The method of measurement of common-base output capacitance by method 2 (three-terminal bridge), as described in 6.3.9.1.2, may be used for this measurement.

6.3.10 Hybrid parameters (small-signal and large-signal)

6.3.10.1 General

Although Clause 3 (dealing with essential ratings and characteristics) requires common-emitter parameters to be quoted, it is sometimes preferable to measure the common-base parameters and to calculate the common-emitter parameters (except in the case of h_{21e} where a common-collector configuration may be used and h_{21e} calculated in terms of h_{21c}).

The measuring methods described in this subclause are intended to measure the four hybrid parameters in the frequency range where their reactive components compared with their non-reactive components are negligible. In order that these conditions may be satisfied, the frequency of measurement must be sufficiently low so that the effects of the reactive components are negligible. However, at a relatively low frequency such as 1 000 Hz, the reactive components may be quite appreciable.

6.3.10.2 Common-emitter small-signal short-circuit input impedance h_{11e} , Common-emitter small-signal short-circuit forward current transfer ratio h_{21e}

a) Purpose

To measure the common-emitter small-signal input impedance and forward current transfer ratio with the output short-circuited to alternating current, under specified conditions.

b) Circuit diagram

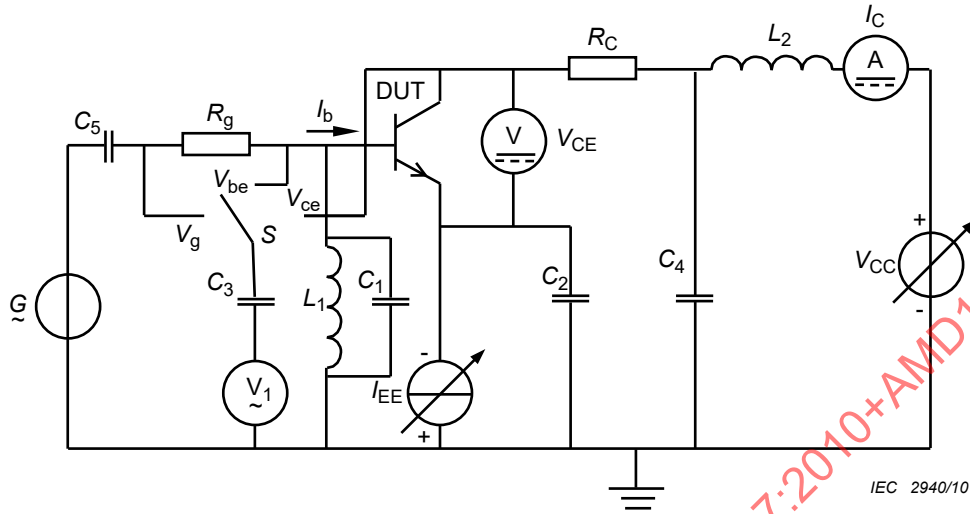


Figure 28 – Basic circuit for the measurement of h_{11e} and h_{21e}

c) Circuit description and requirements

Capacitors C_2 to C_5 shall present short-circuits at the measurement frequency. Resistor R_C is an accurate standard resistor of low value compared to $1/h_{22e}$. R_g shall be accurately calibrated. V_1 is an a.c. electronic voltmeter.

The stray capacitance between base to ground and collector to ground shall be small.

The inductance L_1 shall have a high reactance compared with h_{11e} and may be resonated with a parallel capacitor C_1 at the measurement frequency.

d) Measurement procedure

The collector voltage and then the emitter current are increased in sequence until the specified bias conditions are applied to the device, care being taken not to exceed the device ratings during adjustment.

Signal generator G is set to the specified frequency; V_{CE} , V_g and V_{be} are measured by means of the high-impedance electronic voltmeter V_1 .

h_{11e} is calculated as follows:

$$h_{11e} = \frac{V_{be}}{I_b} \quad I_b = \frac{V_g - V_{be}}{R_g} \quad h_{11e} = R_g \frac{V_{be}}{V_g - V_{be}}$$

If R_g is large compared with h_{11e} , $V_g \gg V_{be}$
then:

$$h_{11e} \approx R_g \frac{V_{be}}{V_g}$$

If V_g is maintained at a constant value, the meter indicating V_{be} can be calibrated directly in terms of h_{11e} .

h_{21e} is calculated as follows:

$$h_{21e} = \frac{I_c}{I_b} \quad I_c = \frac{V_{ce}}{R_c} \quad I_b = \frac{V_g - V_{be}}{R_g}$$

$$h_{21e} = \frac{V_{ce}}{R_c} \cdot \frac{R_g}{V_g - V_{be}}$$

If R_g is large compared with h_{11e} , $V_g \gg V_{be}$

then:

$$h_{21e} \approx \frac{V_{ce}}{V_g} \cdot \frac{R_g}{R_c}$$

If V_g is maintained at a constant value, the meter indicating V_{ce} can be calibrated directly in terms of h_{21e} .

e) Specified conditions

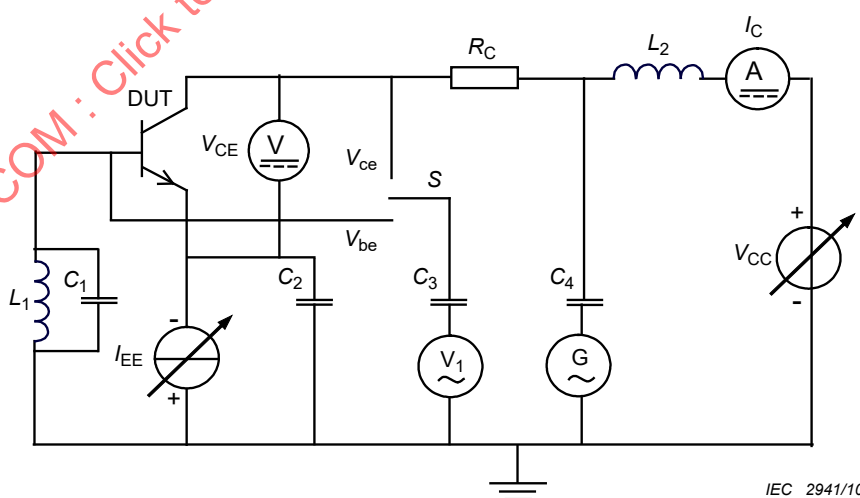
- Ambient or case temperature (T_a or T_c)
- Measurement frequency (f)
- Collector current (I_c)
- Collector-emitter voltage (V_{CE})

6.3.10.3 Common-emitter small-signal open-circuit reverse voltage transfer ratio h_{12e}

a) Purpose

To measure the common-emitter small-signal reverse voltage transfer ratio of a transistor, with the input open-circuited to alternating current, under specified conditions.

b) Circuit diagram



IEC 2941/10

Figure 29 – Basic circuit for the measurement of h_{12e}

c) Circuit description and requirements

V_{be} and V_{ce} are measured on electronic voltmeter V_1 .

Capacitors C_2 to C_4 shall present short circuits at the measurement frequency.

The inductance L_1 shall have a high reactance compared with h_{11e} and may be resonated with a parallel capacitor C_1 at the measurement frequency.

At the measurement frequency, the reactance of L_2 shall be large compared to the output impedance of the generator G .

d) Measurement procedure

The output of the collector voltage source V_{CC} is increased until the specified collector-emitter voltage is reached.

The output of the emitter current source is increased until the specified collector current is indicated on ammeter A . The collector-emitter voltage should be checked and adjusted, if necessary.

The output of the signal generator G is increased until the rms value of the collector voltage is reached approximately equal to one tenth of the specified value of the collector-emitter voltage. This shall be measured on electronic voltmeter V_1 reading V_{ce} .

h_{12e} is calculated using the formula: $h_{12e} = \frac{V_{be}}{V_{ce}}$

If V_{ce} is maintained at a constant value, the meter indicating V_{be} can be calibrated directly in terms of h_{12e} .

e) Specified conditions

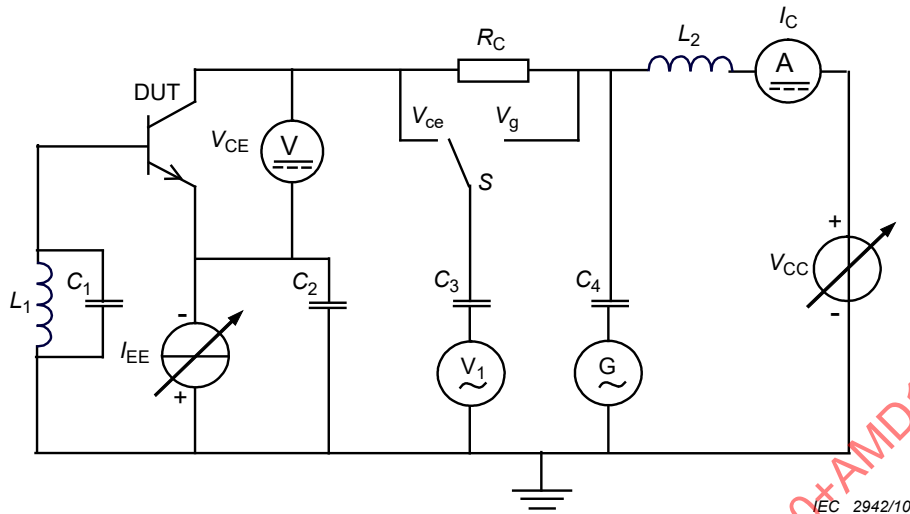
- Ambient or case temperature (T_a or T_c)
- Measurement frequency (f)
- Collector current (I_C)
- Collector-emitter voltage (V_{CE})

6.3.10.4 Common-emitter small-signal open-circuit output admittance h_{22e}

a) Purpose

To measure the common-emitter small-signal output admittance of a transistor with the input open-circuited to alternating current, under specified conditions.

b) Circuit diagram

Figure 30 – Basic circuit for the measurement of h_{22e}

c) Circuit description and requirements

Capacitors C_2 to C_4 shall present short circuits at the measurement frequency. Resistor R_C is an accurate standard resistor of low value compared to $1/h_{22e}$. The inductance L_1 shall have a high reactance compared with h_{11e} and may be resonated with a parallel capacitor C_1 at the measurement frequency.

V_{ce} and V_g are measured by means of an electronic voltmeter V_1 . The impedance of the electronic voltmeter used to measure V_{ce} shall be large compared with $1/h_{22e}$.

d) Measurement procedure

The output of the collector voltage source V_{CC} is increased until the specified collector-emitter voltage is reached.

The output of the emitter current generator is increased until the specified collector current is indicated on ammeter A. The collector-emitter voltage should be checked and adjusted, if necessary.

The output of the signal generator G is increased the rms value of the collector voltage is reached approximately equal to one tenth of the specified value of the collector-emitter voltage.

$$h_{22e} = \frac{I_c}{V_{ce}} \quad I_c = \frac{V_g - V_{ce}}{R_C}$$

$$h_{22e} = \frac{V_g - V_{ce}}{V_{ce} R_C}$$

If V_g is maintained at a constant value, the meter indicating V_{ce} can be calibrated directly in terms of h_{22e} .

e) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Measurement frequency (f)
- Collector current (I_C)
- Collector-emitter voltage (V_{CE})

6.3.10.5 Common-base small-signal open-circuit output admittance h_{22b}

a) Purpose

To measure the common-base small-signal output admittance of a transistor with input open-circuited to alternating current, under specified conditions.

b) Circuit diagram

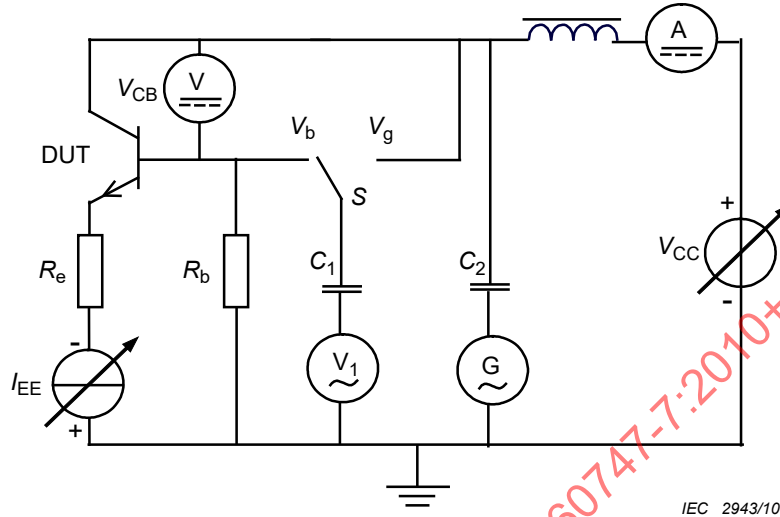


Figure 31 – Basic circuit for the measurement of h_{22b}

c) Circuit description and requirements

Capacitors C_1 and C_2 shall present short-circuits at the measurement frequency.

R_e shall be large relative to $z_{11b} + R_b$. V_b and V_g are measured on an electronic voltmeter V_1 .

d) Measurement procedure

The output of the collector voltage V_{CC} is increased until the specified collector-base voltage is reached.

The output of the emitter current source is increased until the specified collector current is indicated on ammeter A. The collector-base voltage shall be checked and adjusted, if necessary. The voltmeter V_{CB} is then disconnected.

The output of signal generator G is increased until the rms value of the collector voltage is reached approximately equal to one tenth of the specified value of the collector-emitter voltage.

$$h_{22b} = \frac{I_c}{V_{cb}} \quad I_c \approx I_B, \text{ since the emitter is open circuited}$$

Then:

$$h_{22b} \approx \frac{I_b}{V_{cb}} \quad I_b = \frac{V_b}{R_b} \quad V_{cb} = V_g - V_b \quad h_{22b} \approx \frac{V_b}{R_b(V_g - V_b)}$$

If R_b is small compared with $1/h_{22b}$, $V_g \gg V_b$

then:

$$h_{22b} \approx \frac{V_b}{V_g \cdot R_b}$$

If V_g is maintained at a constant value, the meter indicating V_b can be calibrated directly in terms of h_{22b} .

e) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Measurement frequency (f)
- Collector current (I_C)
- Collector-base voltage (V_{CB})

**6.3.10.6 Common-emitter forward current transfer ratio (h_{21E})
(output voltage held constant) (d.c. and pulse methods)**

a) Purpose

To measure the static value of the common-emitter forward current transfer ratio of a transistor under specified conditions.

b) Circuit diagram

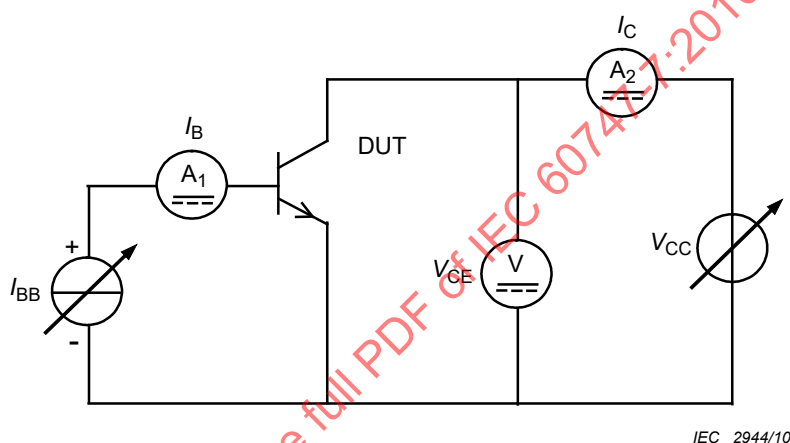


Figure 32 – Basic circuit for the measurement of h_{21E}

c) Circuit description and requirements

For a fixed value of I_C , the ammeter indicating the base current I_B can be calibrated directly in terms of h_{21E} . The constant-current source can be replaced by a pulse generator, in which case both ammeters should be peak-reading instruments.

d) Measurement procedure

The temperature is set to the specified value.

The voltage supply V_{CC} is adjusted to obtain the specified voltage V_{CE} indicated on voltmeter V.

The current from the current generator I_{BB} is increased until the specified collector current I_C is indicated on the ammeter.

The collector-emitter voltage V_{CE} should be checked and adjusted, if necessary.

$$h_{21E} = \frac{I_C}{I_B}$$

e) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Collector current (I_C)

- Collector-emitter voltage (V_{CE})

If a pulse method is used:

- Pulse duration and duty cycle of the pulse generator (t_p, δ), preferably $t_p = 300 \mu s$, $\delta < 2 \%$

6.3.11 Thermal resistance

6.3.11.1 General

The measurement of thermal resistance R_{th} involves the measurement of T_j and T_a (or T_c) while a known power is being dissipated in the transistor.

To measure the junction temperature, a temperature-sensitive device parameter must be used.

The two parameters that are commonly used are:

- the d.c. forward characteristic of the collector junction;
- the d.c. forward characteristic of the emitter junction.

The forward voltage drop decreases with the increase of temperature. Hence, the forward current at a fixed voltage or the forward voltage at a fixed current (or an intermediate condition) can be calibrated as a function of junction temperature.

The methods of measuring the junction temperature require that very little power is dissipated in the transistor while the calibration is being carried out, in order that the junction temperature-sensitive parameter may be calibrated as a function of ambient temperature. Therefore, since power must be dissipated in the transistor, the measurement of thermal resistance requires a system of alternately applying power to the transistor and measuring the junction temperature.

It should be noted that this method of measurement assumes that there is the same uniform distribution of temperature over the junction when power is dissipated in the transistor as there is when the transistor is being calibrated. This assumption may not be valid.

6.3.11.2 General procedure for thermal resistance measurements

a) Measuring time

Power is dissipated in the transistor for the majority of the time and is switched off for short periods to enable the junction temperature to be measured.

The measuring time must be short compared to the thermal response time of the device being measured so that the device does not cool appreciably during the temperature measurement.

The ratio of power dissipating time to measuring time should be sufficiently high so that the mean power dissipation is approximately equal to that dissipated in the "on" condition.

The following methods may be used:

- mechanical switching techniques (i.e. relays, motor driven commutators);
- electronic switching techniques.

NOTE When measuring power transistors, the high currents flowing in the emitter and collector circuits can be troublesome, and it is preferable to carry out switching in the base circuit.

b) Procedure I

The device is placed in a variable temperature enclosure and the value of the temperature-sensitive parameter is measured as a function of temperature with negligible power dissipated in the device. The device is then placed in a fixed temperature enclosure and power is

supplied. The resultant junction temperature is obtained by measuring the value of the temperature-sensitive parameter.

The thermal resistance is given by:

$$R_{th} = \frac{T_j - T_{ref}}{P_1}$$

where

T_{ref} is either the ambient temperature or the case temperature;

P_1 is the power supplied to the device, and is given by:

$$P_1 = I_C V_{CB} + I_E V_{EB}$$

c) Procedure II

The device is placed in an enclosure at an elevated temperature T_2 and the temperature-sensitive parameter is observed. The device is then transferred to an enclosure at a lower temperature T_1 and power is applied until the original value of the temperature-sensitive parameter is obtained; then:

$$R_{th} = \frac{T_2 - T_1}{P_1}$$

6.3.11.3 Emitter-base forward voltage method

a) General

The method of the thermal resistance measurement presented here is the easiest method for the inspection of the die attachment, which may affect the reliability primarily of the power devices. The emitter-base forward voltage is a good temperature sensitive parameter. The thermal resistance can be calculated by using the emitter-base forward voltage variation (ΔV_{EB}) caused by a single heating pulse.

This single pulse method has the following merits compared to the method using a high duty cycle:

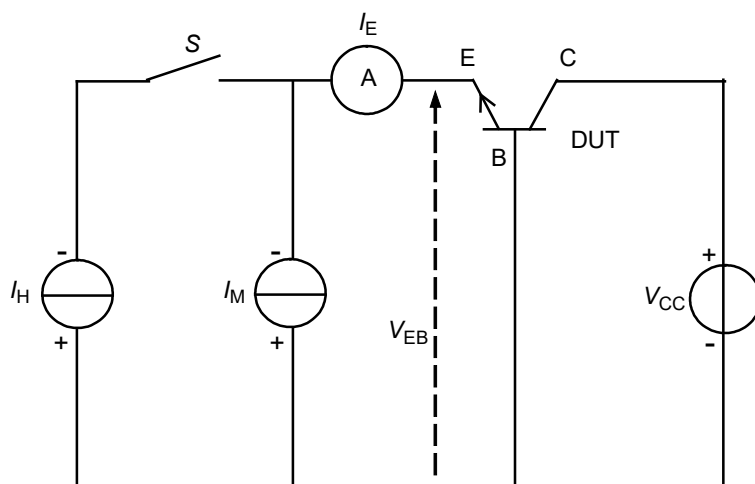
- the thermal resistance from the junction to the case can be measured easily and rapidly, making this method applicable to a 100 % inspection of the die attachment of the devices in the fabrication process;
- the degradation of the die attachment of the devices during the reliability test, especially during the thermal fatigue test, can easily be found;
- it is possible to apply high power to the device, thus permitting the measurement of the second breakdown point (S/B) and the safe operating area (SOA).

b) Purpose

To measure the thermal resistance from the junction to any specified reference point of single element transistors by using the emitter-base junction temperature characteristic in the emitter-only switching mode.

c) Principle of the measuring method

The thermal resistance $R_{th(j-x)}$ between the junction and any reference point x is measured by selecting an appropriate heating pulse duration (t_p) and using the temperature characteristic of the emitter-base forward voltage (V_{EB}) to know the junction temperature.



IEC 2945/10

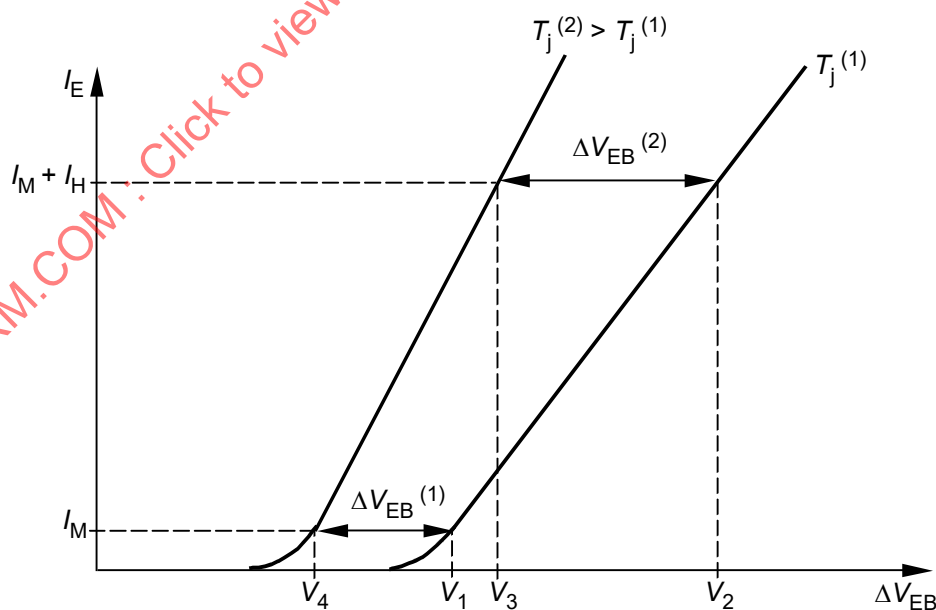
Key

I_E Current probe

Figure 33 – Basic test circuit for measuring the thermal resistance of NPN transistors

Figure 33 shows a basic test circuit for measuring the thermal resistance of NPN transistors. For PNP transistors, invert the polarity of the collector voltage supply (V_{CC}) and the current direction (I_E , I_M) in figure 33. The following applies to NPN transistors, unless otherwise stated.

The grounded-base test circuit consists of two current generators supplying the measuring current (I_M) and the heating current (I_H), a voltage supply (V_{CC}) providing the collector-base voltage (V_{CB}) and a switch (S) switching the heating current. DC or pulse switching conditions can be used for this measurement.



IEC 2946/10

Figure 34 – Emitter current (I_E) versus emitter-base voltage (V_{EB}) for the junction temperatures $T_j(1)$ and $T_j(2)$

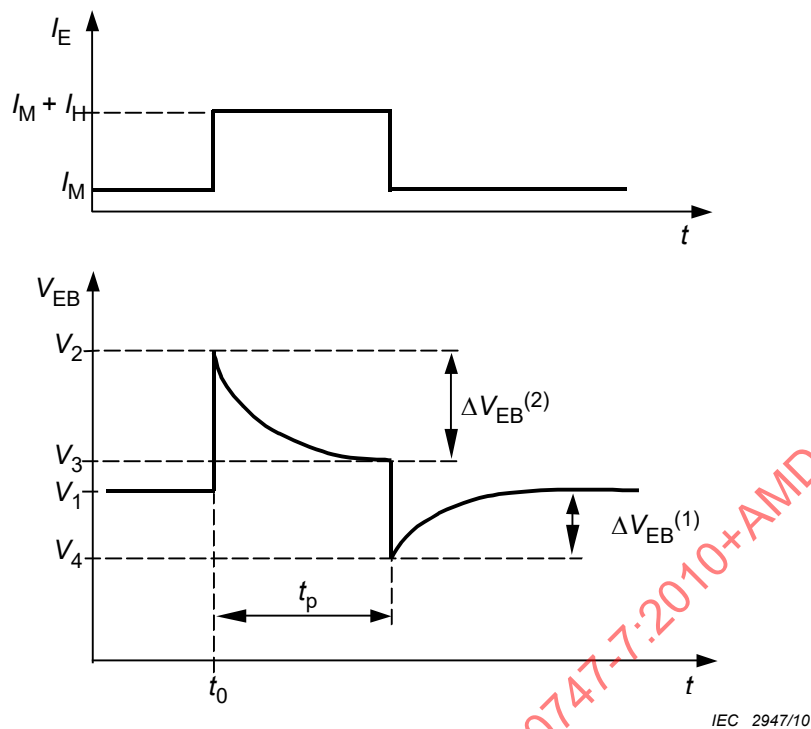


Figure 35 – I_E and V_{EB} change with time

With switch S open, only the measuring current (I_M) flows into the transistor being measured (DUT); the emitter-base forward voltage is V_1 and the junction temperature is $T_j^{(1)}$, as shown in figure 34. With switch S closed, the sum of the heating current and measuring current flows into the transistor. The emitter-base forward voltage rise from V_1 up to V_2 immediately, while the junction temperature rises from $T_j^{(1)}$ up to $T_j^{(2)}$ during the heating pulse (t_p).

The emitter-base forward voltage decreases from V_2 to V_3 because of the negative temperature coefficient of the emitter-base forward voltage as the junction temperature rises.

Then, with switch S open, the emitter current and the emitter-base forward voltage decrease to I_M and V_4 respectively. As the junction temperature is still high, the emitter-base forward voltage at the measuring current remains less than the initial value V_1 , increasing as the junction temperature decreases and finally rises up to the initial V_1 at I_M .

NOTE The accuracy of the measurement is basically determined by the accuracy of measurement of voltage V_4 .

To calculate the thermal resistance, $V_{EB}^{(1)}$ is observed on the oscilloscope. The changes with time of the emitter current (I_E) and of the emitter-base forward voltage (V_{EB}), observed on the oscilloscope, are schematically shown in figure 35. First of all, the magnitudes of the emitter-base forward voltage, at the measuring current, at the times t_0 and $t_0 + t_p$ are recorded (V_1 and V_4).

The difference of these two values is $\Delta V_{EB}^{(1)}$. Hence, the thermal resistance from the junction to a fixed-temperature reference point x is given by:

$$R_{th(j-x)} = \frac{\Delta T_j}{\Delta P_T} = \frac{\Delta V_{EB}^{(1)} / \alpha V_{EB}}{I_H V_{EB} + h_{FB} I_H V_{CB}} \quad (1)$$

where

$R_{th(j-x)}$ = thermal resistance from the junction to a reference point x (in millivolts per degree Celsius)

- ΔP_T = power dissipation variation of the device under test (in watts)
 ΔT_j = junction temperature variation caused by ΔP_T (in degrees Celsius)
 I_M = measuring current (in amperes)
 I_H = heating current (in amperes)
 t_d = heating pulse duration (in seconds)
 αV_{EB} = temperature coefficient of the emitter-base forward voltage (in millivolts per degree Celsius)
 $\left. \begin{matrix} \Delta V_{EB}^{(1)} \\ \Delta V_{EB}^{(2)} \end{matrix} \right\}$ = emitter-base forward voltage variation measured at I_M (in millivolts)

h_{FB} is the common-base current gain of the transistor.

In general, V_{CB} is much larger than V_{EB} and h_{FB} is approximately equal to 1.

Therefore to a good approximation:

$$R_{th(j-x)} = \frac{\Delta V_{EB}^{(1)} / \alpha V_{EB}}{I_H V_{CB}} \quad (2)$$

The thermal resistance from the junction to a reference point is thus measured. However, according to the location of the reference point and the material of the transistor, the operator must choose an appropriate heating-pulse duration so that the junction is fully heated but the temperature of the reference point does not change significantly.

For example, to measure the thermal resistance from the junction to the silicon chip, t_p is chosen less than the thermal time constant of the chip itself, experimentally several tens of microseconds.

Similarly, to measure the thermal resistance from junction to case $R_{th(j-c)}$, a pulse duration of about 100 ms is chosen because of the thermal time constant of the material. To measure the thermal resistance between the junction and ambient $R_{th(j-a)}$, t_p is chosen large enough for the package to be in a state of equilibrium; experimentally more than several tens of minutes are needed for most transistors.

By using the temperature coefficient of V_{EB} that applies for a current equal to the sum of the measuring current and the heating current, and by using $\Delta V_{EB}^{(2)}$ shown in figure 34, the thermal resistance can also be calculated in the same manner using equation (1) or (2). But the temperature coefficient at such a large current is inaccurate due to the voltage drop in the device and so this method is not generally used.

d) Measurement procedure

- 1) The bias supply is set to the specified value V_{CB} .
- 2) Measurement of the temperature coefficient αV_{EB} .

The temperature coefficient of the temperature-sensitive parameter is obtained by measuring the emitter-base forward voltage as a function of the temperature, under operating conditions, with the specified measuring current (I_M) and the collector-emitter voltage (V_{CE}), by externally heating the device under test in a temperature-controlled oven. Care should be taken that thermal equilibrium is reached between the measured device and the oven system in the measurement of αV_{EB} .

A measuring current ranging from 1 mA to 50 mA. Note that the temperature coefficient αV_{EB} is negative and depends on the magnitude of the measuring current.

- 3) The heating current I_H is applied.

The specified emitter current must flow for the specified period (t_p) to cause the junction temperature to rise.

4) Thermal resistance calculation

The emitter-base forward voltage variation ($\Delta V_{EB}^{(1)}$) at the measuring current is measured on the oscilloscope or by another method or a more accurate method; the thermal resistance is calculated using equation (1) or (2).

e) Specified conditions

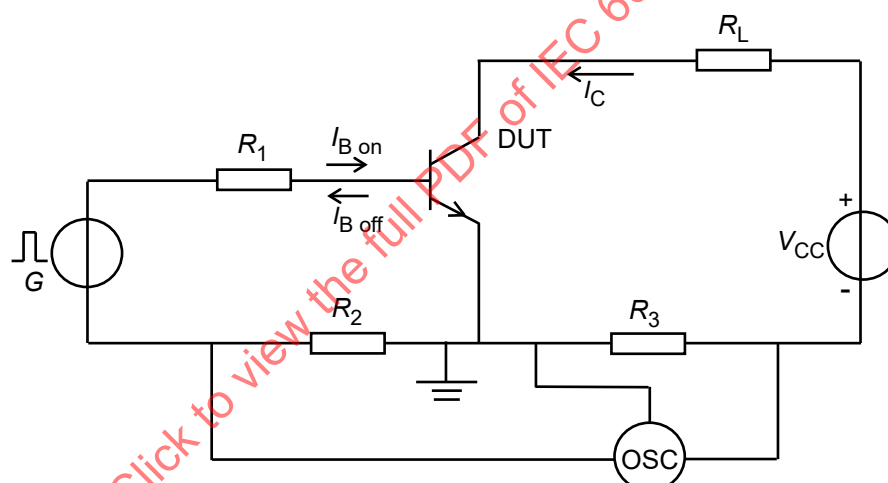
- Measuring current (I_M)
- Junction heating emitter current (I_H)
- Heating pulse duration (t_p)
- Collector-base voltage (V_{CB})
- Mounting arrangement

6.3.12 Switching times with resistive load

a) Purpose

To measure the delay, rise, turn-on, storage, fall and turn-off times of a transistor when pulsed from the off-state to the saturated on-state and vice-versa.

b) Circuit diagram and waveforms



IEC 2948/10

Key

DUT Transistor being measured

OSC Dual beam oscilloscope

Figure 36 – Circuit diagram

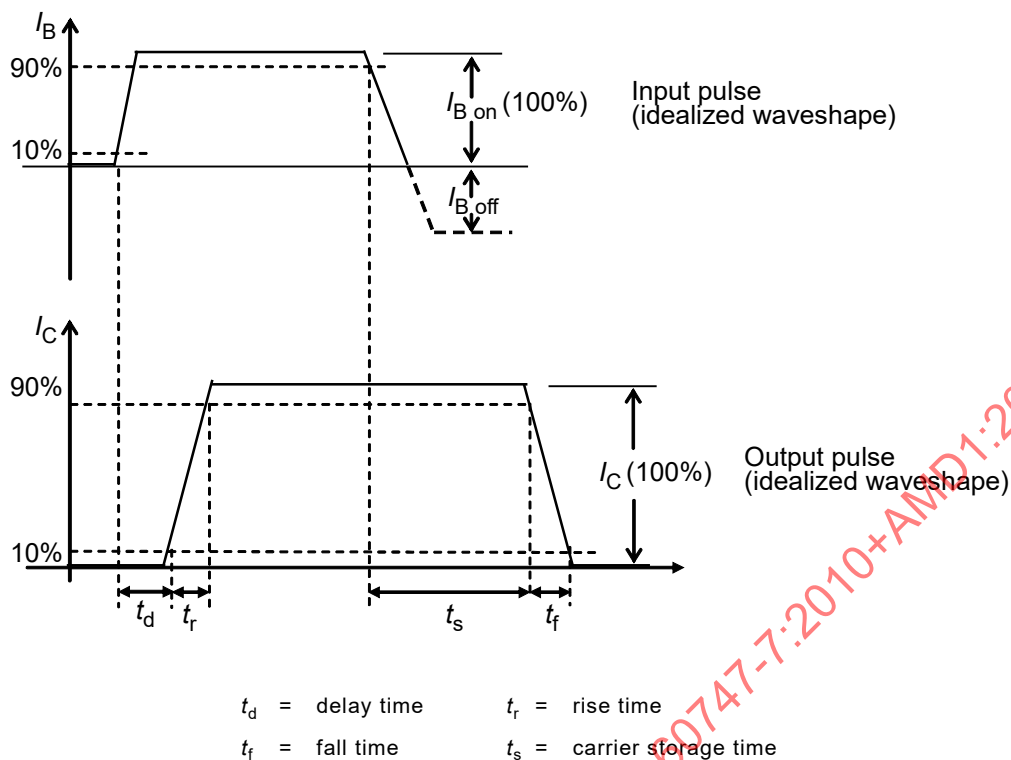


Figure 37 – Switching times

IEC 2949/10

c) Circuit description and requirements

R_1 and R_L may be replaced by equivalent circuits provided these circuits present the same specified impedance and voltage conditions to the transistor being measured, immediately before and during the measurement. R_2 and R_3 are current measuring shunts.

d) Precautions to be observed

See also 6.6.10 of IEC 60747-1:2006.

Switching time measurements are critically dependent on the overall frequency response of the complete circuit. For measurements involving very short time intervals, the techniques of construction of the circuit must be adequate for the frequencies involved.

The frequency response, triggering and rise time of the oscilloscope must be carefully evaluated to ensure adequate performance. A double-beam oscilloscope is normally used, and care should be taken to ensure exactly equal delay times in the dual signal connections to the oscilloscope.

All resistors should be low-inductance types and have $\pm 1\%$ tolerance.

Screened sockets for transistor leads may be necessary and the reference plane for measurements may have to be specified.

Additional circuitry may be necessary to prevent the transistor ratings (V_{EB} in particular) from being exceeded outside the measuring period.

e) Measurement procedure

Temperature conditions are set to the specified value. The specified collector supply voltage (V_{CC}) and input waveform are applied.

The required switching times are measured between the relevant points on the input and output waveforms as specified in figure 37.

© IEC 2019

f) Specified conditions

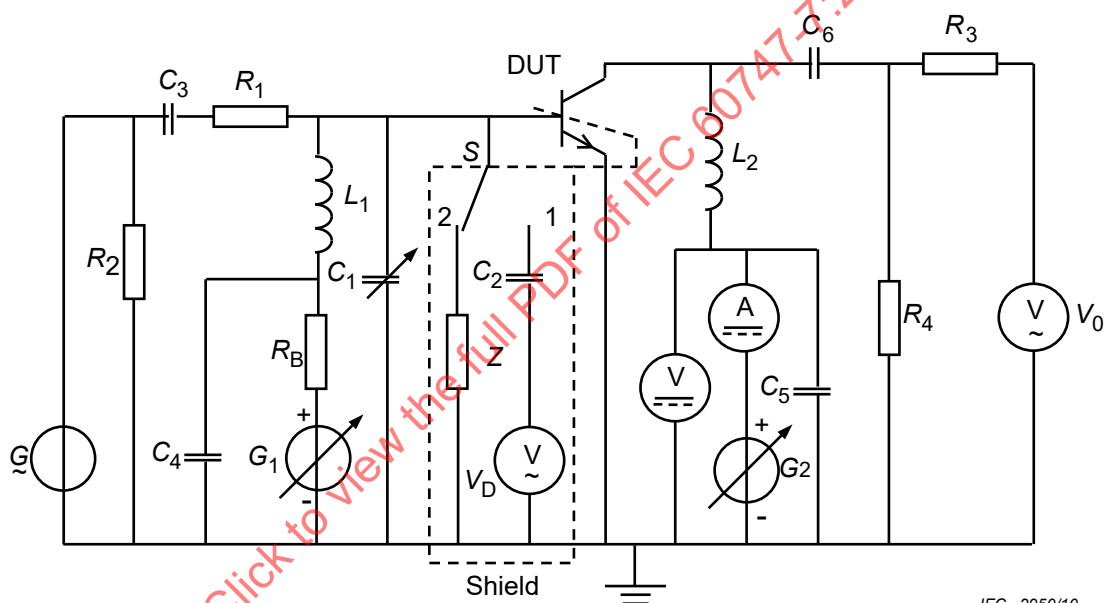
- Ambient or case temperature (T_a or T_c)
- Collector current (I_C nominal)
- Base current during the pulse ($I_{B\text{ on}}$ nominal)
- Peak reverse base current ($I_{B\text{ off}}$ nominal < 0) (for t_s , t_f and t_{off} only)
- Maximum pulse edge transition times
- Collector supply voltage (V_{CC})
- Resistances (R_L)

6.3.13 High-frequency parameters (f_T , y..e, s..)**6.3.13.1 Transition frequency (f_T)**

a) Purpose

To measure the transition frequency of a transistor under specified conditions.

b) Circuit diagram

**Figure 38 – Circuit for the measurement of the transition frequency**

c) Circuit description and requirements

V_0 is an electronic voltmeter.

V_D is a signal detector.

The value of R_1 is large compared with the impedance of the transistor.

The value of R_2 is chosen to match the characteristic impedance of the generator.

R_3 is the internal impedance of voltmeter V_0 and should be of large value compared with that of R_4 .

The value of R_4 must be small compared with the output impedance of the transistor.

The value of R_B should be large compared with V_{BE} / I_B .

L_1 and L_2 should have a high impedance at the measurement frequency and the impedance of L_2 should be at least 100 times greater than R_4 .

Capacitances C_2 , C_4 and C_5 should present a short circuit at the measurement frequency. Capacitances C_3 and C_6 should have a low impedance compared with R_1 and R_4 .

d) Precautions to be observed

- 1) Stray capacitance shunting the base-emitter terminals of the transistor must be avoided as much as possible.

At very high frequencies, it may be necessary to tune out such stray capacitance, which is done as follows.

With the transistor removed, a signal detector V_D of high impedance is connected between the base and earth (position 1 of switch S).

The capacitor C_1 is then adjusted until parallel resonance of L_1 and C_1 plus the stray capacitance occurs as indicated on the detector.

The detector is then replaced by an impedance Z having a value equal to the detector impedance, by changing the position of switch S to 2.

- 2) It is particularly important that stray inductance in the emitter lead be avoided.
- 3) Transmission of the measuring signals between base and collector without passing through the transistor must be avoided by screening as shown in the circuit.

The following test may be used to confirm that the screening between the base and collector sockets is adequate.

The transistor is removed and a resistor having a value approximately equal to the input impedance of the transistor is inserted between the base and emitter sockets. The collector socket is left open-circuit.

The reading obtained should be so low that it does not influence the accuracy of the measurement.

- 4) If the transistor being measured is a four-terminal device (including the case of a metal case which is isolated electrically from the three other terminals), the electrical connection to the fourth terminal should be made as specified.

e) Measurement procedure

With the collector and base voltage generators G_1 and G_2 set to zero, a short circuit is inserted between the base and collector sockets.

With signal generator G tuned to the specified measurement frequency, the signal generator output is adjusted to give the lowest convenient reading $V_0^{(1)}$ on the output electronic voltmeter V_0 compatible with an adequate signal-to-noise ratio.

The short circuit is removed. The transistor to be measured is then inserted into the test socket.

The collector and base voltage generators G_1 and G_2 respectively are adjusted in sequence until the specified bias conditions are applied to the device, care being taken not to exceed the device ratings during adjustment.

Temperature conditions are set to the specified values, and any necessary adjustments are made to the bias conditions.

With the same signal generator conditions, the reading $V_0^{(2)}$ on the output electronic voltmeter is noted.

The transition frequency is calculated using the expression:

$$f_T = f \frac{V_0^{(2)}}{V_0^{(1)}}$$

where f is the frequency of the measurement.

f) Specified conditions

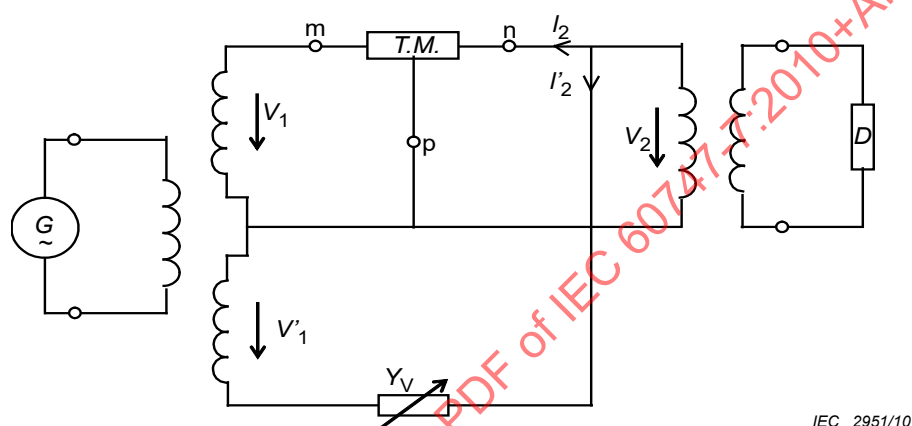
- Ambient or case temperature (T_a or T_c)
- Measurement frequency (f)
- Collector-emitter voltage (V_{CE})
- Collector current (I_C)

6.3.13.2 Common-emitter y parameters

The methods of measurement for the four complex common-emitter y parameters are described below. These methods are applicable for frequencies less than about 50 MHz.

The y parameters can be measured by using a three terminal bridge (e differential transformer type).

The method of measurement is shown in figure 39.



Key

- D Detector
 $T.M.$ Three-pole being measured

Figure 39 – Circuit for the measurement of complex common-emitter y parameters

When the bridge is adjusted for a null, then the following conditions are fulfilled:

$$-I_2 = I'_2 \text{ and } V_2 = 0$$

Furthermore, since $V_1 = V'_1$, the following relation holds:

$$-y_{mn} = Y_V$$

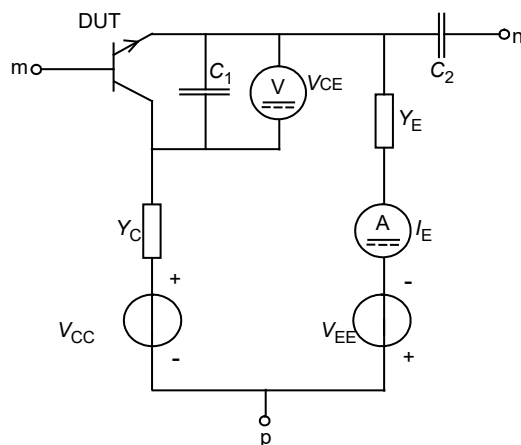
where y_{mn} is the short-circuit forward transadmittance of the three-pole to be measured.

This three-pole represents the transistor to be measured including the suitable biasing circuitry and adequate by-passing. The three-pole circuit has to be chosen according to the various y parameters of the transistor.

The correspondence between the transistor terminals and the bridge terminals m, n and p, for the various y parameters, is shown in Figures 41, 42 and 43.

Figure 40 shows the three-pole circuit for the measurement of y_{11e} .

Note that the parts of the circuit between m and p appear directly across the bridge oscillator, and the parts between n and p, appear directly across the detector, so they do not influence the measurement.



IEC 2952/10

Figure 40 – Three-pole circuit for the measurement of y_{11e}

The admittances Y_E and Y_C must satisfy the following conditions:

$$\omega C_2 \gg |Y_C|$$

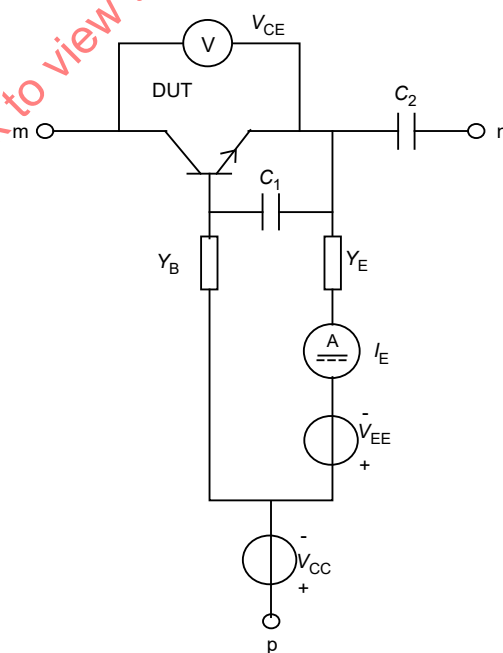
$$\omega C_2 \gg |Y_E|$$

These conditions can be obtained, for instance, by using a resistor in series with an inductor or by a parallel tuned circuit.

In addition, the following conditions must be satisfied:

$$\omega C_1 \gg |y_{21e}| \times |h_{21e}|$$

Figure 41 shows the three-pole circuit for the measurement of y_{22e} .



IEC 2953/10

Figure 41 – Three-pole circuit for the measurement of y_{22e}

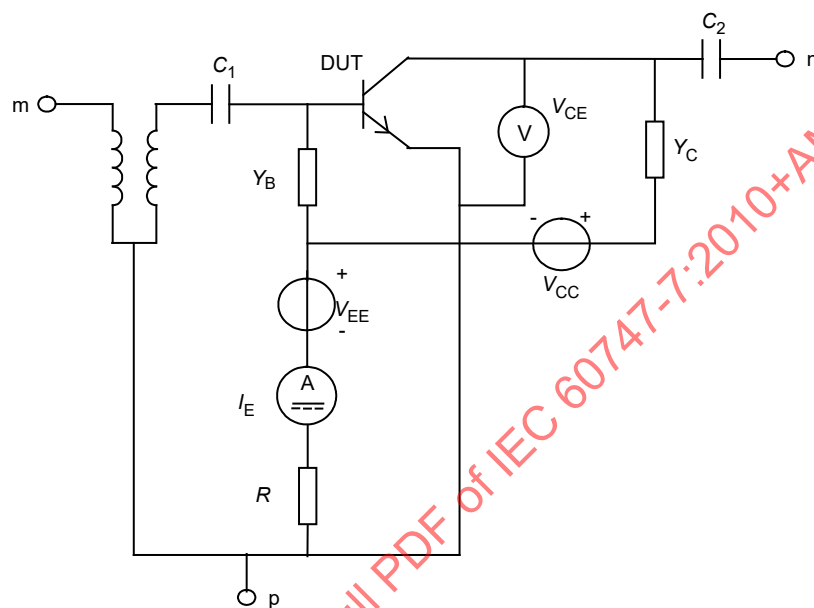
Conditions:

$$\omega C_1 \gg \left| \frac{y_{12e} \cdot y_{21e}}{y_{22e}} \right|$$

$$\omega C_1 \gg \left| \frac{y_{12e} \cdot Y_B}{y_{22e}} \right|$$

$$\omega C_2 \gg |y_{22e}|$$

Figure 42 shows the three-pole circuit for the measurement of y_{21e} .



IEC 2954/10

Figure 42 – Three-pole circuit for the measurement of y_{21e}

Conditions:

$$\omega C_1 \gg |y_{11e}|$$

$$\omega C_1 \gg |Y_B|$$

$$\omega C_2 \gg |y_{22e}|$$

$$\omega C_2 \gg |Y_C|$$

NOTE A phase reversing transformer (shown in the figure) should be added if the bridge is not capable of measuring a negative conductance.

Figure 43 shows the three-pole circuit for the measurement of y_{12e} .

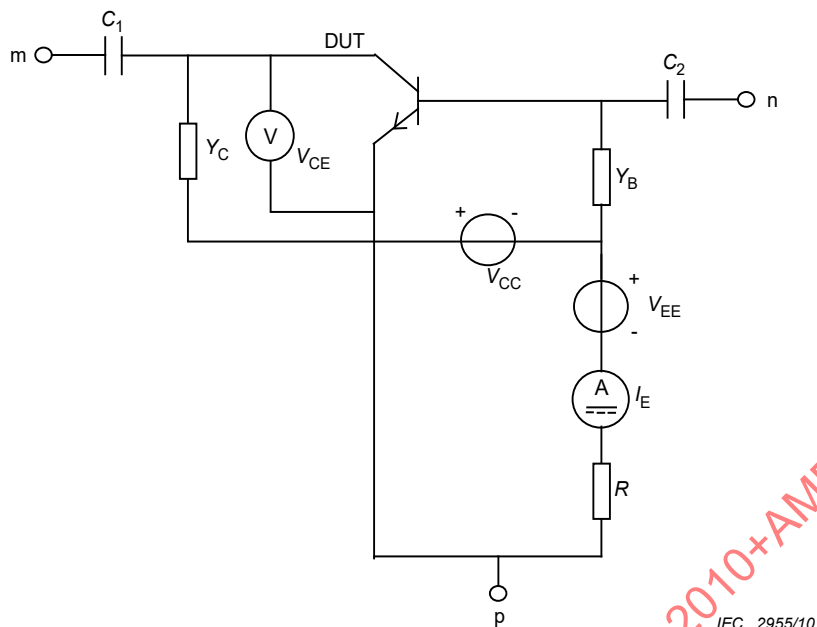


Figure 43 – Three-pole circuit for the measurement of y_{12e}

Conditions:

$$\omega C_1 \gg |y_{22e}|$$

$$\omega C_1 \gg |Y_C|$$

$$\omega C_2 \gg |y_{11e}|$$

$$\omega C_2 \gg |Y_B|$$

The methods of biasing shown in these figures are given for illustration only, other methods consistent with good engineering practice may also be used.

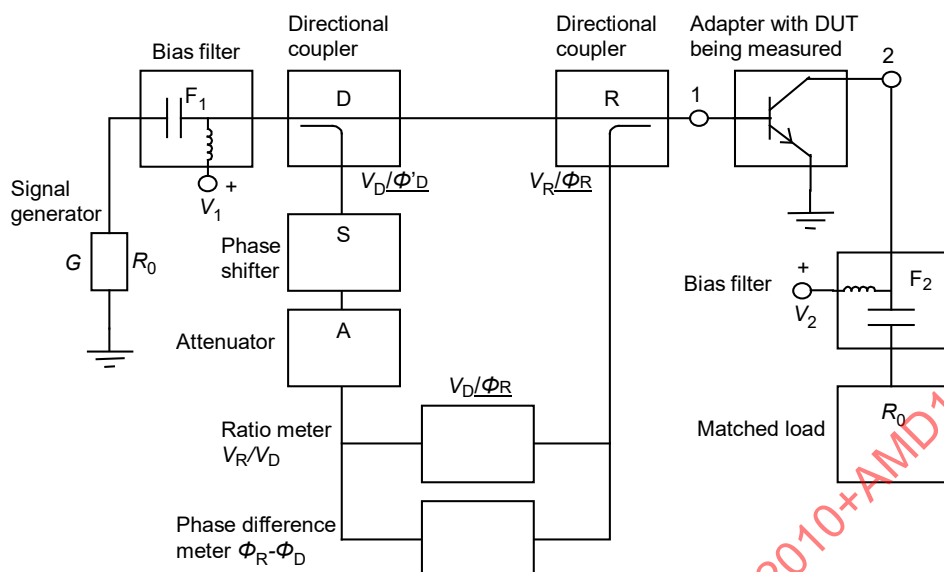
6.3.13.3 s parameters

6.3.13.3.1 Input (s_{11}) and output (s_{22}) reflection parameters

a) Purpose

To measure transistor parameters s_{11} and s_{22} at a specified frequency.

b) Circuit diagram



IEC 2956/10

Figure 44 – Block diagram of the circuit for the measurement of s_{11} and s_{22} parameters

c) Circuit description and requirements

Two measuring methods are possible in connection with the circuit shown in figure 44:

- 1) *direct reading method*, when ratio and phase difference meters are direct reading meters. In this method, attenuator A and phase shifter S are not necessary and, for single-frequency measurements, they must be set to read a minimum value A_0 (if possible 0 dB) and S_0 (if possible 0 degree);
- 2) *null method*, when calibrated ratio and phase meters are not available.

d) Precautions to be observed

Small-signal conditions must be maintained; see 6.6.9 of IEC 60747-1:2006.

The adaptors for the transistors should be designed so that connectors or transitions between different types of waveguides, if any, do not show appreciable mismatching, with adequate decoupling between input and output lines.

For the adaptor, a drawing should be given and the reference plane indicated.

The lines connected to terminals 1 and 2, including those inside the adaptor, should have a characteristic impedance equal to the purely resistive reference impedance chosen for the measurement of the s-matrix. The load resistance must have the same value. The attenuation of the lines should be negligible and the directional couplers must have adequate directivity.

If the signals from the terminals of D and R are of too small amplitude with respect to the sensitivity of the meters, two amplifiers having identical characteristics may be inserted in the two lines coming from these terminals.

If the ratio V_R/V_D and phase meters (or the null detector) are unsuitable for the measurement frequency, two mixers having identical characteristics and driven by a single local oscillator may be inserted in the two lines coming from terminals of D and R to make a frequency conversion.

When amplifiers or mixers are incorporated, care should be taken to operate them in a linear range. It is therefore advisable to use the procedure given under e)1) or to use the null method of measurement under e)2).

The bias filters must be such that line mismatching is minimized.

If there is a separate terminal connected to the case, this must be grounded, unless otherwise specified.

e) Measurement procedure

1) Direct reading method

With $V_1 = 0$ and the transistor removed, a short circuit is inserted between the input terminals of the adaptor (point 1) at the reference plane at which the measurement is to be made.

Under these conditions, the ratio meter should be adjusted to read unity and the phase meter to read 180° .

Differences observed between measurements of phase difference, when switching from short-circuit to open-circuit conditions, indicate a lack of accuracy in implementing short-circuit or open-circuit conditions at the reference plane. The observed differences should be taken into account when determining the accuracy of the measurements.

The transistor is then inserted into the adaptor, taking care that the input terminals (point 1) coincide with the input port for the measurement of parameter s_{11} or with the output port for the measurement of parameter s_{22} . The specified bias voltages are applied to the appropriate terminals.

The amplitude ratio (V_R/V_D) and the phase difference ($\phi_R - \phi_D$) are then measured by means of the two meters.

The value of the parameter s_{11} (or s_{22}) is calculated using the expression:

$$s_{11} \text{ (or } s_{22}) = V_R / V_D \angle \phi_R - \phi_D \quad (6)$$

NOTE If the ratio V_R/V_D is lower than the minimum usable reading of the ratio meter, the setting of the attenuator A can be varied from the initial value A_0 to a value A_{01} , so that the ratio V_R/V_D falls within the range of the meter readings. In a similar way, to obtain a more precise phase difference indication, the setting of the phase shifter S can be varied from the initial position S_0 to a new position S_{01} .

This procedure is valid provided that the attenuator has a constant phase-shift and the phase shifter has constant attenuation, in which case the value of the parameter s_{11} (or s_{22}) is calculated using the expression:

$$s_{11} \text{ (or } s_{22}) = \frac{V_R / V_D}{\text{antilog}[(A_{01} - A_0) / 20]} \angle \phi_R - (\phi_D + S_{01} - S_0) \quad (7)$$

2) Null method

The measurement is made by means of a calibrated attenuator A having a constant phase shift, a graduated phase shifter S having a constant attenuation and a null detector which replaces the ratio meter and the phase meter of the previous method.

In this case, the measurement procedure is as follows.

With $V_1 = 0$ and the transistor removed, a short circuit is inserted between the input terminals (point 1) of the adaptor at the reference plane at which the measurement is to be made.

Attenuator A and phase shifter S are then varied until a null is observed and the readings A_0 (decibels) and S_0 (degrees) are recorded.

The transistor is inserted in the adaptor, taking care that the input terminals (point 1) coincide with the input port for the measurement of the parameter s_{11} or with the output port for the measurement of the parameter s_{22} .

The specified bias voltages are applied to the appropriate terminals.

The null condition is then obtained by means of variations of attenuator A and phase shifter S; the values A_1 (decibels) and S_1 (degrees) are recorded.

The value of the parameter s_{11} (or s_{22}) is calculated using the expression:

$$s_{11} \text{ (or } s_{22}) = \text{antilog}[(A_1 - A_0)/20] \angle 180^\circ + S_1 - S_0 \quad (8)$$

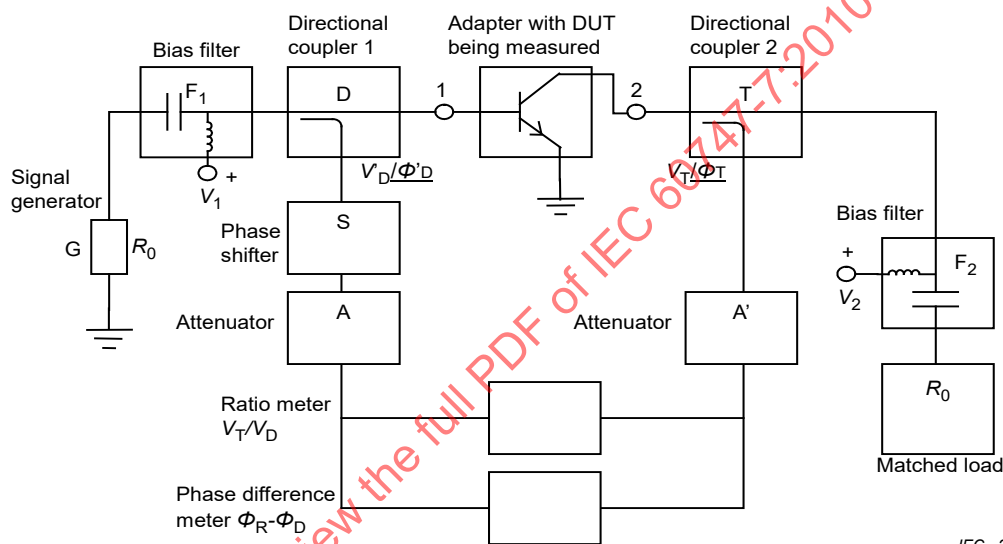
- f) Specified conditions
- Ambient temperature (T_a)
 - Bias conditions
 - Frequency (f)
 - Reference plane
 - Purely resistive reference impedance

6.3.13.3.2 Measurement of forward (s_{21}) and reverse (s_{12}) transfer parameters

a) Purpose

To measure transistor parameters s_{21} and s_{12} at a specified frequency.

b) Circuit diagram



IEC 2957/10

Figure 45 – Block diagram of the circuit for the measurement of s_{12} and s_{21} parameters

c) Circuit description and requirements

Two measuring methods are possible in connection with the circuit shown in figure 45:

- 1) *direct reading method*, when ratio and phase difference meters are direct reading meters;
- 2) *null method*, when calibrated ratio and phase difference meters are not available.

d) Precautions to be observed

Small-signal conditions must be maintained, see 6.6.9 of IEC 60747-1:2006.

The adaptors for the transistors should be designed so that connectors or transitions between different types of waveguides, if any, do not show appreciable mismatching with adequate decoupling between input and output lines.

For the adaptor, a drawing should be given and the reference plane indicated.

The lines connected to terminals 1 and 2, including those inside the adaptor, should have a characteristic impedance equal to the purely resistive reference impedance chosen for the measurement of the scattering matrix. The load resistance must have the same value as in item d) of 6.3.15.5.1. The attenuation of the lines should be low and the directional couplers must have adequate directivity.

If the signals from the terminals of D and T are of too small amplitude with respect to the sensitivity of the meters, two amplifiers having identical characteristics may be inserted in the two lines coming from these terminals.

If the ratio and phase meters (or the null detector) are unsuitable for the measurement frequency, two mixers having identical characteristics and driven by a single local oscillator may be inserted in the two lines coming from the terminals of D and T to make a frequency conversion.

When amplifiers or mixers are incorporated, care should be taken to operate in a linear range. It is therefore advisable to use the procedure given under e)1) or to use the null method of measurement under e)2).

The bias filters must be such that line mismatching is minimized.

If there is a separate terminal connected to the case, this must be grounded, unless otherwise specified.

e) Measurement procedure

1) Direct reading method

With $V_1 = V_2 = 0$, the input and output terminals are linked so that the characteristic impedance of the line is maintained through the adaptor: the ratio and phase meters are so adjusted as to obtain a reading of unity on the ratio meter and of 0 degree on the phase meter.

The transistor is then inserted into the adaptor, taking care that terminal 1 coincides with the input port for the measurement of parameter s_{21} or with the output port for the measurement of parameter s_{12} . The specified bias voltages are applied to the appropriate terminals.

The amplitude ratio (V_T/V_D) and the phase difference ($\Phi_T - \Phi_D$) are measured by means of the two meters (see note below).

This procedure is valid provided that the attenuator has a constant phase shift and the phase shifter has a constant attenuation, in which case, the value of the parameter s_{21} (or s_{12}) is calculated using the expression:

$$s_{21} \text{ (or } s_{12}) = V_T / V_D \angle \Phi_T - \Phi_D \quad (9)$$

NOTE If the ratio V_T/V_D is lower than the minimum usable reading of the ratio meter, the setting of the attenuator A can be varied from initial value A_0 to a value A_{01} , so that the ratio V_T/V_D falls within the range of the meter readings.

Similarly to the above, for values of the ratio V_T/V_D higher than the maximum usable reading of the meter, the setting of the attenuator A' can be varied from the initial value A'_0 to a value A'_{01} so that the ratio V_T/V_D falls within the range of the meter readings. In a similar way, to obtain a more precise phase-difference indication, the setting of the phase shifter S can be varied from its initial position S_0 to a new position S_{01} .

In this case, the value of the parameter s_{21} (or s_{12}) is calculated using the expression:

$$s_{21} \text{ (or } s_{12}) = \frac{V_T / V_D}{\text{antilog} \{ [(A_{01} - A_0) - (A'_{01} - A'_0)] / 20 \}} \angle \Phi_T - (\Phi_D + S_{01} - S_0) \quad (10)$$

2) Null method

The measurement is made by means of two calibrated attenuators A and A' having a constant phase shift, a graduated phase shifter S having a constant attenuation and a null detector which replaces the ratio meter and the phase meter of the previous method.

In this case, the measurement procedure is as follows.

With $V_1 = V_2 = 0$, a short circuit is inserted between the isolated points of terminals 1 and 2 of the adaptor.

Attenuator A and phase shifter S are then varied until a null is observed, and the readings A_0 and S_0 are recorded.

Attenuator A' is set at its minimum reading A'_0 .

The transistor is inserted into the adaptor, taking care that terminal 1 coincides with the input port for the measurement of parameter s_{21} or with the output port for the measurement of parameter s_{12} .

The specified bias voltages are applied to the appropriate terminals.

The null condition is then obtained by means of variations of attenuators A and, where necessary, A' and phase shifter S. The values A_1 , A'_1 and S_1 are recorded.

The value of the parameter s_{21} (or s_{12}) is calculated using the expression:

$$s_{21} \text{ (or } s_{12}) = \text{antilog} \left\{ \frac{[(A_{01} - A_0) - (A'_{01} - A'_0)] / 20}{S_1 - S_0} \right\} \quad (11)$$

f) Specified conditions

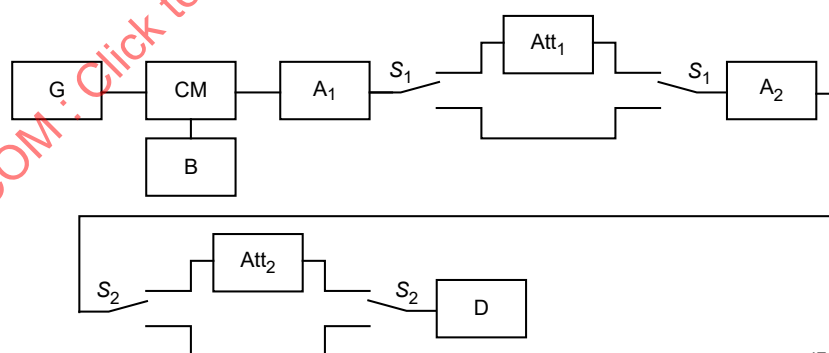
- Ambient temperature (T_a)
- Bias conditions
- Frequency (f)
- Reference plane
- Purely resistive reference impedance

6.3.14 Noise (F)

a) Circuit diagram

This noise figure is defined as the ratio of the total available noise power output from the transistor when connected to a source to that which is generated solely by the source.

The measurement is made in the circuit as outlined in the block diagram of figure 46 using either a noise diode or a signal generator as described in 6.3.14.1, 6.3.14.2 and 6.3.14.3.



IEC 2958/10

G = generator

A_1, A_2 = amplifiers

CM = transistor measurement circuit

Att_1, Att_2 = attenuators

B = bias

D = detector with specified response time

S_1 = switches of attenuators

S_2 = switches of attenuators

Figure 46 – Basic block diagram for the measurement of the noise figure

The value of the transistor source impedance, the d.c. operating conditions, the circuit configuration, the frequency of measurement, the amplifier bandwidth and the detector time

constant should be specified. If the input network must be adjusted to give optimum noise performance, this should be indicated.

Where possible, the noise diode method should be used, but for frequencies less than 1 kHz a suitable noise diode may not be available, in which case the signal generator method should be used.

b) Circuit descriptions and requirements

1) Shielding of measuring equipment

The measuring equipment must be very well shielded and grounded in order to prevent pick-up of unwanted signals.

2) Generator

A suitably calibrated generator should be used. All resistors which form part of the effective noise source for the transistor being measured should be of a low-noise type, such as deposited metal film resistors, in order to minimize contact and breakdown noise. For measurements in the HF and VHF range, care should be taken to avoid errors due to series inductance in the generator, which can be particularly serious at the higher frequencies.

3) Bias supplies

Batteries or low ripple d.c. supplies should be used. Any bias applied should be decoupled for both radio frequencies and audio frequencies.

4) Pre amplifier (amplifier no. 1)

A preamplifier can be inserted between the transistor being measured and the attenuator no. 1, if desired. If this is done, the preamplifier must meet the linearity and other relevant requirements given in "Amplifier no. 2"

The preamplifier should include an impedance matching network between the output of the transistor and the input of the preamplifier, in order to reduce the contribution of second stage noise.

5) Attenuators

Attenuator no. 1 is used to minimize the effect of non-linearities in the post amplifier and the noise indicator, by controlling the gain of the system.

Attenuator no. 1 can also be used at higher frequencies to determine the effect of the noise caused by amplifier no. 2 when the transistor gain is low. A switch S_1 is connected across the attenuator, as shown in figure 46.

6) Post amplifier (amplifier no.2)

The amplifier noise should be such that, with the noise generator turned off, any transistor being measured gives an increase of at least 15 dB above the reading due to the post amplifier itself with no transistor in the circuit. If this is not achieved, the effect of the amplifier on the overall noise figure must be considered. This can be done conveniently by means of attenuator no. 1.

Heterodyne type amplifiers may be used, but careful attention must be paid to the image and other spurious responses which can be encountered with such amplifiers. These spurious responses must be made negligible or must be specified and accounted for in the measurement.

The amplifier should have an input impedance which matches attenuator no. 1 for the attenuation to be known accurately.

The amplifier must be essentially linear from the r.m.s. level used to a minimum of 20 dB above this level, in order to take into account the crest factor of the noise.

Additional flexibility may be provided by making the gain of the amplifier variable.

Theoretical analysis and empirical experiments have shown that, if the overall amplifier bandwidth relative to the centre frequency is 15 % or less, the measured noise figure will be within a few per cent of the noise figure referred to a bandwidth of 1 Hz.

7) Detector and output voltmeter

The voltmeter in the detector must respond to the true r.m.s. value of the applied signal and must be able to handle a crest factor of at least 12 dB.

The product of the overall bandwidth and the detector time constant should be large enough to reduce fluctuations in the voltmeter reading, so that adequate discrimination can be obtained in the measurement.

6.3.14.1 Noise figure in the frequency range up to 3 MHz (*F*)

a) General

The noise figure is measured with the transistor connected in an amplifier circuit having the general configuration shown in figure 47. A similar configuration in which the transistor is operated in the common-base or common-collector connection may be used.

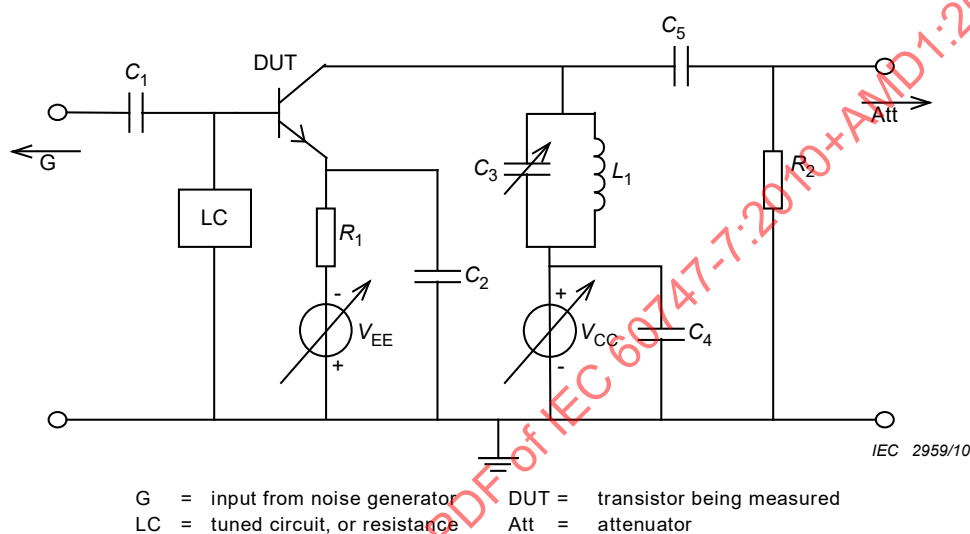


Figure 47 – Basic circuit for the measurement of the noise figure up to 3 MHz

In figure 47, the input and output circuits are two tuned circuits, or a resistor and a tuned circuit, respectively. With the transistor connected into the circuit, the input and/or output circuits are tuned for maximum power gain at the frequency for which the value of the noise figure is to be determined. The noise output is read under the conditions of tuning. The blocking and bypass capacitors, C_1 , C_2 and C_4 , C_5 must have a low impedance at the frequency of measurement. The values of V_{EE} and R_1 are determined by the specified emitter current for the transistor, and the value of V_{CC} depends upon the specified collector-base voltage.

The equivalent parallel resistance of the input circuit should be large compared with the generator resistance.

b) Method of measurement (see Figure 46)

The bias of the transistor is adjusted to the specified values. With the noise generator output set to zero and with attenuator no. 2 switched out of the circuit, a reference level is obtained on the noise indicator.

Attenuator no. 2 is then switched into the circuit. Next the noise generator is turned on and its output is increased until the noise indicator returns to the reference level.

The recorded value of the output of the noise generator is then used to compute the noise figure. For example, if a thermionic noise diode is used as the noise generator at 25 °C, the noise figure is:

$$F \text{ (dB)} = 10 \log \frac{19,4 \times I_D R_g}{M - 1}$$

where

I_D is the noise diode d.c. anode current, in amperes;

R_g is the source resistance, in ohms;

M is the antilogarithm of one tenth of the attenuator reading, in decibels.

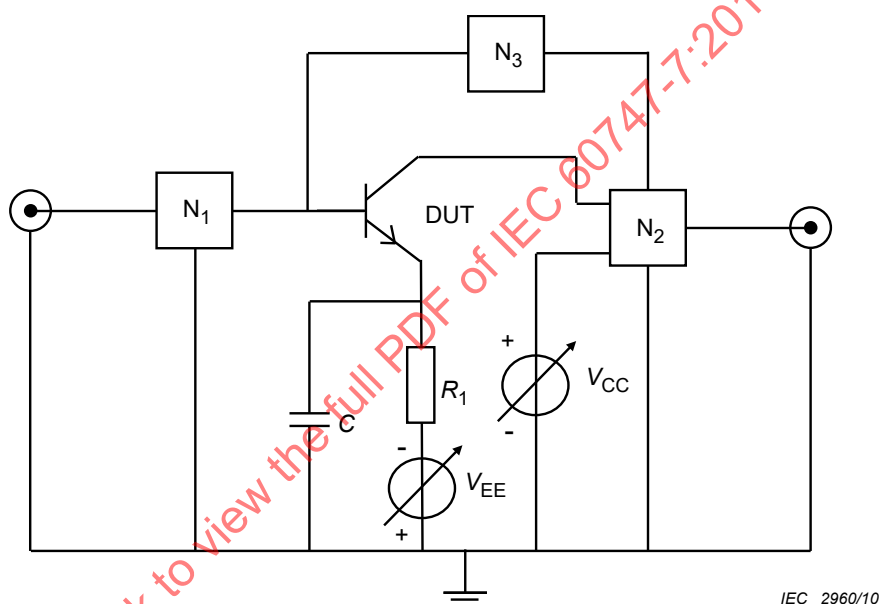
A value of $M = 2$, corresponding to an attenuator setting of 3 dB, is often used.

In this case, the noise output of the diode is equivalent to the noise power of the transistor being measured.

6.3.14.2 Noise figure in the HF or VHF range (3 MHz to 300 MHz)

a) General

The transistor being measured is inserted into an amplifier circuit having the general configuration shown in Figure 48. A similar configuration in which the transistor is operated in the common-base or common-collector configuration may be used.



DUT = transistor being measured

N_2 = output network, tuned

N_1 = input network, tuned

N_3 = optional neutralization network

Figure 48 – Basic circuit for the measurement of the noise figure from 3 MHz to 300 MHz

The values of V_{EE} and R_1 are determined by the specified emitter current for the transistor and the value of V_{CC} depends upon the specified collector-base voltage.

The input network should have a bandwidth sufficiently large to ensure that the accuracy of measurement is not affected. Alternatively, the input bandwidth may be selected as desired, and the contribution of the input network should be taken into account in the calculation of the noise figure. The input network should provide an effective bypass for audio frequencies. The tuning conditions for input and output networks must be stated.

The use of a neutralization network is optional. It should be used, if necessary, to maintain stability of the amplifier.

b) Method of measurement

The bias of the transistor is adjusted to the specified values. With the noise generator output set to zero and with attenuator no. 2 switched out of the circuit, a reference level is obtained on the noise indicator.

c) Effect of amplifier noise

At higher frequencies, where the noise output of the transistor being measured is less than 15 dB above the amplifier noise, attenuator no. 1 may be used to obtain the correct value for F_1 , the noise figure of the transistor alone, in terms of the overall noise figure F_{12} .

To do this, the input impedance of amplifier no. 2 must be matched to the attenuator.

The correction for the amplifier noise is based on the well-known equation for the noise figure of cascaded amplifiers:

$$F_{12} = F_1 + (F_2 - 1) \frac{1}{G_1}$$

where

F_1 is the true noise figure of the transistor alone,

G_1 is its available gain,

F_2 is the noise figure of amplifier no. 2,

and where the values of gain and noise figure are expressed numerically.

This equation is valid only if the output impedance of the transistor has been matched to the input impedance of the following stage.

However, in order to avoid having to measure F_2 and G_1 , two measurements of the overall noise figure can be made. In this case, the preamplifier must not be used. First, the overall noise figure F_{12} is measured with attenuator no. 1 switched out of the circuit. Then attenuator no. 1 is switched in the circuit and set to an arbitrary loss, L (e.g. a factor of 4) and a second measurement of the overall noise figure F'_{12} is made.

In the second case, F'_{12} is given by the equation:

$$F'_{12} = F_1 + (L F_2 - 1) \frac{1}{G_1}$$

where L is expressed numerically.

Solving the above two equations for F_1 leads to:

$$F_1 = \frac{L F_{12} - F'_{12}}{L - 1} + \frac{1}{G_1}$$

$$F_1 \cong \frac{L F_{12} - F'_{12}}{L - 1}$$

$$\text{for } F_1 \gg \frac{1}{G_1}$$

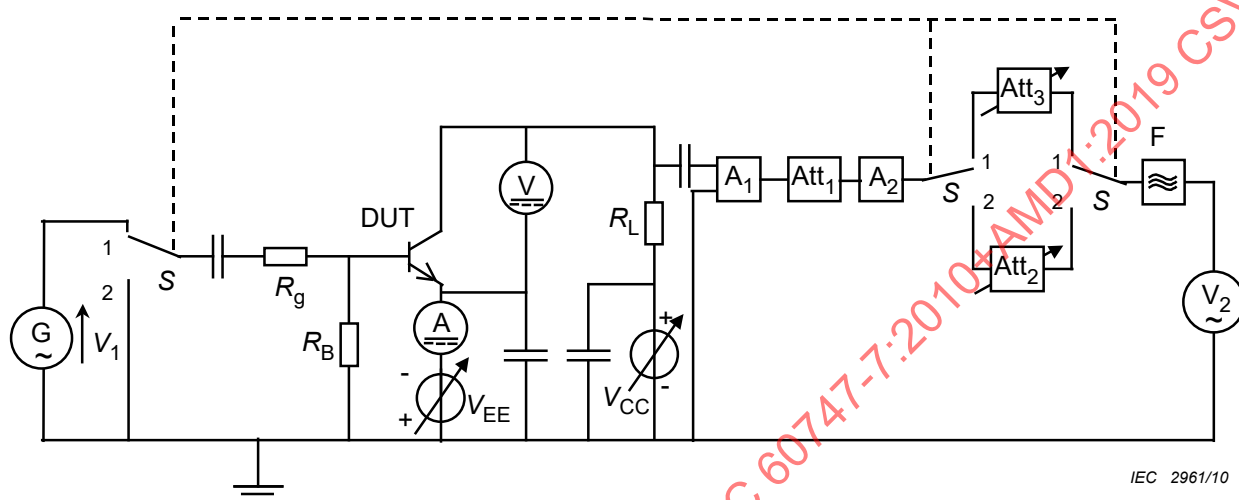
In terms of decibel representation of the noise figure, the equation for F_1 becomes:

$$F_1 = 10 \log (LF_{12} - F'_{12}) - 10 \log (L - 1) \quad (\text{dB})$$

6.3.14.3 Noise figure in the frequency range below 1 000 Hz (signal generator method)

a) General

Figure 49 shows a suitable circuit.



DUT = transistor being measured F = selective filter
 A₁, A₂ = amplifiers V₂ = square-law voltmeter
 Att₁, Att₂, Att₃ = attenuators

Figure 49 – Basic circuit for the measurement of the noise figure below 1 kHz (signal generator method)

The circuit is essentially identical to that outlined in figure 46, and its components should meet the requirements described in 6.3.16 circuit descriptions and requirements, but an attenuator no. 3 having a fixed attenuation and a selective filter is added.

The amplifiers should have a bandwidth sufficiently large to ensure that the overall noise bandwidth is determined by the selective filter, and should be capable of linear operation over a range of signals at least equal to the setting of attenuator no. 3.

The selective filter should be a high Q band-pass type with a centre frequency at the frequency of measurement. For noise figure measurements over a narrow frequency band, the effective noise bandwidth should be 15 % or less of the centre frequency. The equivalent noise bandwidth should be accurately determined. The frequency characteristics of the filter must be specified. The frequency of the generator should be adjusted to the centre frequency of the filter.

The system should be checked for spurious responses over the entire frequency range of the detector.

The value of R_g should be large compared with the output impedance of the generator, but small compared with the value of R_B .

b) Method of measurement

In this method, the amplifiers need not be calibrated and only the output voltage V_1 of the sinewave generator G and the effective noise bandwidth B of the system need be known. With

switch S in position 1, attenuator no. 1 is adjusted to give a reference reading on the output square-law voltmeter. With switch S in position 2, the same reading is obtained by adjusting attenuator no. 2. The bandwidth of the amplifiers must be sufficiently large to ensure that the system bandwidth B is determined by the filter.

The noise figure is computed by means of the following formula:

$$F = 10 \log \left(\frac{V_1^2}{4k T B R_g} \right) - X_3 + X_2 \quad (\text{dB})$$

where

V_1 is the output voltage of the signal generator, in volts r.m.s.;

k is the Boltzmann constant = $1,38 \times 10^{-23}$ J/K;

T is the absolute temperature of R_g , in kelvins;

B is the effective noise bandwidth, in hertz;

R_g is the generator resistance, in ohms;

X_3 is the attenuation of attenuator no. 3 (fixed), in decibels;

X_2 is the attenuation of attenuator no. 2, in decibels.

By choosing the following values for V_1 , T , etc., the noise factor F (in decibels) is nearly equal to X_2 :

$$V_1 = 28,5 \mu\text{V}$$

$$B = 100 \text{ Hz}$$

$$X_3 = 60 \text{ dB}$$

$$T = 298 \text{ K}$$

$$R_g = 500 \Omega$$

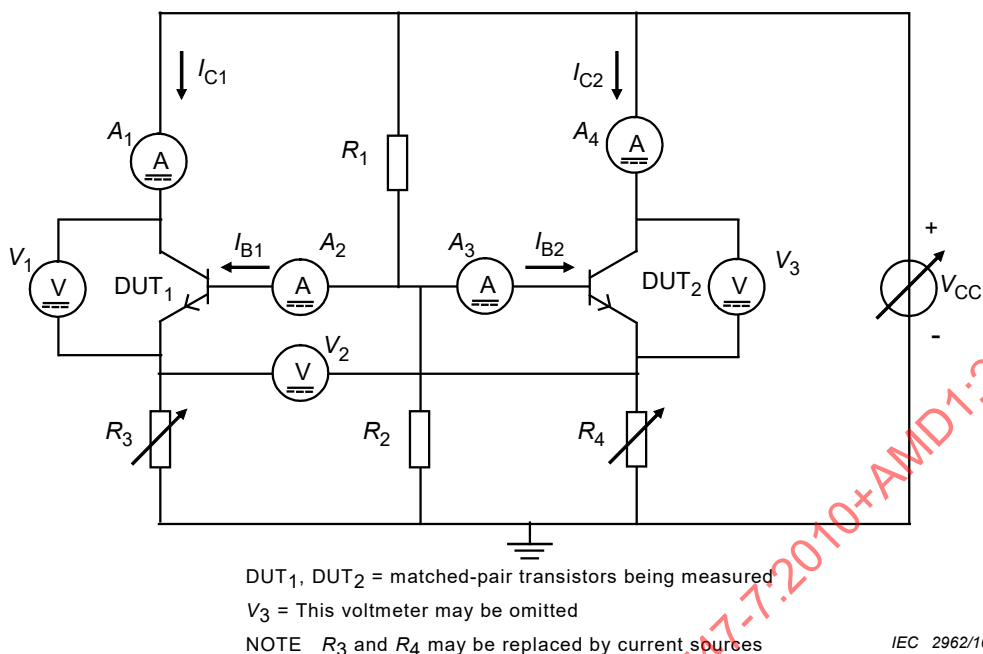
6.3.15 Measuring methods for matched-pair bipolar transistors

6.3.15.1 Ratio of static values of common-emitter forward current transfer ratios h_{21E1}/h_{21E2}

a) Purpose

To measure the ratio of static values of common-emitter forward current transfer ratios of matched-pair bipolar transistors under specified conditions.

b) Circuit diagram

Figure 50 – Basic circuit for the measurement of h_{21E1}/h_{21E2}

c) Measurement procedure

The temperature is set to the specified value.

V_{CC} , R_3 and R_4 are adjusted so that, for each transistor, the specified values of V_{CE} and I_C are reached.

The base currents I_{B1} and I_{B2} are measured.

The ratio of static values of common-emitter forward current transfer ratios h_{21E1}/h_{21E2} is then calculated

$$\text{either as } \frac{I_{B2}}{I_{B1}} \text{ (for } I_{B2} < I_{B1} \text{)}$$

$$\text{or as } \frac{I_{B1}}{I_{B2}} \text{ (for } I_{B2} > I_{B1} \text{)}$$

The ratio is the smaller value divided by the larger value.

d) Specified conditions

- Ambient or case temperature
- Collector current (I_C)
- Collector-emitter voltage (V_{CE})

6.3.15.2 Difference of base-emitter voltages ($V_{BE1} - V_{BE2}$)

a) Purpose

To measure the value of the difference between the base-emitter voltages of matched-pair transistors under specified conditions.

b) Circuit diagram

See Figure 50.

c) Measurement procedure

The temperature is set to the specified value.

V_{CC} , R_3 and R_4 are adjusted so that, for each transistor, the specified values of V_{CE} and I_C are reached.

The value of the difference of the base-emitter voltages is read from voltmeter V_2 .

d) Specified conditions

- Ambient or case temperature
- Collector current (I_C)
- Collector-emitter voltage (V_{CE})

6.3.15.3 Change in difference of base-emitter voltages between two temperatures

$$|\Delta(V_{BE1} - V_{BE2})|_{\Delta T}$$

a) Purpose

To measure the value of the change of the difference of the base-emitter voltages of matched-pair transistors between two specified temperatures under specified conditions.

b) Circuit diagram

See figure 50.

c) Measurement procedure

The temperature is set to the specified value T_1 , preferably 25 °C.

V_{CC} , R_3 and R_4 are adjusted so that, for each transistor, the specified values of V_{CE} and I_C are reached.

The value of the difference of the base-emitter voltages is noted from voltmeter V_2 .

The temperature is then set to a higher specified value, T_2 .

If necessary, the collector currents are readjusted to the original value.

The value of the difference of the base-emitter voltages is noted from voltmeter V_2 .

The absolute value of the difference of the value measured at T_2 and the value measured at T_1 is calculated.

d) Specified conditions

- Ambient or case temperature T_1 , if different from 25 °C
- Ambient or case temperature T_2
- Collector current (I_C)
- Collector-emitter voltage (V_{CE})

6.3.15.4 Matching of Collector current

a) Purpose

To measure the matching of the collector current of a matched pair of bipolar transistors under specified conditions

b) Circuit Diagram

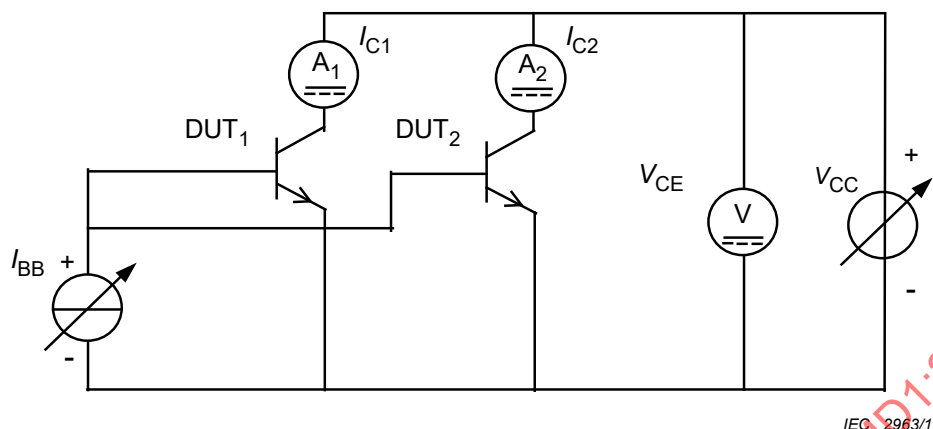


Figure 51 – Matching of the collector current

c) Measurement procedure

I_{BB} is set to 0 at first time.

Supply voltages V_{CC} is set to the specified value. Then I_{BB} is increased to the specified value and I_{C1} and I_{C2} are measured.

d) Specified conditions

- V_{CC}
- I_{BB}
- T_a or T_c

6.3.16 Measuring Methods for resistor biased transistors

6.3.16.1 On-state input voltage ($V_{I(ON)}$), Off-state input voltage ($V_{I(OFF)}$)

a) Purpose

To measure IN-COMMON on-state ($V_{I(ON)}$) or off-state ($V_{I(OFF)}$) voltage, under specified conditions.

b) Circuit diagram

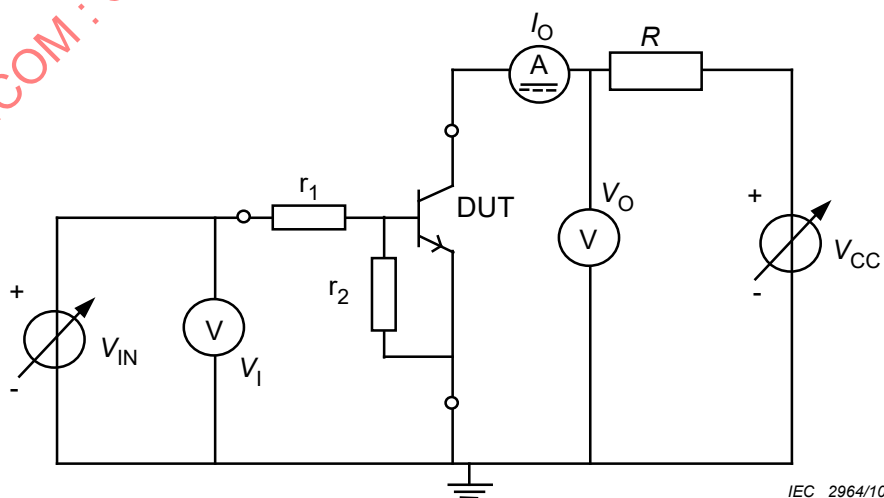


Figure 52 – Circuit diagram for measuring the on-state input voltage $V_{I(ON)}$, and off-state input voltage $V_{I(OFF)}$

c) Measurement procedure

The specified OUT- COMMON voltage is applied. The IN- COMMON voltage is adjusted to the value at which the output current equals the specified value.

The voltage measured by V_I is the IN- COMMON on-state or off-state voltage.

d) Specified conditions

- Reference point or junction temperature (T_{vj});
- Output current (I_O);
- Output voltage (V_O).

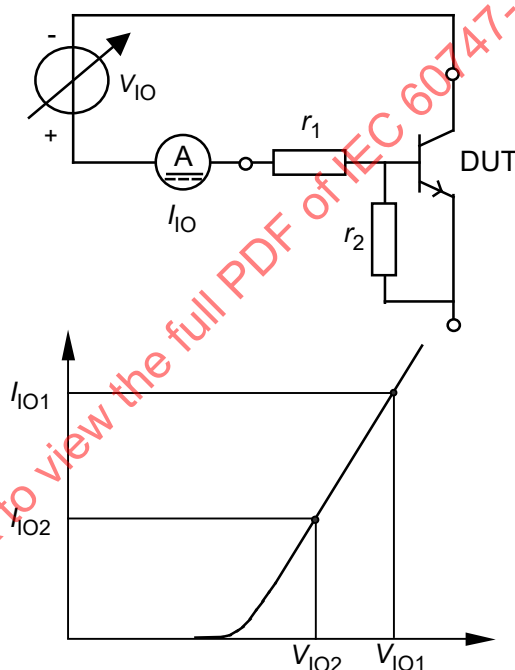
NOTE As logic operation, it is specified with the minimum voltage that is maintain ON state, and it is specified with maximum voltage that is maintain OFF state.

6.3.16.2 Bias resistor 1 (r_1)

a) Purpose

To measure the resistor connected to the input terminal and the internal base of the transistor.

b) Circuit diagram



IEC 2965/10

Figure 53 – Circuit diagram for measuring the bias resistor r_1

c) Measurement procedure

The specified IN-OUT voltage V_{IO1} is applied, the input current I_{IO1} is measured. The specified IN-OUT voltage V_{IO2} is applied, the input current I_{IO2} is measured

Bias resistor 1 (r_1) is given by;

$$r_1 = (V_{IO1} - V_{IO2}) / (I_{IO1} - I_{IO2}).$$

d) Specified conditions

- Ambient or case or junction temperature (T_a or T_c or T_j)
- V_{IO} voltage

NOTE In this case Resistance r_1 is measured using IN-OUT terminals, it is also possible with using IN-COMMON terminals.

6.3.16.3 Bias resistor 2 (r_2), Bias resistor ratio

a) Purpose

To measure the resistor connected to the internal base of the transistor and the externally accessible emitter of the device.

b) Circuit diagram

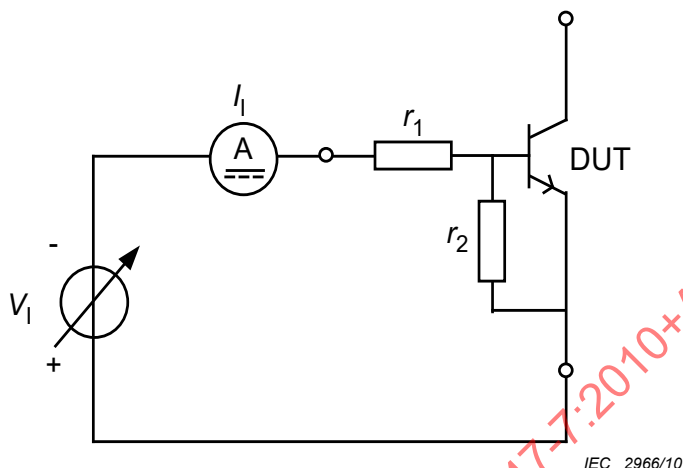


Figure 54a – Circuit diagram for measuring the bias resistor r_2

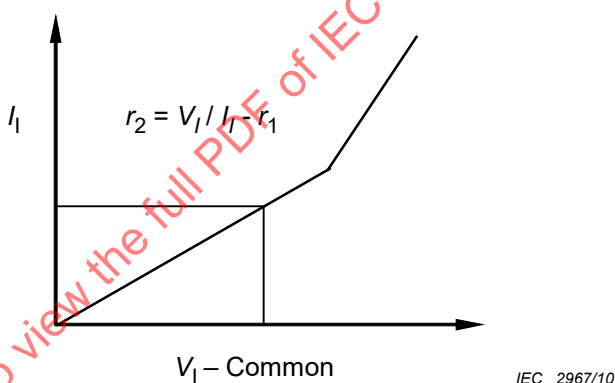


Figure 54b – Measuring the bias resistor r_2

Figure 54 – Circuit diagram and measuring the bias resistor r_2

c) Measurement procedure

The input current measured by I_1 at the specified input voltage is applied.

Bias resistor 2 (r_2) is given by;

$$r_2 = V_1 / I_1 - r_1.$$

Bias resistor ratio is given by;

$$r_2 / r_1 \text{ or } r_1 / r_2.$$

d) Specified conditions

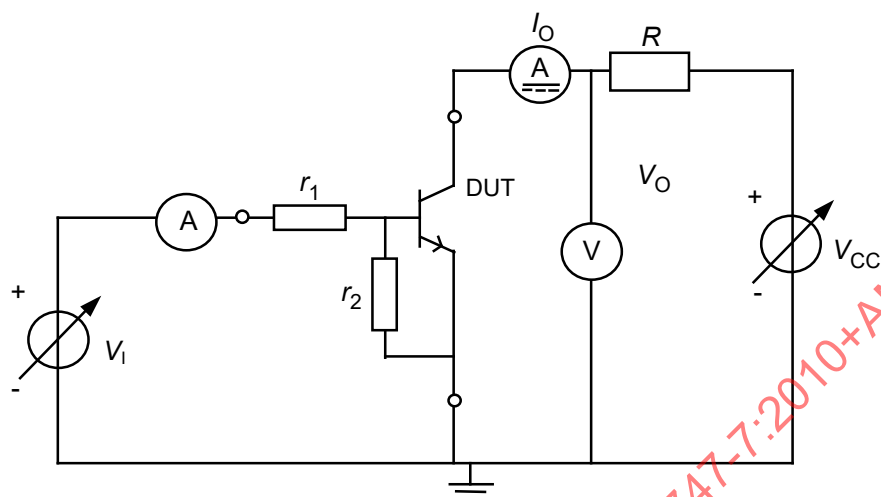
- Ambient or case or junction temperature (T_a or T_c or T_j)
- V_1 voltage

6.3.16.4 On-state output voltage ($V_{O(on)}$)

a) Purpose

To measure OUT - COMMON on-state ($V_{O(ON)}$) voltage, under specified conditions.

b) Circuit diagram



IEC 2968/10

Figure 55 – Circuit diagram for measuring the on-state output voltage $V_{O(on)}$

c) Measurement procedure

The specified IN - COMMON current is applied. The OUT - COMMON voltage is adjusted to the value at which the output current equals the specified value.

d) Specified conditions

- Ambient or case or junction temperature (T_a or T_c or T_j)
- Input current (I_i)
- Output current (I_o)

6.3.16.5 Off-state output current ($I_{O(off)}$)

a) Purpose

To measure OUT- COMMON off-state ($I_{O(off)}$) current, under specified conditions.

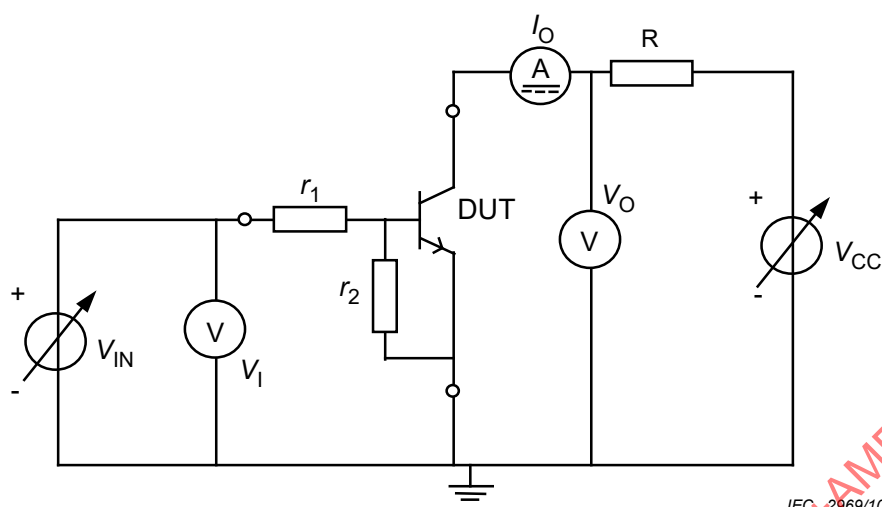


Figure 56 – Circuit diagram for measuring the off-state output current $I_{O(off)}$

b) Measurement procedure

The specified IN - COMMON voltage is applied. The OUT - COMMON voltage is adjusted to the specified value.

c) Specified conditions

- Input voltage (V_I)
- Output voltage (V_O)
- Ambient or case or junction temperature (T_a or T_c or T_j)

7 Acceptance and reliability

7.1 General requirements

Clause 7 of IEC 60747-1:2006: Acceptance and reliability of discrete devices and its sub-clauses apply.

7.2 Specific requirements

7.2.1 List of endurance tests

A choice of endurance tests is given in Figures 57, 58 and 59, which are applicable for all subcategories of bipolar transistors.

7.2.2 Conditions for endurance tests

Test conditions and test circuits are described in Figures 57, 58 and 59. The relevant specification will state which test(s) will apply.

7.2.3 Acceptance-defining characteristics and acceptance criteria for reliability tests

Acceptance defining characteristics, their acceptance criteria and measurement conditions are listed in Table 3.

NOTE Characteristics should be measured in the sequence in which they are listed in Table 3, because the changes of characteristics caused by some failure mechanisms may be wholly or partially masked by the influence of other measurements.

**Table 3 – Acceptance defining characteristics
after endurance tests for bipolar transistors**

Device categories or subcategories	Acceptance defining characteristics	Acceptance criteria (NOTE 1)	Measurement conditions
Bipolar transistors except of power switching transistors and resistor biased transistors.	I_{CBO}	☐ USL	Highest V_{CB} specified for I_{CBO}
	h_{21E} (h_{21e}) (NOTE 2)	$> \text{LSL}$ ☐ USL	A value of I_C for which a h_{21E} (h_{21e}) tolerance (lower and upper limits) is specified
	V_{CEsat}	☐ USL	Highest I_C specified for V_{CEsat}
	F (NOTE 3)	☐ USL	Lowest I_C specified for F
Power switching transistors	I_{CES}	☐ USL	Specified V_{CE}
	V_{CEsat}	☐ USL	I_C and I_B specified for V_{CEsat}
	R_{th}	☐ USL	
Resistor biased transistors	$I_{o(off)}$	$< \text{USL}$	specified V_o
	$V_{0(on)}$	$< \text{USL}$	specified I_o and I_i
	h_{FE}	$> \text{LSL}$	specified I_o and V_o

NOTE 1 USL = upper specification limit; LSL = lower specification limit.
NOTE 2 Only where no h_{21E} tolerances are specified or where h_{21E} is unspecified.
NOTE 3 Where applicable.

7.3 Endurance and reliability test methods

7.3.1 High temperature blocking (HTRB)

a) Operating conditions

Voltage: preferably 80 % of V_{CESmax}

Temperature: preferably maximum virtual junction temperature, $T_{vj(max)}$ or $T_c = T_{stg(max)} - 5^\circ\text{C}$ as specified.

b) Circuit diagram

Method 1

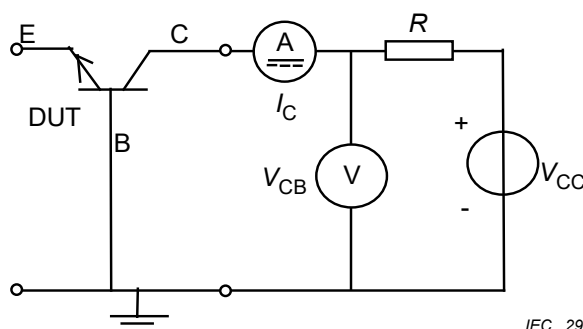


Figure 57a – Circuit for high temperature blocking (Method 1)

Method 2

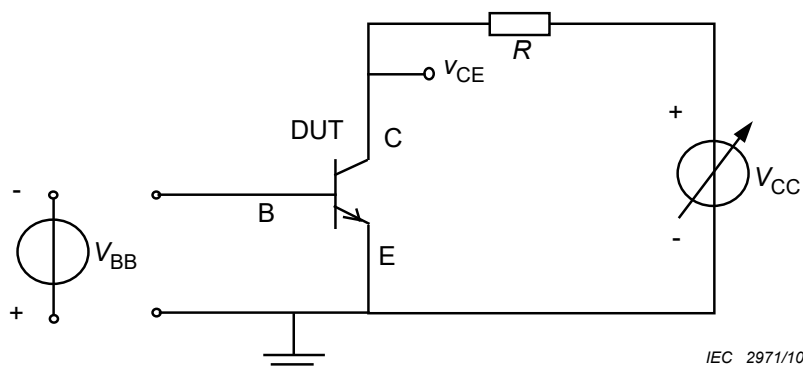


Figure 57b – Circuit for high temperature blocking (Method 2)

Figure 57 – Test circuit for high temperature blocking

c) Circuit descriptions and requirements

R is a current limiting resistor. Method 2 is applied mainly to high current transistors. V_{BB} is a reverse base voltage source.

7.3.2 Intermittent operating life

a) Operating conditions

Collector current: specified value

Collector-emitter voltage: specified value

Temperature: ΔT_{vj} as specified

Case temperature

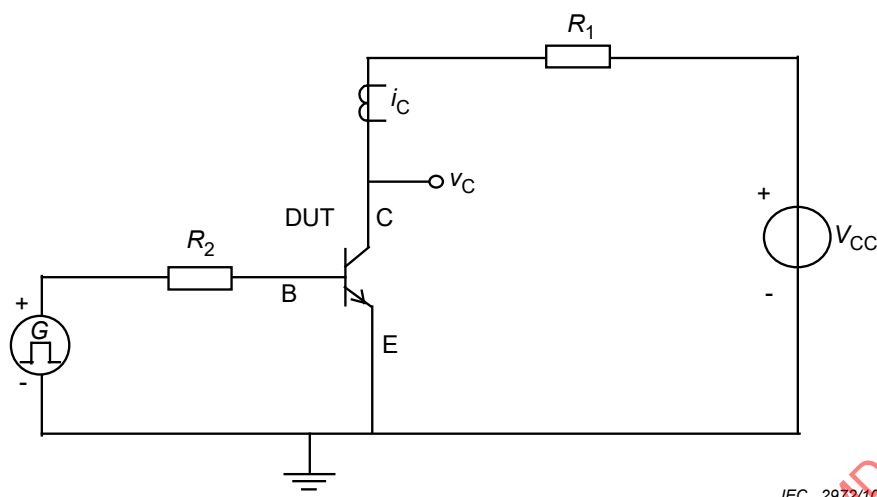
Method 1: $T_C = \text{constant}$

Method 2: $T_C = \text{variable with } T_{vj}$

On-time t_p and off-time $(t_c - t_p)$ as specified

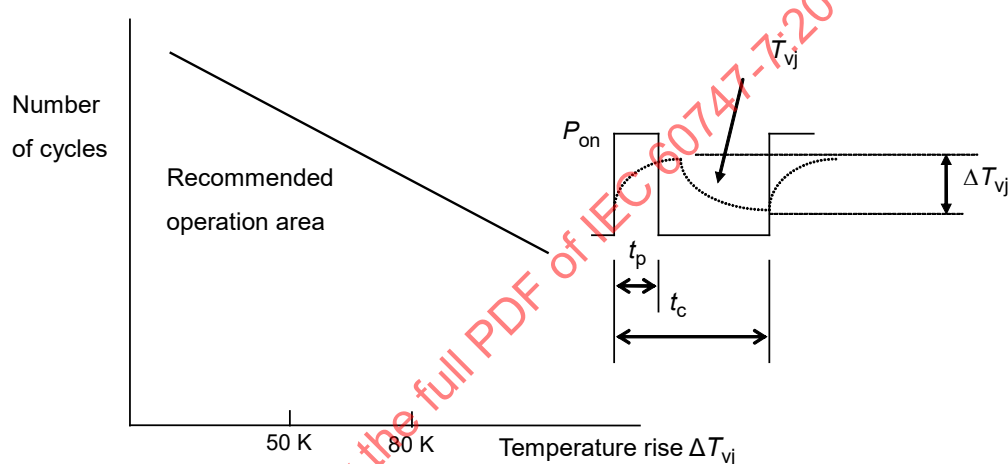
NOTE Mechanical stress in the device under test by method 1 concentrates at the wire bonded emitter portions of dies of the module type devices. Mechanical stress in the device under test by method 2 concentrates mainly on the soldering material portion or the pressure contact portion of dies of the devices.

b) Circuit diagram



IEC 2972/10

Figure 58 – Circuit for Intermittent operating life



IEC 2973/10

Figure 59 – Expected number of cycles versus temperature rise ΔT_{vj}

7.4 Type tests and routine tests

7.4.1 Type tests

Type tests are carried out on new products on a sample basis, in order to confirm the electrical and thermal ratings (limiting values) and characteristics to be given in the data sheet, and to be referenced to the test limits for future routine tests.

Some or all of the type tests may be repeated from time to time on samples drawn from current production or deliveries, so as to confirm that the quality of the product continuously meet the specified requirements.

The minimum items of type tests to be carried out on transistors are listed in Table 4.

Some of the type tests are destructive.

7.4.2 Routine tests

The routine tests are carried out on the current production or deliveries normally on a 100 % basis, in order to verify that the ratings (limiting values) and characteristics specified in the data sheet are met by each specimen.

Routine test may comprise a selection of the devices into groups.

The minimum items of routine tests to be carried out on transistors are listed in Table 4, unless otherwise agreed between supplier and purchaser.

a) Measuring and test methods

Measuring and test methods are indicated by referring the sub-clause numbers in Table 4.

Table 4 – Minimum items of type and routine tests for transistors when applicable

Subclauses	Items	Type test	Routine test
Testing of ratings			
6.2.1	Collector current I_C	X	
6.2.3	Base current I_B	X	
6.2.6	Collector-emitter voltages (V_{CES} , V_{CER} , V_{CEX})	X	X
6.2.7	Emitter-base voltage V_{EB}	X	X
6.2.8.1	Reverse biased safe operating area (RBSOA)	X	
6.2.8.2	Short circuit safe operating area	X	
Measurement of characteristics			
6.3.5	Collector-emitter cut-off current (I_{CES} , I_{CER} , I_{CEX})	X	X
6.3.6	Collector-emitter saturation voltage (V_{CEsat})	X	X
6.3.7	Base-emitter saturation voltage (V_{BESat})	X	X
6.3.9	Collector-emitter sustaining voltage ($V_{CE^{*}sus}$)	X	
6.3.11.5	Static value of current transfer ratio h_{FE}	X	X
6.3.13	Turn-on time (t_{on}), delay time (t_d), rise time (t_r)	X	
6.3.13	Turn-off time (t_{off}), storage time (t_s), fall time (t_f)	X	
6.3.1	Turn-on energy (per pulse) (E_{on})	X	
6.3.2	Turn-off energy (per pulse) (E_{off})	X	
6.3.12	Thermal resistance junction to case ($R_{th(j-c)}$) and Transient thermal impedance junction to case ($Z_{th(j-c)}$)	X	
Endurance and reliability tests			
7.3.1	High temperature blocking	X	
7.3.2	Intermittent operating life	X	

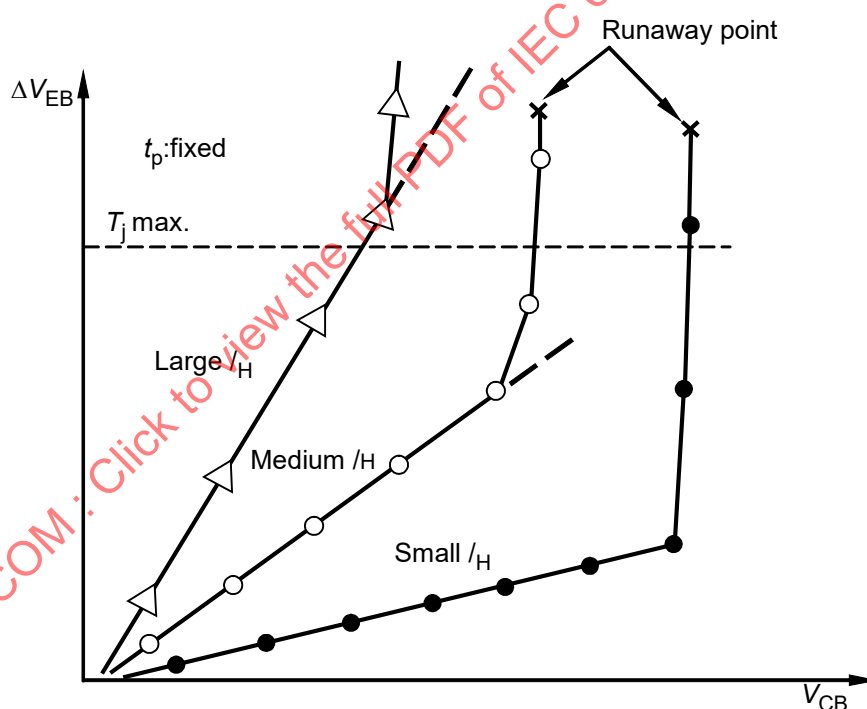
Annex A (informative)

Determination of the SOA

Even when the device is operated within its ratings, it may sometimes run away because of the second breakdown (S/B). It is then important, especially for power transistors, to specify the safe operating area (SOA).

The safe operating area (from short pulse operation to d.c. operation) is determined easily by using the thermal resistance measurement. The following procedure is used: the value of ΔV_{EB} increases when increasing the collector-base voltage V_{CB} for a given I_H and t_p conditions. It increases rapidly at a certain value of V_{CB} ; this is an indication of the onset of the second breakdown. Further increase may run the transistor into the second breakdown and destroy it. These phenomena are shown in Figure A.1.

In general, SOA is specified at values less than the conditions for the rising point of ΔV_{EB} . The same result will also be obtained by changing the magnitude of the heating current I_H for a fixed V_{CB} .

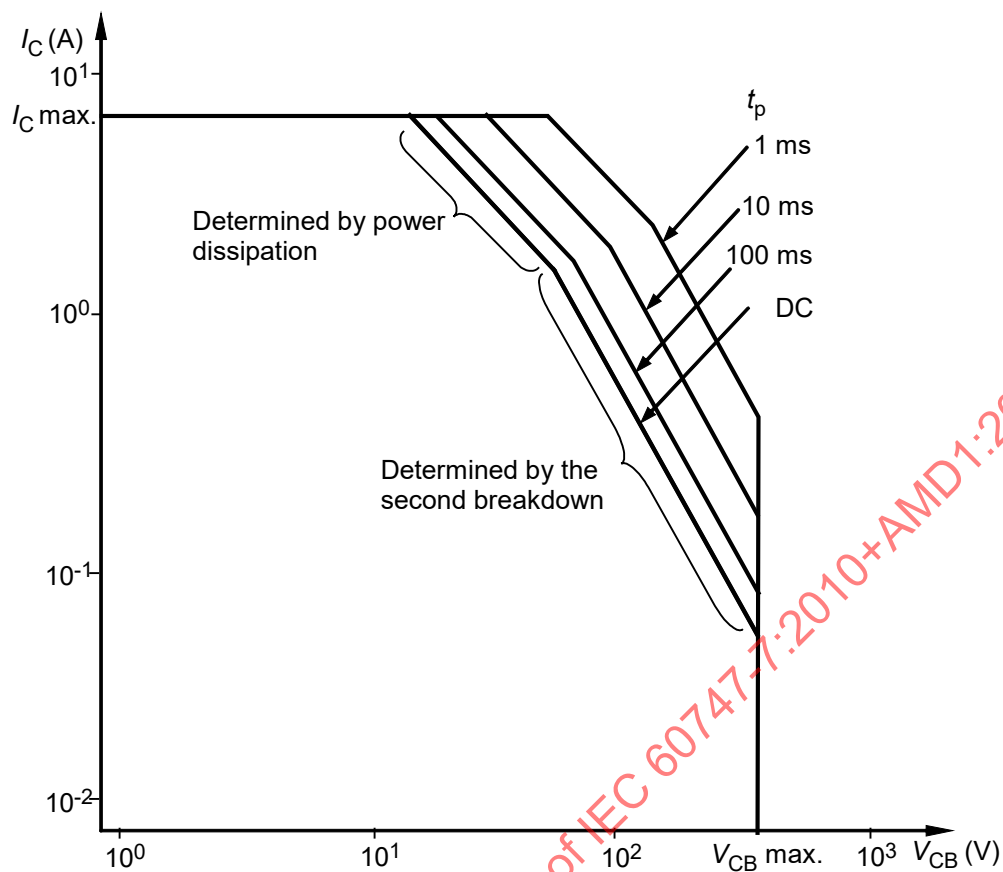


IEC 2974/10

Figure A.1 – Typical ΔV_{EB} versus collector-base (V_{CB}) characteristics

Figure A.2 shows a typical SOA at various t_p , within specified maximum values of I_C and V_{CB} .

At smaller V_{CB} , the SOA determined by the second breakdown usually exceeds the maximum power dissipation (P_{tot}). So the SOA at smaller V_{CB} is determined by the maximum power dissipation rating.



IEC 2975/10

Figure A.2 – Typical safe operating area

IECNORM.COM : Click to view the full PDF of IEC 60747-7:2010+AMD1:2019 CSV

SOMMAIRE

SOMMAIRE	102
AVANT-PROPOS	106
1 Domaine d'application	108
2 Références normatives	108
3 Termes et définitions	108
3.1 Régions fonctionnelles spécifiques	108
3.2 Transistor à résistances de polarisation	109
3.3 Termes relatifs aux valeurs assignées et aux caractéristiques	110
4 Symboles littéraux	113
4.1 Généralités	113
4.2 Indices supplémentaires	113
4.3 Listes des symboles littéraux	114
4.3.1 Généralités	114
4.3.2 Tensions	114
4.3.3 Courants	115
4.3.4 Puissances	115
4.3.5 Paramètres électriques	115
4.3.6 Paramètres de fréquence	119
4.3.7 Paramètres de commutation	120
4.3.8 Énergies	121
4.3.9 Grandeurs diverses	122
4.3.10 Transistors bipolaires appariés	122
4.3.11 Transistor à résistances de polarisation	122
5 Valeurs assignées et caractéristiques essentielles	123
5.1 Généralités	123
5.2 Transistors en petits signaux	123
5.2.1 Valeurs assignées (valeurs limites)	123
5.2.2 Caractéristiques	123
5.3 Transistors de puissance linéaire	125
5.3.1 Valeurs assignées (valeurs limites)	125
5.3.2 Caractéristiques	126
5.4 Transistors de puissance haute fréquence pour applications en amplificateurs et en oscillateurs	127
5.4.1 Valeurs assignées (valeurs limites)	127
5.4.2 Caractéristiques	128
5.5 Transistors de commutation	131
5.5.1 Valeurs assignées (valeurs limites)	131
5.5.2 Caractéristiques	132
5.6 Transistors à résistances de polarisation	134
5.6.1 Valeurs assignées	134
5.6.2 Caractéristiques	135
6 Méthodes de mesure	136
6.1 Généralités	136
6.2 Vérification des valeurs assignées (valeurs limites)	136
6.2.1 Critères de réception	136
6.2.2 Courant collecteur	137

6.2.3	Courant collecteur de crête.....	137
6.2.4	Courant de base.....	138
6.2.5	Courant de crête de la base.....	139
6.2.6	Tension collecteur-base.....	140
6.2.7	Tension collecteur-émetteur, tension de sortie.....	141
6.2.8	Tension émetteur-base, tension d'entrée.....	142
6.2.9	Aire de sécurité de fonctionnement (SOA).....	143
6.2.10	Courant de sortie (I_O).....	147
6.2.11	Tension de maintien collecteur-émetteur.....	148
6.3	Méthodes de mesure.....	150
6.3.1	Intervalle de temps total d'établissement et énergie d'établissement avec charge inductive.....	150
6.3.2	Intervalle de temps total de coupure et énergie de coupure avec charge inductive.....	151
6.3.3	Courants résiduels collecteur-émetteur (méthode en courant continu).....	153
6.3.4	Courant résiduel collecteur-base (méthode en courant continu).....	153
6.3.5	Courant résiduel émetteur-base (méthode en courant continu).....	154
6.3.6	Tension de saturation collecteur-émetteur.....	154
6.3.7	Tension de saturation base-émetteur.....	156
6.3.8	Tension base-émetteur (méthode en courant continu).....	158
6.3.9	Capacités.....	159
6.3.10	Paramètres hybrides (petits et forts signaux).....	162
6.3.11	Résistance thermique.....	169
6.3.12	Temps de commutation avec charge résistive.....	174
6.3.13	Paramètres haute fréquence (f_T , y_{fe} , s_{11}).....	176
6.3.14	Bruit (F).....	187
6.3.15	Méthodes de mesure pour les transistors bipolaires appariés.....	194
6.3.16	Méthode de mesure pour transistors à résistances de polarisation.....	197
7	Réception et fiabilité.....	202
7.1	Exigences générales.....	202
7.2	Exigences spécifiques.....	202
7.2.1	Liste d'essais d'endurance.....	202
7.2.2	Conditions pour les essais d'endurance.....	202
7.2.3	Caractéristiques définissant la réception et critères de réception pour les essais de fiabilité.....	202
7.3	Méthodes d'essais d'endurance et de fiabilité.....	203
7.3.1	Blocage haute température (HTRB).....	203
7.3.2	Durée intermittente en fonctionnement.....	204
7.4	Essais de type et essais individuels de série.....	205
7.4.1	Essais de type.....	205
7.4.2	Essais individuels de série.....	206
Annexe A	(informative) Détermination de l'aire SOA.....	208
Figure 1	– Symbole graphique du transistor à résistance de polarisation.....	109
Figure 2	– Circuit hybride équivalent en π modifié.....	119
Figure 3	– Circuit d'essai pour courant collecteur.....	137
Figure 4	– Circuit d'essai pour courant collecteur de crête.....	138
Figure 5	– Circuit d'essai pour courant de base.....	139

Figure 6 – Circuit d'essai pour courant de crête de la base	140
Figure 7 – Circuit pour essais de tension collecteur-base V_{CBO} , V_{CBS} , V_{CBR} , V_{CBX}	141
Figure 8 – Circuit pour essais de tension collecteur-émetteur V_{CEO} , V_{CES} , V_{CER} , V_{CEX} , V_O	142
Figure 9 – Circuit pour essais de tensions émetteur-base V_{EBO} et tension d'entrée V_I	143
Figure 10 – Circuit d'essai d'aire de sécurité de fonctionnement en polarisation inverse (RBSOA).....	144
Figure 11 – Formes d'onde et courbes pour la RBSOA	145
Figure 12 – Circuit pour essais de durée d'impulsion de sécurité de fonctionnement en court-circuit de charge (SCSOA).....	146
Figure 13 – Formes d'onde du courant de base I_B , du courant collecteur I_C et de la tension V_{CE} pendant un état de court-circuit de charge SCSOA.....	146
Figure 14 – Schéma de circuit pour vérifier le courant de sortie I_O	147
Figure 15 – Circuit de base pour la mesure de la tension de maintien collecteur-émetteur	148
Figure 16 – Caractéristique I_C en fonction de V_{CE}	149
Figure 17 – Schéma de circuit et formes d'onde.....	150
Figure 18 – Formes d'onde durant les intervalles de coupure.....	152
Figure 19 – Circuit de base pour la mesure des courants résiduels collecteur-émetteur	153
Figure 20 – Circuit de base pour la mesure de la tension de saturation collecteur-émetteur (méthode en courant continu).....	154
Figure 21 – Circuit de base pour la mesure de la tension de saturation collecteur-émetteur (méthode par impulsion).....	155
Figure 22 – Circuit de base pour la mesure de la tension de saturation base-émetteur (méthode en courant continu)	156
Figure 23 – Circuit de base pour la mesure de la tension de saturation base-émetteur (méthodes par impulsion).....	157
Figure 24 – Circuit de base pour la mesure de la tension base-émetteur (méthode en courant continu).....	158
Figure 25 – Circuit de base pour la mesure de la capacité de sortie en montage base commune utilisant un pont dipôle	159
Figure 26 – Circuit de base pour la mesure de C_{CB} utilisant un pont tripôle	160
Figure 27 – Circuit de base pour la mesure de C_{cb} utilisant un pont tripôle	161
Figure 28 – Circuit de base pour la mesure de h_{11e} et h_{21e}	162
Figure 29 – Circuit de base pour la mesure de h_{12e}	164
Figure 30 – Circuit de base pour la mesure de h_{22e}	165
Figure 31 – Circuit de base pour la mesure de h_{22b}	166
Figure 32 – Circuit de base pour la mesure de h_{21E}	168
Figure 33 – Circuit de base pour mesurer la résistance thermique des transistors NPN	171
Figure 34 – Courant émetteur (I_E) en fonction de la tension directe émetteur-base (V_{EB}) pour les températures de jonction $T_j^{(1)}$ et $T_j^{(2)}$	171
Figure 35 – Variations de I_E et de V_{EB} en fonction du temps.....	172
Figure 36 – Schéma de circuit	174
Figure 37 – Temps de commutation	175
Figure 38 – Circuit pour la mesure de la fréquence de transition	176
Figure 39 – Circuit pour la mesure des paramètres complexes y en émetteur commun	178
Figure 40 – Circuit tripôle pour la mesure de y_{11e}	179

Figure 41 – Circuit tripôle pour la mesure de y_{22e}	180
Figure 42 – Circuit tripôle pour la mesure de y_{21e}	181
Figure 43 – Circuit tripôle pour la mesure de y_{12e}	182
Figure 44 – Schéma synoptique du circuit pour la mesure des paramètres s_{11} et s_{22}	183
Figure 45 – Schéma synoptique du circuit pour la mesure des paramètres s_{12} et s_{21}	185
Figure 46 – Schéma synoptique de base pour la mesure du facteur de bruit	188
Figure 47 – Circuit de base pour la mesure du facteur de bruit jusqu'à 3 MHz	190
Figure 48 – Circuit de base pour la mesure du facteur de bruit de 3 MHz à 300 MHz	191
Figure 49 – Circuit de base pour la mesure du facteur de bruit en dessous de 1 kHz (méthode du générateur de signal)	193
Figure 50 – Circuit de base pour la mesure de h_{21E1}/h_{21E2}	195
Figure 51 – Adaptation du courant collecteur	197
Figure 52 – Schéma de circuit pour mesurer la tension d'entrée à l'état passant $V_{I(on)}$, et la tension d'entrée à l'état bloqué $V_{I(off)}$	198
Figure 53 – Schéma de circuit pour mesurer la résistance de polarisation r_1	199
Figure 54 – Schéma de circuit et mesure de la résistance de polarisation r_2	200
Figure 55 – Schéma de circuit pour mesurer la tension de sortie à l'état passant $V_{O(on)}$	201
Figure 56 – Schéma de circuit pour mesurer le courant de sortie à l'état bloqué $I_{O(off)}$	202
Figure 57 – Circuit d'essai pour le blocage haute température	204
Figure 58 – Circuit pour la durée intermittente de fonctionnement	205
Figure 59 – Nombre prévu de cycles en fonction de l'échauffement ΔT_{vj}	205
Figure A.1 – Caractéristique type de ΔV_{EB} en fonction de la tension collecteur-base (V_{CB})	208
Figure A.2 – Aire de sécurité de fonctionnement type	209
Tableau 1 – Caractéristiques définissant la réception et critères de réception	136
Tableau 2 – Caractéristiques définissant la réception adaptées au transistor à résistances de polarisation	136
Tableau 3 – Caractéristiques définissant la réception après des essais d'endurance pour transistors bipolaires	203
Tableau 4 – Éléments minimaux des essais de type et des essais individuels de série pour les transistors, le cas échéant	206

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**DISPOSITIFS À SEMICONDUCTEURS –
DISPOSITIFS DISCRETS –****Partie 7: Transistors bipolaires****AVANT-PROPOS**

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes Internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

Cette version consolidée de la Norme IEC officielle et de son amendement a été préparée pour la commodité de l'utilisateur.

L'IEC 60747-7 édition 3.1 contient la troisième édition (2010-12) [documents 47E/404/FDIS et 47E/408/RVD] et son amendement 1 (2019-09) [documents 47E/635/CDV et 47E/672/RVC].

Dans cette version Redline, une ligne verticale dans la marge indique où le contenu technique est modifié par l'amendement 1. Les ajouts sont en vert, les suppressions sont en rouge, barrées. Une version Finale avec toutes les modifications acceptées est disponible dans cette publication.

La Norme internationale IEC 60747-7 a été établie par le sous-comité 47E: Dispositifs discrets à semi-conducteurs, du comité d'études 47 de l'IEC: Dispositifs à semi-conducteurs.

Les principaux changements par rapport à l'édition précédente sont énumérés ci-dessous.

- a) L'Article 1 a été amendé par l'ajout d'un élément qu'il convient d'inclure.
- b) Les Articles 3, 4, 5, 6 et 7 ont été amendés en ajoutant des termes et des définitions, ainsi que des ajouts et suppressions adaptés qu'il convient d'inclure.
- c) Le texte de la deuxième édition a été combiné à l'IEC 60747-7-5.

Cette norme doit être lue conjointement avec l'IEC 60747-1:2006.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 2.

Une liste de toutes les parties de la série IEC 60747, sous le titre général *Dispositifs à semiconducteur – Dispositifs discrets* peut être consultée sur le site web de l'IEC.

Les futures normes de cette série porteront dorénavant le nouveau titre général cité ci-dessus. Le titre des normes existant déjà dans cette série sera mis à jour lors de la prochaine édition.

Le comité a décidé que le contenu de la publication de base et de son amendement ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

IMPORTANT – Le logo "colour inside" qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.

DISPOSITIFS À SEMICONDUCTEURS – DISPOSITIFS DISCRETS –

Partie 7: Transistors bipolaires

1 Domaine d'application

La présente partie de l'IEC 60747 donne les exigences applicables aux sous-catégories suivantes de transistors bipolaires, à l'exclusion des transistors micro-ondes.

- Transistors petits signaux (à l'exclusion des applications en commutation et en micro-ondes);
- Transistors de puissance linéaire (à l'exclusion des applications en commutation, à haute fréquence et en micro-ondes);
- Transistors de puissance haute fréquence pour applications en amplificateurs et en oscillateurs;
- Transistors de commutation pour applications en commutation à grande vitesse et en commutation de puissance;
- Transistors à résistances de polarisation.

2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 60050-521:2002, *Vocabulaire Electrotechnique International – Partie 521: Dispositifs à semi-conducteurs et circuits intégrés*

IEC 60747-1:2006, *Dispositifs à semi-conducteurs – Partie 1: Généralités*

IEC 60747-4:2007, *Dispositifs à semi-conducteurs – Dispositifs discrets – Partie 4: Diodes et transistors hyperfréquences*

3 Termes et définitions

Pour les besoins du présent document, les termes et définitions suivants s'appliquent.

3.1 Régions fonctionnelles spécifiques

3.1.1

région collecteur fonctionnelle

région collecteur qui capte les porteurs de charge du courant principal de la région base fonctionnelle passant par la jonction (collectrice) située entre elle et la région base fonctionnelle

NOTE Note 1 à l'article En mode de fonctionnement normal, cette région fonctionnelle est située dans la région collecteur et, en mode de fonctionnement inverse, dans la région émetteur.

3.1.2

région émetteur fonctionnelle

région d'alimentation qui fournit les porteurs de charge du courant principal à la région base fonctionnelle à travers la jonction (émettrice) située entre elle et la région base fonctionnelle

NOTE Note 1 à l'article En mode de fonctionnement normal, cette région fonctionnelle est située dans la région émetteur et, en mode de fonctionnement inverse, dans la région collecteur.

3.1.3

région base fonctionnelle

région de commande traversée par le courant principal et dans laquelle la concentration des porteurs de charge du courant principal provient du courant de base qui y est appliqué

3.1.4

région de charge d'espace collecteur(-base)

couche de déplétion collecteur(-base)

région de charge d'espace située entre la région collecteur fonctionnelle et la région base fonctionnelle

3.1.5

région de charge d'espace émetteur(-base)

couche de déplétion émetteur(-base)

région de charge d'espace située entre la région émetteur fonctionnelle et la région base fonctionnelle

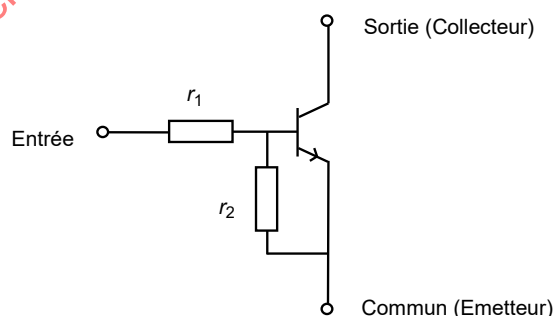
3.2 Transistor à résistances de polarisation

3.2.1

description générale

transistors bipolaires à jonctions qui comportent deux résistances de polarisation. Une résistance de polarisation est branchée entre la borne In et la région base et l'autre entre la région base et la borne commun. Le transistor polarisé par une résistance est spécifié comme étant un élément du circuit logique.

Le symbole graphique tel que montré à la Figure 1 est utilisé dans la présente norme pour les transistors à résistance de polarisation npn ou pnp.



IEC 2910/10

Figure 1 – Symbole graphique du transistor à résistance de polarisation

3.2.2

borne d'entrée

borne reliée à la résistance de polarisation 1

3.2.3

borne de sortie

borne reliée au collecteur

3.2.4

borne «commun»

borne reliée à un émetteur

3.2.5

résistance de polarisation 1

résistance branchée entre la borne d'entrée et la base interne du transistor

3.2.6

résistance de polarisation 2

résistance branchée entre la base interne du transistor et la borne «commun»

3.3 Termes relatifs aux valeurs assignées et aux caractéristiques

3.3.1

tension de pénétration

valeur de la tension collecteur-base au-delà de laquelle la tension émetteur-base en circuit ouvert augmente presque linéairement lorsque la tension collecteur-base augmente

NOTE 1 Note 1 à l'article À cette tension, la couche diélectrique du collecteur s'étend à travers la base jusqu'à la couche diélectrique de l'émetteur.

NOTE 2 Note 2 à l'article «Reach-through voltage» est un terme également utilisé aux Etats-Unis d'Amérique.

3.3.2

tensions de saturation

3.3.2.1

tension de saturation collecteur-émetteur

tension entre les électrodes du collecteur et de l'émetteur dans des conditions de courant de base au-delà de laquelle le courant collecteur demeure pratiquement constant quand le courant de base augmente

NOTE Note 1 à l'article Cette tension est la tension entre les électrodes du collecteur et de l'émetteur quand les jonctions base-émetteur et base-collecteur sont toutes deux polarisées en direct.

3.3.2.2

tension de saturation base-émetteur

tension entre les électrodes de base et de l'émetteur dans des conditions de courant émetteur ou de courant collecteur et de courant de base au-delà de laquelle le courant collecteur demeure pratiquement constant quand le courant de base augmente

NOTE Note 1 à l'article Cette tension est la tension entre les électrodes de la base et de l'émetteur quand les jonctions base-émetteur et base-collecteur sont toutes deux polarisées en direct.

3.3.3

courant résiduel

courant inverse

courant inverse de la jonction base-collecteur ou de la jonction base-émetteur

3.3.4

résistance de saturation

résistance entre les bornes du collecteur et de l'émetteur dans des conditions spécifiées de courant de base et de courant collecteur lorsque ce dernier est limité par le circuit extérieur

NOTE Note 1 à l'article La résistance de saturation peut être déterminée soit comme le rapport entre la tension totale et le courant total, soit comme le rapport entre la tension différentielle et le courant différentiel; il convient d'indiquer la méthode de détermination.

3.3.5

capacité de transition de l'émetteur

portion de la capacité d'une jonction émetteur-base qui est associée à sa couche diélectrique

NOTE Note 1 à l'article La capacité de transition de l'émetteur est fonction de la différence totale de potentiel dans la couche diélectrique.

3.3.6

capacité de transition du collecteur

portion de la capacité d'une jonction collecteur-base qui est associée à sa couche diélectrique

NOTE Note 1 à l'article La capacité de transition du collecteur est fonction de la différence totale de potentiel dans la couche diélectrique.

3.3.7

temps de commutation

pour les transistors bipolaires, la forme d'onde d'entrée est le courant de base et la forme d'onde de sortie est le courant collecteur. Les limites inférieure et supérieure sont habituellement 10 % et 90 % de l'amplitude

3.3.7.1

temps de retard à l'établissement

temps de montée

temps de stockage des porteurs

temps de descente

$t_{d(on)}$, t_r , t_s et t_f

voir IEC 60050-521:2002,521-05-21, IEC 60050-521:2002,521-05-22, IEC 60050-521:2002,521-05-23, IEC 60050-521:2002,521-05-24

3.3.7.2

temps total d'établissement

temps écoulé entre un changement de fonction échelon du niveau de signal d'entrée et l'instant auquel la grandeur du signal aux bornes de sortie atteint une limite supérieure spécifiée lorsque le dispositif à semi-conducteur commute de son état non-conducteur vers son état conducteur. Les limites inférieure et supérieure sont habituellement 10 % et 90 % de l'amplitude

3.3.7.3

temps total de coupure

temps écoulé entre un changement de fonction échelon du niveau de signal d'entrée et l'instant auquel la grandeur du signal aux bornes de sortie atteint une limite inférieure spécifiée lorsque le dispositif à semi-conducteur commute de son état conducteur vers son état non-conducteur. Les limites inférieure et supérieure sont habituellement 10 % et 90 % de l'amplitude

3.3.8

tension de maintien collecteur-émetteur

$V_{CE(sus)}$

tension de claquage collecteur-émetteur aux valeurs les plus élevées du courant collecteur lorsque la tension de claquage est relativement constante sur toute la décroissance du courant collecteur pour une terminaison spécifiée entre les bornes de base et d'émetteur

3.3.9

énergie d'établissement (par impulsion)

E_{on}

énergie dissipée dans un transistor pendant l'établissement

3.3.10

énergie de coupure (par impulsion)

E_{off}

énergie dissipée dans un transistor pendant la coupure

3.3.11

fréquence maximale d'oscillation

f_{max}

fréquence maximale à laquelle on peut faire osciller un transistor dans des conditions spécifiées

NOTE Note 1 à l'article Cette fréquence ~~est une valeur approchée de la fréquence de transition~~ se rapproche de celle à laquelle le gain en puissance disponible maximal a diminué jusqu'à l'unité.

3.3.12

fréquence de transition

f_T

~~fréquence à laquelle le module du rapport de transfert direct du courant, sortie en court-circuit, pour de petits signaux, en montage émetteur commun, $|h_{21e}|$ est égal à l'unité~~

produit du module du rapport de transfert direct du courant, sortie en court-circuit, pour de petits signaux, en montage émetteur commun $|h_{21e}|$ par la fréquence de mesure, cette fréquence étant choisie de telle façon que $|h_{21e}|$ décroisse sensiblement à raison de 6 dB/octave

3.3.13

fréquence du rapport de transfert unité du courant

f_1

fréquence à laquelle le module du rapport de transfert direct du courant, sortie en court-circuit, pour de petits signaux, en montage émetteur commun $|h_{21e}|$ a diminué jusqu'à l'unité

3.3.133.3.14

rapport de transfert

3.3.134.1

rapport de transfert direct du courant, sortie en court-circuit, pour de petits signaux

rapport du courant alternatif de sortie et de la petite variation amortie du courant sinusoïdal d'entrée qui le produit, pour de petits signaux, la sortie étant court-circuitée pour le courant alternatif

3.3.134.2

valeur statique du rapport de transfert direct du courant

rapport du courant de sortie continu (permanent) au courant d'entrée continu (permanent), la tension de sortie étant maintenue constante

3.3.134.3

rapport de transfert intrinsèque direct du courant (pour de grands signaux)

différence entre le courant continu (permanent) du collecteur et le courant résiduel collecteur-base, divisée par la somme du courant continu (permanent) de la base et du courant résiduel collecteur-base à une valeur constante spécifiée de la tension collecteur-émetteur

3.3.134.4

rapport de transfert inverse de la tension, entrée en circuit ouvert, pour de petits signaux

rapport de la tension alternative apparaissant entre les bornes d'entrée quand elles sont en circuit ouvert, en courant alternatif, à la tension alternative appliquée aux bornes de sortie, pour de petits signaux

3.3.134.5**rapport des courants transitoires en régime de saturation (d'un transistor de commutation)**

quotient du courant collecteur brusquement demandé à un transistor par le courant de base minimal nécessaire pour maintenir le transistor en régime de saturation

3.3.143.3.15**rapport de résistances (d'un transistor à résistances de polarisation)**

rapport des valeurs de la résistance de polarisation 2 et de la résistance de polarisation 1

3.3.153.3.16**tension d'entrée (d'un transistor à résistances de polarisation)**

tension entre la borne d'entrée et la borne «commun» du dispositif

3.3.163.3.17**tension d'entrée à l'état bloqué (d'un transistor à résistances de polarisation)**

tension d'entrée à laquelle le courant de sortie a atteint sa valeur spécifiée pour l'état bloqué

3.3.173.3.18**tension d'entrée à l'état passant (d'un transistor à résistances de polarisation)**

tension d'entrée à laquelle le courant de sortie a atteint sa valeur spécifiée pour l'état passant

3.3.183.3.19**tension de sortie (d'un transistor à résistances de polarisation)**

tension entre la borne de sortie et la borne «commun» du dispositif

3.3.193.3.20**courant de sortie à l'état bloqué (d'un transistor à résistances de polarisation)**

courant pénétrant dans la borne de sortie dans l'état bloqué

3.3.203.3.21**tension de sortie à l'état passant (d'un transistor à résistances de polarisation)**

courant pénétrant dans la borne de sortie en tension de sortie à l'état bloqué avec les valeurs spécifiées de I_i et I_o de telle sorte que le transistor soit dans son état passant spécifié

4 Symboles littéraux**4.1 Généralités.**

Le plus souvent, les symboles littéraux existants sont ajoutés aux termes dans les titres. Lorsque plusieurs formes distinctives existent, la forme la plus couramment utilisée est donnée.

Le paragraphe 4.2 de l'IEC 60747-1:2006 s'applique.

4.2 Indices supplémentaires

En supplément à la liste des indices généraux recommandés donnée dans l'Article 4 de l'IEC 60747-1:2006, les indices suivants sont recommandés pour les transistors bipolaires:

B,b	=	base
C,c	=	collecteur
E,e	=	émetteur
fl	=	flottant
pt	=	pénétration (perçage)
R,r (pas comme premier indice)	=	résistance spécifiée

sat	=	saturation
X	=	circuit spécifié
s	=	stockage
T	=	transition

4.3 Listes des symboles littéraux

4.3.1 Généralités

Les symboles littéraux contenus dans la liste suivante sont recommandés pour être utilisés dans le domaine des transistors bipolaires; ils ont été établis en accord avec les règles générales indiquées dans l'Article 4 de l'IEC 60747-1:2006.

4.3.2 Tensions

Nom et désignation	Symbole littéral	Remarques
Tension continue collecteur-base	V_{CB}	
Tension continue collecteur-émetteur	V_{CE}	
Tension continue émetteur-base	V_{EB}	
Tension continue base-émetteur	V_{BE}	
Tension (continue) collecteur-base avec $I_E = 0$ I_C spécifié	V_{CBO}	
Tension (continue) émetteur-base avec $I_C = 0$ I_E spécifié	V_{EBO}	
Tension (continue) collecteur-émetteur avec $I_B = 0$ I_C spécifié	V_{CEO}	
Tension (continue) collecteur-émetteur (c.c.) avec $R_{BE} = R$ I_C spécifié	V_{CER}	
Tension (continue) collecteur-émetteur avec $V_{BE} = 0$ I_C spécifié	V_{CES}	
Tension (continue) collecteur-émetteur (c.c.) avec $V_{BE} = X$ spécifié (jonction émetteur-base polarisée en inverse) I_C spécifié	V_{CEX}	
Tension flottante émetteur-base avec $I_E = 0$ V_{CB} spécifié	V_{EBfl}	
Tension de pénétration (tension de perçage)	V_{pt}	
Tension de saturation collecteur-émetteur avec I_B spécifié I_C spécifié	V_{CEsat}	
Tension de saturation, base-émetteur avec I_B spécifié I_C spécifié	V_{BEsat}	

4.3.3 Courants

Nom et désignation	Symbole littéral	Remarques
Courant continu de la base	I_B	
Courant continu du collecteur	I_C	
Courant continu de l'émetteur	I_E	
Courant résiduel du collecteur avec $I_E = 0$ V_{CB} spécifié	I_{CBO}	
Courant résiduel du collecteur avec $I_B = 0$ V_{CE} spécifié	I_{CEO}	
Courant résiduel de l'émetteur avec $I_C = 0$ V_{EB} spécifié	I_{EBO}	
Courant résiduel du collecteur avec $R_{BE} = R$ V_{CE} spécifié	I_{CER}	
Courant résiduel du collecteur avec $V_{BE} = 0$ V_{CE} spécifié	I_{CES}	
Courant résiduel du collecteur avec $V_{BE} = X$ V_{CE} spécifié	I_{CEX}	
Courant résiduel de la base avec $V_{BE} = X$ V_{BE} spécifié	I_{BEX}	

4.3.4 Puissances

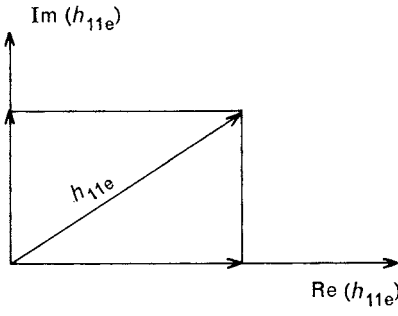
Nom et désignation	Symbole littéral	Remarques
Puissance dissipée au collecteur avec T_a ou T_c spécifié	P_C	
Puissance totale d'entrée (continue ou moyenne) de toutes les électrodes avec T_a ou T_c spécifiée	P_{tot}	

4.3.5 Paramètres électriques

4.3.5.1 Paramètres statiques (spécifiés pour des conditions de polarisation)

Nom et désignation	Symbole littéral	Remarques
Valeur statique du rapport de transfert direct du courant (en montage émetteur commun)	h_{21E} ou h_{FE}	$h_{21E} = \frac{I_C}{I_B} = \frac{I_E}{I_B} - 1$ avec $V_{CE} = \text{constante}$
Valeur statique de la résistance d'entrée (en montage émetteur commun)	h_{11E} ou h_{IE}	$h_{11E} = \frac{V_{BE}}{I_B}$ avec $V_{CE} = \text{constante}$

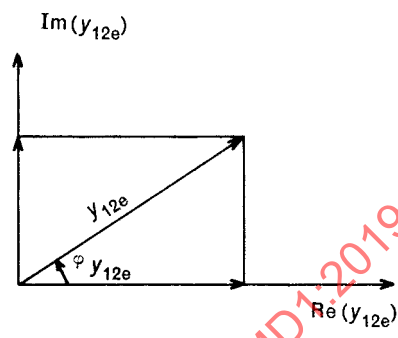
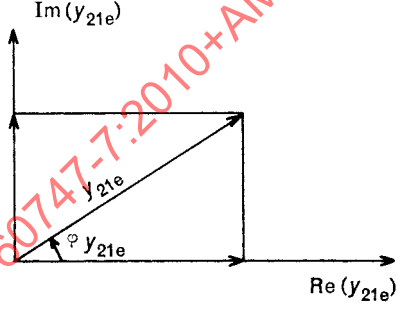
4.3.5.2 Paramètres pour signaux de faible puissance (spécifiés pour des conditions de polarisation et de fréquence)

Nom et désignation	Symbole littéral	Remarques
Valeur de l'impédance d'entrée, sortie en court-circuit pour de petits signaux:		
– en montage émetteur commun	h_{11e} ou h_{ie}	$h_{11e} = \frac{V_{be}}{I_b}$ avec $V_{CE} = \text{constante}$
– en montage base commune	h_{11b} ou h_{ib}	$h_{11b} = \frac{V_{eb}}{I_e}$ avec $V_{cb} = \text{constante}$
Valeur du rapport de transfert inverse de la tension, entrée en circuit ouvert, pour de petits signaux:		
– en montage émetteur commun	h_{12e} ou h_{re}	$h_{12e} = \frac{V_{be}}{V_{ce}}$ avec $I_b = \text{constante}$
– en montage base commune	h_{12b} ou h_{rb}	$h_{12b} = \frac{V_{eb}}{V_{cb}}$ avec $I_e = \text{constante}$
Valeur du rapport de transfert direct du courant, sortie en court-circuit, pour de petits signaux:		
– en montage émetteur commun	h_{21e} ou h_{fe}	$h_{21e} = \frac{I_c}{I_b}$ avec $V_{ce} = \text{constante}$
– en montage base commune	h_{21b} ou h_{fb}	$h_{21b} = \frac{I_c}{I_e}$ avec $V_{cb} = \text{constante}$
Valeur de l'admittance de sortie, entrée en circuit ouvert, pour de petits signaux:		
– en montage émetteur commun	h_{22e} ou h_{oe}	$h_{22e} = \frac{I_c}{V_{ce}}$ avec $I_b = \text{constante}$
– en montage base commune	h_{22b} ou h_{ob}	$h_{22b} = \frac{I_c}{V_{cb}}$ avec $I_e = \text{constante}$
Partie réelle de l'impédance d'entrée, sortie en court-circuit, pour de petits signaux:	$\text{Re}(h_{11e})$ $\text{Re}(h_{11b})$	$h_{11e} = \text{Re}(h_{11e}) + \text{Im}(h_{11e})$ $h_{11b} = \text{Re}(h_{11b}) + \text{Im}(h_{11b})$
Partie imaginaire de l'impédance d'entrée, sortie en court-circuit, pour de petits signaux:	$\text{Im}(h_{11e})$ $\text{Im}(h_{11b})$	
Capacité d'entrée, sortie en court-circuit, pour le courant alternatif:		
– en montage émetteur commun	C_{11es} ou C_{ies}	$h_{11e} \cong \text{Re}(h_{11e}) + \frac{1}{j\omega C_{11es}}$
– en montage base commune	C_{11bs} ou C_{ibs}	$h_{11b} \cong \text{Re}(h_{11b}) + \frac{1}{j\omega C_{11bs}}$
Capacité d'entrée, sortie en circuit ouvert, pour le courant alternatif:		
– en montage émetteur commun	C_{11eo} ou C_{ieo}	
– en montage base commune	C_{11bo} ou C_{ibo}	

4.3.5.2 (suite)

Nom et désignation	Symbole littéral	Remarques
Capacité de sortie, entrée en circuit ouvert, pour le courant alternatif: – en montage émetteur commun – en montage base commune	C_{22eo} ou C_{oeo} C_{22bo} ou C_{obo}	$h_{22e} = \text{Re}(h_{22e}) + j\omega C_{22eo}$ $h_{22b} = \text{Re}(h_{22b}) + j\omega C_{22bo}$
Capacité de sortie, entrée en court-circuit, pour le courant alternatif: – en montage émetteur commun – en montage base commune	C_{22es} ou C_{oes} C_{22bs} ou C_{obs}	$y_{22e} = \text{Re}(y_{22e}) + j\omega C_{22es}$ $y_{22b} = \text{Re}(y_{22b}) + j\omega C_{22bs}$
Capacité de transfert inverse, entrée en court-circuit, pour le courant alternatif: – en montage émetteur commun – en montage base commune	C_{12es} ou C_{res} C_{12bs} ou C_{rbs}	
Capacité collecteur-base des transistors à sorties de dispositifs isolés, avec un conducteur de blindage séparé	C_{ocb}	
Valeur de l'admittance d'entrée, sortie en court-circuit, pour de petits signaux: – en montage émetteur commun – en montage base commune	y_{11e} ou y_{ie} y_{11b} ou y_{ib}	$y_{11e} = \frac{I_b}{V_{be}}$ avec $V_{ce} = \text{constante}$ et $y_{11e} = \frac{1}{h_{11e}}$ $y_{11b} = \frac{I_e}{V_{eb}}$ avec $V_{cb} = \text{constante}$ et $y_{11b} = \frac{1}{h_{11b}}$
Valeur de l'admittance de transfert inverse, entrée en court-circuit, pour de petits signaux: – en montage émetteur commun – en montage base commune	y_{12e} ou y_{re} y_{12b} ou y_{rb}	$y_{12e} = \frac{I_b}{V_{ce}}$ avec $V_{be} = \text{constante}$ $y_{12b} = \frac{I_e}{V_{cb}}$ avec $V_{eb} = \text{constante}$
Valeur de l'admittance de transfert direct, sortie en court-circuit, pour de petits signaux: – en montage émetteur commun – en montage base commune	y_{21e} ou y_{fe} y_{21b} ou y_{fb}	$y_{21e} = \frac{I_c}{V_{be}}$ avec $V_{ce} = \text{constante}$ $y_{21b} = \frac{I_c}{V_{eb}}$ avec $V_{cb} = \text{constante}$
Valeur de l'admittance de sortie, entrée en court-circuit, pour de petits signaux: – en montage émetteur commun – en montage base commune	y_{22e} ou y_{oe} y_{22b} ou y_{ob}	$y_{22e} = \frac{I_c}{V_{ce}}$ avec $V_{be} = \text{constante}$ $y_{22b} = \frac{I_c}{V_{cb}}$ avec $V_{eb} = \text{constante}$

4.3.5.2 (suite)

Nom et désignation	Symbole littéral	Remarques
Module de l'admittance de transfert inverse, entrée en court-circuit – en montage émetteur commun – en montage base commune	$ y_{12e} $ ou $ y_{re} $ $ y_{12b} $ ou $ y_{rb} $	
Phase de l'admittance de transfert inverse, entrée en court-circuit: – en montage émetteur commun – en montage base commune	φ_{y12e} ou φ_{yre} φ_{y12b} ou φ_{yrb}	
Module de l'admittance de transfert direct, sortie en court-circuit: – en montage émetteur commun – en montage base commune	$ y_{21e} $ ou $ y_{fe} $ $ y_{21b} $ ou $ y_{fb} $	
Phase de l'admittance de transfert direct, sortie en court-circuit: – en montage émetteur commun – en montage base commune	φ_{y21e} ou φ_{yfe} φ_{y21b} ou φ_{yfb}	
Coefficient de réflexion d'entrée: – en montage émetteur commun – en montage base commune – en montage collecteur commun	s_{11e} ou s_{ie} s_{11b} ou s_{ib} s_{11c} ou s_{ic}	
Coefficient de réflexion de sortie: – en montage émetteur commun – en montage base commune – en montage collecteur commun	s_{22e} ou s_{oe} s_{22b} ou s_{ob} s_{22c} ou s_{oc}	
Coefficient de transmission directe: – en montage émetteur commun – en montage base commune – en montage collecteur commun	s_{21e} ou s_{fe} s_{21b} ou s_{fb} s_{21c} ou s_{fc}	
Coefficient de transmission inverse: – en montage émetteur commun – en montage base commune – en montage collecteur commun	s_{12e} ou s_{re} s_{12b} ou s_{rb} s_{12c} ou s_{rc}	

4.3.5.3 Paramètres du circuit équivalent hybride en π modifié

NOTE Ce circuit équivalent constitue seulement une approximation du premier ordre, valable pour la plupart des transistors dans un certain domaine de fréquences.

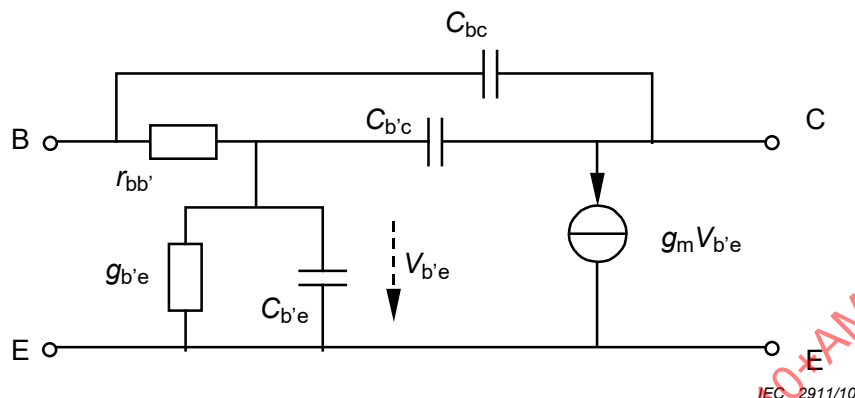


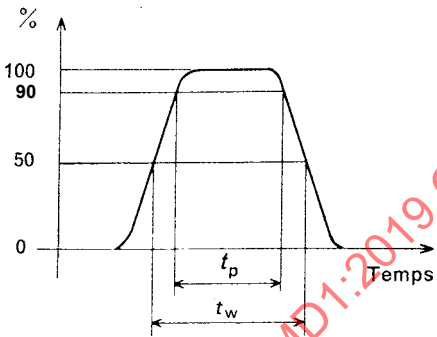
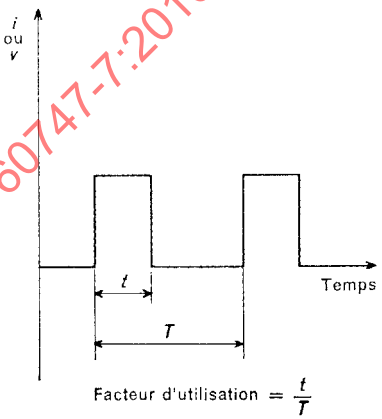
Figure 2 – Circuit hybride équivalent en π modifié

Nom et désignation	Symbole littéral	Remarques
Résistance intrinsèque de base	$r_{bb'}$	
Conductance base intrinsèque-émetteur	$g_{b'e}$	
Capacité base intrinsèque-émetteur	$C_{b'e}$	
Capacité base intrinsèque-collecteur	$C_{b'c}$	
Transconductance intrinsèque	g_m	
Capacité base-collecteur	C_{bc}	

4.3.6 Paramètres de fréquence

Nom et désignation	Symbole littéral	Remarques
Fréquence de coupure:		
– en montage émetteur commun	f_{h21e} ou f_{hfe}	
– en montage base commune	f_{h21b} ou f_{hfb}	
– en montage collecteur commun	f_{h21c} ou f_{hfc}	
Fréquence du rapport de transfert unité du courant (fréquence unité)	f_1	$f_1 = f$ pour $ h_{21e} = 1$
Fréquence de transition	f_T	$f_T = f \times h_{21e} $ (h_{21e} est mesuré dans une région de décroissance avec une pente de 6 dB/octave)
Fréquence maximale d'oscillation	f_{max}	
Fréquence pour laquelle le coefficient de transmission direct est égal à l'unité:		
– en montage émetteur commun	f_{se}, f_{1se}	$f_{se} = f$ pour $ s_{21e} = 1$
– en montage base commune	f_{sb}, f_{1sb}	$f_{sb} = f$ pour $ s_{21b} = 1$
– en montage collecteur commun	f_{sc}, f_{1sc}	$f_{sc} = f$ pour $ s_{21c} = 1$

4.3.7 Paramètres de commutation

Nom et désignation	Symbole littéral	Remarques
Durée moyenne d'une impulsion	t_w	 The graph shows a pulse waveform on a coordinate system where the vertical axis is percentage (%) and the horizontal axis is time (Temps). The pulse rises from 0% to 100%, remains at 100% for a duration t_p, and then falls back to 0%. The average duration t_w is indicated as the time interval during which the pulse is above 50% of its peak value.
Durée d'une impulsion	t_p	
Facteur d'utilisation	D, δ	 The graph shows a square wave pulse on a coordinate system where the vertical axis is current or voltage (i ou v) and the horizontal axis is time (Temps). The pulse has a duration t and a period T. The duty cycle is represented by the ratio t/T. Facteur d'utilisation = $\frac{t}{T}$

4.3.7 (suite)

Nom et désignation	Symbole littéral	Remarques
Retard à la croissance	t_d	
Temps de croissance	t_r	
Retard à la décroissance	t_s	
Temps de décroissance	T_f	
Temps total d'établissement	t_{on}	$t_d + t_r$
Temps total de coupure	t_{off}	$t_s + t_f$
Charge stockée	Q_s	
Rapport des courants transitoires en régime de saturation	h_{21Esat} ou h_{FEsat}	
Résistance de saturation collecteur-émetteur: – valeur pour de petits signaux – valeur pour de grands signaux	r_{cesat} r_{CEsat}	

4.3.8 Énergies

Nom et désignation	Symbole littéral	Remarques
Énergie d'établissement	E_{on}	L'énergie est toujours par impulsion.
Énergie de coupure	E_{off}	

4.3.9 Grandeurs diverses

Nom et désignation	Symbole littéral	Remarques
Bruit	N, n	
Facteur de bruit	F, F_n	
Courant de bruit	I_n	
Tension de bruit	V_n	
Puissance de bruit	P_n	
Largeur de bande de bruit effective	B	
Amplification	A	
Amplification en courant	$A_I A_i$	
Amplification en tension	$A_V A_v$	
Gain	G	
Gain de puissance	$G_P G_p$	
Gain d'insertion en puissance	$G_I G_i$	
Gain composite en puissance	$G_T G_t$	
Gain disponible en puissance	$G_A G_a$	
Efficacité	η	
Efficacité du collecteur	η_c	
Rendement en puissance ajoutée	η_{add}	Voir l'Article 7 de l'IEC 60747-4:2007. L'abréviation "PAE" est toujours couramment utilisée pour «power added efficiency» (rendement en puissance ajoutée).

4.3.10 Transistors bipolaires appariés

Nom et désignation	Symbole littéral	Remarques
Rapport des valeurs statiques des rapports de transfert direct du courant en émetteur commun	h_{FE1}/h_{FE2} h_{21E1}/h_{21E2}	La plus faible des deux valeurs est prise comme numérateur.
Différence entre les tensions base-émetteur	$V_{BE1} - V_{BE2}$	La plus faible valeur est soustraite de la plus forte valeur.
Variation de la différence des tensions base-émetteur entre deux températures	$ \Delta(V_{BE1} - V_{BE2}) _{\Delta T}$	

4.3.11 Transistor à résistances de polarisation

Nom et désignation	Symbole littéral	Remarques
Résistance de polarisation 1	r_1	
Résistance de polarisation 2	r_2	
Courant de sortie à l'état bloqué	$I_{O(off)}$	Correspond à I_{CEX} du transistor bipolaire.
Tension d'entrée à l'état bloqué	$V_{I(off)}$	
Tension d'entrée à l'état passant	$V_{I(on)}$	
Tension de sortie à l'état passant	$V_{O(on)}$	Correspond à V_{CEsat} du transistor bipolaire.

5 Valeurs assignées et caractéristiques essentielles

5.1 Généralités

Plusieurs des valeurs assignées et des caractéristiques doivent être indiquées pour une température de 25 °C et pour une autre température spécifiée.

5.2 Transistors en petits signaux

5.2.1 Valeurs assignées (valeurs limites)

5.2.1.1 Températures

Valeurs minimale et maximale des températures de fonctionnement, température ambiante ou de boîtier ou température virtuelle de jonction (T_a ou T_c ou T_{vj}).

Valeurs minimale et maximale des températures de stockage (T_{stg}).

5.2.1.2 Tensions et courants

Les valeurs assignées de tension et de courant indiquées doivent couvrir le fonctionnement du dispositif dans le domaine spécifié de températures de fonctionnement. Si ces valeurs assignées (par exemple courant direct, tension inverse, etc.) dépendent de la température, cette dépendance doit être indiquée et les valeurs ci-après doivent être énoncées.

5.2.1.2.1 Tension collecteur-base maximale, l'émetteur étant en circuit ouvert (V_{CBO})

5.2.1.2.2 Tension collecteur-émetteur maximale pour un courant de base nul (V_{CEO})

5.2.1.2.3 Tension inverse maximale émetteur-base pour un courant de collecteur nul (V_{EBO})

5.2.1.2.4 Courant maximal du collecteur (I_C)

5.2.1.2.5 Courant maximal de l'émetteur (s'il y a lieu) (I_E)

5.2.1.2.6 Courant maximal de la base (s'il y a lieu) (I_B)

5.2.1.3 Puissance dissipée (P_{tot} ou P_C)

Puissance dissipée totale maximale (P_{tot} ou P_C), et lorsque la résistance thermique n'est donnée dans les caractéristiques, puissance dissipée totale maximale en fonction de la température dans la plage de températures de fonctionnement.

Toutes exigences spéciales en relation avec les conditions de ventilation et/ou de montage doivent être indiquées.

5.2.2 Caractéristiques

5.2.2.1 Généralités

Les valeurs doivent être énoncées à une tension et/ou à un courant choisis dans la liste en 5.9 de l'IEC 60747-1:2006.

5.2.2.2 Courant résiduel collecteur-base (courant inverse) (I_{CBO})

Valeur maximale à la tension collecteur-base maximale assignée. Valeur maximale pour la tension collecteur-base maximale spécifiée, pour une température élevée et pour une dissipation de puissance approximativement nulle.

5.2.2.3 Courant résiduel émetteur-base (courant inverse) (I_{EBO})

Valeur maximale et à une tension émetteur-base spécifiée.

5.2.2.4 Tension de saturation collecteur-émetteur (V_{CEsat})

Valeur maximale, s'il y a lieu, et à des valeurs spécifiées des courants de collecteur et de base.

5.2.2.5 Tension base-émetteur (V_{BE})

S'il y a lieu, valeur maximale à un courant collecteur spécifié et une tension collecteur-émetteur spécifiée.

5.2.2.6 Valeur statique du rapport de transfert direct du courant en montage émetteur commun (h_{21E})

Valeur minimale et, s'il y a lieu, valeur maximale à une tension collecteur-émetteur spécifiée et un courant collecteur spécifié.

5.2.2.7 Paramètres pour signaux de faible puissance (montage émetteur commun)

h_{11e} ou h_{ie} = résistance d'entrée, la sortie étant court-circuitée pour le courant alternatif (s'il y a lieu)

valeurs minimale et maximale

h_{21e} ou h_{fe} = rapport de transfert direct du courant, la sortie étant court-circuitée pour le courant alternatif (s'il y a lieu)

valeurs minimale et maximale

h_{22e} ou h_{oe} = conductance de sortie, l'entrée étant court-circuitée pour le courant alternatif (s'il y a lieu)

valeur maximale

5.2.2.8 Fréquence de transition (f_T)

S'il y a lieu, valeurs minimales de f_T pour des valeurs spécifiées du courant collecteur et de la tension collecteur-émetteur.

5.2.2.9 Capacité de sortie (C_{ob}) ou capacité collecteur-base (C_{cb})

Valeur maximale à une fréquence et à une tension collecteur-base spécifiées.

NOTE La méthode de mesure à trois bornes est valide pour C_{cb} et la méthode de mesure à deux bornes est valide pour C_{ob} .

5.2.2.10 Facteur de bruit (s'il y a lieu)

Valeur maximale dans des conditions spécifiées de gamme de fréquences, de polarisation et d'impédance de source.

5.2.2.11 Résistance thermique

Valeur maximale, lorsque la température de jonction virtuelle est spécifiée en 5.2.1.1.

5.2.2.12 Caractéristiques spécifiques des transistors bipolaires appariés, utilisés dans les applications différentielles en basse fréquence

5.2.2.12.1 Rapport des valeurs statiques des rapports de transfert du courant direct en émetteur commun

Valeur minimale du rapport h_{FE1}/h_{FE2} , où h_{FE1} et h_{FE2} sont les valeurs statiques du rapport de transfert direct du courant en émetteur commun de chaque transistor, pour une tension (V_{CE}) et un courant (I_C) spécifiés.

NOTE Il convient que ce rapport soit le quotient de la plus petite valeur par la plus grande.

5.2.2.12.2 Différence entre les tensions base-émetteur

Valeur absolue maximale de la différence entre les tensions base-émetteur des deux transistors, pour une tension (V_{CE}) et un courant (I_C) spécifiés.

5.2.2.12.3 Variation de la différence des tensions base-émetteur entre deux températures

$$|\Delta(V_{BE1} - V_{BE2})|_{\Delta T}$$

Valeur absolue maximale de la variation de la différence des tensions base-émetteur (décrite en 5.2.2.11.2) entre deux températures spécifiées, pour une même tension (V_{CE}) et un même courant (I_C) spécifiés.

5.2.2.12.4 Courants de collecteur appariés

Rapport maximal des valeurs de courants de collecteur (I_{C2}/I_{C1}) avec une tension commune collecteur-émetteur, un courant de base partagé total et la température de boîtier ou température ambiante.

5.3 Transistors de puissance linéaire

5.3.1 Valeurs assignées (valeurs limites)

5.3.1.1 Températures

Valeurs minimale et maximale des températures de fonctionnement, température ambiante ou de boîtier ou température virtuelle de jonction (T_a ou T_c ou T_{vj}).

Valeurs minimale et maximale des températures de stockage (T_{stg}).

5.3.1.2 Tensions et courants

Les valeurs assignées de tension et de courant indiquées doivent couvrir le fonctionnement du dispositif dans la plage assignée de températures de fonctionnement. Si ces valeurs assignées (par exemple courant direct, tension inverse, etc.) dépendent de la température, cette dépendance doit être indiquée.

Les valeurs assignées suivantes de tension et de courant s'appliquent à la fois aux valeurs continues et aux valeurs de crête.

5.3.1.2.1 Tension collecteur-base maximale, l'émetteur étant en circuit ouvert (V_{CBO})

5.3.1.2.2 Tension collecteur-émetteur maximale pour un courant de base nul (V_{CEO})

5.3.1.2.3 Tension inverse maximale émetteur-base pour un courant de collecteur nul (V_{EBO})

5.3.1.2.4 Courant maximal du collecteur (I_C)

5.3.1.2.5 Courant maximal de l'émetteur (s'il y a lieu) (I_E)

5.3.1.2.6 Courant maximal de la base (I_B)

5.3.1.3 Puissance dissipée (P_{tot} ou P_C)

Puissance dissipée totale maximale (P_{tot} ou P_C), et lorsque la résistance thermique n'est pas donnée dans les caractéristiques, puissance dissipée totale maximale en fonction de la température dans la plage de températures de fonctionnement.

Toutes exigences spéciales en relation avec les conditions de ventilation et/ou de montage doivent être indiquées.

5.3.2 Caractéristiques

5.3.2.1 Généralités

Les valeurs doivent être énoncées à une tension et/ou à un courant choisis dans la liste en 5.9 de l'IEC 60747-1:2006.

5.3.2.2 Courant résiduel collecteur-base (I_{CBO})

Valeur maximale à la tension collecteur-base maximale assignée.

Valeur maximale pour une tension collecteur-base spécifiée, pour une température de fonctionnement élevée et pour une dissipation de puissance approximativement nulle, l'émetteur étant en circuit ouvert.

5.3.2.3 Tension directe base-émetteur (V_{BE})

Valeur typique et, s'il y a lieu, valeur maximale à un courant collecteur et une tension collecteur-émetteur spécifiés.

5.3.2.4 Tension de saturation collecteur-émetteur (V_{CEsat})

Valeur maximale à une valeur élevée spécifiée du courant collecteur et un courant de base spécifié.

5.3.2.5 Valeur statique du rapport de transfert direct du courant en montage émetteur commun (h_{21E})

Valeurs minimale et maximale à une faible valeur spécifiée de la tension collecteur-émetteur et une valeur élevée spécifiée soit du courant émetteur, soit du courant collecteur.

Quand la composante I_{CBO} n'est pas négligeable, le rapport de transfert intrinsèque direct $|h_{21EL}|$ du courant (pour de grands signaux) doit être énoncé.

5.3.2.6 Fréquence de transition f_T ou valeur $|h_{21e}|$ à une fréquence élevée spécifiée

Soit:

valeurs typique et minimale de f_T , pour des valeurs spécifiées du courant collecteur et de la tension collecteur-émetteur,

soit:

valeurs typique et minimale de $|h_{21e}|$ à une fréquence spécifiée dans la gamme où $|h_{21e}|$ décroît à raison de 6 dB/octave approximativement et pour des valeurs spécifiées du courant collecteur ou de la tension collecteur-émetteur.

En spécifiant $|h_{21e}|$, la fréquence doit être choisie de préférence dans la série 1, 2, 5 $\times 10^n$ Hz et il convient qu'elle soit telle que $|h_{21e}|$ soit dans la gamme de 2 à 10.

5.3.2.7 Capacité de sortie (C_{ob}) ou capacité collecteur-base (C_{cb})

Valeur maximale à 25 °C, à un courant continu d'émetteur nul, pour des valeurs spécifiées de la tension V_{CB} et de la fréquence.

NOTE La méthode de mesure à trois bornes est valide pour C_{cb} et la méthode de mesure à deux bornes est valide pour C_{ob} .

5.3.2.8 Résistance thermique maximale

Valeur maximale, lorsque la température de jonction virtuelle est spécifiée en 5.3.1.1.

5.4 Transistors de puissance haute fréquence pour applications en amplificateurs et en oscillateurs

5.4.1 Valeurs assignées (valeurs limites)

5.4.1.1 Températures

Valeurs minimale et maximale des températures de fonctionnement, température ambiante ou de boîtier ou température virtuelle de jonction (T_a ou T_c ou T_{vj}).

Valeurs minimale et maximale des températures de stockage (T_{stg}).

5.4.1.2 Tensions et courants

5.4.1.2.1 Tension collecteur-base maximale, l'émetteur étant en circuit ouvert (V_{CBO})

5.4.1.2.2 Tension maximale collecteur-émetteur dans une condition base-émetteur spécifiée (V_{CEX})

5.4.1.2.3 Tension inverse maximale émetteur-base pour un circuit collecteur ouvert (V_{EBO})

5.4.1.2.4 Soit: courant collecteur maximal (valeur continue ou moyenne) (I_C ou $I_{C(AV)}$) soit: courant émetteur maximal (valeur continue ou moyenne) (I_E ou $I_{E(AV)}$)

5.4.1.2.5 Soit: courant collecteur de crête maximal (I_{CM}) soit: courant émetteur de crête maximal (I_{EM})

5.4.1.2.6 Courant de base maximal (valeur continue ou moyenne) (I_B ou $I_{B(AV)}$)

5.4.1.3 Puissance dissipée (P_{tot} ou P_C)

Puissance dissipée totale maximale (P_{tot} ou P_C), et lorsque la résistance thermique n'est pas donnée dans les caractéristiques, puissance dissipée totale maximale en fonction de la température dans la plage de températures de fonctionnement.

Toutes exigences spéciales en relation avec les conditions de ventilation et/ou de montage doivent être indiquées.

5.4.1.4 Aire de fonctionnement de sécurité

S'il y a lieu, il convient de choisir une aire de fonctionnement de sécurité (par exemple courbes I_C en fonction V_{CE}) en continu et en impulsions.

5.4.2 Caractéristiques

Les valeurs doivent être énoncées à une tension et/ou à un courant choisis dans la liste du 5.9 de l'IEC 60747-1:2006.

5.4.2.1 Valeur statique du rapport de transfert direct du courant en montage émetteur commun (h_{21E})

Valeurs minimale et maximale à une valeur spécifiée de tension collecteur-émetteur et une valeur spécifiée de courant collecteur (valeur typique), en continu ou en impulsions selon spécification.

5.4.2.2 S'il y a lieu, valeur statique du rapport de transfert direct du courant en montage émetteur commun (h_{21E})

Valeur minimale à une faible valeur spécifiée de tension collecteur-émetteur et une haute valeur spécifiée de courant collecteur, en continu ou en impulsions selon spécification.

5.4.2.3 Fréquence de transition (f_T) ou module du coefficient de transmission direct ($|S_{21e}|$)

Soit:

valeur minimale et, s'il y a lieu, valeur maximale à des valeurs spécifiées de courant collecteur, de tension collecteur-émetteur et de fréquence.

soit:

valeur minimale pour des valeurs spécifiées de courant collecteur, de tension collecteur-émetteur, et de fréquence, d'impédances de source et de charge (de préférence 50 Ω).

5.4.2.4 Courants résiduels

5.4.2.4.1 Courant résiduel collecteur-base (I_{CBO}) ou courant résiduel collecteur-émetteur (I_{CEX})

Soit:

valeur maximale, pour une valeur spécifiée (de préférence pour la valeur assignée maximale) de la tension collecteur-base, l'émetteur étant circuit ouvert.

soit:

valeur maximale, pour une valeur spécifiée (de préférence pour la valeur assignée maximale) de la tension collecteur-émetteur et avec la tension base-émetteur spécifiée.

5.4.2.4.2 S'il y a lieu, courant résiduel collecteur-émetteur (I_{CER})

Valeur maximale, pour une valeur spécifiée (de préférence pour la valeur assignée maximale) de la tension collecteur-émetteur et avec une résistance base-émetteur spécifiée.

5.4.2.4.3 S'il y a lieu, courant résiduel collecteur-émetteur (I_{CES})

Valeur maximale, pour une valeur spécifiée (de préférence pour la valeur assignée maximale) de la tension collecteur-émetteur, la base étant court-circuitée à l'émetteur.

5.4.2.4.4 S'il y a lieu, courant résiduel collecteur-émetteur (I_{CEO})

Valeur maximale, pour une valeur spécifiée (de préférence pour la valeur assignée maximale) de la tension collecteur-base, la base étant en circuit ouvert.

5.4.2.5 Courants résiduels à une haute température spécifiée

5.4.2.5.1 Courant résiduel collecteur-base (I_{CBO}) ou courant résiduel collecteur-émetteur (I_{CEX})

Soit:

valeur maximale, pour une tension spécifiée comprise de préférence entre 65 % et 85 % de la valeur assignée maximale de la tension collecteur-base, et avec l'émetteur en circuit ouvert.

soit:

valeur maximale, pour une tension comprise de préférence entre 65 % et 85 % de la valeur assignée maximale de la tension collecteur-émetteur, et avec la tension base-émetteur spécifiée.

5.4.2.5.2 S'il y a lieu, courant résiduel collecteur-émetteur (I_{CER})

Valeur maximale, pour une tension comprise de préférence entre 65 % et 85 % de la valeur assignée maximale de la tension collecteur-émetteur, et avec la résistance de polarisation base-émetteur spécifiée.

5.4.2.5.3 S'il y a lieu, courant résiduel collecteur-émetteur (I_{CES})

Valeur maximale, pour une tension comprise de préférence entre 65 % et 85 % de la valeur assignée maximale de la tension collecteur-émetteur, la base étant court-circuitée à l'émetteur.

5.4.2.5.4 S'il y a lieu, courant résiduel collecteur-émetteur (I_{CEO})

Valeur maximale, pour une tension spécifiée comprise de préférence entre 65 % et 85 % de la valeur assignée maximale de la tension collecteur-émetteur, la base étant en circuit ouvert.

5.4.2.6 Tension de saturation collecteur-émetteur (V_{CEsat})

Valeur maximale, à une valeur élevée spécifiée du courant collecteur et un courant de base spécifié.

5.4.2.7 Puissance de sortie (P_{out}) ou gain de puissance (G_p)

Soit:

valeur minimale, circuit et conditions de polarisation à spécifier, f = valeur élevée spécifiée s'il y a lieu, à une fréquence plus basse f_1 , pour les mêmes conditions de circuit et de polarisation spécifiées.

soit:

valeur minimale, mêmes conditions que dans le cas de la puissance de sortie.

5.4.2.8 S'il y a lieu, soit:**Rendement global (η_{tot})**

Valeur minimale, mêmes conditions que dans le cas de la puissance de sortie.

$$\eta_{\text{tot}} = \frac{P_{\text{out}}}{P_{\text{in}} + P_{\text{(c.c.)}}}$$

soit:

Rendement collecteur (η_c)

Valeur minimale, mêmes conditions que dans le cas de la puissance de sortie.

$$\eta_c = \frac{P_{\text{out}}}{P_{\text{C(c.c.)}}}$$

soit:

Rendement en puissance ajoutée (η_{add})

Valeur minimale, mêmes conditions que dans le cas de la puissance de sortie.

$$\eta_{\text{add}} = \frac{P_{\text{out}} - P_{\text{in}}}{P_{\text{C(c.c.)}}}$$

5.4.2.9 Capacités

Valeur maximale dans des conditions spécifiées.

5.4.2.9.1 Capacité collecteur-base (C_{cb})

Valeur maximale, pour des valeurs spécifiées de la tension collecteur-base et de la tension émetteur-base.

5.4.2.9.2 S'il y a lieu, capacité collecteur-émetteur (C_{ce})

Valeur maximale, pour des valeurs spécifiées de la tension collecteur-base et de la tension émetteur-base.

5.4.2.9.3 S'il y a lieu, capacités émetteur-base (C_{eb})

Valeur maximale, pour des valeurs spécifiées de la tension collecteur-base et de la tension émetteur-base.

5.4.2.10 S'il y a lieu, facteur d'intermodulation ou tout autre critère de linéarité

Valeurs minimale et maximale dans des conditions spécifiées.

5.4.2.11 Résistance thermique maximale

Valeur maximale. Lorsque la température virtuelle de jonction est spécifiée en 5.4.1.1.

5.5 Transistors de commutation

5.5.1 Valeurs assignées (valeurs limites)

5.5.1.1 Températures

Valeurs minimale et maximale des températures de fonctionnement, température ambiante ou de boîtier ou température virtuelle de jonction (T_a ou T_c ou T_{vj}).

Valeurs minimale et maximale des températures de stockage (T_{stg}).

5.5.1.2 Tensions et courants

Les valeurs assignées doivent couvrir le fonctionnement du dispositif dans la gamme de températures de fonctionnement. Si ces valeurs assignées dépendent de la température, il convient d'indiquer cette dépendance comme suit.

5.5.1.2.1 Tension collecteur-base maximale, l'émetteur étant en circuit ouvert (V_{CBO})

5.5.1.2.2 Tension collecteur-émetteur maximale, soit pour un courant de base nul, soit pour une tension inverse émetteur-base spécifiée (V_{CEO} ou V_{CEX})

5.5.1.2.3 Tension inverse maximale émetteur-base pour un courant de collecteur nul (V_{EBO})

5.5.1.2.4 Tension de maintien collecteur-émetteur (V_{CEXsus})

Il convient d'énoncer la valeur assignée maximale au courant de collecteur spécifié et à la tension (inverse) base-émetteur spécifiée.

5.5.1.2.5 Courant de collecteur permanent maximal (I_C)

5.5.1.2.6 S'il y a lieu, courant de collecteur maximal de crête répétitif, dans des conditions spécifiées (I_{CRM})

5.5.1.2.7 Courant de base permanent maximal (I_B)

5.5.1.2.8 S'il y a lieu, courant de base maximal de crête répétitif, dans des conditions spécifiées (I_{BRM})

5.5.1.2.9 S'il y a lieu, courant d'émetteur maximal, permanent et/ou de crête répétitif, dans des conditions spécifiées (I_E , I_{ERM})

5.5.1.3 Puissance dissipée (P_{tot} ou P_C)

Puissance dissipée totale maximale (P_{tot} ou P_C), et lorsque la résistance thermique n'est pas donnée dans les caractéristiques, puissance dissipée totale maximale en fonction de la température dans la plage de températures de fonctionnement.

Toutes les exigences spéciales en relation avec les conditions de ventilation et/ou de montage doivent être indiquées.

5.5.1.4 Aires de sécurité de fonctionnement

5.5.1.4.1 Aire de sécurité de fonctionnement en polarisation directe (FBSOA)

Schéma montrant l'aire de courants de collecteur (I_C) et les tensions collecteur-émetteur (V_{CE}) que le transistor peut supporter simultanément sans être endommagé par la surcharge thermique ou par le premier ou le second claquage, en fonctionnement continu ou en impulsion.

5.5.1.4.2 Aire de sécurité de fonctionnement en polarisation inverse (RBSOA)

Schéma montrant l'aire de courants de collecteur (I_C) et les tensions collecteur-émetteur (V_{CE}) que le transistor peut supporter simultanément pendant une courte période lors de la coupure sans être endommagé.

5.5.1.4.3 Aire de sécurité de fonctionnement en court-circuit (SCSOA)

La SCSOA est donnée par une paire de valeurs de durée de court-circuit ($t_{p(sc)}$) et de tension collecteur-émetteur (V_{CE}) qu'il n'est pas permis de dépasser dans des conditions de court-circuit de charge. Le dispositif peut être mis sous tension puis mis hors tension pour mettre en court-circuit une source de tension sans défaillance.

5.5.2 Caractéristiques

5.5.2.1 Généralités

Il convient que les valeurs soient de préférence énoncées à une tension et/ou à un courant donné(e)s en 5.9 de l'IEC 60747-1:2006.

5.5.2.2 Courants résiduels

Il convient d'énoncer les valeurs suivantes.

NOTE Il convient d'énoncer un ou plusieurs de ces courants.

5.5.2.2.1 Courant résiduel collecteur-base (I_{CBO})

- Valeur maximale, de préférence pour la valeur assignée maximale de la tension collecteur-base et avec l'émetteur en circuit ouvert;
- Valeur maximale pour une valeur élevée de la température de fonctionnement, pour une tension comprise de préférence entre 65 % et 85 % de la valeur assignée maximale de la tension collecteur-base, et avec l'émetteur en circuit ouvert.

5.5.2.2.2 Courant résiduel collecteur-émetteur (I_{CEX})

- Valeur maximale, de préférence pour la valeur assignée maximale de la tension collecteur-émetteur et dans des conditions spécifiées de polarisation base-émetteur;
- Valeur maximale pour une valeur élevée de la température de fonctionnement, pour une tension de préférence comprise entre 65 % et 85 % de la valeur assignée maximale de la tension collecteur-émetteur dans des conditions spécifiées de polarisation base-émetteur.

5.5.2.2.3 Courant résiduel collecteur-émetteur (I_{CES})

- Valeur maximale, de préférence pour la valeur assignée maximale de la tension collecteur-émetteur, la base étant court-circuitée à l'émetteur;
- Valeur maximale pour une valeur élevée de la température de fonctionnement, pour une tension comprise de préférence entre 65 % et 85 % de la valeur assignée maximale de la tension collecteur-émetteur, la base étant court-circuitée à l'émetteur.

5.5.2.2.4 Courant résiduel collecteur-émetteur (I_{CEO})

- Valeur maximale, de préférence pour la valeur assignée maximale de la tension collecteur-émetteur et avec la base en circuit ouvert;
- Valeur maximale pour une valeur élevée spécifiée de la température de fonctionnement, pour une tension comprise de préférence entre 65 % et 85 % de la valeur assignée maximale de la tension collecteur-émetteur, la base étant en circuit ouvert.

5.5.2.2.5 Courant résiduel collecteur-émetteur (I_{CER})

- Valeur maximale, de préférence à la valeur assignée maximale de la tension collecteur-émetteur et avec une résistance base-émetteur spécifiée;
- Valeur maximale pour une valeur élevée de la température de fonctionnement, pour une tension comprise de préférence entre 65 % et 85 % de la valeur assignée maximale de la tension collecteur-émetteur et pour une résistance base-émetteur spécifiée.

5.5.2.2.6 Courant résiduel émetteur-base (I_{EBO})

- Valeur maximale pour une valeur élevée spécifiée de la tension émetteur-base et avec le collecteur en circuit ouvert;
- Valeur maximale pour une valeur élevée de température de fonctionnement et pour une tension émetteur-base spécifiée, et avec le collecteur en circuit ouvert.

5.5.2.3 Valeur statique du rapport de transfert direct du courant en montage émetteur commun (h_{21E})

Valeur minimale, pour des valeurs spécifiées du courant collecteur et de la tension collecteur-émetteur.

5.5.2.4 Tension de saturation collecteur-émetteur (V_{CEsat})

Valeur maximale, pour au moins un courant collecteur spécifié et un courant de base spécifié.

5.5.2.5 Tension de saturation base-émetteur (V_{BEsat})

Valeur maximale, pour des courants collecteur et base spécifiés, de préférence les mêmes qu'en 5.5.2.4.

5.5.2.6 Énergie d'établissement suivant le cas (E_{on})

S'il y a lieu, valeur maximale par impulsion avec charge inductive dans des conditions spécifiées de T_a ou T_c ou T_{vj} , V_{CE} élevée, I_C élevée et I_B .

5.5.2.7 Énergie de coupure suivant le cas (E_{off})

S'il y a lieu, valeur maximale par impulsion avec charge inductive dans des conditions spécifiées de T_a ou T_c ou T_{vj} , V_{CE} élevée I_C élevée et I_B .

5.5.2.8 Temps de commutation

Valeur maximale pour la charge résistive dans des conditions spécifiées.

5.5.2.8.1 Retard de croissance ($t_{d(on)}$)

Valeur maximale, pour une valeur spécifiée du courant collecteur (I_C) et du courant de base direct (I_{B1}).

5.5.2.8.2 Temps de croissance (t_r)

Valeur maximale, pour des valeurs spécifiées du courant collecteur (I_C) et du courant de base direct (I_{B1}).

5.5.2.8.3 Retard à la décroissance (t_s)

Valeur maximale, pour des valeurs spécifiées du courant collecteur (I_C) et des courants de base direct et inverse (I_{B1} et I_{B2}).

5.5.2.8.4 Temps de décroissance (t_f)

Valeur maximale, pour des valeurs spécifiées du courant collecteur (I_C) et des courants de base direct et inverse (I_{B1} et I_{B2}).

5.5.2.9 Fréquence de transition (f_T)

Valeur minimale, pour des valeurs spécifiées de courant collecteur et de tension collecteur-émetteur, à une fréquence spécifiée dans la gamme où $|h_{21e}|$ décroît selon un taux approximatif de 6 dB/octave.

En spécifiant f_T , il convient que la fréquence de mesure soit choisie de préférence dans la série 1, 2, 5×10^n Hz et il convient qu'elle soit telle que $|h_{21e}|$ soit dans la gamme de 2 à 10.

5.5.2.10 Capacité de sortie (C_{ob})

Valeur maximale, pour des valeurs spécifiées de la tension collecteur-base et de la fréquence, l'émetteur étant en circuit ouvert.

NOTE La méthode à deux bornes est valide pour C_{ob} .

5.5.2.11 Caractéristiques thermiques

Lorsque la température virtuelle de jonction est spécifiée en 5.5.1.1.

5.5.2.11.1 Résistance thermique jonction-boîtier ($R_{th(j-c)}$)

Valeur maximale pour les transistors à jonction et à température de boîtier spécifiée.

5.5.2.11.2 Résistance thermique jonction-ambiante ($R_{th(j-a)}$)

Valeur maximale pour les transistors à jonction et à température ambiante spécifiée.

5.5.2.11.3 Impédance thermique transitoire jonction-boîtier ($Z_{th(j-c)}$)

Pour les transistors à jonction et à température de boîtier spécifiée, schéma représentant la valeur maximale en fonction du temps écoulé après changement d'un échelon de la puissance dissipée.

5.5.2.11.4 Impédance thermique jonction-boîtier dans des conditions d'impulsion ($Z_{th(j-c)p}$)

Schéma montrant ($Z_{th(j-c)p}$) en fonction de la durée d'impulsion t_p avec différents facteurs d'utilisation, au moins 1/2.

5.5.2.11.5 Impédance thermique transitoire jonction-ambiante ($Z_{th(j-a)}$)

Pour les transistors à jonction et à température ambiante spécifiée, schéma représentant la valeur maximale en fonction du temps écoulé après changement d'un échelon de la puissance dissipée.

5.6 Transistors à résistances de polarisation

5.6.1 Valeurs assignées

5.6.1.1 Températures

Valeurs minimale et maximale des températures de fonctionnement, température ambiante ou de boîtier ou température virtuelle de jonction (T_a ou T_c ou T_{vj}).

Valeurs minimale et maximale des températures de stockage (T_{stg}).

5.6.1.2 Tensions et courant

Les valeurs assignées doivent couvrir le fonctionnement du dispositif dans une gamme de températures de fonctionnement. Si ces valeurs assignées dépendent de la température, il convient d'indiquer cette dépendance.

5.6.1.2.1 Tension d'entrée (V_I)

Valeurs directes et inverses maximales.

5.6.1.2.2 Tension de sortie (V_O)

Valeur maximale.

5.6.1.2.3 Courant de sortie (I_O)

Valeur maximale.

5.6.1.3 Puissance dissipée (P_{tot} ou P_C)

Puissance dissipée totale maximale (P_{tot} ou P_C), et lorsque la résistance thermique n'est pas donnée dans les caractéristiques, puissance dissipée totale maximale en fonction de la température dans la plage de températures de fonctionnement.

Toutes exigences spéciales en relation avec les conditions de ventilation et/ou de montage doivent être indiquées.

5.6.2 Caractéristiques

5.6.2.1 Généralités

Les caractéristiques doivent être données pour 25 °C; sauf convention contraire.

5.6.2.2 Tension d'entrée à l'état bloqué ($V_{I(\text{off})}$)

Valeur maximale et, s'il y a lieu, valeur minimale pour les valeurs de sortie spécifiées à l'état bloqué du courant et de la tension (tension de sortie niveau haut).

5.6.2.3 Tension d'entrée à l'état passant ($V_{I(\text{on})}$)

Valeur minimale et, s'il y a lieu, valeur maximale aux valeurs de sortie spécifiées à l'état passant du courant et de la tension (tension de sortie niveau bas).

5.6.2.4 Tension de sortie à l'état passant ($V_{O(\text{on})}$)

Valeur maximale à la valeur spécifiée du courant de sortie à l'état passant et du courant d'entrée.

NOTE Cet élément équivaut à la tension de saturation collecteur-émetteur (V_{CEsat}) du transistor bipolaire. (Voir 5.5.2.4)

5.6.2.5 Courant de sortie à l'état bloqué ($I_{O(\text{off})}$)

Valeur maximale à la tension d'entrée et à la tension de sortie spécifiées.

5.6.2.6 Résistance de polarisation 1 (r_1)

Valeurs maximale et minimale à 25 °C.

5.6.2.7 Rapport de résistances de polarisation

r_1/r_2 ou r_2/r_1 doit être spécifié, à la fois la valeur maximum et la valeur minimale.

5.6.2.8 Résistance thermique ($R_{th(j-a)}$ ou $R_{th(j-c)}$)

Valeur maximale, lorsque la température de jonction virtuelle est spécifiée en 5.6.1.1.

Valeur maximale dans des conditions spécifiées de montage.

5.6.2.9 Valeur statique du rapport de transfert direct du courant (h_{FE})

Valeur minimale dans des conditions spécifiées de tension de sortie et de courant de sortie.

6 Méthodes de mesure

6.1 Généralités

Dans cet Article, les polarités des générateurs représentés dans les circuits sont applicables aux dispositifs NPN. Cependant, ces circuits peuvent être adaptés pour les dispositifs PNP en changeant les polarités des alimentations et des appareils de mesure. L'appareil en essai pourrait être un transistor à résistances de polarisation, le cas échéant.

Les exigences générales données à l'Article 6 de l'IEC 60747-1:2006, s'appliquent aux méthodes de mesure.

6.2 Vérification des valeurs assignées (valeurs limites)

6.2.1 Critères de réception

Tableau 1 – Caractéristiques définissant la réception et critères de réception

Caractéristiques définissant la réception	la	Critères de réception	Conditions de mesure
I_{CES}		$I_{CES} < LSS$	Valeur spécifiée de V_{CE}
V_{CEsat}		$V_{CEsat} < LSS$	I_C et I_B spécifiées pour V_{CEsat}
LSS: limite supérieur spécifiée.			

Tableau 2 – Caractéristiques définissant la réception adaptée au transistor à résistances de polarisation

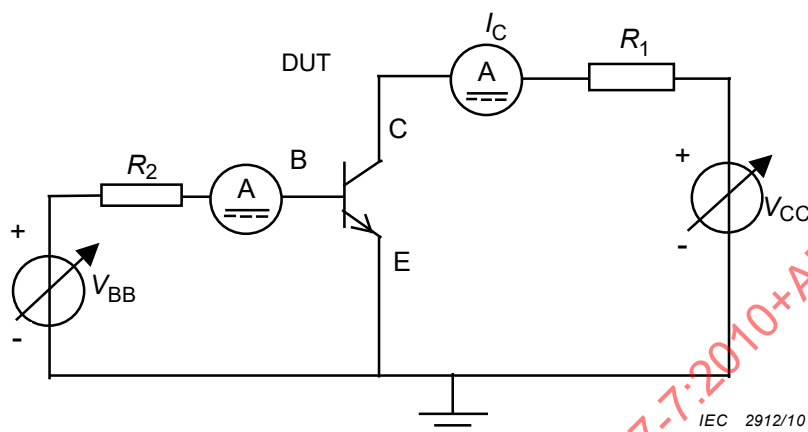
Caractéristiques définissant la réception	la	Critères de réception	Conditions de mesure
$I_{o(off)}$, ou I_{CES}		$I_{o(off)}$, ou $I_{CES} < LSS$	Valeur spécifiée de V_o , ou V_{CE}
$V_{o(on)}$, ou V_{CEsat}		$V_{o(on)}$, ou $V_{CEsat} < LSS$	I_o , ou I_C et I_I ou I_B spécifiées pour $V_{o(on)}$, ou V_{CEsat}
LSS: limite supérieur spécifiée.			

6.2.2 Courant collecteur

a) But

Vérifier que la capacité en courant collecteur d'un transistor n'est pas inférieure à la valeur assignée maximale I_C dans des conditions spécifiées.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 3 – Circuit d'essai pour courant collecteur

c) Description du circuit et exigence

R_1 et R_2 sont des résistances pour la protection du circuit. V_{BB} et V_{CC} sont les tensions continues d'alimentation.

d) Procédure d'essai

La température (T_a ou T_c) et le courant de base sont fixés et maintenus à la valeur spécifiée. La tension d'alimentation (V_{CC}) est augmentée jusqu'à ce que le courant collecteur atteigne la valeur spécifiée. L'essai est achevé lorsque l'équilibre thermique a été atteint. Après l'essai ci-dessus, confirmer que les caractéristiques du transistor sont normales. Voir Tableau 1.

e) Conditions spécifiées

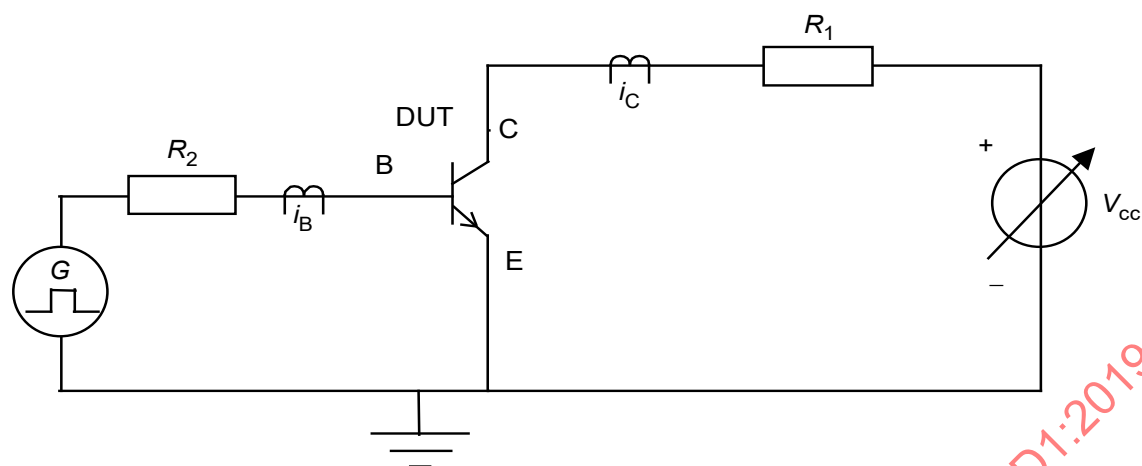
- Température ambiante ou température de boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} ;
- Courant collecteur I_C ;
- Courant de base I_B .

6.2.3 Courant collecteur de crête

a) But

Vérifier que la capacité en courant collecteur de crête d'un transistor n'est pas inférieure à la valeur assignée maximale I_{CM} dans des conditions spécifiées.

b) Schéma de circuit



IEC 2913/10

Légende

DUT Dispositif en essai

Figure 4 – Circuit d'essai pour courant collecteur de crête

c) Description du circuit et exigence

R_1 et R_2 sont des résistances pour la protection du circuit. V_{CC} est une tension d'alimentation pour courant collecteur. G est un générateur d'impulsions pour courant de base.

d) Procédure d'essai

La température (T_a ou T_c ou T_{vj}) et le courant de base sont fixés et maintenus à la valeur spécifiée. La tension d'alimentation (V_{CC}) est augmentée jusqu'à ce que le courant collecteur atteigne la valeur spécifiée. Il convient que le facteur d'utilisation satisfasse aux exigences en 6.6.10 de l'IEC 60747-1:2006. Après l'essai ci-dessus, confirmer que les caractéristiques du transistor sont normales. Voir Tableau 1.

e) Conditions spécifiées

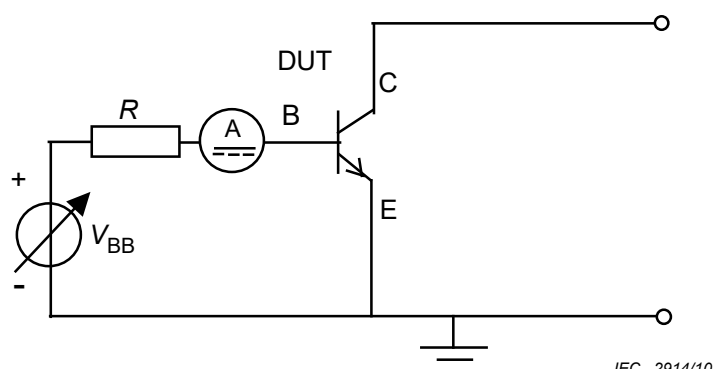
- Température ambiante ou température de boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} ;
- Courant collecteur I_C ;
- Courant de base à impulsion (durée, facteur d'utilisation).

6.2.4 Courant de base

a) But

Vérifier que la capacité en courant de base d'un transistor n'est pas inférieure à la valeur assignée maximale I_B dans des conditions spécifiées.

b) Schéma de circuit

**Légende**

DUT Dispositif en essai

Figure 5 – Circuit d'essai pour courant de base

c) Description du circuit et exigences

R est une résistance pour protection de circuit. V_{BB} est une tension continue d'alimentation.

d) Procédure d'essai

La température (T_a ou T_c ou T_{vj}) est fixée. La tension d'alimentation (V_{BB}) est augmentée jusqu'à ce que I_B atteigne la valeur spécifiée. L'essai peut être arrêté lorsque l'équilibre thermique a été atteint. Après l'essai ci-dessus, confirmer que les caractéristiques du transistor sont normales. Voir Tableau 1.

e) Conditions spécifiées

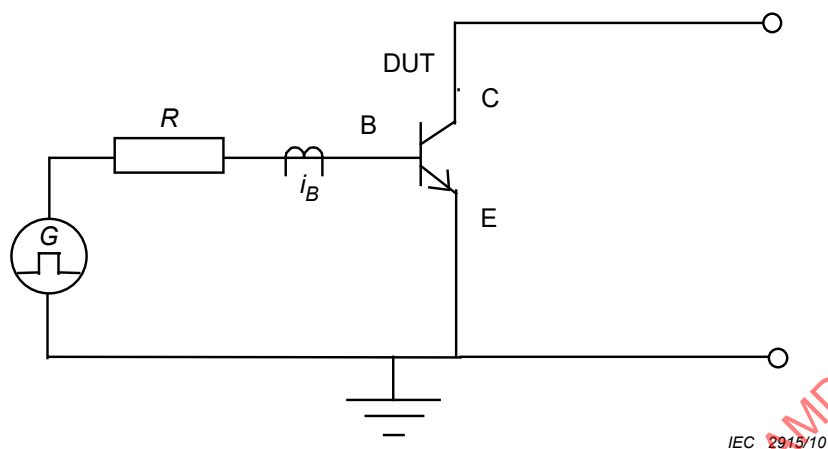
- Température ambiante ou température de boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} ;
- Courant de base I_B .

6.2.5 Courant de crête de la base

a) But

Vérifier que la capacité en courant de crête de la base d'un transistor n'est pas inférieure à la valeur assignée maximale I_{BM} dans des conditions spécifiées.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 6 – Circuit d'essai pour courant de crête de la base

c) Description du circuit et exigences

R est une résistance pour protection de circuit. G est un générateur d'impulsions.

d) Procédure d'essai

La température (T_a ou T_c ou T_{vj}) est fixée. La tension d'alimentation (G) est augmentée jusqu'à ce que le courant de base atteigne la valeur spécifiée. L'essai peut être arrêté lorsque l'équilibre thermique a été atteint. Après l'essai ci-dessus, confirmer que les caractéristiques du transistor sont normales. Voir Tableau 1.

e) Conditions spécifiées

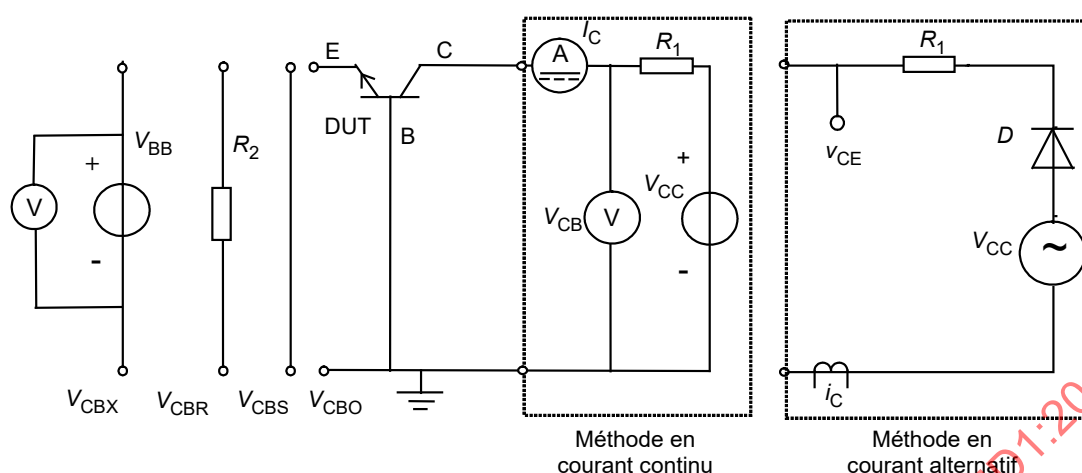
- Température ambiante ou température de boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} ;
- Courant de base à impulsion (durée, facteur d'utilisation).

6.2.6 Tension collecteur-base

a) But

Vérifier qu'un transistor résiste aux tensions collecteur-base assignées V_{CBO} , V_{CBS} , V_{CBR} ou V_{CBX} dans des conditions spécifiées.

b) Schéma de circuit



IEC 2916/10

Légende

DUT Dispositif en essai

Figure 7 – Circuit pour essais de tension collecteur-base V_{CBO} , V_{CBS} , V_{CBR} , V_{CBX}

c) Description du circuit et exigences

R_1 est une résistance pour protection de circuit. V_{CC} est une tension d'alimentation continue ou alternative. V_{BB} est une tension continue d'alimentation.

d) Procédure d'essai

Il y a deux méthodes, à savoir la méthode en courant continu et la méthode en courant alternatif avec les circuits selon la Figure 7. La tension base-émetteur est fixée à la condition spécifiée. La tension collecteur-base est appliquée. Après l'essai, confirmer que les caractéristiques définissant la réception sont conformes aux critères du Tableau 1.

e) Conditions spécifiées

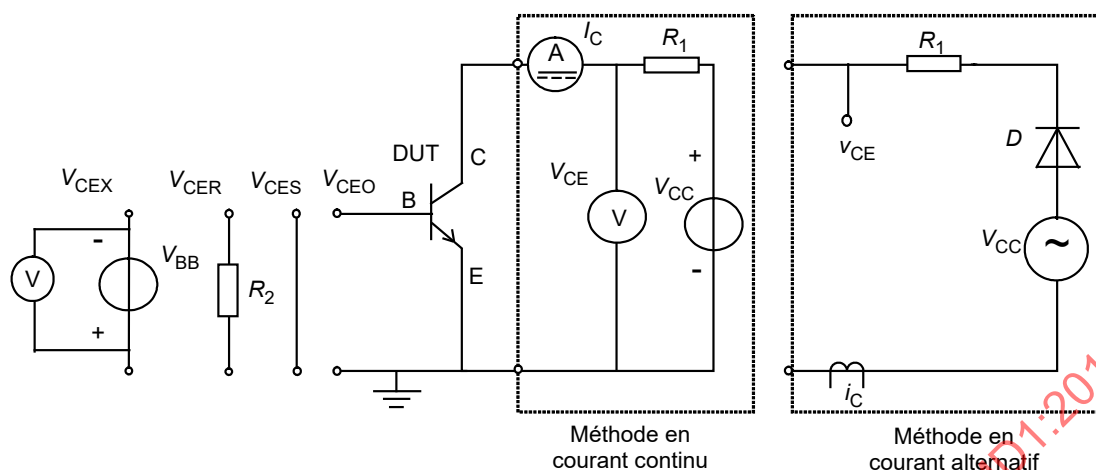
- Température ambiante ou température de boîtier ou température virtuelle de jonction T_c ou T_a ou T_{vj} ;
- Conditions de polarisation base-émetteur;
 - V_{CBO} : Circuit ouvert entre base et émetteur;
 - V_{CBX} : Conditions base-émetteur – V_{BB} ;
 - V_{CBR} : Résistance branchée entre base et émetteur;
 - V_{CBS} : Court-circuit entre base et émetteur;
- Fréquence du générateur V_{CC} , si elle est différente de 50 Hz à 60 Hz.

6.2.7 Tension collecteur-émetteur, tension de sortie

a) But

Vérifier qu'un transistor résiste aux tensions collecteur-émetteur assignées V_{CEO} , V_{CES} , V_{CER} , V_{CEX} ou à la tension de sortie V_O dans des conditions spécifiées.

b) Schéma de circuit



IEC 2917/10

Légende

DUT Dispositif en essai

Figure 8 – Circuit pour essais de tension collecteur-émetteur V_{CEO} , V_{CES} , V_{CER} , V_{CEX} , V_O

c) Description du circuit et exigences

R_1 est une résistance pour protection de circuit. V_{CC} est une tension d'alimentation continue ou alternative. V_{BB} est une tension continue d'alimentation.

d) Procédure d'essai

Il y a deux méthodes, à savoir la méthode en courant continu et la méthode en courant alternatif avec les circuits selon la Figure 8. La tension collecteur-émetteur est appliquée. Après l'essai, confirmer que les caractéristiques définissant la réception sont conformes aux critères du Tableau 1 ou 2.

e) Conditions spécifiées

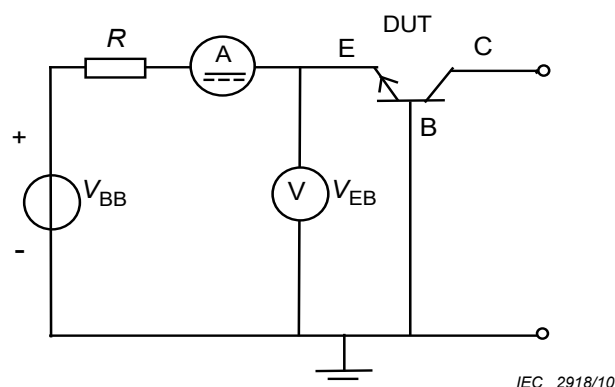
- Tension collecteur-émetteur V_{CE} ;
- Température ambiante ou température de boîtier ou température virtuelle de jonction T_c ou T_a ou T_{vj} ;
- Conditions de polarisation base-émetteur;
 - V_{CEO} : Circuit ouvert entre base et émetteur;
 - V_{CEX} : Conditions base-émetteur – V_{BB} ;
 - V_{CER} : Résistance branchée entre base et émetteur;
 - V_{CES} : Court-circuit entre base et émetteur;
 - V_O : Circuit d'entrée ouvert;
- Fréquence du générateur V_{CC} , si elle est différente de 50 Hz à 60 Hz.

6.2.8 Tension émetteur-base, tension d'entrée

a) But

Vérifier qu'un transistor résiste à la tension inverse émetteur-base assignée V_{EBO} ou à la tension d'entrée V_i dans des conditions spécifiées.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 9 – Circuit pour essais de tensions émetteur-base V_{EBO} et tension d'entrée V_I

c) Description du circuit et exigences

R est une résistance pour protection de circuit. V_{BB} est une tension continue d'alimentation.

d) Procédure d'essai

Appliquer la tension émetteur-base V_{EBO} ou la tension d'entrée V_I au DUT. Pour les transistors à résistance de polarisation la tension d'entrée est appliquée dans les deux polarités. Après l'essai, confirmer que les caractéristiques définissant la réception sont conformes aux critères du Tableau 1 ou 2.

e) Conditions spécifiées

- Courant résiduel émetteur-base;
- Température ambiante ou température de boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} ;
- Collecteur en circuit ouvert.

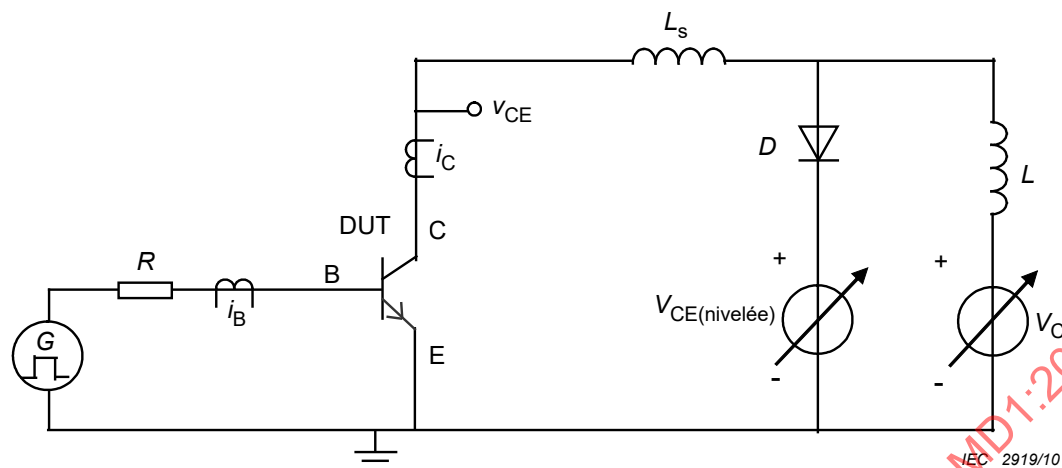
6.2.9 Aire de sécurité de fonctionnement (SOA)

6.2.9.1 Aire de sécurité de fonctionnement en polarisation inverse (RBSOA)

a) But

Vérifier qu'un transistor fonctionne en toute fiabilité sans défaillance dans la RBSOA.

b) Schéma de circuit et formes d'onde



Légende

DUT Dispositif en essai

Figure 10 – Circuit d'essai d'aire de sécurité de fonctionnement en polarisation inverse (RBSOA)

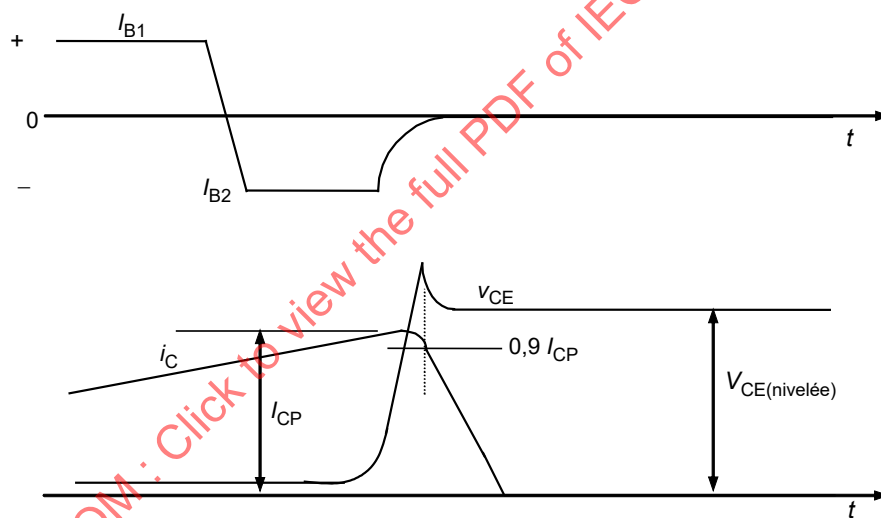
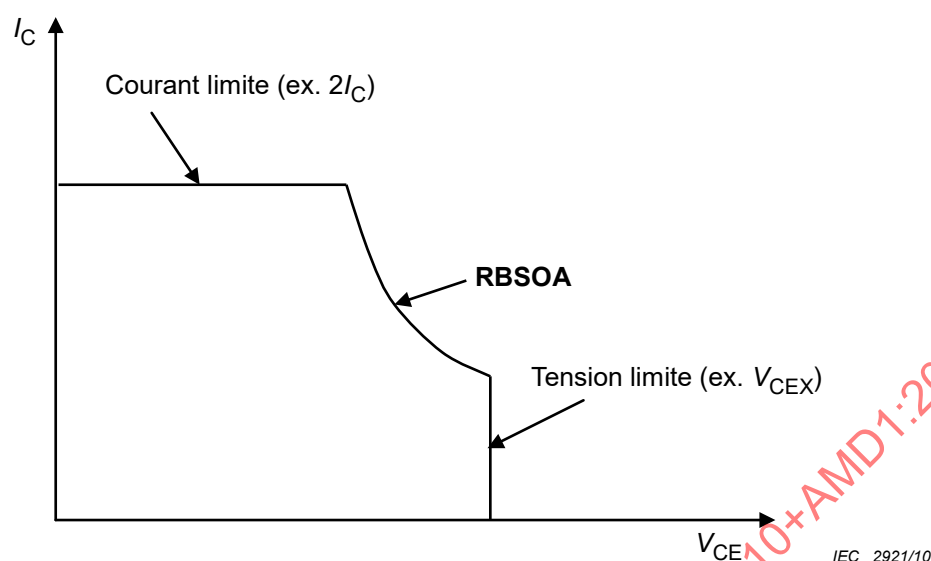


Figure 11a – Formes d'onde de courant de base i_B et de courant collecteur i_C pendant la coupure



NOTE Il convient d'appliquer cet essai pour la RBSOA comme ci-dessus.

Légende

RBSOA Aire de sécurité de fonctionnement en polarisation inverse

Figure 11b – Courbes RBSOA pendant la coupure

Figure 11 – Formes d'onde et courbes pour la RBSOA

c) Description du circuit et exigences

R est une résistance pour protection de circuit. V_{CC} est une tension d'alimentation réglable.

L est une charge inductive; $V_{CE(nivelée)}$ est une source de tension réglable pour la tension de blocage.

L_S est une inductance parasite de circuit. G est un générateur d'impulsions pour le courant de base.

D est la diode d'écrêtage.

La valeur de l'inductance de charge L doit être suffisamment élevée pour appliquer $V_{CE(nivelée)}$ au DUT au moins avant le début du temps de décroissance t_f .

d) Procédure d'essai

DUT est mis hors tension pour la valeur spécifiée de I_C . V_{CE} et I_C sont surveillées. Le DUT doit couper I_C et résister à $V_{CE} = V_{CE(nivelée)}$. Après l'essai ci-dessus, confirmer que les caractéristiques du DUT sont normales. Voir Tableau 1.

e) Conditions spécifiées

- Courant collecteur I_C ;
- Courant inverse de la base I_{B2} ;
- Tension collecteur-émetteur $V_{CE(nivelée)}$;
- Une seule fréquence d'impulsion ou fréquence d'essai f_{sw} ;
- Inductance L ;
- Valeur de l'inductance parasite non nivelée L_S ;
- Température ambiante ou température de boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .

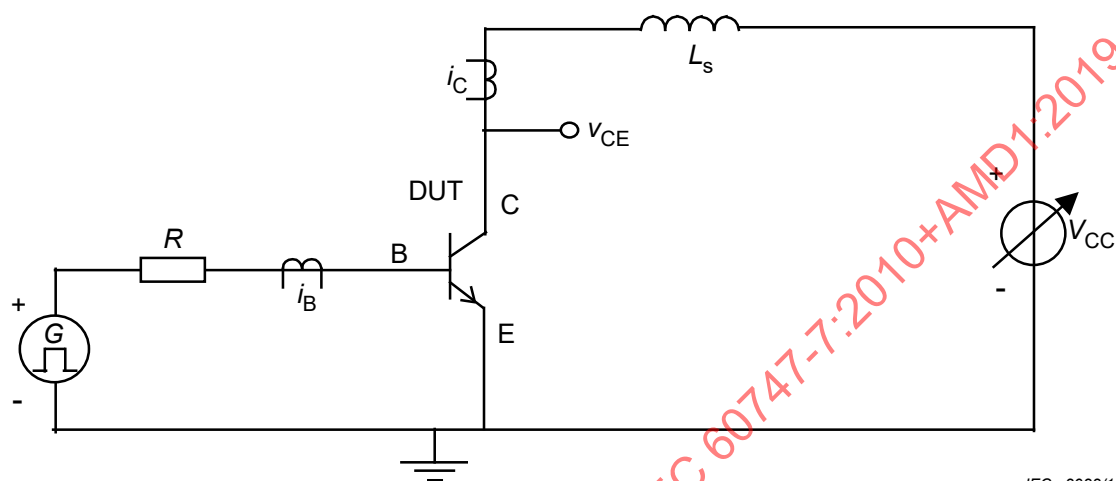
6.2.9.2 Aire de sécurité de fonctionnement en court-circuit (SCSOA)

a) But

Vérifier qu'un transistor fonctionne en toute fiabilité sans défaillance pendant un état de court-circuit de charge.

b) Schéma de circuit

La Figure 12 et la Figure 13 montrent le circuit pour essais de la SCSOA et des formes d'onde de commutation.



Légende

DUT Dispositif en essai

Figure 12 – Circuit pour essais de durée d'impulsion de sécurité de fonctionnement en court-circuit de charge (SCSOA)

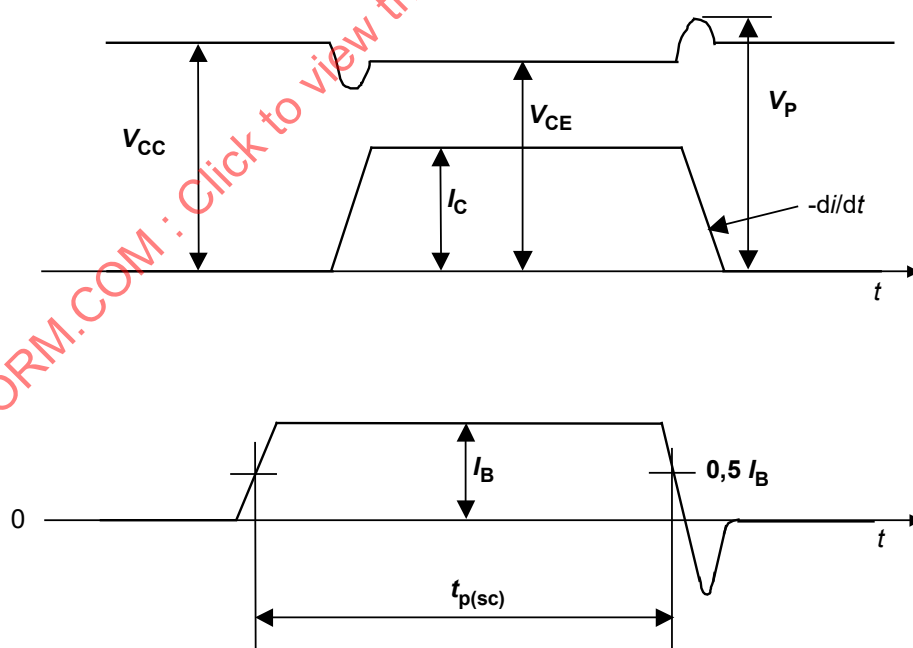


Figure 13 – Formes d'onde du courant de base i_B , du courant collecteur i_C et de la tension V_{CE} pendant un état de court-circuit de charge SCSOA

c) Description du circuit et exigences

L'impédance de circuit pour le circuit d'alimentation du collecteur dans la Figure 13 doit être suffisamment petite pour que V_P soit inférieure à $(V_{CE} + L_S(-di/dt))$.

V_P est la tension de crête transitoire pendant l'état de court-circuit de charge.

R est une résistance pour protection de circuit. V_{CC} est une source de tension réglable.

L_S est une inductance parasite de circuit. G est un générateur d'impulsions pour le courant de base.

d) Procédure d'essai

Régler la température à la valeur spécifiée. Le courant de base et la durée d'impulsion sont fixés aux valeurs spécifiées. La tension collecteur-émetteur V_{CE} est fixée à la valeur spécifiée. Le courant collecteur I_C , V_{CE} , et I_B sont surveillés afin de voir si le transistor se met sous tension et hors tension correctement ou non. Après l'essai ci-dessus, confirmer que les caractéristiques du DUT sont normales. Voir Tableau 1.

e) Conditions spécifiées

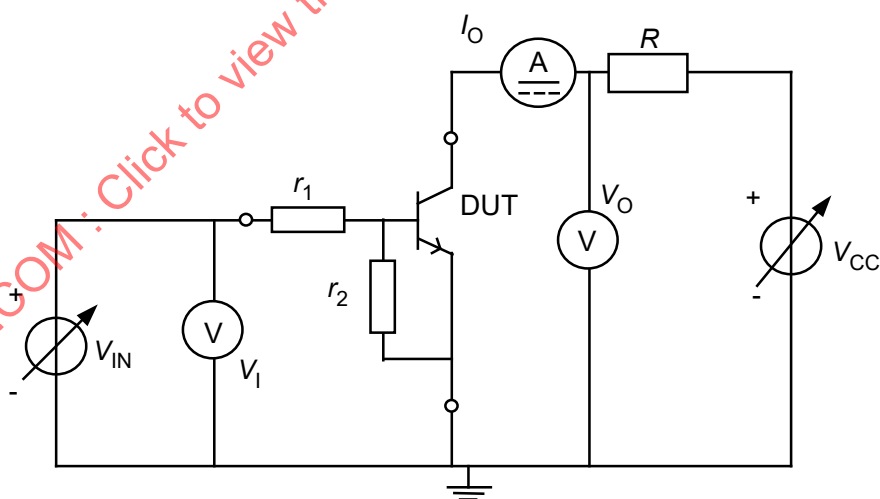
- Tension collecteur-émetteur $V_{CE} = V_{CC}$;
- Courant de base I_B ;
- Durée d'impulsion $t_{p(sc)}$;
- Valeur de l'inductance parasite L_S ;
- Température ambiante ou température de boîtier ou température virtuelle de jonction T_a ou T_c ou T_{vj} .

6.2.10 Courant de sortie (I_O)

a) But

Vérifier qu'un transistor à résistances de polarisation fonctionne en toute fiabilité sans défaillance sous le courant de sortie maximale.

b) Schéma de circuit



IEC 2924/10

Légende

DUT Dispositif en essai

Figure 14 – Schéma de circuit pour vérifier le courant de sortie I_O

c) Procédure de mesure

La tension d'entrée à l'état passant spécifiée est appliquée. La tension d'alimentation de sortie (V_{CC}) est ajustée à la valeur à laquelle le courant de sortie est égal à la valeur spécifiée.

d) Conditions spécifiées

- Température du point de référence ou de la jonction (T_a ou T_c);
- Tension d'entrée à l'état passant ($V_{I(on)}$) ou courant I ;
- Courant de sortie à l'état passant ($I_{O(on)}$).

6.2.11 Tension de maintien collecteur-émetteur

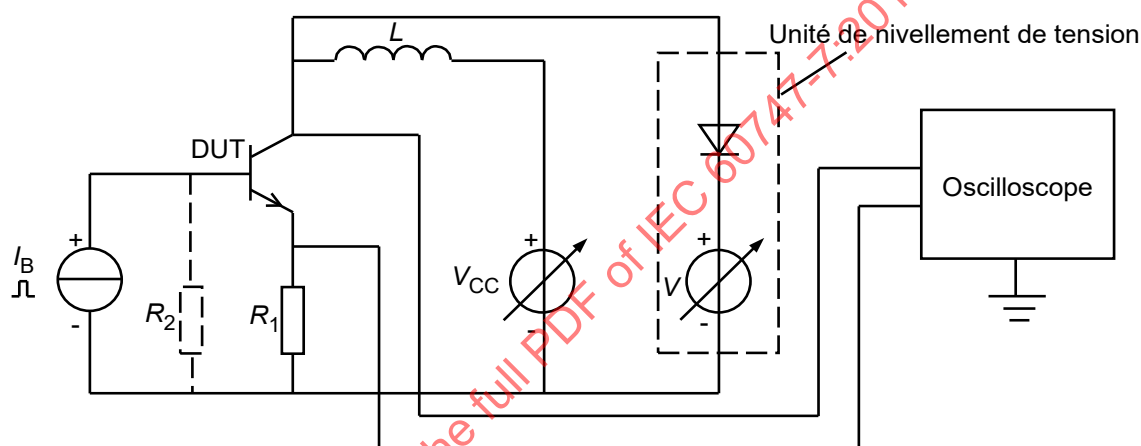
a) But

Vérifier qu'un transistor supportera la valeur assignée maximale de la tension de maintien collecteur-émetteur dans des conditions spécifiées sans être endommagé.

b) Précautions à prendre

Dans un essai préliminaire, il convient que l'action de l'unité de nivellement soit vérifiée en faisant décroître la tension réglable; ensuite il convient d'ajuster l'unité de nivellement à la valeur voulue de V_{CEO} qui correspond au courant spécifié I_C (point B de la Figure 16).

c) Schéma de circuit



Légende

DUT Dispositif en essai

IEC 2925/10

Figure 15 – Circuit de base pour la mesure de la tension de maintien collecteur-émetteur

d) Description du circuit et exigences

Le transistor est mis en conduction saturée en régime d'impulsions.

À cause de l'inductance L , l'interruption du courant de base provoque l'exploration d'un cycle courant-tension pour le transistor.

La résistance R_2 est nécessaire pour la mesure de $V_{CER(sus)}$.

Le générateur V_{CC} est réglable; il permet d'ajuster le courant collecteur à la valeur spécifiée.

R_1 est une résistance pour la mesure du courant.

Un dispositif de nivellement de tension, indiqué dans la Figure 15 comme étant une source de tension réglable en série avec une diode, limite la tension V_{CE} à la valeur assignée maximale $V_{CEO(sus)}$ ou $V_{CER(sus)}$.

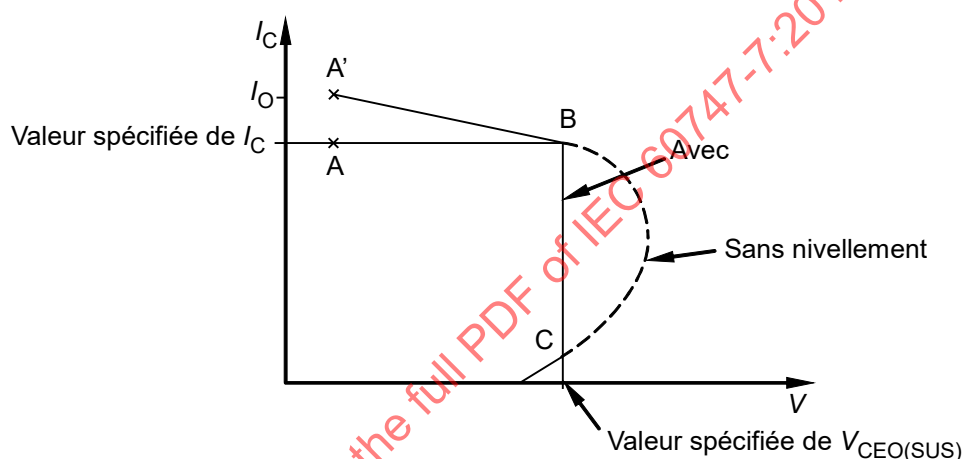
La valeur minimale de l'inductance L peut être donnée dans la spécification particulière; autrement, elle peut être calculée à partir de:

$$L_{\min} = (V - V_{CC}) \frac{t_{\text{off}}}{0,1 I_C}$$

Cela garantit que I_C ne chute pas de plus de 10 % pendant t_{off} .

e) Procédure de mesure

- 1) Régler le dispositif de nivellement pour qu'il agisse à la valeur assignée maximale $V_{\text{CEO(sus)}}$.
- 2) La tension V_{CC} étant mise à 0, régler le courant I_B (par exemple à 1/10 ou 1/5 du courant I_C spécifié) de telle façon que le courant I_C spécifié puisse être atteint pour une valeur V_{CE} inférieure à quelques volts (point A de la Figure 16) (c'est-à-dire en régime de saturation).
- 3) Augmenter progressivement la tension V_{CC} jusqu'à obtenir la valeur spécifiée du courant I_C pour la valeur assignée maximale de la tension $V_{\text{CEO(sus)}}$ (voir point B de la Figure 16).
Il en résulte que le courant de départ du cycle peut atteindre une valeur I_O légèrement supérieure à la valeur spécifiée de I_C (point A' de la Figure 16).



IEC 2926/10

Figure 16 – Caractéristique I_C en fonction de V_{CE}

f) Exigences

- 1) Le transistor est satisfaisant lorsque la trace du point B vers le point C ne passe pas à gauche de la ligne BC.
- 2) Lorsque le dispositif d'écrêtage n'est pas utilisé, le transistor est satisfaisant lorsque la trace contourne effectivement le point B, comme il est indiqué dans la Figure 16.
- 3) Les dispositifs doivent aussi satisfaire aux exigences du Tableau 1 après l'essai.

g) Conditions spécifiées

- Température de boîtier ou température ambiante (T_c ou T_a) ;
- Courant collecteur (I_C) ;
- Tension de maintien minimale ($V_{\text{CEO(sus)}}$ ou $V_{\text{CER(sus)}}$) ;
- Valeur de l'inductance L , s'il y a lieu ;
- Fréquence du générateur d'impulsions I_B , si elle diffère de 50 Hz ;
- Résistance R_2 ($V_{\text{CER(sus)}}$).

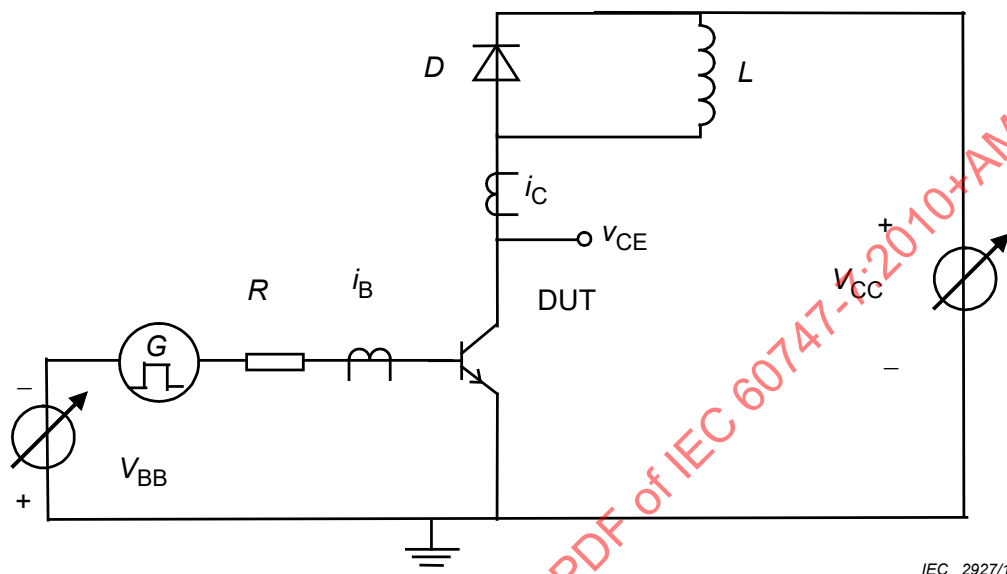
6.3 Méthodes de mesure

6.3.1 Intervalles de temps total d'établissement et énergie d'établissement avec charge inductive

a) But

Mesurer les intervalles de temps total d'établissement t_d , t_r , t_{on} et l'énergie d'établissement E_{on} d'un transistor dans des conditions spécifiées avec une charge inductive.

b) Schéma de circuit et formes d'onde



Légende

DUT Dispositif en essai

Figure 17a – Schéma de circuit pour mesurer les intervalles et l'énergie d'établissement

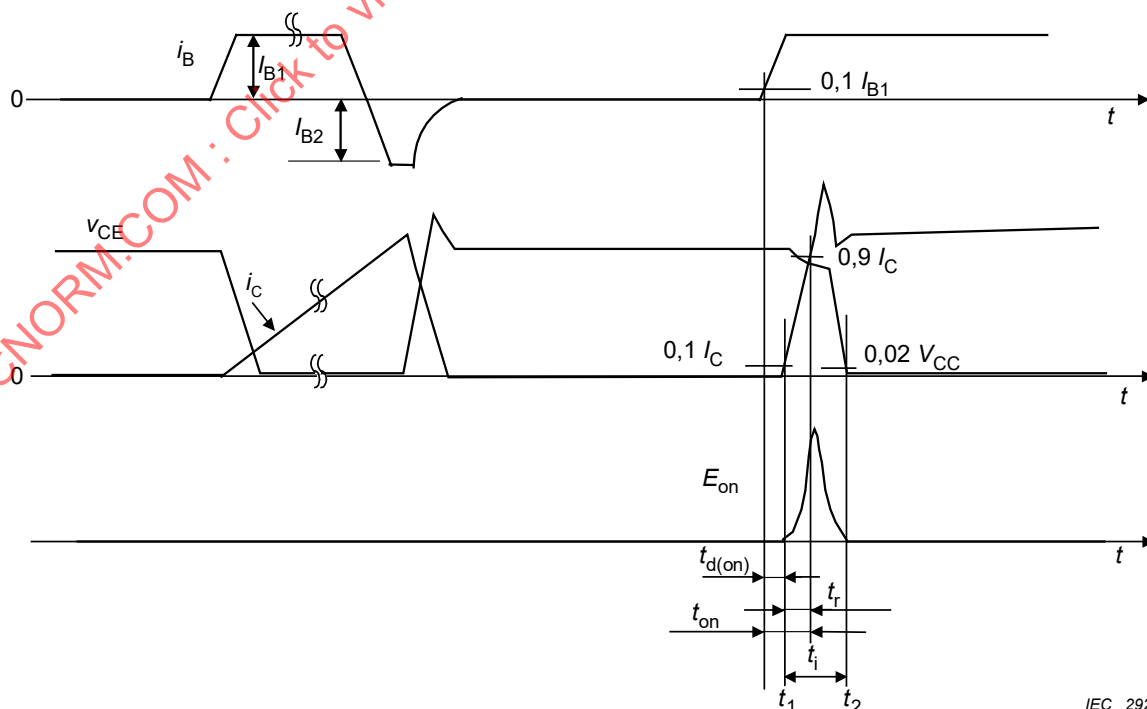


Figure 17b – Formes d'onde pendant les intervalles d'établissement

Figure 17 – Schéma de circuit et formes d'onde

c) Description du circuit et exigences

R , V_{BB} et le générateur d'impulsions G sont utilisés pour ajuster les valeurs de I_{B1} et I_{B2} .

R est une résistance pour protection de circuit. V_{CC} est une source de tension réglable.

L est une charge inductive.

D est une diode libre.

d) Procédure de mesure

L'amplitude de l'impulsion d'entrée I_{B1} et I_{B2} et la tension d'alimentation V_{CC} sont fixées aux valeurs spécifiées. Le transistor est mis sous tension et hors tension deux fois puis le second établissement est observé. Les formes d'onde du courant de base I_B , du courant collecteur I_C et de la tension collecteur-émetteur V_{CE} sont surveillées. E_{on} est calculée par l'équation

$$E_{on} = \int_{t_1}^{t_2} i_C \times v_{CE} \times dt.$$

e) Conditions spécifiées

- Température ambiante, température de boîtier ou température virtuelle de jonction (T_a , T_c ou T_{vj});
- Tension collecteur-émetteur (V_{CE1});
- Courant collecteur (I_{C1});
- Courant de base durant l'impulsion (I_{B1});
- Courant inverse de crête de la base (I_{B2}) (pour t_s , t_f et t_{off} seulement);
- Tension d'entrée (V_{BB} et G);
- Résistance (R);
- Caractéristiques de la diode libre qui affectent l'énergie d'établissement du transistor.

6.3.2 Intervalles de temps total de coupure et énergie de coupure avec charge inductive

a) But

Mesurer les intervalles de temps total de coupure t_s , t_f , t_{off} et l'énergie de coupure E_{off} d'un transistor dans des conditions spécifiées avec charge inductive.

b) Schéma de circuit et formes d'onde

Le schéma de circuit est le même que la Figure 17a.

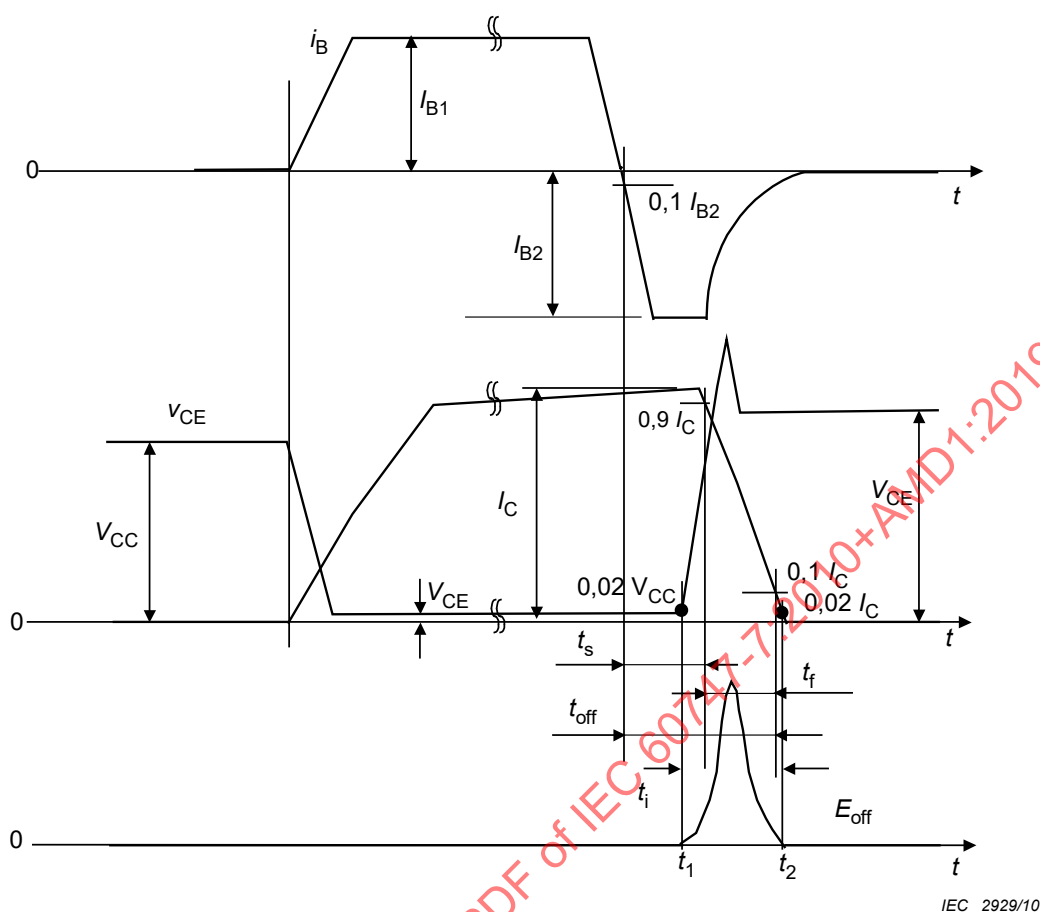


Figure 18 – Formes d'onde durant les intervalles de coupure

c) Description du circuit et exigences

R , V_{BB} et le générateur d'impulsions G sont utilisés pour ajuster les valeurs de I_{B1} et I_{B2} .

R est une résistance pour protection de circuit. V_{CC} est une source de tension réglable.

L est une charge inductive.

D est une diode libre.

d) Procédure de mesure

L'amplitude de l'impulsion d'entrée I_{B1} , I_{B2} et la tension d'alimentation V_{CC} sont fixées aux valeurs spécifiées. Le transistor est mis sous tension et mis hors tension. Les formes d'onde du courant de base I_B , du courant collecteur I_C et de la tension collecteur-émetteur V_{CE} sont surveillées. E_{off} est calculée par l'équation de l'intégrale $E_{off} = \int_{t_1}^{t_2} i_C \times v_{CE} \times dt$.

e) Conditions spécifiées

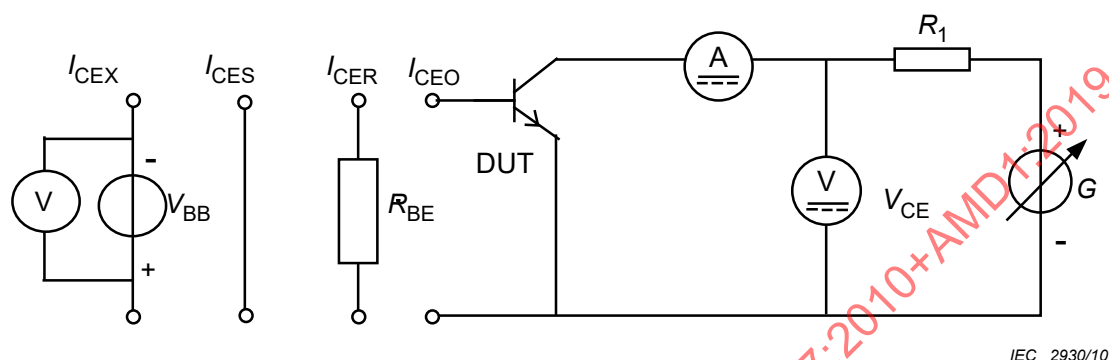
- Température ambiante, température de boîtier ou température virtuelle de jonction (T_a , T_c ou T_{vj});
- Tension collecteur-émetteur (V_{CE1});
- Courant collecteur (I_{C1});
- Courant de base durant l'impulsion (I_{B1});
- Courant inverse de crête de la base (I_{B2}) (pour t_s , t_f , et t_{off} seulement);
- Tension d'entrée (V_{BB} et G);
- Résistance (R);
- Caractéristiques de la diode libre qui affectent l'énergie d'établissement du transistor.

6.3.3 Courants résiduels collecteur-émetteur (méthode en courant continu)

a) But

Mesurer les courants résiduels collecteur-émetteur d'un transistor dans des conditions spécifiées.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 19 – Circuit de base pour la mesure des courants résiduels collecteur-émetteur

c) Description du circuit et exigences

La résistance R_1 est une résistance limitant le courant. Il convient que le montage base-émetteur soit tel que spécifié.

d) Procédure de mesure

Régler la température à la valeur spécifiée. Augmenter la tension jusqu'à ce que V_{CE} atteigne la valeur spécifiée.

Lire le courant résiduel sur l'ampèremètre A.

e) Conditions spécifiées

- Température ambiante ou température de boîtier (T_a ou T_c)
- Tension collecteur-émetteur (V_{CE})
- Réalisation du circuit de base:
 - pour I_{CEO} $I_B = 0$;
 - pour I_{CER} $R_{BE} = \dots \Omega$;
 - pour I_{CEX} $V_{BB} = \dots V$, $R = \dots \Omega$ ou $V_{BE} = \dots V$;
 - pour I_{CES} $V_{BE} = 0$.

6.3.4 Courant résiduel collecteur-base (méthode en courant continu)

Le courant résiduel collecteur-base est mesuré de la même manière que le courant résiduel collecteur-émetteur (voir 6.3.3), mais les bornes émetteur et base sont permutées. L'émetteur est laissé en circuit ouvert.

6.3.5 Courant résiduel émetteur-base (méthode en courant continu)

Le courant résiduel émetteur-base est mesuré de la même manière que le courant résiduel collecteur-émetteur (voir 6.3.3), sauf que l'émetteur est relié à l'ampèremètre et la base à la ligne commune. On laisse le collecteur en circuit ouvert.

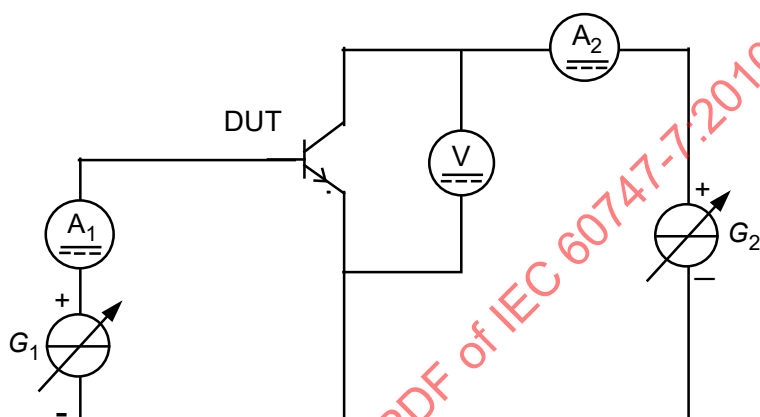
6.3.6 Tension de saturation collecteur-émetteur

6.3.6.1 Tension de saturation collecteur-émetteur (méthode en courant continu)

a) But

Mesurer la tension de saturation collecteur-émetteur d'un transistor dans des conditions spécifiées.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 20 – Circuit de base pour la mesure de la tension de saturation collecteur-émetteur (méthode en courant continu)

c) Précautions à prendre

En raison du risque que la puissance de dissipation maximale P_{tot} puisse être dépassée, il est important de suivre l'ordre indiqué dans la procédure de mesure.

Il peut être nécessaire de modifier le circuit de mesure en connectant, par exemple, un circuit limiteur de tension aux bornes du générateur G_2 .

d) Procédure de mesure

Régler la température à la valeur spécifiée.

Ajuster le courant de base à la valeur spécifiée lue sur l'ampèremètre A_1 .

Ajuster le courant collecteur à la valeur spécifiée lue sur l'ampèremètre A_2 .

Mesurer la tension de saturation collecteur-émetteur sur le voltmètre V .

e) Conditions spécifiées

- Température ambiante ou température de boîtier (T_a ou T_c);
- Courant de base (I_B);

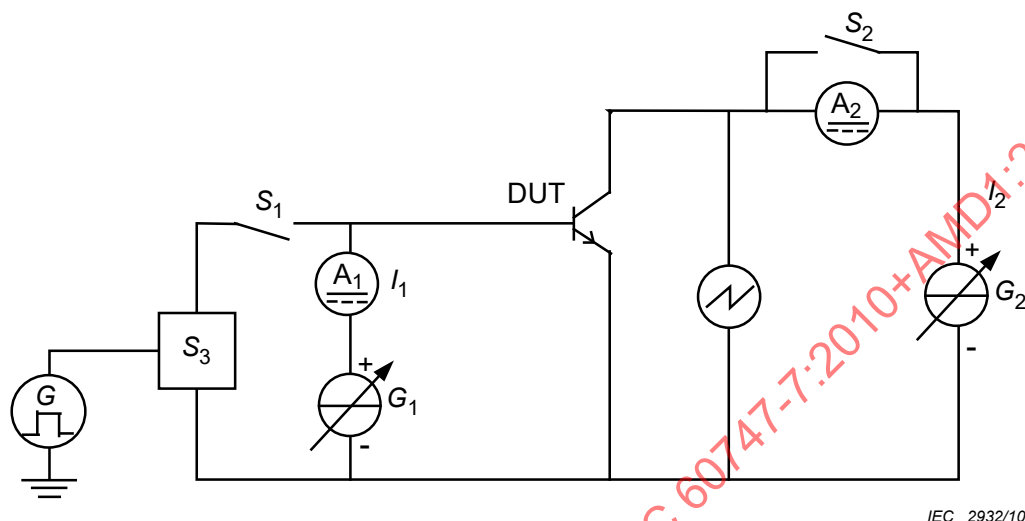
– Courant collecteur (I_C).

6.3.6.2 Tension de saturation collecteur-émetteur (méthode en impulsions)

a) But

Mesurer en impulsions la tension de saturation collecteur-émetteur d'un transistor.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 21 – Circuit de base pour la mesure de la tension de saturation collecteur-émetteur (méthode par impulsion)

c) Description du circuit et exigences

L'interrupteur électronique S_3 est normalement fermé; il n'est ouvert que lorsque des impulsions lui sont appliquées par le générateur d'impulsions G_3 .

Il convient que la valeur de la résistance interne du générateur de courant constant G_3 soit beaucoup plus grande que l'impédance d'entrée du transistor en mesure.

Il convient que la valeur de la résistance interne du générateur de courant constant G_2 soit beaucoup plus grande que la valeur de V_{CEsat}/I_C .

d) Précautions à prendre

Il convient que le temps de réponse aux variations de charge des générateurs de courant continu soit inférieur à la période de fonctionnement du transistor en mesure.

Il convient que la largeur des impulsions et le facteur d'utilisation spécifiés du générateur d'impulsions soient suffisamment petits de façon à ne causer aucune dissipation de chaleur appréciable dans le transistor en mesure.

Il convient que la tension maximale fournie par le générateur de courant continu G_2 ne dépasse pas la tension de claquage collecteur-émetteur du transistor.

e) Procédure de mesure

Régler la température à la valeur spécifiée.

L'interrupteur S_1 étant ouvert, aucun transistor n'étant dans le support de mesure, les bornes émetteur et base étant court-circuitées, régler le générateur de courant G_1 jusqu'à ce que le relevé de lecture de l'ampèremètre A_1 soit égal à la valeur spécifiée I_B .

L'interrupteur S_2 étant ouvert, aucun transistor n'étant dans le support de mesure, les bornes émetteur et collecteur étant court-circuitées, régler le générateur de courant G_2 jusqu'à ce que le relevé de lecture de l'ampèremètre A_2 soit égal à la valeur spécifiée I_C .

Le transistor en mesure étant dans le support de mesure, les interrupteurs S_1 et S_2 étant fermés et l'interrupteur S_3 actionné par G_3 , la valeur de V_{CEsat} correspond à la valeur de la tension constante de la partie plate de la forme d'onde pendant la période de fonctionnement observée sur l'oscilloscope.

f) Conditions spécifiées

- Température ambiante ou température de boîtier (T_a ou T_c);
- Courant de base (I_B);
- Courant collecteur (I_C);
- Durée et facteur d'utilisation (t_p , δ , de préférence $t_p = 300 \mu s$, $\delta \leq 2 \%$) des impulsions.

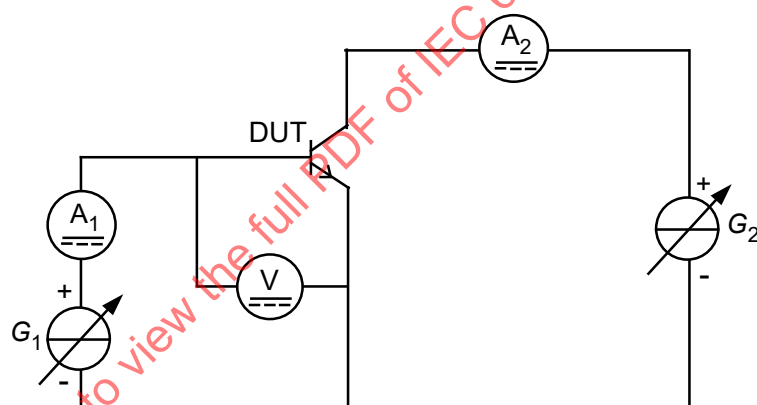
6.3.7 Tension de saturation base-émetteur

6.3.7.1 Tension de saturation base-émetteur (méthode en courant continu)

a) But

Mesurer la tension de saturation base-émetteur d'un transistor dans des conditions spécifiées.

b) Schéma de circuit



IEC 2933/10

Légende

DUT Dispositif en essai

Figure 22 – Circuit de base pour la mesure de la tension de saturation base-émetteur (méthode en courant continu)

c) Précautions à prendre

On peut avoir des difficultés à parvenir aux conditions électriques spécifiées et, dans certains cas, il y a un risque que la dissipation maximale du transistor soit dépassée. Il est donc important de suivre l'ordre indiqué dans l'exécution.

Il peut être nécessaire de modifier le circuit de mesure en connectant, par exemple, un circuit limiteur de tension aux bornes du générateur G_2 .

d) Procédure de mesure

Régler la température à la valeur spécifiée.

Ajuster le courant de base à la valeur spécifiée lue sur l'ampèremètre A_1 .

Ajuster le courant collecteur à la valeur spécifiée lue sur l'ampèremètre A_2 .

Mesurer la tension de saturation base-émetteur sur le voltmètre V.

e) Conditions spécifiées

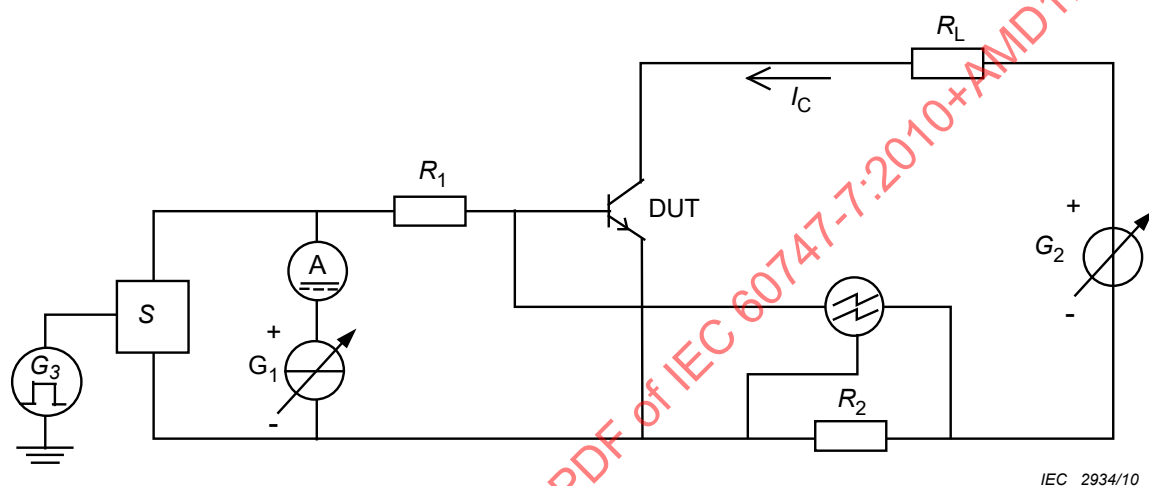
- Température ambiante ou température de boîtier (T_a ou T_c);
- Courant de base (I_B);
- Courant collecteur (I_C).

6.3.7.2 Tension de saturation base-émetteur (méthode en impulsions)

a) But

Mesurer la tension de saturation base-émetteur dans des conditions d'impulsion.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 23 – Circuit de base pour la mesure de la tension de saturation base-émetteur (méthodes par impulsion)

c) Description du circuit et exigence

Le générateur de courant G_1 fournit le courant de base.

L'interrupteur électronique S est normalement fermé et ouvert seulement lorsque le générateur G_3 lui applique une impulsion à la base. Il convient de choisir la fréquence de répétition et le facteur d'utilisation des impulsions d'une manière qui évite tout échauffement significatif du transistor en mesure (voir 6.6.10 de l'IEC 60747-1:2006).

Choisir la valeur de la résistance R_1 de sorte à atteindre le courant spécifié du collecteur avec le générateur de tension G_2 . Le courant du collecteur est mesuré au moyen de la résistance R_2 qui est connectée à l'oscilloscope.

d) Procédure de mesure

Régler la température à la valeur spécifiée.

Régler le courant de base, lu sur l'ampèremètre A , à la valeur spécifiée.

Régler le courant du collecteur, indiqué par l'oscilloscope, à la valeur spécifiée.

Mesurer la tension de saturation base-émetteur, au moyen de l'oscilloscope.

e) Conditions spécifiées

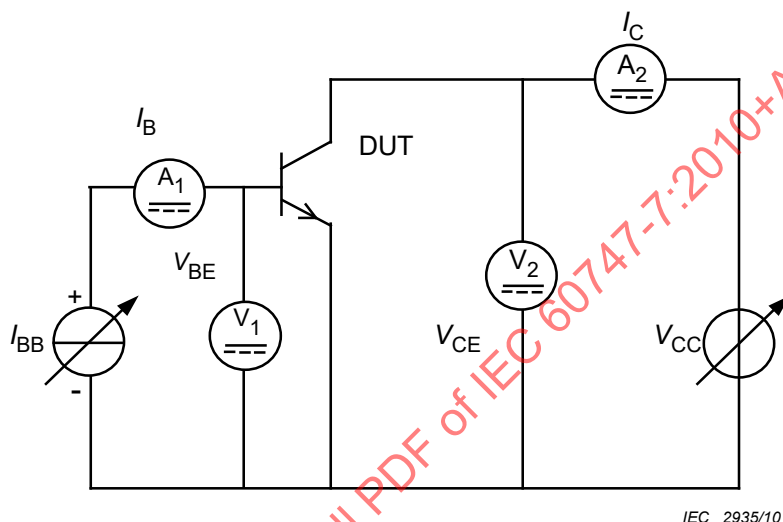
- Température ambiante ou température de boîtier (T_a ou T_c) ou température virtuelle de jonction (T_{vj});
- Courant de base (I_B);
- Courant collecteur (I_C);
- Durée d'impulsion (t_p) et facteur d'utilisation (δ), de préférence $t_p = 300 \mu s$, $\delta < 2 \%$.

6.3.8 Tension base-émetteur (méthode en courant continu)

a) But

Mesurer la tension base-émetteur d'un transistor dans des conditions spécifiées.

b) Schéma de circuit



IEC 2935/10

Légende

DUT Dispositif en essai

Figure 24 – Circuit de base pour la mesure de la tension base-émetteur (méthode en courant continu)

c) Procédure de mesure

Régler la température à la valeur spécifiée.

Ajuster la tension d'alimentation V_{CC} pour obtenir la tension spécifiée V_{CE} indiquée par le voltmètre V_2 .

Augmenter le courant fourni par le générateur de courant I_{BB} jusqu'à ce que l'ampèremètre indique le courant collecteur I_C spécifié.

Il convient de vérifier et ajuster, si nécessaire, la tension collecteur-émetteur V_{CE} .

Le voltmètre V_1 indique la valeur de la tension base-émetteur.

d) Conditions spécifiées

- Température ambiante ou température de boîtier (T_a ou T_c);
- Courant collecteur (I_C);
- Tension collecteur-émetteur (V_{CE}).

6.3.9 Capacités

6.3.9.1 Capacité de sortie en montage base commune

a) But

Mesurer la capacité de sortie d'un transistor dans des conditions spécifiées.

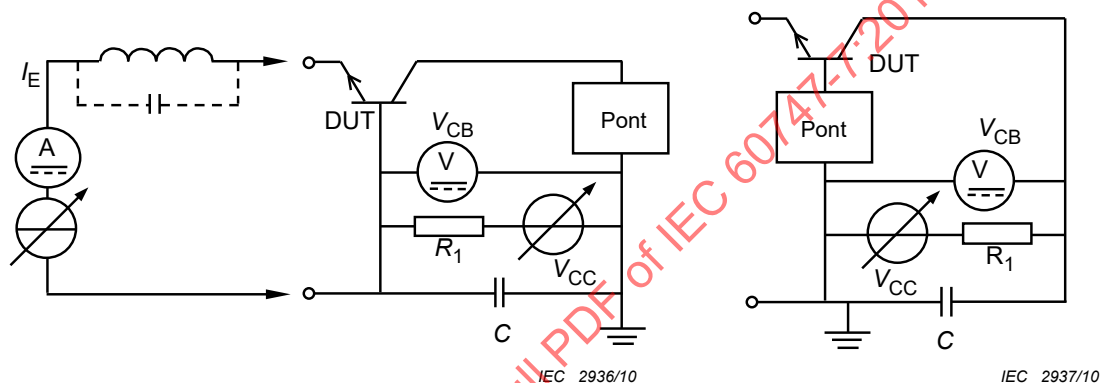
Deux méthodes sont indiquées:

- méthode 1, utilisant un pont dipôle;
- méthode 2, utilisant un pont tripôle. Cette méthode convient particulièrement pour la mesure précise de faibles capacités de sortie.

Dans la méthode 1, le pont doit être capable de laisser passer le courant de polarisation continu, tandis que, dans la méthode 2 (pont tripôle), cela n'est pas nécessaire.

6.3.9.1.1 Méthode 1: pont dipôle

a) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 25a – Transistor avec borne de base reliée au boîtier Figure 25b – Transistor avec borne collecteur reliée au boîtier

Figure 25 – Circuit de base pour la mesure de la capacité de sortie en montage base commune utilisant un pont dipôle

b) Description du circuit et exigences

Il convient que le pont soit capable de laisser passer le courant collecteur requis sans altérer la précision de la mesure. On peut aussi brancher une inductance aux bornes du pont. Il convient que le condensateur C présente un court-circuit à la fréquence de mesure. Un circuit de polarisation est branché entre les bornes émetteur et base s'il est souhaité de mesurer la capacité dans des conditions autres qu'émetteur dans l'air.

c) Procédure de mesure

Régler la température à la valeur spécifiée.

Régler à zéro l'indication du capacimètre, le circuit de mesure étant branché.

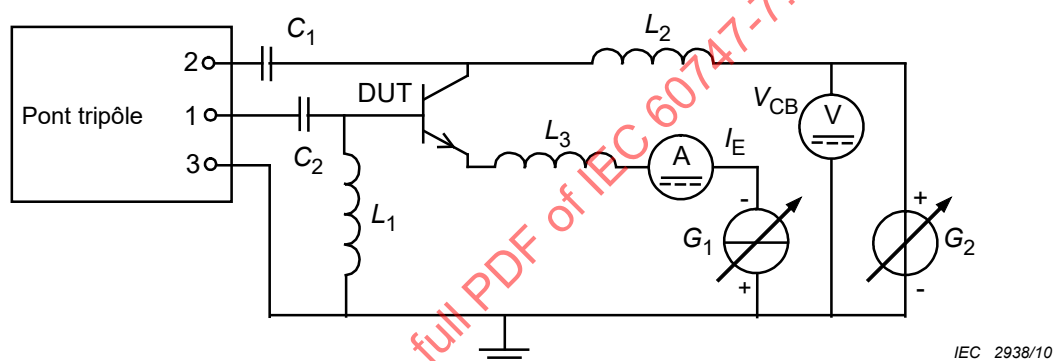
Insérer le transistor en mesure dans le support de mesure et, les conditions de polarisation spécifiées étant appliquées, mesurer la capacité de sortie.

d) Conditions spécifiées

- Température ambiante ou température de boîtier (T_a ou T_c);
- Tension collecteur-base (V_{CB});
- Courant émetteur (I_E), généralement nul;
- Fréquence de mesure (f), si elle diffère de 1 MHz;
- Conditions de montage du transistor, s'il y a lieu.

6.3.9.1.2 Méthode 2: pont tripôle

a) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 26 – Circuit de base pour la mesure de C_{CB} utilisant un pont tripôle

b) Description du circuit et exigences

Il convient que le pont tripôle soit capable de fournir une mesure de la capacité entre les bornes 1 et 2 indépendamment de toute impédance qui existe entre l'une de ces bornes et les blindages réunis à la borne de masse (3). (Voir 6.3.14.2 pour plus de détails sur le pont tripôle)

Il convient que les condensateurs C_1 et C_2 présentent un court-circuit à la fréquence de mesure. Il convient que les inductances L_1 , L_2 et L_3 aient une impédance élevée à la fréquence de mesure.

La figure montre le cas où il est impossible ou indésirable de laisser passer le courant continu dans le pont. Si le pont peut laisser passer le courant de polarisation requis sans altérer la précision de la mesure, le circuit peut être simplifié de telle sorte que le courant continu de polarisation soit fourni à travers les bornes du pont.

Si le courant émetteur spécifié est nul, on supprime le circuit de polarisation émetteur.

Si le transistor en mesure est un dispositif à quatre bornes (le boîtier métallique est isolé électriquement des trois autres bornes), il convient que la quatrième borne (boîtier) soit reliée à la borne de terre du pont.

c) Précautions à prendre

Il convient que les capacités parasites soient réduites le plus possible.

Un plan de référence du dispositif doit être défini pour la mesure et le blindage des fils du dispositif doit s'étendre à ce plan.

Il convient que la méthode de montage du transistor soit spécifiée et très détaillée pour obtenir des résultats précis et reproductibles. Par exemple, il convient que le support de mesure soit spécifié de telle façon que la mesure de la capacité soit indépendante de la longueur des fils du transistor et que la capacité résultante se réfère au plan de référence de mesure.

d) Procédure de mesure

Régler la température à la valeur spécifiée.

Régler le pont à la fréquence de mesure spécifiée et le régler pour obtenir une indication nulle avec le circuit en place mais sans transistor dans le support d'essai.

Insérer le transistor en mesure dans le support d'essai et mesurer la capacité de sortie, les conditions de polarisation spécifiées étant appliquées, en équilibrant le pont.

e) Conditions spécifiées

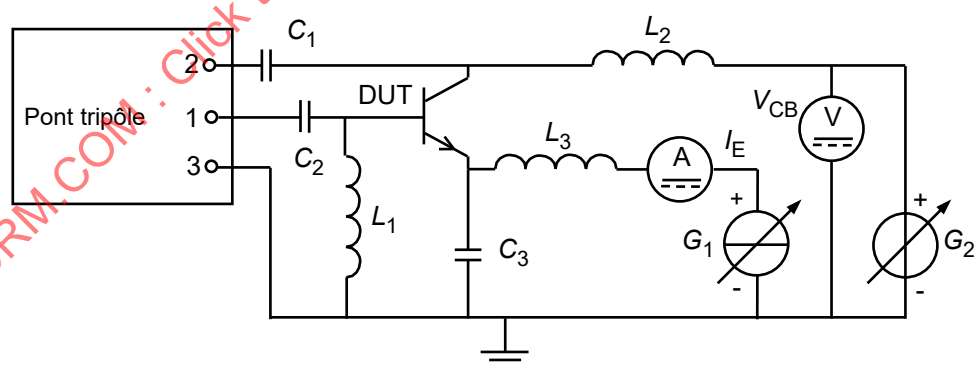
- Température ambiante ou température de boîtier (T_a ou T_c);
- Tension collecteur-base (V_{CB});
- Courant émetteur (I_E), généralement nul;
- Fréquence de mesure (f), si elle diffère de 1 MHz;
- Plan de référence de mesure;
- Conditions de montage, s'il y a lieu.

6.3.9.2 Capacité base-collecteur

a) But

Mesurer la capacité collecteur-base d'un transistor dans des conditions spécifiées.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 27 – Circuit de base pour la mesure de C_{cb} utilisant un pont tripôle

c) Description du circuit et exigences

Il convient que le condensateur C_3 , entre la borne émetteur et la terre, présente un court-circuit à la fréquence de mesure.

d) Procédure de mesure

La méthode de mesure pour la capacité de sortie en montage base commune, méthode 2 (pont tripôle) décrite en 6.3.9.1.2 peut être utilisée pour cette mesure.

6.3.10 Paramètres hybrides (petits et forts signaux)

6.3.10.1 Généralités

Bien que l'Article 3 (qui traite des valeurs limites et caractéristiques essentielles) spécifie que les paramètres à indiquer seraient ceux relatifs au montage émetteur commun, il est parfois préférable de mesurer les paramètres en montage base commune et de calculer ceux du montage émetteur commun (exception faite du cas de h_{21e} où une mesure en montage collecteur commun peut être utilisée et où h_{21e} peut être calculé à partir de h_{21c}).

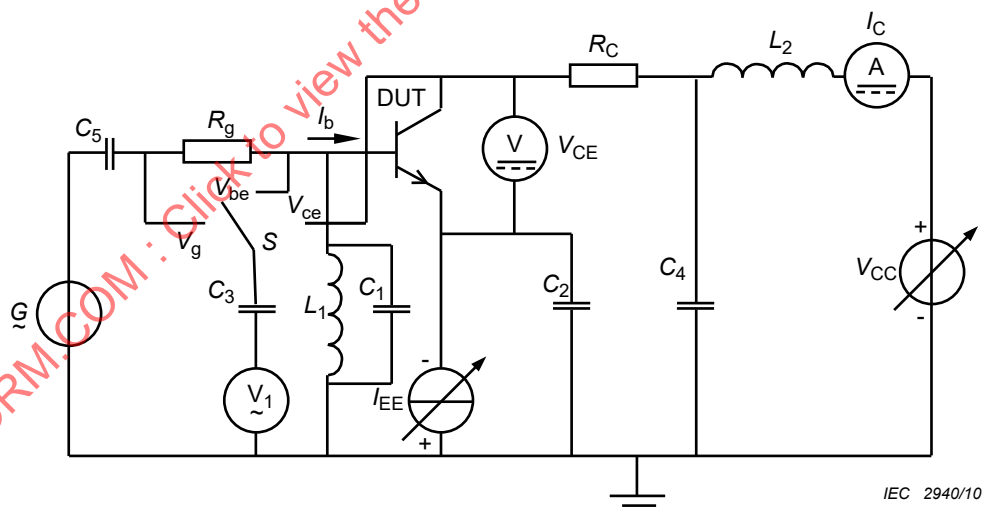
Les méthodes de mesure décrites dans ce paragraphe sont destinées à mesurer les quatre paramètres hybrides dans la gamme de fréquences où leurs composantes réactives sont négligeables devant leurs composantes non réactives. Pour que ces conditions soient réalisées, la fréquence de mesure devra être suffisamment basse, afin que les effets des composantes réactives soient négligeables. Cependant, à une fréquence relativement basse, telle que 1 000 Hz, les composantes réactives peuvent être tout à fait appréciables.

6.3.10.2 Impédance d'entrée, sortie en court-circuit, pour de petits signaux, en montage émetteur commun h_{11e} , rapport de transfert direct du courant, sortie en court-circuit, pour de petits signaux, en montage émetteur commun ratio h_{21e}

a) But

Mesurer, en montage émetteur commun et en petits signaux, l'impédance d'entrée et le rapport de transfert direct du courant, la sortie étant court-circuitée au point de vue alternatif, dans des conditions spécifiées.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 28 – Circuit de base pour la mesure de h_{11e} et h_{21e}

c) Description du circuit et exigences

Les condensateurs C_2 à C_5 doivent présenter des courts-circuits à la fréquence de mesure. La résistance R_C est une résistance normalisée de précision, de faible valeur comparée à

$1/h_{22e}$.

R_g doit être étalonnée avec précision. V_1 est un voltmètre électronique alternatif.

Les capacités parasites entre base et masse et entre collecteur et masse doivent être faibles.

L'inductance L_1 doit avoir une réactance élevée par rapport à h_{11e} et peut être accordée par un condensateur en parallèle C_1 à la fréquence de mesure.

d) Procédure de mesure

Augmenter successivement la tension collecteur et le courant émetteur jusqu'à ce que les conditions spécifiées de polarisation soient appliquées au dispositif, en prenant soin de ne pas dépasser les valeurs assignées du dispositif pendant le réglage.

Régler le générateur de signal G à la fréquence spécifiée; mesurer V_{CE} , V_g et V_{be} à l'aide du voltmètre électrode à forte impédance V_1 .

h_{11e} est calculé de la manière suivante:

$$h_{11e} = \frac{V_{be}}{I_b} \quad I_b = \frac{V_g - V_{be}}{R_g} \quad h_{11e} = R_g \frac{V_{be}}{V_g - V_{be}}$$

Si R_g est grand par rapport à h_{11e} , $V_g \gg V_{be}$

alors:

$$h_{11e} \approx R_g \frac{V_{be}}{V_g}$$

Si V_g est maintenu à une valeur constante, l'appareil indiquant V_{be} peut être étalonné directement en termes de h_{11e} .

h_{21e} est calculé de la manière suivante:

$$h_{21e} = \frac{I_c}{I_b} \quad I_c = \frac{V_{ce}}{R_c} \quad I_b = \frac{V_g - V_{be}}{R_g}$$

$$h_{21e} = \frac{V_{ce}}{R_c} \cdot \frac{R_g}{V_g - V_{be}}$$

Si R_g est grand par rapport à h_{11e} , $V_g \gg V_{be}$

alors:

$$h_{21e} \approx \frac{V_{ce}}{V_g} \cdot \frac{R_g}{R_c}$$

Si V_g est maintenu à une valeur constante, l'appareil indiquant V_{ce} peut être étalonné directement en termes de h_{21e} .

e) Conditions spécifiées

– Température ambiante ou température de boîtier (T_a ou T_c);

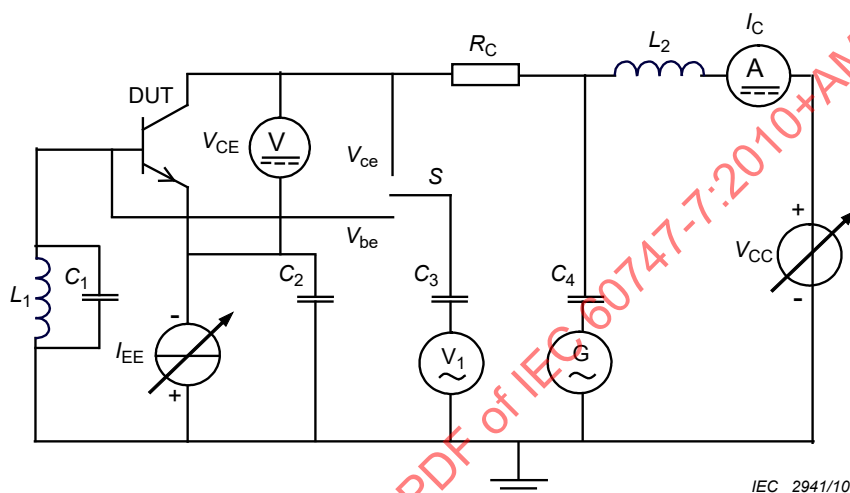
- Fréquence de mesure (f);
- Courant collecteur (I_C);
- Tension collecteur-émetteur (V_{CE}).

6.3.10.3 Rapport de transfert inverse de la tension, entrée en circuit ouvert, pour de petits signaux, en montage émetteur commun h_{12e}

a) But

Mesurer le rapport de transfert inverse de la tension, en émetteur commun et en petits signaux, d'un transistor, l'entrée étant en circuit ouvert pour le courant alternatif, dans des conditions spécifiées.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 29 – Circuit de base pour la mesure de h_{12e}

c) Description du circuit et exigences

V_{be} et V_{ce} sont mesurés sur le voltmètre électronique V_1 .

Les condensateurs C_2 à C_4 doivent présenter des courts-circuits à la fréquence de mesure.

L'inductance L_1 doit avoir une réactance élevée par rapport à h_{11e} et peut être accordée par un condensateur en parallèle C_1 à la fréquence de mesure.

A la fréquence de mesure, la réactance de L_2 doit être grande par rapport à l'impédance de sortie du générateur G .

d) Procédure de mesure

Augmenter la tension d'alimentation du collecteur V_{CC} jusqu'à atteindre la tension spécifiée collecteur-émetteur.

Augmenter la valeur de sortie du générateur de courant émetteur jusqu'à atteindre le courant collecteur spécifié indiqué par l'ampèremètre A . Il convient de vérifier et ajuster, si nécessaire, la tension collecteur-émetteur.

Augmenter la valeur de sortie du générateur de signal G jusqu'à ce que la valeur quadratique moyenne de la tension collecteur atteinte soit approximativement égale à un dixième de la

valeur spécifiée de la tension collecteur-émetteur. Celle-ci doit être mesurée sur le voltmètre électronique V_1 qui indique V_{ce} .

Calculer h_{12e} à partir de la formule: $h_{12e} = \frac{V_{be}}{V_{ce}}$.

Si V_{ce} est maintenu à une valeur constante, l'appareil indiquant V_{be} peut être étalonné directement en termes de h_{12e} .

e) Conditions spécifiées

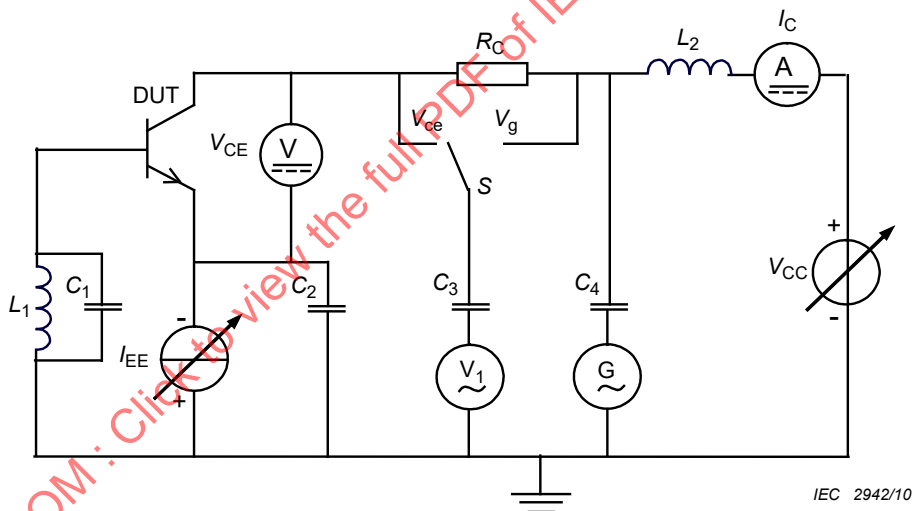
- Température ambiante ou température de boîtier (T_a ou T_c);
- Fréquence de mesure (f);
- Courant collecteur (I_C);
- Tension collecteur-émetteur (V_{CE}).

6.3.10.4 Admittance de sortie, entrée en circuit ouvert, pour de petits signaux, en montage émetteur commun h_{22e}

a) But

Mesurer l'admittance de sortie, en émetteur commun et en petits signaux, d'un transistor, l'entrée étant en circuit ouvert pour le courant alternatif, dans des conditions spécifiées.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 30 – Circuit de base pour la mesure de h_{22e}

c) Description du circuit et exigences

Les condensateurs C_2 à C_4 doivent présenter des courts-circuits à la fréquence de mesure. La résistance R_C est une résistance normalisée de précision, de faible valeur comparée à $1/h_{22e}$. L'inductance L_1 doit avoir une réactance élevée par rapport à h_{11e} et peut être accordée par un condensateur en parallèle C_1 à la fréquence de mesure.

V_{ce} et V_g sont mesurés à l'aide d'un voltmètre électronique V_1 . L'impédance du voltmètre électronique utilisé pour mesurer V_{ce} doit être grande par rapport à $1/h_{22e}$.

d) Procédure de mesure

Augmenter la tension d'alimentation du collecteur V_{CC} jusqu'à atteindre la tension spécifiée collecteur-émetteur.

Augmenter le courant du générateur de courant dans l'émetteur jusqu'à atteindre le courant collecteur spécifié indiqué par l'ampèremètre A. Il convient de vérifier et ajuster, si nécessaire, la tension collecteur-émetteur.

Augmenter la valeur de sortie du générateur de signal G jusqu'à ce que la valeur quadratique moyenne de la tension collecteur atteinte soit approximativement égale à un dixième de la valeur spécifiée de la tension collecteur-émetteur.

$$h_{22e} = \frac{I_c}{V_{ce}} \quad I_c = \frac{V_g - V_{ce}}{R_c}$$

$$h_{22e} = \frac{V_g - V_{ce}}{V_{ce} R_c}$$

Si V_g est maintenu à une valeur constante, l'appareil indiquant V_{ce} peut être étalonné directement en termes de h_{22e} .

e) Conditions spécifiées

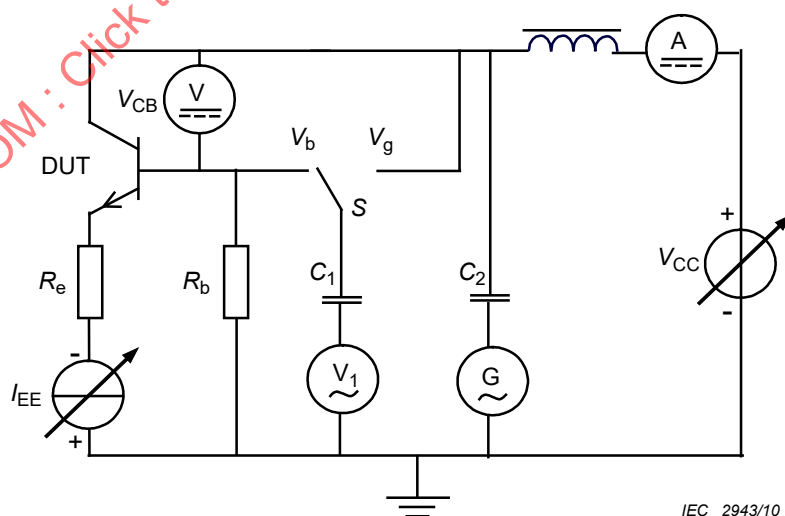
- Température ambiante ou température de boîtier (T_a ou T_c);
- Fréquence de mesure (f);
- Courant collecteur (I_c);
- Tension collecteur-émetteur (V_{CE}).

6.3.10.5 Admittance de sortie, entrée en circuit ouvert, pour de petits signaux, en montage base commune h_{22b}

a) But

Mesurer l'admittance de sortie, en base commune et en petits signaux, d'un transistor, l'entrée étant en circuit ouvert au point de vue alternatif, dans des conditions spécifiées.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 31 – Circuit de base pour la mesure de h_{22b}

c) Description du circuit et exigences

Les condensateurs C_1 et C_2 doivent présenter des courts-circuits à la fréquence de mesure.

R_e doit être grand par rapport à $z_{11b} + R_b$. V_b et V_g sont mesurés sur un voltmètre électronique V_1 .

d) Procédure de mesure

Augmenter la tension d'alimentation du collecteur V_{CC} jusqu'à atteindre la tension spécifiée collecteur-base.

Augmenter le courant du générateur dans l'émetteur jusqu'à atteindre le courant collecteur spécifié indiqué par l'ampèremètre A. La tension collecteur-base doit être vérifiée et ajustée, si nécessaire. Déconnecter alors le voltmètre V_{CB} .

Augmenter la valeur de sortie du générateur de signal G jusqu'à ce que la valeur quadratique moyenne de la tension collecteur atteinte soit approximativement égale à un dixième de la valeur spécifiée de la tension collecteur-émetteur.

$$h_{22b} = \frac{I_c}{V_{cb}} \quad I_c \approx I_B, \text{ car l'émetteur est en circuit ouvert}$$

alors:

$$h_{22b} \approx \frac{I_b}{V_{cb}} \quad I_b = \frac{V_b}{R_b} \quad V_{cb} = V_g - V_b \quad h_{22b} \approx \frac{V_b}{R_b(V_g - V_b)}$$

Si R_b est petit par rapport à $1/h_{22b}$, $V_g \gg V_b$

alors:

$$h_{22b} \approx \frac{V_b}{V_g \cdot R_b}$$

Si V_g est maintenu à une valeur constante, l'appareil indiquant V_b peut être étalonné directement en termes de h_{22b} .

e) Conditions spécifiées

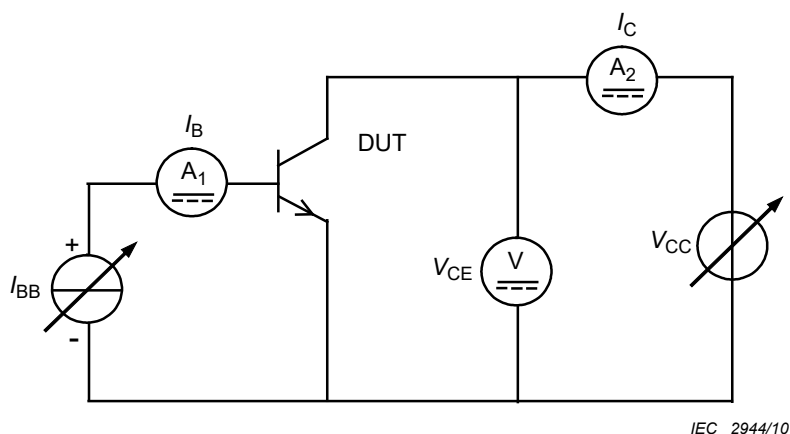
- Température ambiante ou température de boîtier (T_a ou T_c);
- Fréquence de mesure (f);
- Courant collecteur (I_C);
- Tension collecteur-base (V_{CB}).

6.3.10.6 Rapport de transfert direct du courant en montage émetteur commun (h_{21E}) (la tension de sortie étant maintenue constante) (méthodes en continu et en impulsions)

a) But

Mesurer la valeur statique du rapport de transfert du courant direct en émetteur commun d'un transistor dans des conditions spécifiées.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 32 – Circuit de base pour la mesure de h_{21E}

c) Description du circuit et exigences

Pour une valeur fixée de I_C , l'ampèremètre indiquant le courant de base I_B peut être étalonné directement en termes de h_{21E} . On peut remplacer l'alimentation à courant constant par un générateur d'impulsions; dans ce cas, il convient que les deux ampèremètres soient des appareils de lecture de crête.

d) Procédure de mesure

Régler la température à la valeur spécifiée.

Ajuster la tension d'alimentation V_{CC} pour obtenir la tension spécifiée V_{CE} indiquée par le voltmètre V.

Augmenter le courant fourni par le générateur de courant I_{BB} jusqu'à ce que l'ampèremètre indique le courant collecteur I_C spécifié.

Il convient de vérifier et ajuster, si nécessaire, la tension collecteur-émetteur V_{CE} .

$$h_{21E} = \frac{I_C}{I_B}$$

e) Conditions spécifiées

- Température ambiante ou température de boîtier (T_a ou T_c);
- Courant collecteur (I_C);
- Tension collecteur-émetteur (V_{CE}).

Si l'on utilise une méthode en impulsions:

- Durée des impulsions et facteur d'utilisation du générateur d'impulsions (t_p, δ), de préférence $t_p = 300 \mu s$, $\delta < 2 \%$.

6.3.11 Résistance thermique

6.3.11.1 Généralités

La mesure de la résistance thermique R_{th} implique celle de T_j et de T_a (ou T_c) tandis qu'une puissance connue est dissipée dans le transistor.

Pour mesurer la température de la jonction, il faut utiliser un paramètre du dispositif sensible à la température.

Les deux paramètres les plus utilisés sont:

- la caractéristique continue directe de la jonction collecteur;
- la caractéristique continue directe de la jonction émetteur.

La chute de la tension directe diminue avec l'accroissement de la température. De ce fait, le courant direct pour une tension fixée ou la tension directe pour un courant fixé (ou une condition intermédiaire) peuvent avoir des valeurs étalonnées en fonction de la température de la jonction.

Les méthodes de mesure de la température de la jonction nécessitent la dissipation d'une très faible puissance dans le transistor pendant l'étalonnage afin que le paramètre sensible à la température de la jonction puisse avoir des valeurs étalonnées en fonction de la température ambiante. De ce fait, puisque de la puissance doit être dissipée dans le transistor, la mesure de la résistance thermique nécessite l'utilisation d'un système permettant d'appliquer la puissance au transistor en régime périodique et de mesurer la température de la jonction.

Il convient de noter que cette méthode de mesure suppose que la distribution de température sur la jonction est uniforme pendant l'intervalle de temps où la puissance est dissipée dans le transistor et celui de la mesure du paramètre. Cette condition peut ne pas être réalisée.

6.3.11.2 Procédure générale pour les mesures de la résistance thermique

a) Durée de mesure

La puissance est dissipée dans le transistor pendant la majeure partie du temps, puis on arrête la dissipation pendant de courts intervalles de temps pour permettre la mesure de la température de la jonction.

La durée de la mesure doit être très brève comparativement au temps de réponse thermique du dispositif mesuré, de telle sorte que celui-ci ne se refroidisse pas de façon appréciable pendant la mesure.

Il convient que le rapport entre la durée de la dissipation de puissance et la durée de la mesure soit suffisamment grand de façon que la puissance moyenne dissipée soit approximativement égale à la puissance dissipée dans l'intervalle de «service» (intervalle où la puissance est appliquée).

Les méthodes suivantes peuvent être utilisées:

- procédés de commutation mécaniques (c'est-à-dire relais, commutateurs à moteur);
- procédés électroniques.

NOTE Lorsque ces mesures sont effectuées sur des transistors de puissance, les courants élevés circulant dans les circuits émetteur et collecteur peuvent être gênants et il est alors préférable d'effectuer la commutation dans le circuit de base.

b) Procédure I

Le dispositif est placé dans une enceinte à température variable et on mesure la valeur du paramètre sensible à la température en fonction de la température pour une dissipation de puissance négligeable à l'intérieur du dispositif. Le dispositif est alors placé dans une

enceinte à température fixe et de la puissance lui est fournie. La température de jonction qui en résulte est obtenue en mesurant la valeur du paramètre sensible à la température.

La résistance thermique est donnée par:

$$R_{th} = \frac{T_j - T_{ref}}{P_1}$$

où

T_{ref} est soit la température ambiante, soit la température du boîtier;

P_1 est la puissance appliquée au dispositif, et est donnée par:

$$P_1 = I_C V_{CB} + I_E V_{EB}$$

c) Procédure II

Le dispositif est placé dans une enceinte à température T_2 élevée et le paramètre sensible à la température est mesuré. Le dispositif est alors placé dans une enceinte à température T_1 moins élevée que la précédente, et la puissance est fournie au dispositif jusqu'à ce que la température originale de la jonction (dans la première enceinte) soit atteinte; ainsi:

$$R_{th} = \frac{T_2 - T_1}{P_1}$$

6.3.11.3 Méthode de la tension directe émetteur-base

a) Généralités

La méthode de mesure de la résistance thermique présentée ici est la méthode la plus facile pour le contrôle de la fixation de la pastille, ce qui peut affecter la fiabilité principalement des dispositifs de puissance. La tension directe émetteur-base est un paramètre sensible à la température valable. La résistance thermique peut être calculée en utilisant la variation de la tension directe émetteur-base (ΔV_{EB}) due à une seule impulsion qui chauffe le dispositif.

Cette méthode avec une seule impulsion a les avantages suivants par rapport à la méthode où le facteur d'utilisation est élevé:

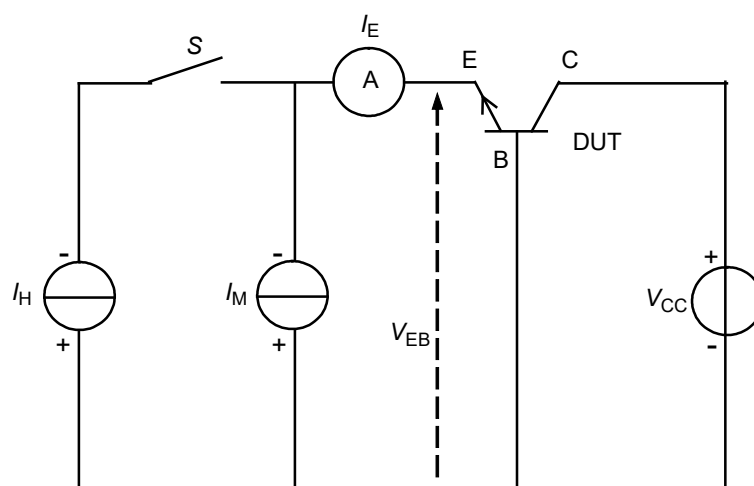
- la résistance thermique jonction-boîtier peut être mesurée facilement et rapidement, ce qui rend cette méthode applicable à un contrôle unitaire de la fixation de la pastille dans les dispositifs au cours de la fabrication;
- la dégradation de la fixation de la pastille pendant l'essai de fiabilité, spécialement pendant l'essai de fatigue thermique, peut être facilement décelée;
- il est possible d'appliquer une puissance élevée au dispositif, ce qui permet la détermination du point de second claquage (S/B) et de l'aire de sécurité de fonctionnement (SOA).

b) But

Mesurer la résistance thermique entre la jonction et un point de référence spécifié pour des transistors simples en utilisant la caractéristique de la jonction émetteur-base en fonction de la température, dans le mode de commutation de l'émetteur seulement.

c) Principe de la méthode de mesure

La résistance thermique $R_{th(j-x)}$ entre la jonction et un point de référence quelconque x est mesurée en choisissant une durée de l'impulsion d'échauffement (t_p) appropriée et en utilisant la caractéristique de la tension directe émetteur-base (V_{EB}) en fonction de la température pour déterminer la température de jonction.



IEC 2945/10

Légende

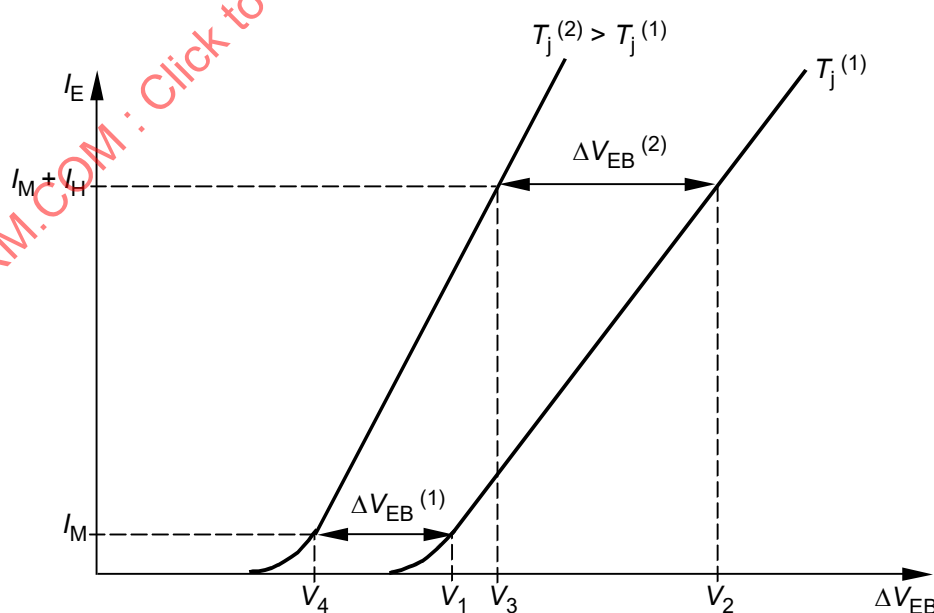
DUT Dispositif en essai

I_E Courant de sonde

Figure 33 – Circuit de base pour mesurer la résistance thermique des transistors NPN

La Figure 33 représente le circuit d'essai de base pour mesurer la résistance thermique des transistors NPN. Pour les transistors PNP, inverser la polarité de la source d'alimentation du collecteur (V_{CC}) ainsi que le sens du courant (I_E , I_M) dans la Figure 33. Ce qui suit s'applique aux transistors NPN, sauf indication contraire.

Le circuit d'essai avec base à la masse comporte deux générateurs de courant fournissant le courant de mesure (I_M) et le courant d'échauffement du transistor (I_H), une tension d'alimentation (V_{CC}) fournissant la tension collecteur-base (V_{CB}) et un interrupteur (S) qui permet de laisser passer ou non le courant d'échauffement. On peut réaliser les conditions de commutation pour cette mesure à l'aide d'un générateur à courant continu ou d'un générateur d'impulsions.



IEC 2946/10

Figure 34 – Courant émetteur (I_E) en fonction de la tension directe émetteur-base (V_{EB}) pour les températures de jonction $T_j^{(1)}$ et $T_j^{(2)}$

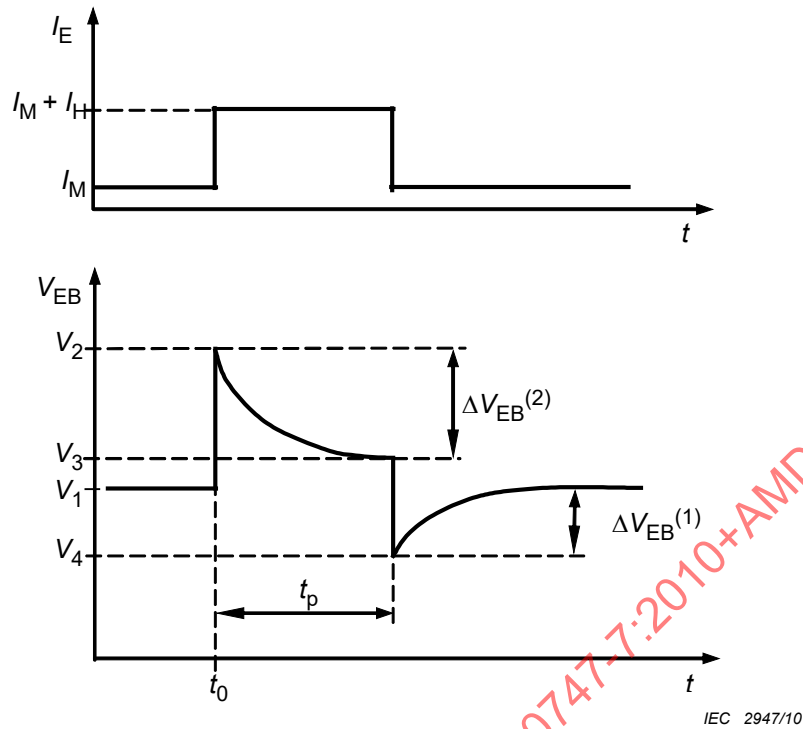


Figure 35 – Variations de I_E et de V_{EB} en fonction du temps

L'interrupteur S étant ouvert, seul le courant de mesure (I_M) circule dans le transistor en mesure (DUT); la tension directe émetteur-base est V_1 et la température de jonction $T_j^{(1)}$, comme l'indique la Figure 34. L'interrupteur S étant fermé, la somme des courants d'échauffement et de mesure circule dans le transistor. La tension directe émetteur-base croît de V_1 jusqu'à V_2 immédiatement, tandis que la température de jonction croît de $T_j^{(1)}$ à $T_j^{(2)}$ pendant la durée de l'impulsion (t_p).

La tension directe émetteur-base décroît de V_2 à V_3 en raison du coefficient de température négatif de la tension directe émetteur-base lorsque la température de jonction croît.

Puis, l'interrupteur S étant ouvert, le courant émetteur décroît jusqu'à I_M et la tension directe émetteur-base jusqu'à V_4 . Comme la température de jonction est encore élevée, la tension directe émetteur-base - pour le courant de mesure - reste inférieure à la tension initiale V_1 , croît à mesure que la température de jonction décroît et, finalement, atteint la valeur initiale V_1 pour le courant I_M .

NOTE La précision de la mesure dépend essentiellement de la précision sur la mesure de V_4 .

Pour calculer la résistance thermique, la valeur de $V_{EB}^{(1)}$ est observée sur l'oscilloscope. Les variations, en fonction du temps, du courant émetteur (I_E) et de la tension directe émetteur-base (V_{EB}), observées sur l'oscilloscope, sont indiquées schématiquement dans la Figure 35. Les amplitudes de la tension directe émetteur-base, pour le courant de mesure, aux temps t_0 et $t_0 + t_p$ sont enregistrées (V_1 et V_4).

La différence de ces deux valeurs est $\Delta V_{EB}^{(1)}$. On déduit la valeur de la résistance thermique entre la jonction et un point de référence x à température fixe par:

$$R_{th(j-x)} = \frac{\Delta T_j}{\Delta P_T} = \frac{\Delta V_{EB}^{(1)} / \alpha V_{EB}}{I_H V_{EB} + h_{FB} I_H V_{CB}} \quad (1)$$

où

$R_{th(j-x)}$ = résistance thermique jonction-point de référence x (en millivolts par degré Celsius);

ΔP_T = variation de la dissipation de puissance du dispositif en essai (en watts);

ΔT_j = variation de la température de jonction due à ΔP_T (en degrés Celsius);

I_M = courant de mesure (en ampères);

I_H = courant d'échauffement (en ampères);

t_p = durée de l'impulsion d'échauffement (en secondes);

αV_{EB} = coefficient de température de la tension directe émetteur-base (en millivolts par degré Celsius);

$\Delta V_{EB}^{(1)}$
 $\Delta V_{EB}^{(2)}$ } = variation de la tension directe émetteur-base mesurée pour un courant I_M (en millivolts);

où h_{FB} est le gain en courant de base commune du transistor.

En général, V_{CB} est très supérieur à V_{EB} , et h_{FB} est approximativement égal à 1.

On a donc l'approximation suivante:

$$R_{th(j-x)} = \frac{\Delta V_{EB}^{(1)} / \alpha V_{EB}}{I_H V_{CB}} \quad (2)$$

On mesure ainsi la résistance thermique entre la jonction et un point de référence. Cependant, suivant la position du point de référence et le matériau du transistor, l'opérateur doit choisir une durée d'impulsion d'échauffement telle que la jonction soit pleinement chauffée mais que la température du point de référence ne varie pas sensiblement.

Par exemple, pour mesurer la résistance thermique jonction-pastille de silicium, la valeur de t_p est choisie inférieure à la constante de temps thermique de la pastille elle-même, par expérimentation égale à quelques dizaines de microsecondes.

De même, pour mesurer la résistance thermique jonction-boîtier $R_{th(j-c)}$, la durée d'impulsion est choisie voisine de 100 ms à cause de la constante de temps thermique du matériau. Pour mesurer la résistance thermique jonction-ambiance $R_{th(j-a)}$, la valeur de t_p est choisie suffisamment grande pour que le boîtier soit en équilibre thermique; par expérimentation, il faut plus de plusieurs dizaines de minutes pour la plupart des transistors.

En utilisant le coefficient de température de V_{EB} qui s'applique à un courant égal à la somme du courant de mesure et du courant d'échauffement, et en utilisant $\Delta V_{EB}^{(2)}$ indiqué dans la Figure 34, la résistance thermique peut être calculée de la même façon en utilisant l'équation (1) ou l'équation (2). Mais le coefficient de température pour un courant aussi élevé n'est pas exact par suite de la chute de tension dans le dispositif; cette méthode n'est donc en général pas utilisée.

d) Procédure de mesure

1) Régler la tension de polarisation à la valeur spécifiée V_{CB} .

2) Mesurer le coefficient de température αV_{EB} .

Le coefficient de température du paramètre sensible à la température est obtenu en mesurant la tension directe émetteur-base en fonction de la température, dans les conditions de fonctionnement, pour le courant de mesure (I_M) et la tension collecteur-émetteur (V_{CE}), spécifiés, en chauffant extérieurement le dispositif en essai dans une enceinte à température contrôlée. Il convient de veiller à ce que l'équilibre thermique entre le dispositif en mesure et l'enceinte soit atteint pour la mesure de αV_{EB} .

Le courant de mesure utilisé se situe dans la plage de 1 mA à 50 mA. Il faut noter que le coefficient de température αV_{EB} est négatif et dépend de l'amplitude du courant de mesure.

3) Appliquer le courant d'échauffement I_H .

Le courant émetteur spécifié doit circuler pendant la période spécifiée (t_p) afin de provoquer l'accroissement de la température de jonction.

4) Calculer la résistance thermique.

La variation de la tension directe émetteur-base ($\Delta V_{EB}^{(1)}$) pour le courant de mesure est mesurée sur l'oscilloscope ou par une autre méthode équivalente ou par une méthode plus précise; la résistance thermique est calculée à l'aide de l'équation (1) ou (2).

e) Conditions spécifiées

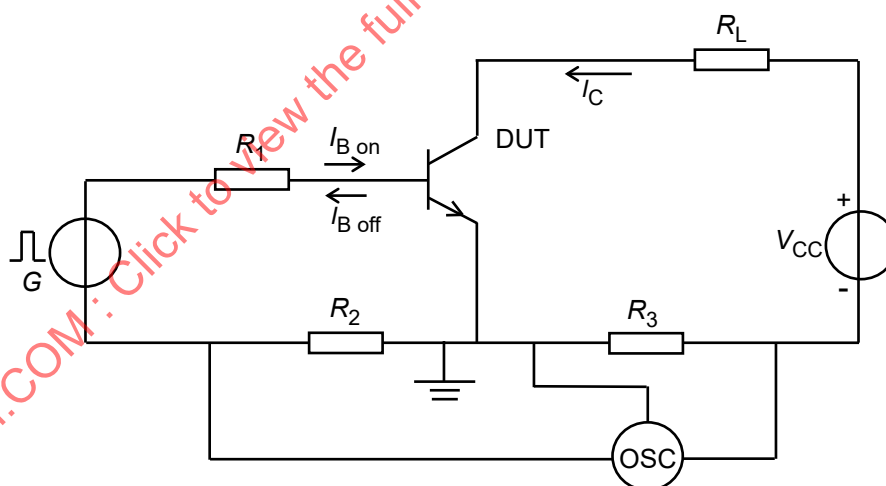
- Courant de mesure (I_M);
- Courant émetteur d'échauffement de la jonction (I_H);
- Durée de l'impulsion d'échauffement (t_p);
- Tension collecteur-base (V_{CB});
- Détails de montage.

6.3.12 Temps de commutation avec charge résistive

a) But

Mesurer le retard à la croissance, le temps de croissance, le temps total d'établissement, le retard à la décroissance, le temps de décroissance et le temps total de coupure d'un transistor quand il passe par impulsion de l'état bloqué à l'état passant en saturation et vice versa.

b) Schéma de circuit et formes d'onde



IEC 2948/10

Légende

- DUT Dispositif en essai, transistor en mesure
 OSC Oscilloscope double trace

Figure 36 – Schéma de circuit

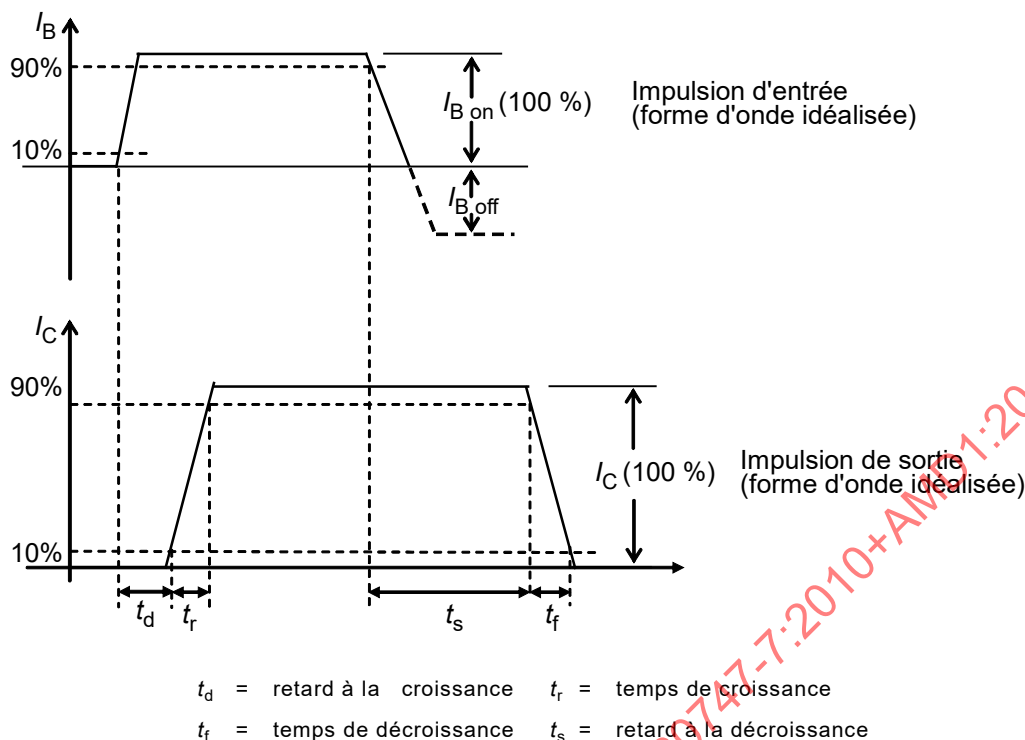


Figure 37 – Temps de commutation

IEC 2949/10

c) Description du circuit et exigences

Les résistances R_1 et R_L peuvent être remplacées par des circuits équivalents à condition que ceux-ci présentent au transistor en mesure les mêmes conditions spécifiées d'impédance et de tension, immédiatement avant et durant la mesure. R_2 et R_3 sont des shunts de mesure de courant.

d) Précautions à prendre

Voir aussi 6.6.10 de l'IEC 60747-1:2006.

La mesure du temps de commutation dépend d'une façon critique de la réponse globale en fréquence de tout le circuit. Quand les mesures concernent des intervalles de temps très courts, le circuit doit être réalisé selon les techniques appropriées aux fréquences considérées.

Pour obtenir un fonctionnement satisfaisant, la réponse en fréquence, le temps d'amorçage et le temps de croissance de l'oscilloscope doivent être soigneusement évalués. On utilise normalement un oscilloscope à double trace et il convient de s'assurer que les câbles de branchement des deux signaux à l'oscilloscope présentent des temps de retard exactement égaux.

Il convient que toutes les résistances soient du type à faible inductance et aient une tolérance de $\pm 1\%$.

Il peut être nécessaire d'utiliser des embases blindées pour les fils de sortie du transistor et de spécifier le plan de référence pour les mesures.

Pour éviter que les valeurs assignées du transistor (V_{EB} en particulier) ne soient dépassées en dehors des périodes de mesure, il peut être nécessaire d'ajouter des circuits supplémentaires.

e) Procédure de mesure

Régler la température à la valeur spécifiée. Appliquer la tension d'alimentation spécifiée du collecteur (V_{CC}) et la forme d'onde d'entrée.

Mesurer les temps de commutation requis entre les points pertinents sur les ondes d'entrée et de sortie comme spécifié sur la Figure 37.

f) Conditions spécifiées

- Température ambiante ou température de boîtier (T_a ou T_c);
- Courant collecteur (I_C nominal);
- Courant de base durant l'impulsion ($I_{B\ on}$ nominal);
- Courant inverse de crête de la base ($I_{B\ off}$ nominal < 0) (pour t_s , t_f et t_{off} seulement);
- Temps de transition maximaux du front de l'impulsion;
- Tension d'alimentation du collecteur (V_{CC});
- Résistances (R_L).

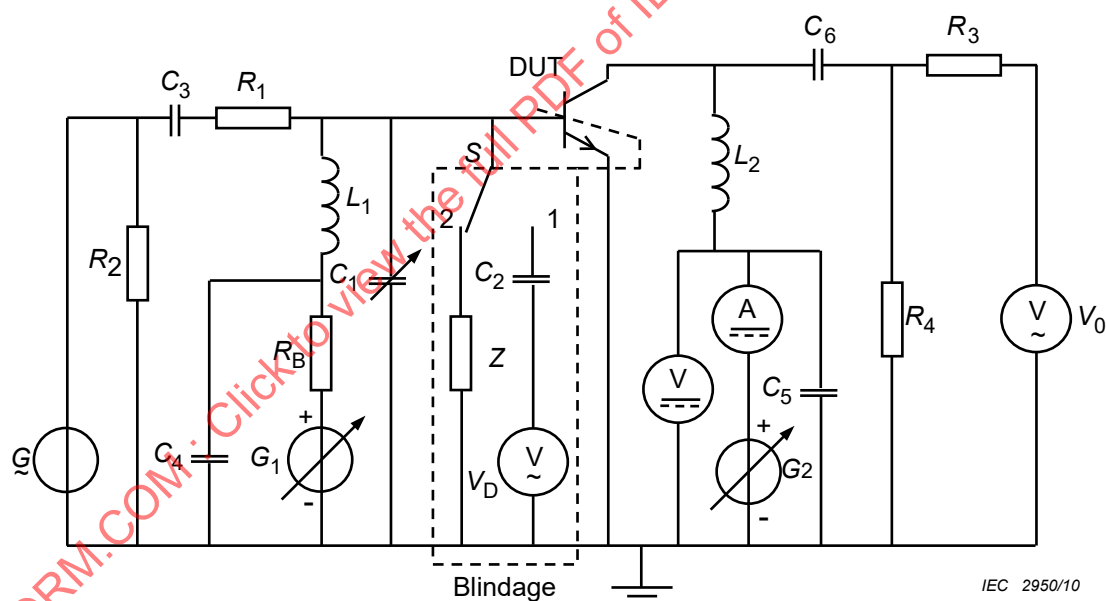
6.3.13 Paramètres haute fréquence (f_T , y..e, s..)

6.3.13.1 Fréquence de transition (f_T)

a) But

Mesurer la fréquence de transition d'un transistor dans des conditions spécifiées.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 38 – Circuit pour la mesure de la fréquence de transition

c) Description du circuit et exigences

V_0 est un voltmètre électronique.

V_D est un détecteur de signal.

La valeur de R_1 est grande par rapport à celle de l'impédance d'entrée du transistor.

La valeur de R_2 est choisie de façon à adapter l'impédance caractéristique du générateur.

R_3 est l'impédance interne du voltmètre V_0 et il convient que sa valeur soit grande par rapport à celle de R_4 .

La valeur de R_4 doit être petite par rapport à l'impédance de sortie du transistor.

Il convient que la valeur de R_B soit grande par rapport à V_{BE} / I_B .

Il convient que L_1 et L_2 aient une impédance élevée à la fréquence de mesure et que l'impédance de L_2 soit au moins 100 fois supérieure à R_4 .

Il convient que les condensateurs C_2 , C_4 et C_5 présentent un court-circuit à la fréquence de mesure. Il convient que les condensateurs C_3 et C_6 aient une faible impédance en comparaison à R_1 et R_4 .

d) Précautions à prendre

- 1) Éviter autant que possible les capacités parasites entre les bornes base et émetteur du transistor.

Aux très hautes fréquences, il peut être nécessaire de régler ces capacités parasites de la manière suivante.

Le transistor étant enlevé, brancher un détecteur de signal V_D de forte impédance d'entrée entre la base et la masse (position 1 du commutateur S).

Régler ensuite le condensateur C_1 jusqu'à ce que le détecteur indique la résonance parallèle de L_1 et C_1 plus les capacités parasites.

Remplacer alors le détecteur par une impédance Z ayant une valeur égale à l'impédance du détecteur, en mettant le commutateur S sur la position 2.

- 2) Éviter absolument les inductances parasites dans le conducteur de l'émetteur.
- 3) La transmission des signaux de mesure entre la base et le collecteur, sans passer par l'intermédiaire du transistor, doit être évitée par un blindage, comme le montre le schéma.
On peut effectuer l'essai suivant pour avoir la confirmation que le blindage entre les bornes de base et de collecteur du support est efficace.
Le transistor étant enlevé, on insère entre les bornes d'émetteur et de base du support une résistance approximativement égale à l'impédance d'entrée du transistor. La borne de collecteur du support est laissée en circuit ouvert.
Il convient que le relevé de lecture obtenu soit suffisamment faible pour ne pas influencer la précision de la mesure.
- 4) Si le transistor en mesure est un dispositif à quatre bornes (y compris le cas d'un boîtier métallique isolé électriquement des trois autres bornes), il convient d'effectuer la connexion de la quatrième borne comme il est spécifié.

e) Procédure de mesure

Les générateurs de tension de base et de collecteur G_1 et G_2 étant mis à zéro, court-circuiter les bornes de base et de collecteur du support.

Le générateur G étant ajusté à la fréquence de mesure spécifiée, régler sa tension de sortie de façon à obtenir sur le voltmètre électronique de sortie V_0 la plus faible valeur de mesure $V_0^{(1)}$ qui soit compatible avec un rapport signal/bruit satisfaisant.

Enlever le court-circuit et insérer le transistor à mesurer dans le support de mesure.

Ajuster les générateurs de tension de collecteur et de base, respectivement G_1 et G_2 , à tour de rôle jusqu'à ce que les conditions de polarisation spécifiées soient appliquées au transistor, en prenant soin de ne pas dépasser les valeurs assignées du transistor durant le réglage.

Régler les conditions de température aux valeurs spécifiées et effectuer les réglages de polarisation nécessaires.

Le réglage du générateur demeurant inchangé, relever la valeur de $V_0^{(2)}$ sur le voltmètre électronique de sortie.

Calculer la fréquence de transition à partir de l'expression suivante:

$$f_T = f \frac{V_0^{(2)}}{V_0^{(1)}}$$

où f est la fréquence de mesure.

f) Conditions spécifiées

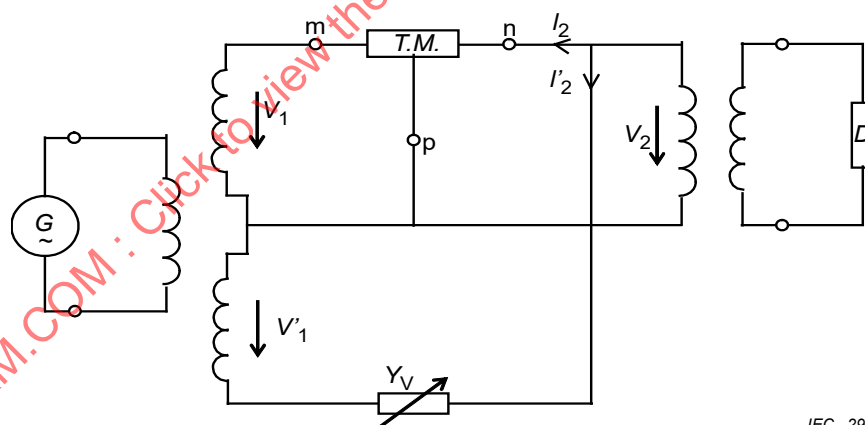
- Température ambiante ou température de boîtier (T_a ou T_c);
- Fréquence de mesure (f);
- Tension collecteur-émetteur (V_{CE});
- Courant collecteur (I_C).

6.3.13.2 Paramètres y en émetteur commun

Les méthodes de mesure pour les quatre paramètres complexes y du montage émetteur commun sont décrites ci-après. Ces méthodes sont applicables pour des fréquences inférieures à environ 50 MHz.

Les paramètres y peuvent être mesurés en utilisant un pont tripôle (du type à transformateur différentiel).

La méthode de mesure est donnée à la Figure 39.



IEC 2951/10

Légende

D Détecteur

$T.M.$ Tripôle en mesure

Figure 39 – Circuit pour la mesure des paramètres complexes y en émetteur commun

Lorsque le pont est réglé au zéro, les conditions suivantes sont remplies:

$$- I_2 = I'_2 \text{ et } V_2 = 0$$

De plus, comme $V_1 = V'_1$, la relation suivante est valide:

$$-y_{mn} = Y_V$$

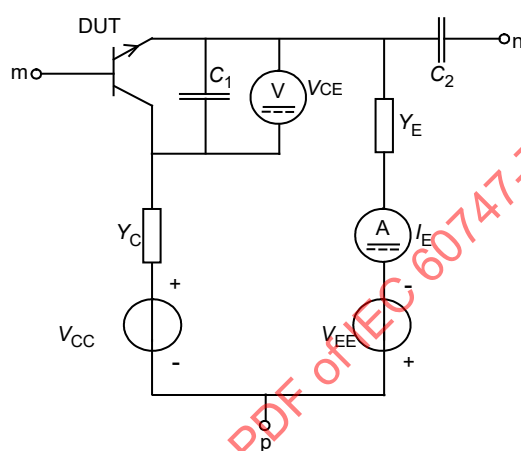
où y_{mn} est la transadmittance directe en court-circuit du tripôle à mesurer.

Ce tripôle représente le transistor à mesurer, y compris les circuits de polarisation et de découplage. Le circuit du tripôle doit être choisi selon les divers paramètres y du transistor.

La correspondance entre les bornes du transistor et celles du pont m , n et p , pour les divers paramètres y , est donnée aux Figures 41, 42 et 43.

La Figure 40 montre le circuit tripôle pour la mesure de y_{11e} .

Il convient de noter que les parties du circuit entre m et p apparaissent directement aux bornes de l'oscillateur du pont, et les parties entre n et p apparaissent directement aux bornes du détecteur et, de ce fait, elles n'influencent pas la mesure.



IEC 2952/10

Légende

DUT Dispositif en essai

Figure 40 – Circuit tripôle pour la mesure de y_{11e}

Les admittances Y_E et Y_C doivent satisfaire aux conditions suivantes:

$$\omega C_2 \gg |Y_C|$$

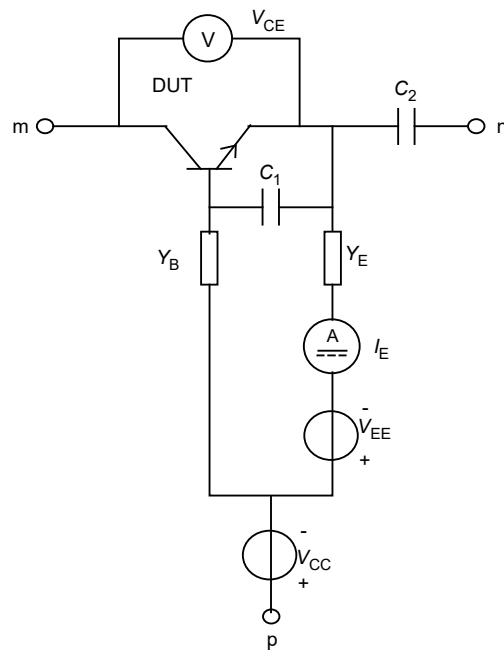
$$\omega C_2 \gg |Y_E|$$

Ces conditions peuvent être obtenues, par exemple, en utilisant une résistance en série avec une inductance ou par un circuit accordé parallèle.

De plus, les conditions suivantes doivent être remplies:

$$\omega C_1 \gg |y_{21e}| \times |h_{21e}|$$

La Figure 41 montre le circuit tripôle pour la mesure de y_{22e} .



IEC 2953/10

Légende

DUT Dispositif en essai

Figure 41 – Circuit tripôle pour la mesure de y_{22e}

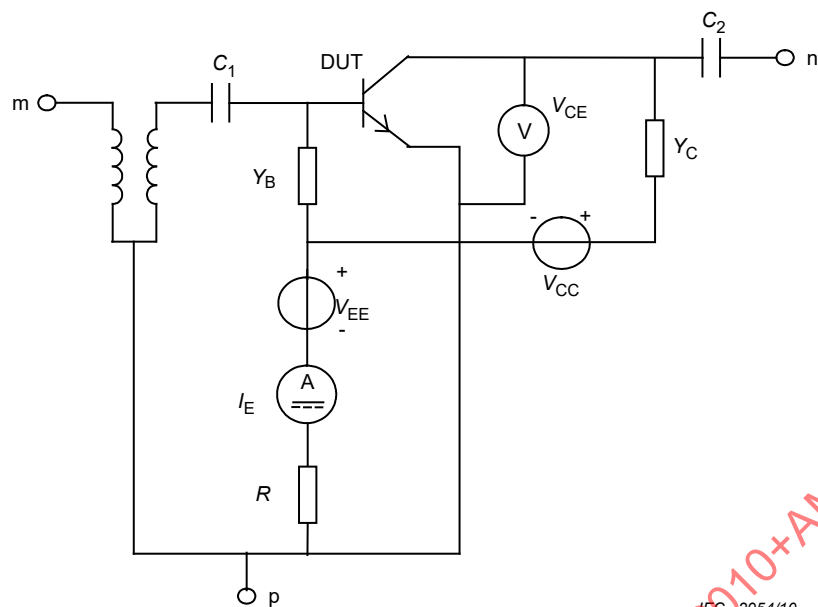
Conditions:

$$\omega C_1 \gg \left| \frac{y_{12e} \cdot y_{21e}}{y_{22e}} \right|$$

$$\omega C_1 \gg \left| \frac{y_{12e} \cdot Y_B}{y_{22e}} \right|$$

$$\omega C_2 \gg |y_{22e}|$$

La Figure 42 montre le circuit tripôle pour la mesure de y_{22e} .



IEC 2954/10

Légende

DUT Dispositif en essai

Figure 42 – Circuit tripôle pour la mesure de y_{21e}

Conditions:

$$\omega C_1 \gg |y_{11e}|$$

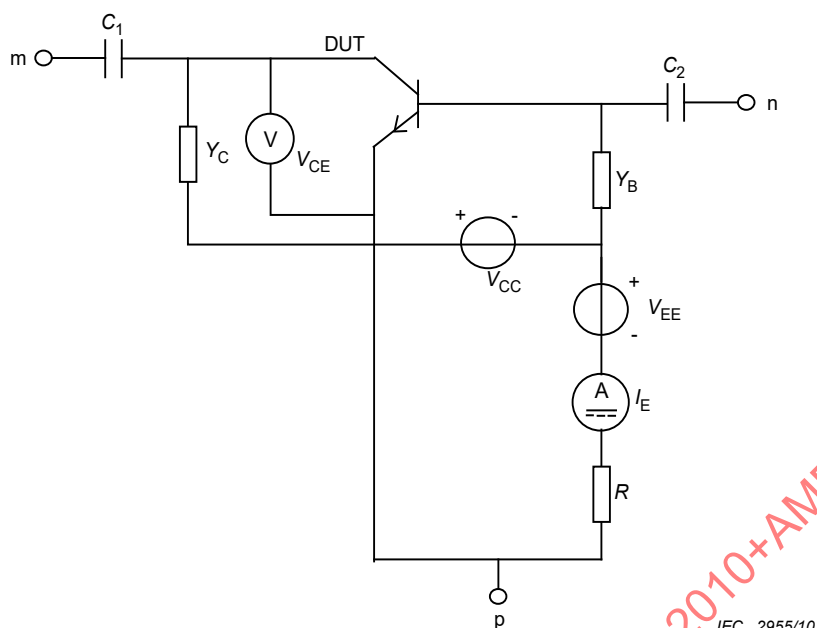
$$\omega C_1 \gg |Y_B|$$

$$\omega C_2 \gg |y_{22e}|$$

$$\omega C_2 \gg |Y_C|$$

NOTE Il convient d'ajouter un transformateur inverseur de phase (indiqué sur la figure) si le pont ne peut pas mesurer une conductance négative.

La Figure 43 montre le circuit tripôle pour la mesure de y_{12e} .



Légende

DUT Dispositif en essai

Figure 43 – Circuit tripôle pour la mesure de y_{12e}

Conditions:

$$\omega C_1 \gg |y_{22e}|$$

$$\omega C_1 \gg |Y_C|$$

$$\omega C_2 \gg |y_{11e}|$$

$$\omega C_2 \gg |Y_B|$$

Les méthodes de polarisation décrites dans ces figures ne sont données qu'à titre indicatif, toute autre méthode compatible avec les règles de l'art peut être utilisée.

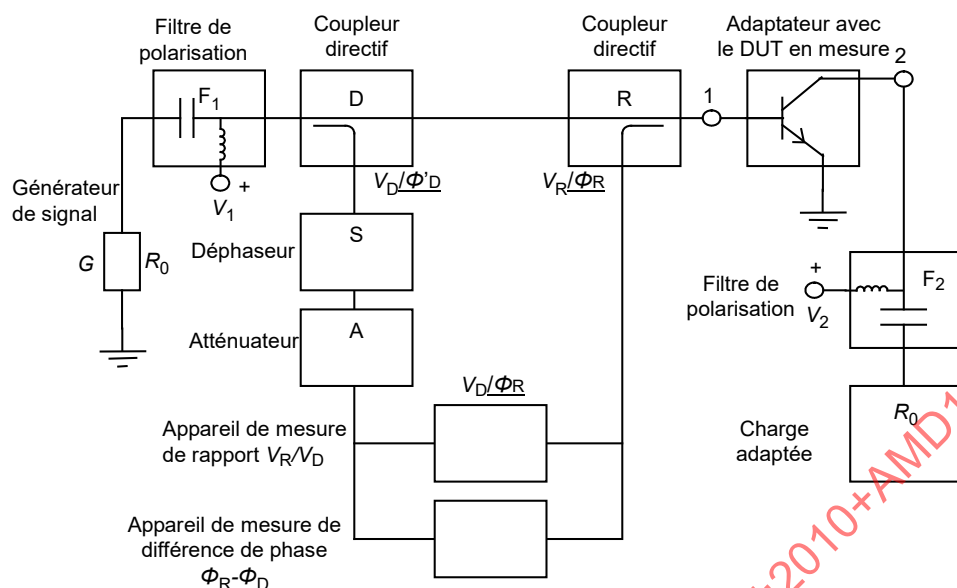
6.3.13.3 Paramètres s

6.3.13.3.1 Paramètres de réflexion d'entrée (s_{11}) et de sortie (s_{22})

a) But

Mesurer les paramètres s_{11} et s_{22} des transistors à une fréquence spécifiée.

b) Schéma de circuit



IEC 2956/10

Figure 44 – Schéma synoptique du circuit pour la mesure des paramètres s_{11} et s_{22}

c) Description du circuit et exigences

Deux méthodes de mesure sont possibles avec le circuit montré à la Figure 44:

- 1) *méthode à lecture directe*, quand les appareils mesurant le rapport des tensions et la différence de phase sont à lecture directe. Dans cette méthode, l'atténuateur A et le déphaseur S ne sont pas nécessaires et, pour des mesures effectuées à une seule fréquence, ils doivent être réglés pour lire une valeur minimale A_0 (si possible 0 dB) et S_0 (si possible 0 degré);
- 2) *méthode de zéro*, lorsque des appareils étalonnés pour la mesure du rapport des tensions et de la différence de phase ne sont pas disponibles.

d) Précautions à prendre

Les conditions de petits signaux doivent être maintenues; voir 6.6.9 de l'IEC 60747-1:2006.

Il convient que les adaptateurs des transistors soient conçus de telle manière que les connecteurs ou les transitions entre différents types de guides d'ondes, s'il en est besoin, ne donnent pas lieu à une désadaptation appréciable, avec un découplage adéquat entre les lignes d'entrée et de sortie.

Pour l'adaptateur, il convient de fournir un dessin et d'indiquer le plan de référence.

Il convient que les lignes reliées aux bornes 1 et 2, y compris celles situées dans l'adaptateur, aient une impédance caractéristique égale à l'impédance de référence purement résistive choisie pour la mesure de la matrice des s. La résistance de charge doit avoir la même valeur. Il convient que l'affaiblissement des lignes soit négligeable et les coupleurs directifs doivent avoir une directivité adéquate.

Si les signaux provenant des bornes de D et de R sont de trop faible amplitude pour la sensibilité des appareils de mesure, on peut insérer deux amplificateurs ayant des caractéristiques identiques dans les deux lignes venant de ces bornes.

Si les appareils de mesure du rapport V_R/V_D et de la différence de phase (ou le détecteur de zéro) ne peuvent pas être utilisés à la fréquence de mesure, il est permis d'insérer deux mélangeurs ayant des caractéristiques identiques et attaqués par un même oscillateur local

dans les deux lignes venant des bornes de D et de R , pour effectuer un changement de fréquence.

Lorsque des amplificateurs ou des mélangeurs incorporés sont utilisés, il convient de prendre soin de les faire fonctionner dans une gamme linéaire. Il est donc souhaitable d'utiliser la procédure décrite en e)1) ou d'utiliser la méthode de zéro décrite en e)2).

Les filtres de polarisation doivent être tels que la désadaptation des lignes soit la plus faible possible.

S'il existe une connexion séparée reliée au boîtier, celle-ci doit être mise à la masse, sauf spécification contraire.

e) Procédure de mesure

1) Méthode à lecture directe

$V_1 = 0$ (étant donc nulle) et le transistor retiré, mettre un court-circuit entre les bornes d'entrée de l'adaptateur (point 1) dans le plan de référence où s'effectue la mesure.

Dans ces conditions, il convient de régler l'appareil de mesure du rapport des tensions pour lire 1 et le phasemètre pour lire 180° .

Les différences observées entre les mesures de différences de phase, lorsqu'on passe des conditions de court-circuit à celles de circuit ouvert, indiquent un manque de précision dans la réalisation de ces conditions au plan de référence. Il convient de tenir compte de ces différences pour déterminer la précision des mesures.

Introduire alors le transistor dans l'adaptateur, en prenant soin que les bornes d'entrée (point 1) coïncident avec la borne d'entrée pour la mesure du paramètre s_{11} ou avec la borne de sortie pour la mesure du paramètre s_{22} . Appliquer les tensions de polarisation spécifiées aux bornes voulues.

Mesurer alors le rapport des amplitudes (V_R/V_D) et la différence de phase ($\phi_R - \phi_D$) à l'aide des deux appareils de mesure.

Calculer la valeur du paramètre s_{11} (ou s_{22}) à partir de l'expression suivante:

$$s_{11} \text{ (ou } s_{22}) = V_R / V_D \angle \phi_R - \phi_D \quad (6)$$

NOTE Si le rapport V_R/V_D est inférieur à la plus petite valeur lisible sur l'appareil de mesure de rapport, il est possible de faire varier la valeur de l'atténuateur A de la valeur initiale A_0 à une valeur A_{01} , de façon que le rapport V_R/V_D se situe dans la plage de relevés de lecture de l'appareil de mesure. De même, pour obtenir une lecture plus précise de la différence de phase, il est possible de faire varier le réglage du déphaseur S de sa valeur initiale S_0 à une nouvelle valeur S_{01} .

Cette procédure est valable à condition que l'atténuateur ait un déphasage constant et que le déphaseur ait un affaiblissement constant; dans ce cas, la valeur du paramètre s_{11} (ou s_{22}) est calculée à partir de l'expression suivante:

$$s_{11} \text{ (ou } s_{22}) = \frac{V_R / V_D}{\text{antilog}[(A_{01} - A_0) / 20]} \angle \phi_R - (\phi_D + S_{01} - S_0) \quad (7)$$

2) Méthode de zéro

Effectuer la mesure à l'aide d'un atténuateur étalonné A ayant un déphasage constant, d'un déphaseur S étalonné ayant un affaiblissement constant et d'un détecteur de zéro qui remplace l'appareil de mesure du rapport des tensions et le phasemètre de la méthode précédente.

Dans ce cas, la procédure de mesure est comme suit.

$V_1 = 0$ (étant donc nulle) et le transistor retiré, mettre un court-circuit entre les bornes d'entrée (point 1) de l'adaptateur dans le plan de référence où s'effectue la mesure.

Faire varier l'atténuateur A et le déphaseur S jusqu'à observer le zéro; enregistrer les lectures correspondantes A_0 (décibels) et S_0 (degrés).

Introduire alors le transistor dans l'adaptateur, en prenant soin que les bornes d'entrée (point 1) coïncident avec la borne d'entrée pour la mesure du paramètre s_{11} ou avec la borne de sortie pour la mesure du paramètre s_{22} .

Appliquer les tensions de polarisation spécifiées aux bornes voulues.

Obtenir à nouveau le zéro de l'indicateur par action sur l'atténuateur A et sur le déphaseur S; enregistrer les lectures correspondantes A_1 (décibels) et S_1 (degrés).

Calculer la valeur du paramètre s_{11} (ou s_{22}) à partir de l'expression suivante:

$$s_{11}(\text{ou } s_{22}) = \text{antilog}[(A_1 - A_0)/20] \angle 180^\circ + S_1 - S_0 \quad (8)$$

f) Conditions spécifiées

- Température ambiante (T_a);
- Conditions de polarisation;
- Fréquence (f);
- Plan de référence;
- Impédance de référence purement résistive.

6.3.13.3.2 Mesure des paramètres de transfert direct (s_{21}) et inverse (s_{12})

a) But

Mesurer les paramètres s_{21} et s_{12} des transistors à une fréquence spécifiée.

b) Schéma de circuit

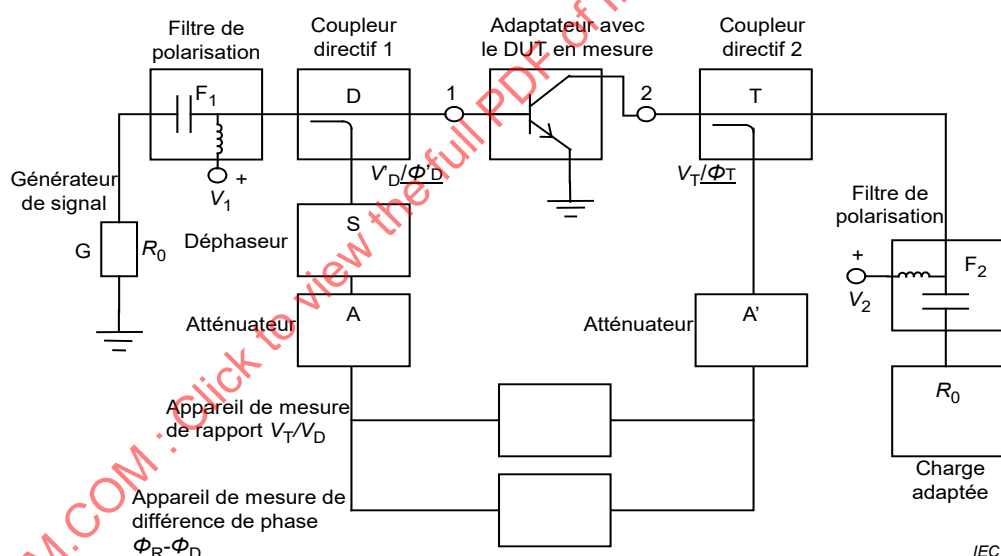


Figure 45 – Schéma synoptique du circuit pour la mesure des paramètres s_{12} et s_{21}

c) Description du circuit et exigences

Deux méthodes de mesure sont possibles avec le circuit montré à la Figure 45:

- 1) *méthode à lecture directe*, quand les appareils mesurant le rapport des tensions et la différence de phase sont à lecture directe;
- 2) *méthode de zéro*, lorsque des appareils étalonnés pour la mesure du rapport des tensions et de la différence de phase ne sont pas disponibles.

d) Précautions à prendre

Les conditions en petits signaux doivent être maintenues; voir 6.6.9 de l'IEC 60747-1:2006.

Il convient que les adaptateurs des transistors soient conçus de telle manière que les connecteurs ou les transitions entre différents types d'ondes, s'il en est besoin, ne donnent pas lieu à une désadaptation appréciable, avec un découplage adéquat entre les lignes d'entrée et de sortie.

Pour l'adaptateur, il convient de fournir un dessin et d'indiquer le plan de référence.

Il convient que les lignes reliées aux bornes 1 et 2, y compris celles situées dans l'adaptateur, aient une impédance caractéristique égale à l'impédance de référence purement résistive choisie pour la mesure de la matrice des s . La résistance de charge doit avoir la même valeur qu'au point d) de 6.3.15.5.1. Il convient que l'affaiblissement des lignes soit faible et les coupleurs directifs doivent avoir une directivité adéquate.

Si les signaux provenant des bornes de D et de T sont de trop faible amplitude pour la sensibilité des appareils de mesure, on peut insérer deux amplificateurs ayant des caractéristiques identiques dans les deux lignes venant de ces bornes.

Si les appareils de mesure d'amplitude et de phase (ou le détecteur de zéro) ne peuvent être utilisés à la fréquence de mesure, il est possible d'effectuer un changement de fréquence en plaçant, sur les lignes venant des bornes de D et de T, deux mélangeurs ayant des caractéristiques semblables et attaqués par un même oscillateur local.

Lorsqu'on utilise des amplificateurs ou des mélangeurs incorporés, il convient de veiller à ce que le fonctionnement ait lieu dans une gamme linéaire. Il est donc souhaitable d'utiliser la procédure décrite en e)1) ou d'utiliser la méthode de zéro décrite en e)2).

Les filtres de polarisation doivent être tels que la désadaptation des lignes soit la plus faible possible.

S'il existe une connexion séparée reliée au boîtier, celle-ci doit être mise à la masse, sauf spécification contraire.

e) Procédure de mesure

1) Méthode à lecture directe

Avec $V_1 = V_2 = 0$, réunir les bornes d'entrée et de sortie de façon que l'impédance caractéristique de la ligne soit constante dans l'adaptateur; régler les appareils de mesure du rapport des tensions et de la phase de façon à obtenir une lecture de 1 sur l'appareil qui mesure le rapport des tensions et de 0 degré sur le phasemètre.

Mettre alors le transistor dans l'adaptateur, en prenant soin que la borne 1 coïncide avec la borne d'entrée pour la mesure du paramètre s_{21} ou avec la borne de sortie pour la mesure du paramètre s_{12} . Appliquer les tensions de polarisation spécifiées aux bornes voulues.

Mesurer le rapport des amplitudes (V_T/V_D) et la différence de phase ($\phi_T - \phi_D$) à l'aide des deux appareils de mesure (voir NOTE ci-dessous).

Cette procédure est valable à condition que l'atténuateur ait un déphasage constant et que le déphaseur ait un affaiblissement constant; dans ce cas, la valeur du paramètre s_{21} (ou s_{12}) est calculée à partir de l'expression suivante:

$$s_{21}(\text{ou } s_{12}) = V_T/V_D \angle \phi_T - \phi_D \quad (9)$$

NOTE Si le rapport V_T/V_D est inférieur à la plus petite valeur lisible sur l'appareil de mesure de rapport, il est possible de faire varier la valeur de l'atténuateur A de la valeur initiale A_0 à une valeur A_{01} , de façon à ce que le rapport V_T/V_D se situe dans la plage de relevés de lecture de l'appareil de mesure.

Comme ci-dessus, pour des valeurs du rapport V_T/V_D supérieure à la plus grande valeur lisible sur l'appareil de mesure, il est possible de faire varier la valeur de l'atténuateur A' de la valeur initiale A'_0 à une valeur A'_{01} de façon que le rapport V_T/V_D se situe dans la

plage de relevés de lecture de l'appareil de mesure. De même, pour obtenir une lecture plus précise de la différence de phase, il est possible de faire varier le réglage du déphaseur S de sa valeur initiale S_0 à une nouvelle valeur S_{01} .

Dans ce cas, la valeur du paramètre s_{21} (ou s_{12}) est calculée à partir de l'expression suivante:

$$s_{21} \text{ (ou } s_{12}) = \frac{V_T / V_D}{\text{antilog} \{ [(A_{01} - A_0) - (A'_{01} - A'_0)] / 20 \}} \angle \phi_T - (\phi_D + S_{01} - S_0) \quad (10)$$

2) Méthode de zéro

Effectuer la mesure à l'aide de deux atténuateurs étalonnés A et A' ayant un déphasage constant, d'un déphaseur S ayant un affaiblissement constant et d'un détecteur de zéro qui remplace l'appareil de mesure du rapport des tensions et le phasemètre de la méthode précédente.

Dans ce cas, la procédure de mesure est comme suit.

Avec $V_1 = V_2 = 0$, réaliser un court-circuit entre les points isolés des bornes 1 et 2 de l'adaptateur.

Régler l'atténuateur A et le déphaseur S jusqu'à ce que le détecteur soit au zéro; les relevés de lecture A_0 et S_0 sont enregistrés.

Mettre l'atténuateur A' sur sa lecture minimale A'_0 .

Mettre alors le transistor dans l'adaptateur, en prenant soin que la borne 1 coïncide avec la borne d'entrée pour la mesure du paramètre s_{21} ou avec la borne de sortie pour la mesure du paramètre s_{12} .

Appliquer les tensions de polarisation spécifiées aux bornes appropriées.

Obtenir à nouveau le zéro de l'indicateur par action sur les atténuateurs A et, si nécessaire, A' ainsi que sur le déphaseur S. Enregistrer alors les valeurs A_1 , A'_1 et S_1 .

Calculer la valeur du paramètre s_{21} (ou s_{12}) à partir de l'expression suivante:

$$s_{21} \text{ (ou } s_{12}) = \text{antilog} \{ [(A_{01} - A_0) - (A'_{01} - A'_0)] / 20 \} \angle S_1 - S_0 \quad (11)$$

f) Conditions spécifiées

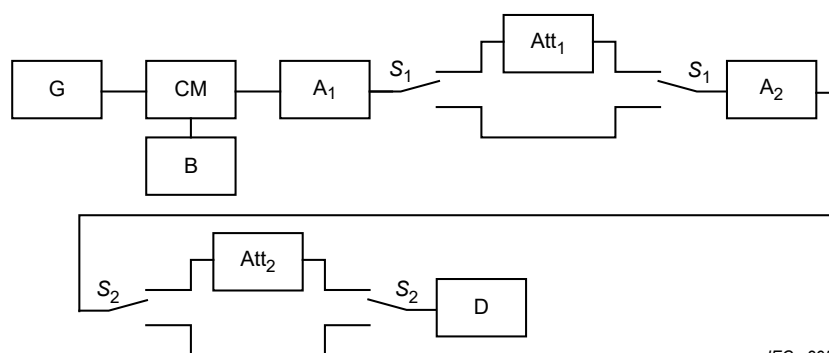
- Température ambiante (T_a);
- Conditions de polarisation;
- Fréquence (f);
- Plan de référence;
- Impédance de référence purement résistive.

6.3.14 Bruit (F)

a) Schéma de circuit

Ce facteur de bruit est défini comme le rapport entre la puissance de bruit disponible totale en sortie lorsque le transistor est connecté à une source et celle due uniquement à la source.

La mesure est effectuée dans le circuit représenté par le schéma de la Figure 46 en utilisant soit une diode de bruit, soit un générateur de signal, comme cela est décrit en 6.3.14.1, 6.3.14.2 et 6.3.14.3.



G = générateur	A ₁ , A ₂ = amplificateurs
CM = circuit de mesure de transistor	Att ₁ , Att ₂ = atténuateurs
B = polarisation	D = détecteur avec temps de réponse spécifié
S ₁ = commutateurs d'atténuateurs	S ₂ = commutateurs d'atténuateurs

Figure 46 – Schéma synoptique de base pour la mesure du facteur de bruit

Il convient de spécifier la valeur de l'impédance de la source du transistor, les conditions de fonctionnement en continu, le montage du circuit, la fréquence de mesure, la largeur de bande de l'amplificateur et la constante de temps du détecteur. Si le réseau d'entrée doit être réglé pour donner le bruit optimal, il convient également de l'indiquer.

Autant que possible, il convient d'utiliser la méthode de la diode de bruit, mais, pour des fréquences inférieures à 1 kHz, une diode de bruit adéquate peut ne pas être disponible; dans ce cas, il convient d'utiliser la méthode du générateur de signal.

b) Descriptions du circuit et exigences

1) Blindage de l'équipement de mesure

L'équipement de mesure doit être parfaitement blindé et mis à la masse afin d'éviter de recueillir des signaux parasites.

2) Générateur

Il convient d'utiliser un générateur convenablement étalonné. Il convient que toutes les résistances formant la source de bruit effective pour le transistor à mesurer soient d'un type à faible bruit, telles que des résistances à couche métallique, afin de réduire le plus possible le bruit de contact et de claquage. Pour les mesures en HF et en VHF, il convient de prendre des précautions pour éviter les erreurs dues à l'inductance série dans le générateur, qui peuvent être graves surtout aux fréquences les plus élevées.

3) Alimentations des polarisations

Il convient d'utiliser des batteries ou des alimentations continues à faible ondulation. Il convient que toutes les polarisations appliquées soient découplées à la fois pour la haute fréquence et pour la basse fréquence.

4) Préamplificateur (amplificateur n°1)

Un préamplificateur peut être inséré entre le transistor en mesure et l'atténuateur n° 1, facultativement. Si cela est réalisé, le préamplificateur doit satisfaire aux exigences de linéarité et autres exigences appropriées données en «Amplificateur n° 2».

Il convient que le préamplificateur comporte un réseau d'adaptation d'impédance entre la sortie du transistor et l'entrée du préamplificateur, afin de réduire la contribution du bruit du second étage.

5) Atténuateurs

L'atténuateur n°1 sert à réduire l'effet de non-linéarité dans l'amplificateur final et dans l'indicateur de bruit, en commandant le gain du système.

L'atténuateur n° 1 peut aussi être employé à des fréquences plus élevées pour déterminer l'effet du bruit de l'amplificateur n° 2 quand le gain du transistor est faible. Un commutateur S_1 est branché en parallèle sur l'atténuateur, comme l'indique la Figure 46.

6) Amplificateur final (amplificateur n° 2)

Il convient que le bruit de l'amplificateur soit tel que, lorsque le générateur de bruit est coupé, un transistor quelconque en mesure donne une augmentation d'au moins 15 dB au-dessus du relevé de lecture due à l'amplificateur final seul, sans transistor dans le circuit. Si cela n'est pas réalisé, l'effet de l'amplificateur final sur le facteur de bruit global doit être pris en considération. Cette opération peut être effectuée commodément au moyen de l'atténuateur n° 1.

On peut employer des amplificateurs finaux du type hétérodyne, mais on doit faire très attention aux réponses image et autres réponses parasites qu'on peut rencontrer avec de tels amplificateurs. Ces réponses parasites doivent être rendues négligeables ou doivent être spécifiées et doivent entrer alors en ligne de compte pour la mesure.

Il convient que l'amplificateur final ait une impédance d'entrée adaptée à l'atténuateur n° 1 afin que l'affaiblissement soit connu avec précision.

L'amplificateur doit être essentiellement linéaire depuis le niveau efficace utilisé jusqu'à un minimum de 20 dB au-dessus de ce niveau, afin de tenir compte du facteur de crête du bruit.

Une souplesse supplémentaire peut être obtenue en rendant le gain de l'amplificateur variable.

L'analyse théorique et des expérimentations empiriques ont montré que, si la largeur de bande globale de l'amplificateur est inférieure ou égale à 15 % de la fréquence centrale, le facteur de bruit mesuré sera à quelques pourcents près le facteur de bruit ramené à une largeur de bande de 1 Hz.

7) Détecteur et voltmètre de sortie

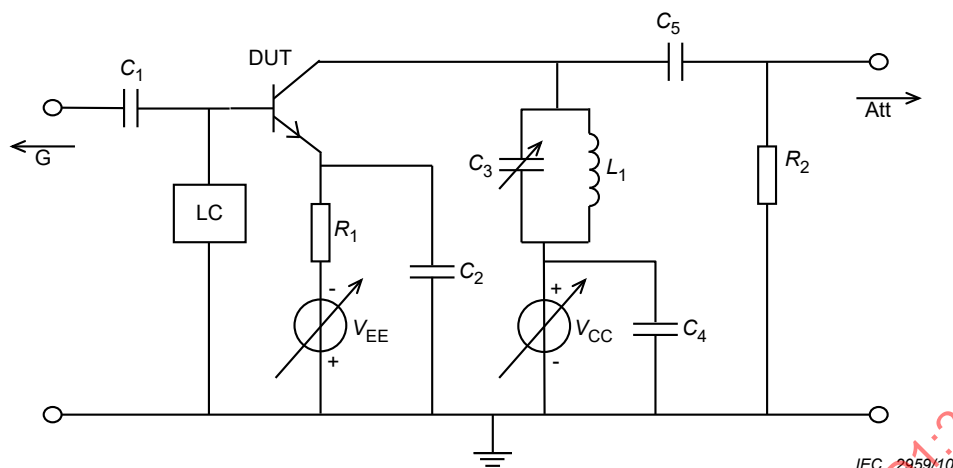
Le voltmètre qui suit le détecteur doit répondre à la vraie valeur efficace du signal appliqué et doit pouvoir fonctionner avec un facteur de crête d'au moins 12 dB.

Il convient que le produit de la bande passante globale par la constante de temps du détecteur soit suffisamment grand pour réduire les fluctuations du voltmètre afin qu'une discrimination adéquate puisse être obtenue lors de la mesure.

6.3.14.1 Facteur de bruit dans la gamme des fréquences jusqu'à 3 MHz (F)

a) Généralités

Le facteur de bruit est mesuré, le transistor en essai étant inséré dans un circuit d'amplification présentant la configuration générale montrée dans la Figure 47. Il est permis d'employer une configuration similaire dans laquelle le transistor fonctionne en base commune ou en collecteur commun.



G = entrée provenant du générateur de bruit DUT = dispositif en mesure, transistor en mesure
 LC = circuit accordé, ou résistance Att = atténuateur

Figure 47 – Circuit de base pour la mesure du facteur de bruit jusqu'à 3 MHz

Dans la Figure 47, les circuits d'entrée et de sortie sont deux circuits accordés, ou une résistance et un circuit accordés. Avec le transistor dans le circuit, le circuit d'entrée et/ou celui de sortie est(sont) accordé(s) pour avoir le gain de puissance maximal à la fréquence pour laquelle le facteur de bruit doit être déterminé. Le bruit à la sortie est lu dans des conditions d'accord. Les condensateurs de blocage et de dérivation, C_1 , C_2 et C_4 , C_5 doivent avoir une impédance faible à la fréquence de mesure. Les valeurs de V_{EE} et de R_1 sont déterminées par le courant émetteur spécifié pour le transistor, et la valeur de V_{CC} dépend de la tension collecteur-base spécifiée.

Il convient que la résistance parallèle équivalente du circuit d'entrée soit grande par rapport à la résistance du générateur.

b) Méthode de mesure (voir Figure 46)

La polarisation du transistor est ajustée aux valeurs spécifiées. Avec la sortie du générateur de bruit réglée à zéro et avec l'atténuateur n° 2 hors circuit, un niveau de référence est obtenu sur l'indicateur de bruit.

L'atténuateur n° 2 est alors commuté dans le circuit. Ensuite, le générateur de bruit est mis en marche et son signal de sortie est augmenté jusqu'à ce que l'indicateur de bruit retourne au niveau de référence.

La valeur enregistrée de la sortie du générateur de bruit est alors utilisée pour calculer le facteur de bruit. Par exemple, si une diode de bruit thermoionique est employée comme générateur de bruit à 25 °C, le facteur de bruit est:

$$F \text{ (dB)} = 10 \log \frac{19,4 \times I_D R_g}{M - 1}$$

où

I_D est le courant d'anode continu de la diode de bruit, en ampères;

R_g est la résistance de la source, en ohms;

M est l'antilogarithme du dixième de la lecture de l'atténuateur, en décibels.

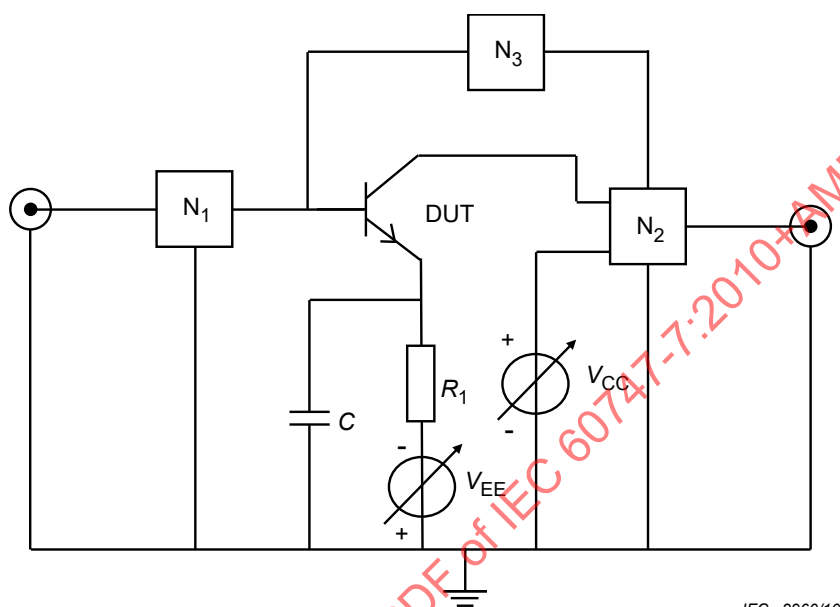
Une valeur de $M = 2$, correspondant à un réglage de l'atténuateur de 3 dB, est souvent employée.

Dans ce cas, le bruit de sortie de la diode est équivalent à la puissance de bruit d'entrée du transistor en mesure.

6.3.14.2 Facteur de bruit en HF ou VHF (3 MHz à 300 MHz)

a) Généralités

Le transistor en mesure est inséré dans un circuit d'amplification ayant la configuration générale montrée à la Figure 48. Il est permis d'utiliser une configuration similaire dans laquelle le transistor fonctionne en base commune ou en collecteur commun.



IEC 2960/10

DUT = dispositif en mesure, transistor en mesure
N₁ = réseau d'entrée, accordé
N₂ = réseau de sortie, accordé
N₃ = réseau de neutrodynage, facultatif

Figure 48 – Circuit de base pour la mesure du facteur de bruit de 3 MHz à 300 MHz

Les valeurs de V_{EE} et de R_1 sont déterminées par le courant émetteur spécifié pour le transistor, et la valeur de V_{CC} dépend de la tension collecteur-base spécifiée.

Il convient que le réseau d'entrée ait une largeur de bande suffisamment grande pour que la précision de la mesure ne soit pas affectée. Ou bien, il est loisible de choisir la largeur de bande de l'entrée souhaitée, et il convient de tenir compte de la contribution du réseau d'entrée dans le calcul du facteur de bruit. Il convient que le réseau d'entrée constitue une dérivation effective pour les basses fréquences. Les conditions d'accord pour le réseau d'entrée et pour le réseau de sortie doivent être énoncées.

L'emploi d'un réseau de neutrodynage est facultatif. Il convient de l'utiliser, si nécessaire, pour maintenir la stabilité de l'amplificateur.

b) Méthode de mesure

La polarisation du transistor est ajustée aux valeurs spécifiées. Avec la sortie du générateur de bruit réglée à zéro et avec l'atténuateur n° 2 hors circuit, un niveau de référence est obtenu sur l'indicateur de bruit.

c) Effet du bruit de l'amplificateur

À des fréquences plus élevées, pour lesquelles le bruit de sortie du transistor en mesure est à moins de 15 dB au-dessus du bruit de l'amplificateur, l'atténuateur n° 1 peut être utilisé pour obtenir une valeur correcte de F_1 , facteur de bruit du transistor seul, en fonction du facteur de bruit global F_{12} .

Pour cela, il faut que l'impédance d'entrée de l'amplificateur n° 2 soit adaptée à l'atténuateur.

La correction pour le bruit de l'amplificateur est basée sur l'équation bien connue pour le facteur de bruit des amplificateurs en cascade:

$$F_{12} = F_1 + (F_2 - 1) \frac{1}{G_1}$$

où

F_1 est le facteur de bruit véritable du transistor seul,

G_1 est son gain disponible,

F_2 est le facteur de bruit de l'amplificateur n° 2,

et où les valeurs du gain et du facteur de bruit sont exprimées numériquement.

Cette équation n'est valable que si l'impédance de sortie du transistor a été adaptée à l'impédance d'entrée de l'étage suivant.

Cependant, pour éviter de mesurer F_2 et G_1 , deux mesures du facteur de bruit global peuvent être effectuées. Dans ce cas, le préamplificateur ne doit pas être utilisé. D'abord, le facteur de bruit global F_{12} est mesuré, l'atténuateur n° 1 étant mis hors circuit. Ensuite, l'atténuateur n° 1 est mis en circuit et réglé à une valeur de perte arbitraire, L (par exemple un facteur 4) et une seconde mesure du facteur de bruit global F'_{12} est effectuée.

Dans le second cas, F'_{12} est donné par l'équation:

$$F'_{12} = F_1 + (L F_2 - 1) \frac{1}{G_1}$$

où L est exprimé numériquement.

La résolution des deux équations ci-dessus pour obtenir F_1 conduit à:

$$F_1 = \frac{L F_{12} - F'_{12}}{L - 1} + \frac{1}{G_1}$$

$$F_1 \cong \frac{L F_{12} - F'_{12}}{L - 1}$$

$$\text{pour } F_1 \gg \frac{1}{G_1}$$

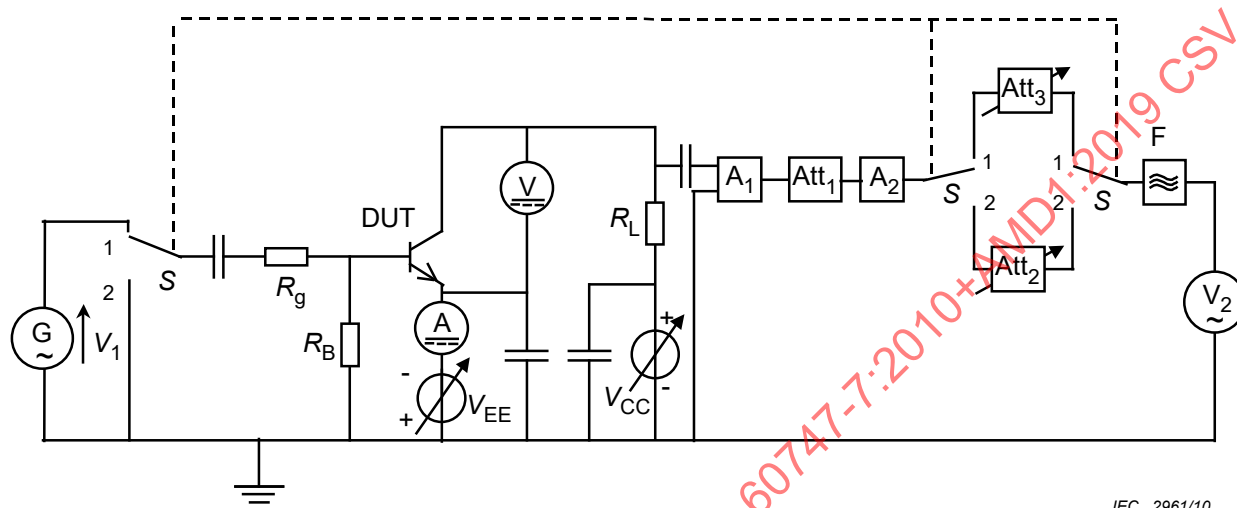
L'équation donnant le facteur de bruit F_1 devient, en exprimant ce facteur en décibels:

$$F_1 = 10 \log (L F_{12} - F'_{12}) - 10 \log (L - 1) \quad (\text{dB})$$

6.3.14.3 Facteur de bruit dans la gamme de fréquences inférieures à 1 000 Hz (méthode du générateur de signal)

a) Généralités

La Figure 49 montre un circuit convenable.



IEC 2961/10

DUT = dispositif en mesure, transistor en mesure
 F = filtre sélectif
 A_1, A_2 = amplificateurs
 V_2 = voltmètre quadratique
 Att_1, Att_2, Att_3 = atténuateurs

Figure 49 – Circuit de base pour la mesure du facteur de bruit en dessous de 1 kHz (méthode du générateur de signal)

Le circuit est essentiellement identique à celui schématisé dans la Figure 46 et il convient que ses composants satisfassent aux exigences décrites en 6.3.16 Descriptions de circuit et exigences, mais un atténuateur n° 3 ayant un affaiblissement fixe et un filtre sélectif est ajouté.

Il convient que les amplificateurs présentent une largeur de bande suffisamment grande pour que la largeur de bande de bruit totale soit déterminée par le filtre sélectif; il convient également qu'ils présentent un fonctionnement linéaire pour un domaine de signaux au moins égal au réglage de l'atténuateur n° 3.

Il convient que le filtre sélectif soit du type à bande passante avec un Q élevé et avec une fréquence centrale correspondant à la fréquence de mesure. Pour des mesures de facteur de bruit en bande étroite, il convient que la largeur effective de bande de bruit soit inférieure ou égale à 15 % de la fréquence centrale. Il convient de déterminer la largeur équivalente de la bande de bruit avec précision. Les caractéristiques de fréquence du filtre doivent être spécifiées. Il convient de régler la fréquence du générateur à la fréquence centrale du filtre.

Il convient de vérifier le système pour les réponses parasites, dans la gamme entière de fréquences couverte par le détecteur.

Il convient que la valeur de R_g soit grande par rapport à l'impédance de sortie du générateur, mais petite par rapport à la valeur de R_B .

b) Méthode de mesure

Dans cette méthode, il n'est pas nécessaire d'étalonner les amplificateurs. Seules la tension de sortie V_1 du générateur de signal sinusoïdal G et la largeur effective de la bande de bruit B du système doivent être connues. Le commutateur S étant dans la position 1, l'atténuateur n° 1 est réglé pour donner un relevé de lecture de référence sur le voltmètre quadratique de sortie. Le commutateur S étant en position 2, le même relevé de lecture est obtenu en réglant l'atténuateur n° 2. La largeur de bande des amplificateurs doit être suffisamment grande pour être sûr que la largeur de bande B de l'ensemble est déterminée par le filtre.

Le facteur de bruit est calculé par la formule suivante:

$$F = 10 \log \left(\frac{V_1^2}{4k TBR_g} \right) - X_3 + X_2 \quad (\text{dB})$$

où

V_1 est la tension efficace de sortie du générateur de signaux, en volts efficaces;

k est la constante de Boltzmann = $1,38 \times 10^{-23}$ J/K;

T est la température absolue de R_g , en kelvins;

B est la largeur de bande de bruit effective, en hertz;

R_g est la résistance du générateur, en ohms;

X_3 est l'affaiblissement de l'atténuateur n° 3 (fixe), en décibels;

X_2 est l'affaiblissement de l'atténuateur n° 2, en décibels.

En choisissant les valeurs suivantes pour V_1 , T , etc., le facteur de bruit F (en décibels) est alors très proche de X_2 :

$$V_1 = 28,5 \mu\text{V}$$

$$B = 100 \text{ Hz}$$

$$X_3 = 60 \text{ dB}$$

$$T = 298 \text{ K}$$

$$R_g = 500 \Omega$$

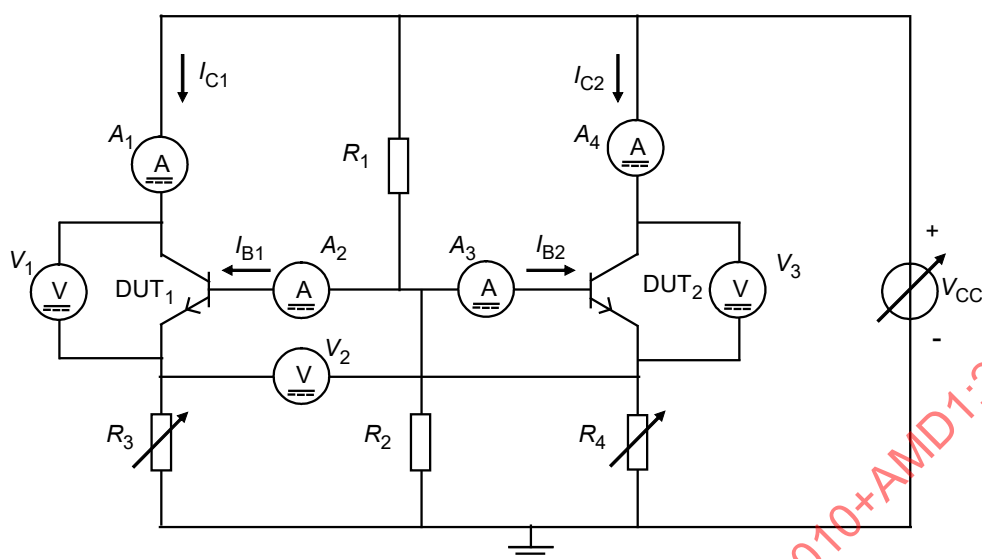
6.3.15 Méthodes de mesure pour les transistors bipolaires appariés

6.3.15.1 Rapport des valeurs statiques des rapports de transfert du courant direct en émetteur commun h_{21E1}/h_{21E2}

a) But

Mesurer le rapport des valeurs statiques des rapports de transfert du courant direct en émetteur commun des transistors bipolaires appariés, dans des conditions spécifiées.

b) Schéma de circuit



DUT₁, DUT₂ = dispositifs en mesure, transistors appariés en mesure

V₃ = Ce voltmètre peut être omis

NOTE R₃ et R₄ peuvent être remplacés par des sources de courant

IEC 2962/10

Figure 50 – Circuit de base pour la mesure de h_{21E1}/h_{21E2}

c) Procédure de mesure

Régler la température à la valeur spécifiée.

Ajuster V_{CC}, R₃ et R₄ afin que les valeurs spécifiées de V_{CE} et I_C soient atteintes pour chaque transistor.

Mesurer les courants de base I_{B1} et I_{B2}.

Calculer ensuite le rapport des valeurs statiques des rapports de transfert de courant en émetteur commun h_{21E1}/h_{21E2} .

soit comme $\frac{I_{B2}}{I_{B1}}$ (pour $I_{B2} < I_{B1}$),

soit comme $\frac{I_{B1}}{I_{B2}}$ (pour $I_{B2} > I_{B1}$).

Le rapport est le quotient de la plus petite valeur divisée par la plus grande.

d) Conditions spécifiées

- Température ambiante ou température de boîtier;
- Courant collecteur (I_C);
- Tension collecteur-émetteur (V_{CE}).

6.3.15.2 Différence entre les tensions base-émetteur ($V_{BE1} - V_{BE2}$)

a) But

Mesurer la valeur de la différence entre les tensions base-émetteur des transistors appariés, dans des conditions spécifiées.

b) Schéma de circuit

Voir Figure 50.

c) Procédure de mesure

Régler la température à la valeur spécifiée.

Ajuster V_{CC} , R_3 et R_4 afin que les valeurs spécifiées de V_{CE} et I_C soient atteintes pour chaque transistor.

Le voltmètre V_2 indique la valeur de la différence entre les tensions base-émetteur.

d) Conditions spécifiées

- Température ambiante ou température de boîtier;
- Courant collecteur (I_C);
- Tension collecteur-émetteur (V_{CE}).

6.3.15.3 Variation de la différence des tensions base-émetteur entre deux températures $\Delta(V_{BE1} - V_{BE2})|_{\Delta T}$

a) But

Mesurer la valeur de la variation de la différence des tensions base-émetteur des transistors appariés entre deux températures spécifiées, dans des conditions spécifiées.

b) Schéma de circuit

Voir Figure 50.

c) Procédure de mesure

Régler la température à la valeur spécifiée, T_1 , de préférence 25 °C.

Ajuster V_{CC} , R_3 et R_4 afin que les valeurs spécifiées de V_{CE} et I_C soient atteintes pour chaque transistor.

Noter la valeur de la différence entre les tensions base-émetteur indiquées par le voltmètre V_2 .

Régler alors la température à une valeur spécifiée plus élevée, T_2 .

Si cela est nécessaire, régler à nouveau les courants collecteurs à leur valeur initiale.

Noter la valeur de la différence entre les tensions base-émetteur indiquées par le voltmètre V_2 .

Calculer la valeur absolue de la différence entre la valeur mesurée à T_2 et celle mesurée à T_1 .

d) Conditions spécifiées

- Température ambiante ou température de boîtier T_1 , si elle diffère de 25 °C;
- Température ambiante ou température de boîtier T_2 ;
- Courant collecteur (I_C);

– Tension collecteur-émetteur (V_{CE}).

6.3.15.4 Adaptation du courant collecteur

a) But

Mesurer l'adaptation du courant collecteur d'une paire accordée de transistors bipolaires dans des conditions spécifiées

b) Schéma de circuit

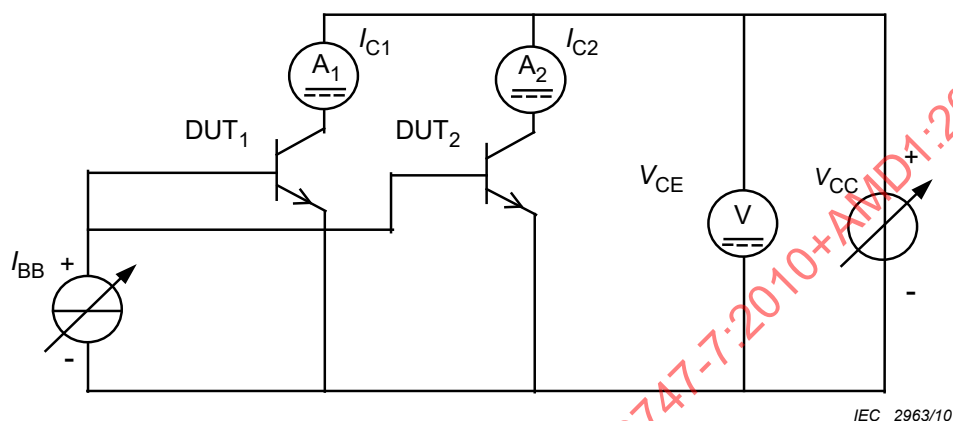


Figure 51 – Adaptation du courant collecteur

c) Procédure de mesure

Tout d'abord, fixer I_{BB} à 0.

Fixer les tensions d'alimentation V_{CC} à la valeur spécifiée. Ensuite augmenter I_{BB} à la valeur spécifiée et mesurer I_{C1} et I_{C2} .

d) Conditions spécifiées

- V_{CC} ;
- I_{BB} ;
- T_a ou T_c .

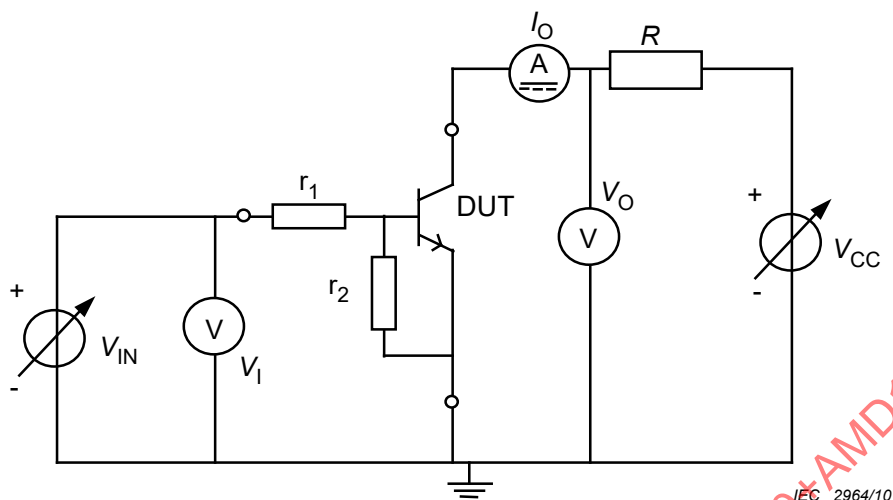
6.3.16 Méthode de mesure pour transistors à résistances de polarisation

6.3.16.1 Tension d'entrée à l'état passant ($V_{I(ON)}$), tension d'entrée à l'état bloqué ($V_{I(OFF)}$)

a) But

Mesurer la tension en entrée commune (IN-COMMON) à l'état passant ($V_{I(ON)}$) ou l'état bloqué ($V_{I(OFF)}$), dans des conditions spécifiées.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 52 – Schéma de circuit pour mesurer la tension d'entrée à l'état passant $V_{I(on)}$, et la tension d'entrée à l'état bloqué $V_{I(off)}$

c) Procédure de mesure

Appliquer la tension en sortie commune (OUT-COMMON) spécifiée. La tension en entrée commune (IN-COMMON) est ajustée à la valeur à laquelle le courant de sortie est égal à la valeur spécifiée.

La tension mesurée par V_I est la tension en entrée commune (IN-COMMON) à l'état passant ou à l'état bloqué.

d) Conditions spécifiées

- Température de point de référence ou de jonction (T_{vj});
- Courant de sortie (I_O);
- Tension de sortie (V_O).

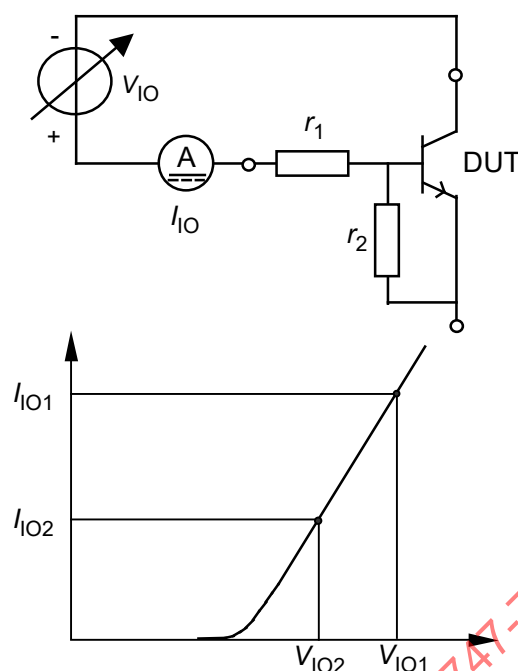
NOTE Comme opération logique, elle est spécifiée avec la tension minimale qui maintient l'état passant («ON») et elle est spécifiée avec la tension maximale qui maintient l'état bloqué («OFF»).

6.3.16.2 Résistance de polarisation 1 (r_1)

a) But

Mesurer la résistance branchée à la borne d'entrée et à la base interne du transistor

b) Schéma de circuit



IEC 2965/10

Légende

DUT Dispositif en essai

Figure 53 – Schéma de circuit pour mesurer la résistance de polarisation r_1

c) Procédure de mesure

Appliquer la tension entrée-sortie (IN-OUT) spécifiée V_{IO1} et mesurer le courant d'entrée I_{IO1} .
 Appliquer la tension entrée-sortie (IN-OUT) spécifiée V_{IO2} et mesurer le courant d'entrée I_{IO2} .

La résistance de polarisation 1 (r_1) est donnée par:

$$r_1 = (V_{IO1} - V_{IO2}) / (I_{IO1} - I_{IO2}).$$

d) Conditions spécifiées

- Température ambiante ou température de boîtier ou température virtuelle de jonction (T_a ou T_c ou T_{vj}).
- Tension V_{IO} .

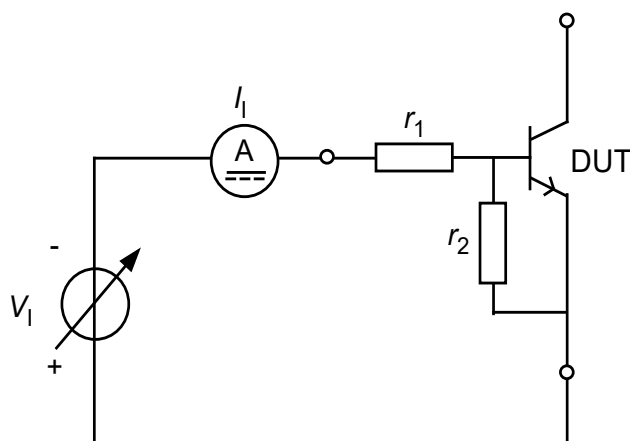
NOTE Dans ce cas, la résistance r_1 est mesurée en utilisant les bornes entrée-sortie (IN-OUT), mais il est aussi possible d'utiliser les bornes entrée en commun (IN-COMMON).

6.3.16.3 Résistance de polarisation 2 (r_2), rapport de résistances de polarisation

a) But

Mesurer la résistance branchée à la base interne du transistor et à l'émetteur extérieurement accessible du dispositif

b) Schéma de circuit

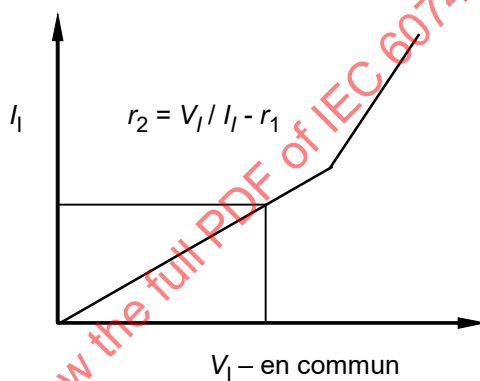


IEC 2966/10

Légende

DUT Dispositif en essai

Figure 54a – Schéma de circuit pour mesurer la résistance de polarisation r_2



IEC 2967/10

Figure 54b – Mesure de la résistance de polarisation r_2

Figure 54 – Schéma de circuit et mesure de la résistance de polarisation r_2

c) Procédure de mesure

Appliquer le courant d'entrée mesuré par I_1 pour la tension d'entrée spécifiée.

La résistance de polarisation 2 (r_2) est donnée par:

$$r_2 = V_1 / I_1 - r_1.$$

Le rapport de résistances de polarisation est donné par:

$$r_2 / r_1 \text{ ou } r_1 / r_2.$$

d) Conditions spécifiées

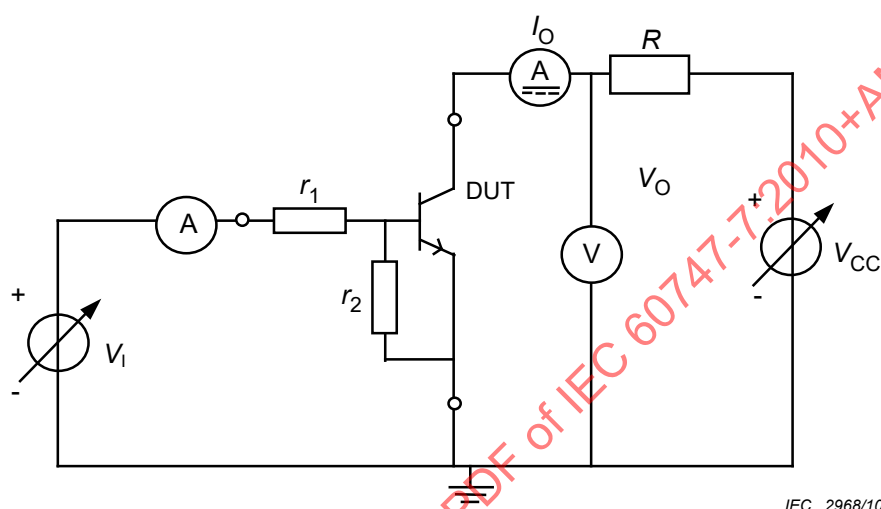
- Température ambiante ou température de boîtier ou température virtuelle de jonction (T_a ou T_c ou T_{vj});
- Tension V_i .

6.3.16.4 Tension de sortie à l'état passant ($V_{O(on)}$)

a) But

Mesurer la tension en sortie commune (OUT - COMMON) à l'état passant ($V_{O(ON)}$), dans des conditions spécifiées.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 55 – Schéma de circuit pour mesurer la tension de sortie à l'état passant $V_{O(on)}$

c) Procédure de mesure

Appliquer le courant en entrée commune (IN-COMMON) spécifié. La tension en sortie commune (OUT - COMMON) est ajustée à la valeur à laquelle le courant de sortie est égal à la valeur spécifiée.

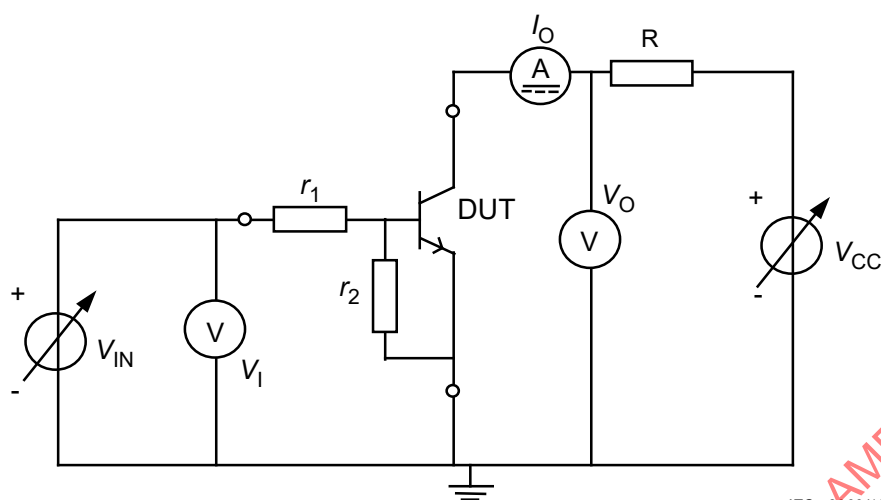
d) Conditions spécifiées

- Température ambiante ou température de boîtier ou température virtuelle de jonction (T_a ou T_c ou T_{vj});
- Courant d'entrée (I_i);
- Courant de sortie (I_o);

6.3.16.5 Courant de sortie à l'état bloqué ($I_{O(off)}$)

a) But

Mesurer le courant en sortie commune (OUT - COMMON) à l'état bloqué ($I_{O(off)}$), dans des conditions spécifiées.



IEC 2969/10

Légende

DUT Dispositif en essai

Figure 56 – Schéma de circuit pour mesurer le courant de sortie à l'état bloqué $I_{O(off)}$

b) Procédure de mesure

Appliquer la tension en entrée commune (IN-COMMON) spécifiée. Régler la tension en sortie commune (OUT-COMMON) à la valeur spécifiée.

c) Conditions spécifiées

- Tension d'entrée (V_I);
- Tension de sortie (V_O);
- Température ambiante ou température de boîtier ou température virtuelle de jonction (T_a ou T_c ou T_{vj}).

7 Réception et fiabilité

7.1 Exigences générales

L'Article 7 de l'IEC 60747-1:2006: «Réception et fiabilité des dispositifs discrets» et ses paragraphes s'appliquent.

7.2 Exigences spécifiques

7.2.1 Liste d'essais d'endurance

Un choix d'essais d'endurance est présenté dans les Figures 57, 58 et 59, qui sont applicables à toutes les sous-catégories de transistors bipolaires.

7.2.2 Conditions pour les essais d'endurance

Les conditions d'essais et les circuits d'essais sont décrits dans les Figures 57, 58 et 59. La spécification applicable doit énoncer quel(s) essai(s) effectuer.

7.2.3 Caractéristiques définissant la réception et critères de réception pour les essais de fiabilité

Les caractéristiques définissant la réception, leurs critères de réception et leurs conditions de mesure sont énumérés dans le Tableau 3.

NOTE Il convient de mesurer les caractéristiques suivant l'ordre dans lequel elles sont énumérées dans le Tableau 3, car les modifications des caractéristiques résultant de certains mécanismes de défaillance peuvent, en totalité ou en partie, être masquées par l'influence d'autres mesures.

Tableau 3 – Caractéristiques définissant la réception après des essais d'endurance pour transistors bipolaires

Catégories ou sous-catégories de dispositifs	Caractéristiques définissant la réception	Critères de réception (NOTE 1)	Conditions de mesure
Transistors bipolaires, sauf les transistors de commutation de puissance et les transistors à résistances de polarisation	I_{CBO}	< LSS	La plus forte valeur de V_{CB} spécifiée pour I_{CBO}
	h_{21E} (h_{21e}) (NOTE 2)	> LIS < LSS	Valeur de I_C pour laquelle une tolérance sur h_{21E} (h_{21e}) (limites inférieure et supérieure) est spécifiée
	V_{CEsat}	< LSS	La plus forte valeur de I_C spécifiée pour V_{CEsat}
	F (NOTE 3)	< LSS	La plus faible valeur de I_C spécifiée pour F
Transistors de commutation de puissance	I_{CES}	< LSS	Valeur spécifiée de V_{CE}
	V_{CEsat}	< LSS	I_C et I_B spécifiées pour V_{CEsat}
	R_{th}	< LSS	
Transistors à résistances de polarisation	$I_{o(off)}$	< LSS	Valeur spécifiée de V_o
	$V_{0(on)}$	< LSS	Valeurs spécifiées de I_o et I_i
	h_{FE}	> LIS	Valeurs spécifiées de I_o et V_o
NOTE 1 LSS = Limite supérieure de la spécification; LIS = limite inférieure de la spécification.			
NOTE 2 Seulement lorsque aucune tolérance n'est spécifiée sur h_{21E} ou lorsque h_{21E} n'est pas spécifié.			
NOTE 3 S'il y a lieu.			

7.3 Méthodes d'essais d'endurance et de fiabilité

7.3.1 Blocage haute température (HTRB)

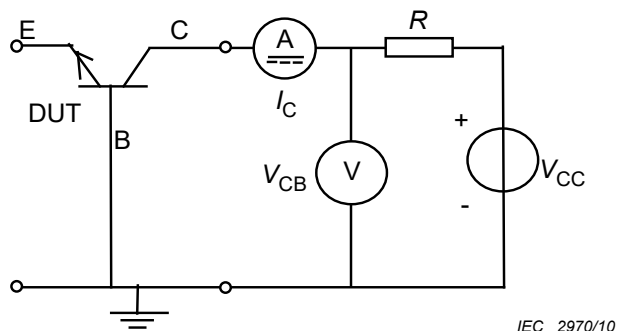
a) Conditions de fonctionnement

Tension: de préférence 80 % de V_{CESmax} .

Température: de préférence la température virtuelle maximale de la jonction, $T_{vj(max)}$ ou $T_c = T_{stg(max)} - 5\text{ °C}$ comme spécifié.

b) Schéma de circuit

Méthode 1

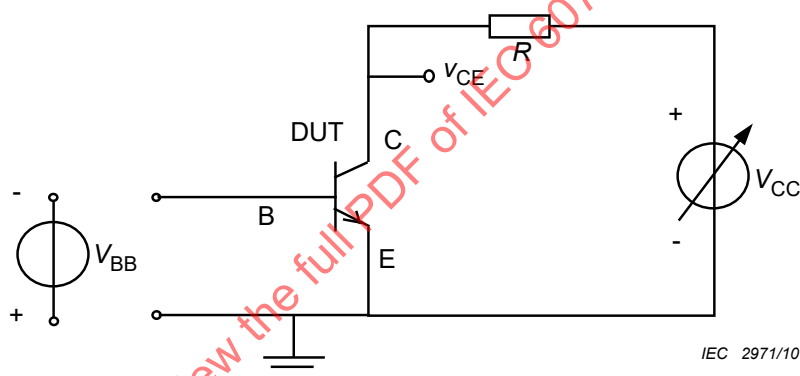


Légende

DUT Dispositif en essai

Figure 57a – Circuit pour le blocage haute température (Méthode 1)

Méthode 2



Légende

DUT Dispositif en essai

Figure 57b – Circuit pour le blocage haute température (Méthode 2)

Figure 57 – Circuit d'essai pour le blocage haute température

c) Descriptions du circuit et exigences

R est une résistance limitant le courant. La Méthode 2 est appliquée principalement aux transistors à courant élevé. V_{BB} est une source de tension de base inverse.

7.3.2 Durée intermittente en fonctionnement

a) Conditions de fonctionnement

Courant collecteur: valeur spécifiée.

Tension collecteur-émetteur: valeur spécifiée.

Température: ΔT_{vj} telle que spécifiée.

Température de boîtier

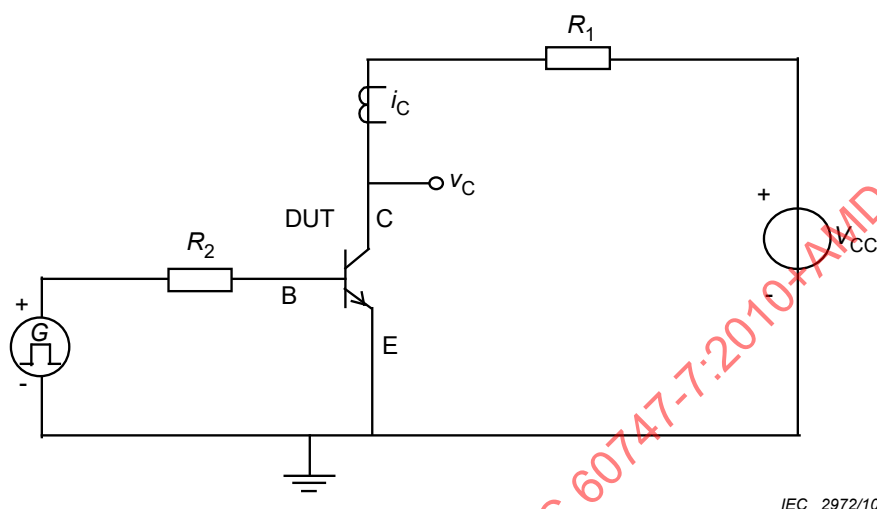
Méthode 1: T_C = constante;

Méthode 2: T_C = variable avec T_{vj} ;

valeurs à l'état passant t_p et à l'état bloqué ($t_c - t_p$) telles que spécifiées.

NOTE La contrainte mécanique dans le dispositif en essai par la méthode 1 se concentre sur les parties d'émetteur câblées des dispositifs de type module. La contrainte mécanique dans le dispositif en essai par la méthode 2 se concentre principalement sur la partie matériau de soudage ou sur la partie de contact par pression des puces des dispositifs.

b) Schéma de circuit



Légende

DUT Dispositif en essai

Figure 58 – Circuit pour la durée intermittente de fonctionnement

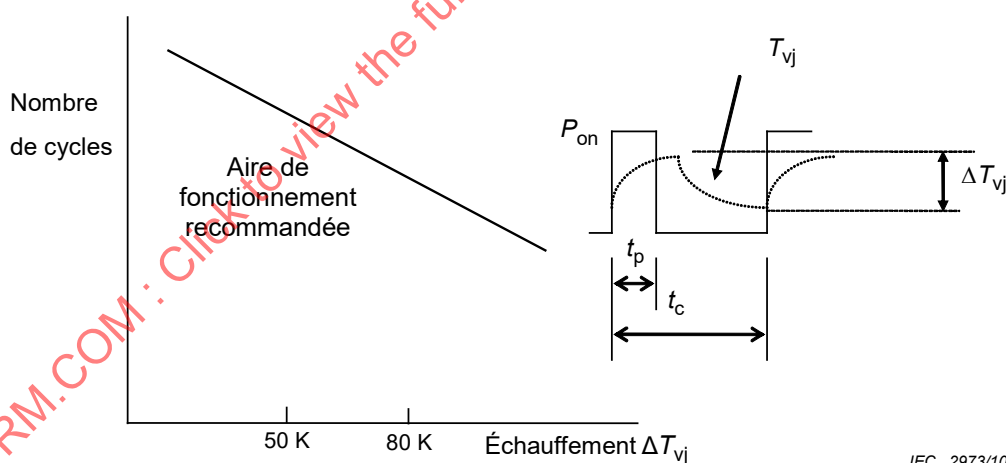


Figure 59 – Nombre prévu de cycles en fonction de l'échauffement ΔT_{vj}

7.4 Essais de type et essais individuels de série

7.4.1 Essais de type

Les essais de type sont réalisés sur des produits neufs échantillon par échantillon, afin de confirmer les valeurs assignées (valeurs limites) et les caractéristiques électriques et thermiques à fournir dans la fiche technique et à référencer par rapport aux limites d'essais pour de futurs essais individuels de série.

Les essais de type peuvent, en partie ou en totalité, être répétés de temps à autre sur des échantillons prélevés dans la production courante ou dans les livraisons, afin de confirmer que la qualité du produit satisfait en permanence aux exigences spécifiées.

Les éléments minimaux des essais de types à réaliser sont énumérés au Tableau 4.

Certains des essais de type sont destructifs.

7.4.2 Essais individuels de série

Les essais individuels de série sont réalisés normalement à 100 % sur la production courante ou les livraisons, afin de vérifier que chaque éprouvette satisfait aux valeurs assignées (valeurs limites) et aux caractéristiques spécifiées dans la fiche technique.

L'essai individuel de série peut comprendre une sélection de dispositifs en groupes.

Les éléments minimaux des essais individuels de série à réaliser sur les transistors sont énumérés au Tableau 4, sauf accord contraire entre fournisseur et acheteur.

a) Méthodes de mesure et d'essais

Les méthodes de mesure et d'essais sont indiquées par référence aux numéros de paragraphes dans le Tableau 4.

Tableau 4 – Éléments minimaux des essais de type et des essais individuels de série pour les transistors, le cas échéant

Paragraphes	Éléments	Essai de type	Essai individuel de série
Essais des valeurs assignées			
6.2.1	Courant collecteur I_C	X	
6.2.3	Courant de base I_B	X	
6.2.6	Tensions collecteur-émetteur (V_{CES} , V_{CER} , V_{CEX})	X	X
6.2.7	Tension émetteur-base V_{EB}	X	X
6.2.8.1	Aire de sécurité de fonctionnement en polarisation inverse (RBSOA)	X	
6.2.8.2	Aire de sécurité de fonctionnement en court-circuit	X	
Mesure des caractéristiques			
6.3.5	Courant résiduel collecteur-émetteur (I_{CES} , I_{CER} , I_{CEX})	X	X
6.3.6	Tension de saturation collecteur-émetteur (V_{CESat})	X	X
6.3.7	Tension de saturation base-émetteur (V_{BESat})	X	X
6.3.9	Tension de maintien collecteur-émetteur (V_{CE*sus})	X	
6.3.11.5	Valeur statique du rapport de transfert de courant h_{FE}	X	X
6.3.13	Temps total d'établissement (t_{on}), retard à la croissance (t_d), temps de croissance (t_r)	X	
6.3.13	Temps total de coupure (t_{off}), retard à la décroissance (t_s), temps de décroissance (t_f)	X	
6.3.1	Énergie d'établissement (par impulsion) (E_{on})	X	
6.3.2	Énergie de coupure (par impulsion) (E_{off})	X	
6.3.12	Résistance thermique jonction-boîtier ($R_{th(j-c)}$) et Impédance thermique transitoire jonction-boîtier ($Z_{th(j-c)}$)	X	
Essais d'endurance et de fiabilité			
7.3.1	Blocage haute température	X	

Paragraphes	Éléments	Essai de type	Essai individuel de série
7.3.2	Durée intermittente en fonctionnement	X	

IECNORM.COM : Click to view the full PDF of IEC 60747-7:2010+AMD1:2019 CSV

Annexe A (informative)

Détermination de l'aire SOA¹

Même lorsque le dispositif fonctionne à l'intérieur de ses valeurs assignées, il peut parfois s'emballer à cause du second claquage (S/B). Il est alors important, spécialement pour les transistors de puissance, de spécifier l'aire de sécurité de fonctionnement (SOA).

L'aire de sécurité de fonctionnement (depuis le fonctionnement avec de courtes impulsions jusqu'à celui en continu) est facilement déterminée en utilisant la mesure de la résistance thermique. La procédure utilisée est la suivante: la valeur de ΔV_{EB} augmente avec l'augmentation de la tension collecteur base V_{CB} pour les valeurs données de I_H et de t_p . Elle croît rapidement pour une certaine valeur de V_{CB} , ce qui donne une indication pour le début du second claquage. Un accroissement supplémentaire peut conduire le transistor dans le second claquage et le détruire. Ces phénomènes sont représentés à la Figure A.1.

En général, l'aire SOA est spécifiée pour des valeurs inférieures à celles pour lesquelles ΔV_{EB} augmente rapidement. Le même résultat sera également obtenu en modifiant la valeur du courant d'échauffement I_H pour une valeur fixée de V_{CB} .

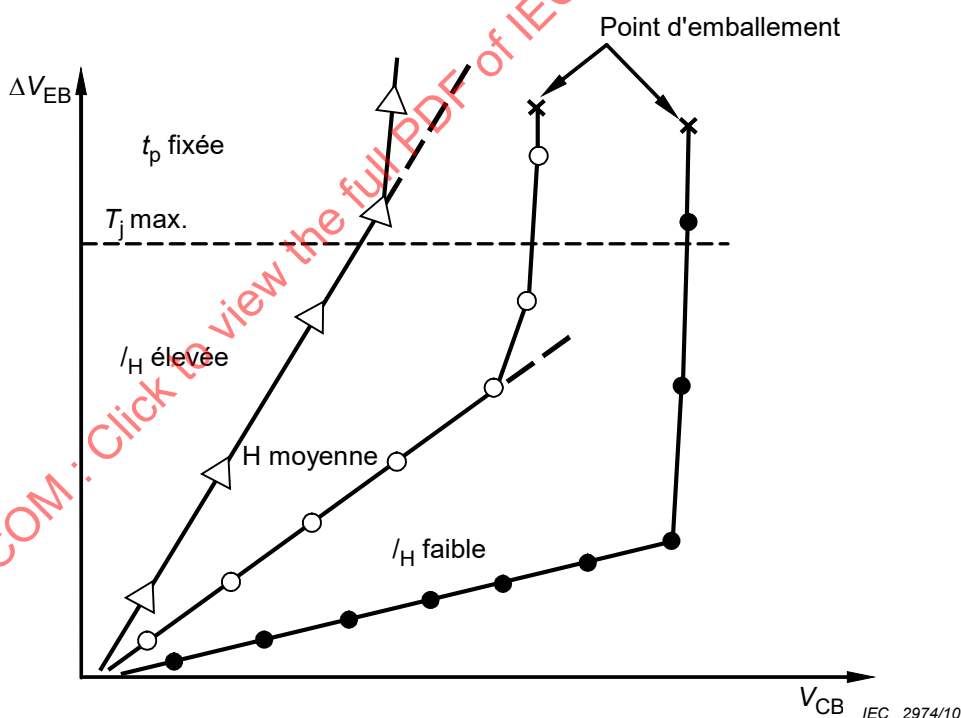
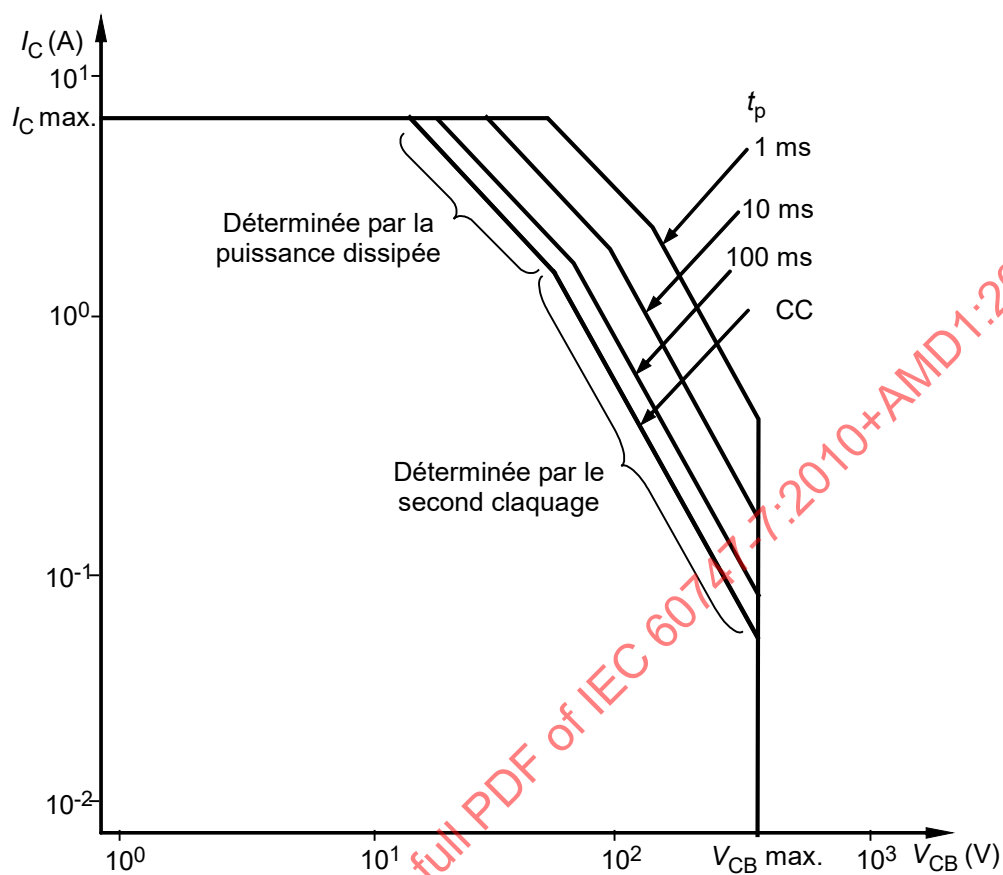


Figure A.1 – Caractéristique type de ΔV_{EB} en fonction de la tension collecteur-base (V_{CB})

La Figure A.2 montre une aire SOA type pour différentes valeurs de t_p , pour des valeurs maximales spécifiées de I_C et de V_{CB} .

¹ SOA = safe operating area.

Pour des valeurs inférieures de V_{CB} , l'aire SOA déterminée par le second claquage dépasse normalement la dissipation maximale de puissance (P_{tot}). Ainsi, pour de plus faibles valeurs de V_{CB} , l'aire SOA est déterminée par la valeur assignée maximale de la puissance dissipée.



IEC 2975/10

Figure A.2 – Aire de sécurité de fonctionnement type

FINAL VERSION

VERSION FINALE



**Semiconductor devices – Discrete devices –
Part 7: Bipolar transistors**

**Dispositifs à semiconducteurs – Dispositifs discrets –
Partie 7: Transistors bipolaires**

CONTENTS

FOREWORD.....	6
1 Scope.....	8
2 Normative references	8
3 Terms and definitions	8
3.1 Specific functional regions.....	8
3.2 Resistor biased transistor.....	9
3.3 Terms related to ratings and characteristics	10
4 Letter symbols.....	13
4.1 General.....	13
4.2 Additional subscripts	13
4.3 List of letter symbols	13
4.3.1 General	13
4.3.2 Voltages	14
4.3.3 Currents	15
4.3.4 Powers	15
4.3.5 Electrical parameters.....	15
4.3.6 Frequency parameters.....	19
4.3.7 Switching parameters	20
4.3.8 Energies.....	21
4.3.9 Sundry quantities.....	21
4.3.10 Matched-pair bipolar transistors.....	22
4.3.11 Resistor biased transistor.....	22
5 Essential ratings and characteristics.....	22
5.1 General.....	22
5.2 Small signal transistors.....	22
5.2.1 Ratings (limiting values)	22
5.2.2 Characteristics	23
5.3 Linear power transistors	24
5.3.1 Ratings (limiting values)	24
5.3.2 Characteristics	25
5.4 High-frequency power transistors for amplifier and oscillator applications.....	26
5.4.1 Ratings (limiting values)	26
5.4.2 Characteristics	27
5.5 Switching transistors	29
5.5.1 Ratings (limiting values)	29
5.5.2 Characteristics	31
5.6 Resistor biased transistors	33
5.6.1 Ratings.....	33
5.6.2 Characteristics	34
6 Measuring methods	34
6.1 General.....	34
6.2 Verification of ratings (limiting values)	35
6.2.1 Acceptance criteria.....	35
6.2.2 Collector current.....	35
6.2.3 Peak collector current.....	36
6.2.4 Base current.....	36

6.2.5	Peak base current	37
6.2.6	Collector-base voltage	38
6.2.7	Collector-emitter voltage, output voltage	39
6.2.8	Emitter-base voltage, Input voltage	39
6.2.9	Safe operating area (SOA)	40
6.2.10	Output current (I_O)	44
6.2.11	Collector-emitter sustaining voltage	44
6.3	Methods of measurement	46
6.3.1	Turn-on time intervals and turn-on energy with inductive load	46
6.3.2	Turn-off time intervals and turn-off energy with inductive load	48
6.3.3	Collector-emitter cut-off currents (d.c. method)	49
6.3.4	Collector-base cut-off current (d.c. method)	50
6.3.5	Emitter-base cut-off current (d.c. method)	50
6.3.6	Collector-emitter saturation voltage	50
6.3.7	Base-emitter saturation voltage	52
6.3.8	Base-emitter voltage (d.c. method)	54
6.3.9	Capacitances	54
6.3.10	Hybrid parameters (small-signal and large-signal)	57
6.3.11	Thermal resistance	64
6.3.12	Switching times with resistive load	69
6.3.13	High-frequency parameters (f_T , y.e. s.)	71
6.3.14	Noise (F)	81
6.3.15	Measuring methods for matched-pair bipolar transistors	87
6.3.16	Measuring Methods for resistor biased transistors	90
7	Acceptance and reliability	94
7.1	General requirements	94
7.2	Specific requirements	94
7.2.1	List of endurance tests	94
7.2.2	Conditions for endurance tests	94
7.2.3	Acceptance-defining characteristics and acceptance criteria for reliability tests	94
7.3	Endurance and reliability test methods	95
7.3.1	High temperature blocking (HTRB)	95
7.3.2	Intermittent operating life	96
7.4	Type tests and routine tests	97
7.4.1	Type tests	97
7.4.2	Routine tests	97
Annex A (informative)	Determination of the SOA	99
Figure 1	– Resistor biased transistor graphical symbol	9
Figure 2	– Modified hybrid π equivalent circuit	19
Figure 3	– Test circuit for collector current	35
Figure 4	– Test circuit for peak collector current	36
Figure 5	– Test circuit for base current	37
Figure 6	– Test circuit for peak base current	37
Figure 7	– Circuit for testing the collector-base voltage V_{CBO} , V_{CBS} , V_{CBR} , V_{CBX}	38
Figure 8	– Circuit for testing the collector-emitter voltage V_{CEO} , V_{CES} , V_{CER} , V_{CEX} , V_O	39
Figure 9	– Circuit for testing the emitter-base voltages V_{EBO} and input voltage V_I	40

Figure 10 – Test circuit of reverse bias safe operating area (RBSOA).....	41
Figure 11 – Waveforms and curves for RBSOA.....	42
Figure 12 – Circuit for testing safe operating pulse duration at load short circuit (SCSOA).....	43
Figure 13 – Waveforms of base current I_B , collector current I_C and voltage V_{CE} during load short circuit condition SCSOA	43
Figure 14 – Circuit diagram for verifying the output current I_O	44
Figure 15 – Basic circuit for the measurement of the collector-emitter sustaining voltage.....	45
Figure 16 – I_C versus V_{CE} characteristic.....	46
Figure 17 – Circuit diagram and waveforms	47
Figure 18 – Waveforms during turn-off intervals	48
Figure 19 – Basic circuit for the measurement of collector-emitter cut-off currents	49
Figure 20 – Basic circuit for the measurement of the collector-emitter saturation voltage (d.c. method)	50
Figure 21 – Basic circuit for the measurement of the collector-emitter saturation voltage (pulse method)	51
Figure 22 – Basic circuit for the measurement of the base-emitter saturation voltage (d.c. method)	52
Figure 23 – Basic circuit for the measurement of the base-emitter saturation voltage (pulse methods)	53
Figure 24 – Basic circuit for the measurement of base-emitter voltage (d.c. method).....	54
Figure 25 – Basic circuit for the measurement of the common-base output capacitance using a two-terminal bridge	55
Figure 26 – Basic circuit for the measurement of C_{CB} using a three-terminal bridge.....	56
Figure 27 – Basic circuit for the measurement of C_{cb} using a three-terminal bridge	57
Figure 28 – Basic circuit for the measurement of h_{11e} and h_{21e}	58
Figure 29 – Basic circuit for the measurement of h_{12e}	59
Figure 30 – Basic circuit for the measurement of h_{22e}	61
Figure 31 – Basic circuit for the measurement of h_{22b}	62
Figure 32 – Basic circuit for the measurement of h_{21E}	63
Figure 33 – Basic test circuit for measuring the thermal resistance of NPN transistors.....	66
Figure 34 – Emitter current (I_E) versus emitter-base voltage (V_{EB}) for the junction temperatures $T_j^{(1)}$ and $T_j^{(2)}$	66
Figure 35 – I_E and V_{EB} change with time	67
Figure 36 – Circuit diagram.....	69
Figure 37 – Switching times	70
Figure 38 – Circuit for the measurement of the transition frequency.....	71
Figure 39 – Circuit for the measurement of complex common-emitter y parameters	73
Figure 40 – Three-pole circuit for the measurement of y_{11e}	74
Figure 41 – Three-pole circuit for the measurement of y_{22e}	74
Figure 42 – Three-pole circuit for the measurement of y_{21e}	75
Figure 43 – Three-pole circuit for the measurement of y_{12e}	76
Figure 44 – Block diagram of the circuit for the measurement of s_{11} and s_{22} parameters	77

Figure 45 – Block diagram of the circuit for the measurement of s_{12} and s_{21} parameters	79
Figure 46 – Basic block diagram for the measurement of the noise figure	81
Figure 47 – Basic circuit for the measurement of the noise figure up to 3 MHz.....	83
Figure 48 – Basic circuit for the measurement of the noise figure from 3 MHz to 300 MHz	84
Figure 49 – Basic circuit for the measurement of the noise figure below 1 kHz (signal generator method)	86
Figure 50 – Basic circuit for the measurement of h_{21E1}/h_{21E2}	88
Figure 51 – Matching of the collector current	90
Figure 52 – Circuit diagram for measuring the on-state input voltage $V_{I(on)}$, and off-state input voltage $V_{I(off)}$	90
Figure 53 – Circuit diagram for measuring the bias resistor r_1	91
Figure 54 – Circuit diagram and measuring the bias resistor r_2	92
Figure 55 – Circuit diagram for measuring the on-state output voltage $V_{O(on)}$	93
Figure 56 – Circuit diagram for measuring the off-state output current $I_{O(off)}$	94
Figure 57 – Test circuit for high temperature blocking	96
Figure 58 – Circuit for Intermittent operating life	97
Figure 59 – Expected number of cycles versus temperature rise ΔT_{vj}	97
Figure A.1 – Typical ΔV_{EB} versus collector-base (V_{CB}) characteristics	99
Figure A.2 – Typical safe operating area.....	100
Table 1 – Acceptance defining characteristics and acceptance criteria	35
Table 2 – Acceptance defining characteristics suitable for resistor biased transistor	35
Table 3 – Acceptance defining characteristics after endurance tests for bipolar transistors.....	95
Table 4 – Minimum items of type and routine tests for transistors when applicable	98

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SEMICONDUCTOR DEVICES – DISCRETE DEVICES –

Part 7: Bipolar transistors

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

This consolidated version of the official IEC Standard and its amendment has been prepared for user convenience.

IEC 60747-7 edition 3.1 contains the third edition (2010-12) [documents 47E/404/FDIS and 47E/408/RVD] and its amendment 1 (2019-09) [documents 47E/635/CDV and 47E/672/RVC].

This Final version does not show where the technical content is modified by amendment 1. A separate Redline version with all changes highlighted is available in this publication.

International Standard IEC 60747-7 has been prepared by subcommittee 47E: Discrete semiconductor devices, of IEC technical committee 47: Semiconductor devices.

The main changes with respect to previous edition are listed below.

- a) Clause 1 was amended by adding an item that should be included.
- b) Clauses 3, 4, 5, 6 and 7 were amended by adding terms, definitions, suitable additions and deletions those should be included.
- c) The text of the second edition was combined with that of IEC 60747-7-5.

This standard is to be read in conjunction with IEC 60747-1:2006.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all the parts in the IEC 60747 series, under the general title *Semiconductor devices – Discrete devices*, can be found on the IEC website.

Future standards in this series will carry the new general title as cited above. Titles of existing standards in this series will be updated at the time of the next edition.

The committee has decided that the contents of the base publication and its amendment will remain unchanged until the stability date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

SEMICONDUCTOR DEVICES – DISCRETE DEVICES –

Part 7: Bipolar transistors

1 Scope

This part of IEC 60747-7 gives the requirements applicable to the following sub-categories of bipolar transistors excluding microwave transistors.

- Small signal transistors (excluding switching and microwave applications);
- Linear power transistors (excluding switching, high-frequency, and microwave applications);
- High-frequency power transistors for amplifier and oscillator applications;
- Switching transistors for high speed switching and power switching applications;
- Resistor biased transistors.

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60050-521:2002, *International Electrotechnical Vocabulary – Part 521: Semiconductor devices and integrated circuits*

IEC 60747-1:2006, *Semiconductor devices – Part 1: General*

IEC 60747-4:2007, *Semiconductor devices – Discrete devices – Part 4: Microwave diodes and transistors*

3 Terms and definitions

For the purposes of this document the following terms and definitions apply.

3.1 Specific functional regions

3.1.1 functional collector region

collection region that acquires principal-current charge carriers from the functional base region through the (collecting) junction between it and the functional base region

Note 1 to entry In the normal operating mode, this functional region is located in the collector region and, in the inverse operating mode, in the emitter region.

3.1.2 functional emitter region

supply region that delivers principal-current charge carriers into the functional base region through the (emitting) junction between it and the functional base region.

Note 1 to entry In the normal operating mode, this functional region is located in the emitter region and, in the inverse operating mode, in the collector region.

3.1.3**functional base region**

control region through which the principal current passes and in which the concentration of principal-current charge carriers is the result of an applied base current

3.1.4**collector(-base) space-charge region;****collector(-base) depletion layer**

space-charge region between the functional collector region and the functional base region

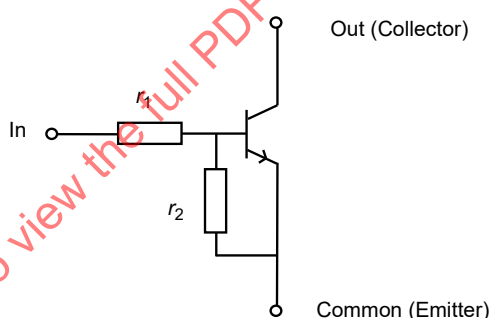
3.1.5**emitter(-base) space-charge region;****emitter(-base) depletion layer**

space-charge region between the functional emitter region and the functional base region

3.2 Resistor biased transistor**3.2.1****general description**

bipolar junction transistors that incorporate with two bias resistors. One bias resistor is connected between the In terminal and the base region and the another between the base region and the common terminal. The resistor biased transistor is specified as a logic circuit element.

The graphical symbol as shown in Figure 1 is used in this standard for resistor biased transistors npn or pnp.



IEC 2910/10

Figure 1 – Resistor biased transistor graphical symbol

3.2.2**input terminal**

terminal connected to the bias resistor 1

3.2.3**output terminal**

terminal connected to a collector

3.2.4**common terminal**

terminal connected to an emitter

3.2.5**bias resistor 1**

resistor connected between the input terminal and the internal base of the transistor

3.2.6

bias resistor 2

resistor connected between the internal base of the transistor and the common terminal

3.3 Terms related to ratings and characteristics

3.3.1

punch-through voltage

value of the collector-base voltage above which the open-circuit emitter-base voltage increases almost linearly with increasing collector-base voltage

Note 1 to entry At this voltage, the collector depletion layer extends through the base to the emitter depletion layer.

Note 2 to entry "Reach-through voltage" is a term also in the USA.

3.3.2

saturation voltages

3.3.2.1

collector-emitter saturation voltage

voltage between the collector and emitter electrodes under conditions of base current beyond which the collector current remains essentially constant as the base current increased.

Note 1 to entry This is the voltage between the collector and emitter electrodes when both the base-emitter and base-collector junctions are forward biased.

3.3.2.2

base-emitter saturation voltage

voltage between the base and emitter electrodes under conditions of emitter current or collector current and base current beyond which the collector current remains essentially constant as the base current increased.

Note 1 to entry This is the voltage between the base and emitter electrodes when both the base-emitter and base-collector junctions are forward biased.

3.3.3

cut-off current

reverse current

reverse current of the base-collector junction or base-emitter junction.

3.3.4

saturation resistance

resistance between collector and emitter terminals under specified conditions of base current and collector current when the collector current is limited by the external circuit

Note 1 to entry The saturation resistance may be determined either as the ratio of total voltage to total current or as the ratio of differential voltage to differential current; the method of determination should be specified.

3.3.5

emitter depletion layer capacitance

part of the capacitance across an emitter-base junction that is associated with its depletion layer

Note 1 to entry The emitter depletion layer capacitance is a function of the total potential difference across the depletion layer.

3.3.6

collector depletion layer capacitance

part of the capacitance across a collector-base junction that is associated with its depletion layer

Note 1 to entry The depletion layer capacitance is a function of the total potential difference across the depletion layer.

3.3.7

switching times

for bipolar transistors, the input waveform is the base current and the output waveform is the collector current. The lower and upper limits are usually 10% and 90% of the amplitude.

3.3.7.1

turn on delay time

rise time

carrier storage time

fall time

$t_{d(on)}$, t_r , t_s and t_f

see IEC 60050-521:2002, 521-05-21, IEC 60050-521:2002, 521-05-22, IEC 60050-521:2002, 521-05-23, IEC 60050-521:2002, 521-05-24.

3.3.7.2

turn-on time

time interval between a step function change of the input signal level and the instant at which the magnitude of the signal at the output terminals reaches a specified upper limit when the semiconductor device is being switched from its non-conducting to its conducting state. The lower and upper limits are usually 10 % and 90 % of the amplitude.

3.3.7.3

turn-off time

time interval between a step function change of the input signal level and the instant at which the magnitude of the signal at the output terminals reaches a specified lower limit when the semiconductor device is being switched from its conducting to its non-conducting state. The lower and upper limits are usually 10 % and 90 % of the amplitude.

3.3.8

collector-emitter sustaining voltage

$V_{CE(SUS)}$

collector-emitter breakdown voltage at higher values of collector current where the breakdown voltage is relatively constant over decreasing collector current for a specified termination between base and emitter terminals

3.3.9

turn-on energy (per pulse)

E_{on}

energy dissipated in transistor during turn-on

3.3.10

turn-off energy (per pulse)

E_{off}

energy dissipated in transistor during turn-off

3.3.11

maximum frequency of oscillation

f_{max}

maximum frequency at which a transistor can be made to oscillate under specified conditions

Note 1 to entry This frequency approximates the frequency at which the maximum available power gain has decreased to unity.

3.3.12**transition frequency** f_T

product of the modulus of the common-emitter small-signal short-circuit forward current transfer ratio $|h_{21e}|$ and the frequency of measurement, this frequency being so chosen that $|h_{21e}|$ is decreasing at a slope of approximately 6 dB/octave

3.3.13**frequency of unity current transfer ratio** f_1

frequency at which the modulus of the common-emitter small-signal short-circuit forward current transfer ratio $|h_{21e}|$ has decreased to unity

3.3.14**transfer ratio****3.3.14.1****small-signal short-circuit forward current transfer ratio**

ratio between the alternating output current and the small sinusoidal input current producing it under small-signal conditions, the output being short-circuited to a.c.

3.3.14.2**static value of the forward current transfer ratio**

ratio between the continuous (direct) output and the continuous (direct) input current, the output voltage being held constant

3.3.14.3**inherent (large-signal) forward current transfer ratio**

difference between the continuous (direct) collector current and the collector-base cut-off current divided by the sum of the continuous (direct) base current and the collector-base cut-off current at a specified constant value of the collector-emitter voltage

3.3.14.4**small-signal open-circuit reverse voltage transfer ratio**

ratio of the alternating voltage appearing at the input terminals, when they are a.c. open-circuited, to the alternating voltage applied to the output terminals, under small-signal conditions

3.3.14.5**transient current ratio in saturation (of a switching transistor)**

quotient of the collector current suddenly demanded from a transistor and the minimum base current necessary to hold it in saturation

3.3.15**resistor ratio (of resistor biased transistor)**

ratio of the values of bias resistor 2 and bias resistor 1

3.3.16**input voltage (of resistor biased transistor)**

voltage between the input terminal and the common terminal of the device

3.3.17**off-state input voltage (of resistor biased transistor)**

input voltage at which the output current has reached its defined off-state value

3.3.18**on-state input voltage (of resistor biased transistor)**

input voltage at which the output current has reached its defined on-state value

3.3.19

output voltage (of resistor biased transistor)

voltage between the output terminal and the common terminal of the device

3.3.20

off-state output current (of resistor biased transistor)

current flowing into the output terminal in the off-state

3.3.21

on-state output voltage (of resistor biased transistor)

current flowing into the output terminal in the off-state output voltage with specified I_i and I_o in such a way that the transistor is in its specified on state

4 Letter symbols

4.1 General

Mostly, existing letter symbols are added to the terms in titles. When several distinct forms exist, the most commonly used form is given.

Subclause 4.2 of IEC 60747-1:2006 applies.

4.2 Additional subscripts

In addition to the list of recommended general subscripts given in Clause 4 of IEC 60747-1:2006, the following subscripts are recommended for bipolar transistors:

B,b	=	base
C,c	=	collector
E,e	=	emitter
fl	=	floating
pt	=	punch-through (penetration, reach-through)
R,r (not as a first subscript)	=	specified resistance
sat	=	saturation
X	=	specified circuit
s	=	storage
T	=	transition

4.3 Lists of letter symbols

4.3.1 General

The symbols contained in the following lists are recommended for use in the field of bipolar transistors. They have been compiled in accordance with the general rules in Clause 4 of IEC 60747-1:2006.

4.3.2 Voltages

Name and designation	Letter symbol	Remarks
Collector-base (d.c.) voltage	V_{CB}	
Collector-emitter (d.c.) voltage	V_{CE}	
Emitter-base (d.c.) voltage	V_{EB}	
Base-emitter (d.c.) voltage	V_{BE}	
Collector-base (d.c.) voltage with $I_E = 0$ I_C specified	V_{CBO}	
Emitter-base (d.c.) voltage with $I_C = 0$ I_E specified	V_{EBO}	
Collector-emitter (d.c.) voltage with $I_B = 0$ I_C specified	V_{CEO}	
Collector-emitter (d.c.) voltage with $R_{BE} = R$ I_C specified	V_{CER}	
Collector-emitter (d.c.) voltage with $V_{BE} = 0$ I_C specified	V_{CES}	
Collector-emitter (d.c.) voltage with $V_{BE} = X$ specified (reverse biased emitter-base junction) I_C specified	V_{CEX}	
Floating voltage, emitter-base with $I_E = 0$ V_{CB} specified	V_{EBfl}	
Punch-through (penetration) voltage	V_{pt}	
Saturation voltage, collector-emitter with I_B specified I_C specified	V_{CEsat}	
Saturation voltage, base-emitter with I_B specified I_C specified	V_{BEsat}	

4.3.3 Currents

Name and designation	Letter symbol	Remarks
Base (d.c.) current	I_B	
Collector (d.c.) current	I_C	
Emitter (d.c.) current	I_E	
Collector cut-off current with $I_E = 0$ V_{CB} specified	I_{CBO}	
Collector cut-off current with $I_B = 0$ V_{CE} specified	I_{CEO}	
Emitter cut-off current with $I_C = 0$ V_{EB} specified	I_{EBO}	
Collector cut-off current with $R_{BE} = R$ V_{CE} specified	I_{CER}	
Collector cut-off current with $V_{BE} = 0$ V_{CE} specified	I_{CES}	
Collector cut-off current with $V_{BE} = X$ V_{CE} specified	I_{CEX}	
Base cut-off current with $V_{BE} = X$ V_{BE} specified	I_{BEX}	

4.3.4 Powers

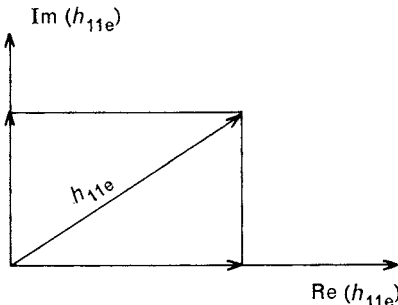
Name and designation	Letter symbol	Remarks
Collector power dissipation with T_a or T_c specified	P_C	
Total input power (d.c. or average) to all electrodes with T_a or T_c specified	P_{tot}	

4.3.5 Electrical parameters

4.3.5.1 Static parameters (specified for bias conditions)

Name and designation	Letter symbol	Remarks
Static value of the forward current transfer ratio (in common-emitter configuration)	h_{21E} or h_{FE}	$h_{21E} = \frac{I_C}{I_B} = \frac{I_E}{I_B} - 1$ with $V_{CE} = \text{constant}$
Static value of the input resistance (in common-emitter configuration)	h_{11E} or h_{iE}	$h_{11E} = \frac{V_{BE}}{I_B}$ with $V_{CE} = \text{constant}$

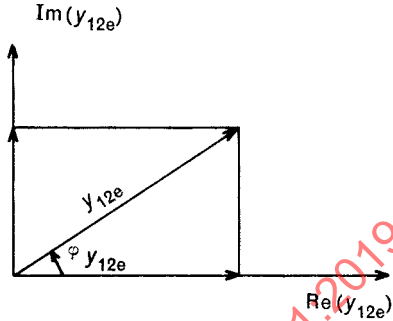
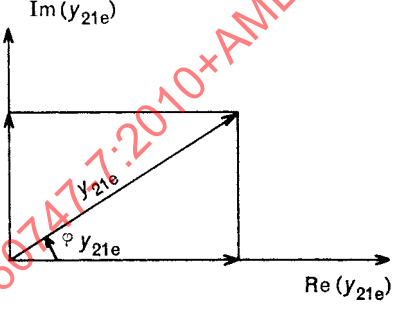
4.3.5.2 Small-signal parameters (specified for bias and frequency conditions)

Name and designation	Letter symbol	Remarks
Small signal value of the short-circuit input impedance: – in common-emitter configuration – in common-base configuration	h_{11e} or h_{ie} h_{11b} or h_{ib}	$h_{11e} = \frac{V_{be}}{I_b}$ with $V_{ce} = \text{constant}$ $h_{11b} = \frac{V_{eb}}{I_e}$ with $V_{cb} = \text{constant}$
Small-signal value of the open-circuit reverse voltage transfer ratio: – in common-emitter configuration – in common-base configuration	h_{12e} or h_{re} h_{12b} or h_{rb}	$h_{12e} = \frac{V_{be}}{V_{ce}}$ with $I_b = \text{constant}$ $h_{12b} = \frac{V_{eb}}{V_{cb}}$ with $I_e = \text{constant}$
Small-signal value of the short-circuit forward current transfer ratio: – in common-emitter configuration – in common-base configuration	h_{21e} or h_{fe} h_{21b} or h_{fb}	$h_{21e} = \frac{I_c}{I_b}$ with $V_{ce} = \text{constant}$ $h_{21b} = \frac{I_c}{I_e}$ with $V_{cb} = \text{constant}$
Small-signal value of the open-circuit output admittance: – in common-emitter configuration – in common-base configuration	h_{22e} or h_{oe} h_{22b} or h_{ob}	$h_{22e} = \frac{I_c}{V_{ce}}$ with $I_b = \text{constant}$ $h_{22b} = \frac{I_c}{V_{cb}}$ with $I_e = \text{constant}$
Real part of the small-signal value of the short-circuit input impedance: – in common-emitter configuration – in common-base configuration	$\text{Re}(h_{11e})$ $\text{Re}(h_{11b})$	$h_{11e} = \text{Re}(h_{11e}) + \text{Im}(h_{11e})$ $h_{11b} = \text{Re}(h_{11b}) + \text{Im}(h_{11b})$
Imaginary part of the small-signal value of the short-circuit input impedance: – in common-emitter configuration – in common-base configuration	$\text{Im}(h_{11e})$ $\text{Im}(h_{11b})$	
Input capacitance, output short-circuited to a.c.: – in common-emitter configuration – in common-base configuration	C_{11es} or C_{ies} C_{11bs} or C_{ibs}	$h_{11e} \cong \text{Re}(h_{11e}) + \frac{1}{j\omega C_{11es}}$ $h_{11b} \cong \text{Re}(h_{11b}) + \frac{1}{j\omega C_{11bs}}$
Input capacitance, output open-circuited to a.c.: – in common-emitter configuration – in common-base configuration	C_{11eo} or C_{ieo} C_{11bo} or C_{ibo}	

4.3.5.2 (continued)

Name and designation	Letter symbol	Remarks
Output capacitance, input open-circuited to a.c.: – in common-emitter configuration – in common-base configuration	C_{22eo} or C_{oeo} C_{22bo} or C_{obo}	$h_{22e} = \text{Re}(h_{22e}) + j\omega C_{22eo}$ $h_{22b} = \text{Re}(h_{22b}) + j\omega C_{22bo}$
Output capacitance, input short-circuited to a.c.: – in common-emitter configuration – in common-base configuration	C_{22es} or C_{oes} C_{22bs} or C_{obs}	$y_{22e} = \text{Re}(y_{22e}) + j\omega C_{22es}$ $y_{22b} = \text{Re}(y_{22b}) + j\omega C_{22bs}$
Reverse transfer capacitance, input short-circuited to a.c.: – in common-emitter configuration – in common-base configuration	C_{12es} or C_{res} C_{12bs} or C_{rbs}	
Collector-base capacitance for transistors with isolated device terminals and a separate screen lead	C_{ocb}	
Small-signal value of the short-circuit input admittance: – in common-emitter configuration – in common-base configuration	y_{11e} or y_{ie} y_{11b} or y_{ib}	$y_{11e} = \frac{I_b}{V_{be}}$ with $V_{ce} = \text{constant}$ and $y_{11e} = \frac{1}{h_{11e}}$ $y_{11b} = \frac{I_e}{V_{eb}}$ with $V_{cb} = \text{constant}$ and $y_{11b} = \frac{1}{h_{11b}}$
Small-signal value of the short-circuit reverse transfer admittance: – in common-emitter configuration – in common-base configuration	y_{12e} or y_{re} y_{12b} or y_{rb}	$y_{12e} = \frac{I_b}{V_{ce}}$ with $V_{be} = \text{constant}$ $y_{12b} = \frac{I_e}{V_{cb}}$ with $V_{eb} = \text{constant}$
Small-signal value of the short-circuit forward transfer admittance: – in common-emitter configuration – in common-base configuration	y_{21e} or y_{fe} y_{21b} or y_{fb}	$y_{21e} = \frac{I_c}{V_{be}}$ with $V_{ce} = \text{constant}$ $y_{21b} = \frac{I_c}{V_{eb}}$ with $V_{cb} = \text{constant}$
Small-signal value of the short-circuit output admittance: – in common-emitter configuration – in common-base configuration	y_{22e} or y_{oe} y_{22b} or y_{ob}	$y_{22e} = \frac{I_c}{V_{ce}}$ with $V_{be} = \text{constant}$ $y_{22b} = \frac{I_c}{V_{cb}}$ with $V_{eb} = \text{constant}$

4.3.5.2 (continued)

Name and designation	Letter symbol	Remarks
Modulus of the short-circuit reverse transfer admittance: – in common-emitter configuration – in common-base configuration	$ y_{12e} $ or $ y_{re} $ $ y_{12b} $ or $ y_{rb} $	
Phase of the short-circuit reverse transfer admittance: – in common-emitter configuration – in common-base configuration	φ_{y12e} or φ_{yre} φ_{y12b} or φ_{yrb}	
Modulus of the short-circuit forward transfer admittance: – in common-emitter configuration – in common-base configuration	$ y_{21e} $ or $ y_{fe} $ $ y_{21b} $ or $ y_{fb} $	
Phase of the short-circuit forward transfer admittance: – in common-emitter configuration – in common-base configuration	φ_{y21e} or φ_{yfe} φ_{y21b} or φ_{yfb}	
Input reflection coefficient: – in common-emitter configuration – in common-base configuration – in common-collector configuration	S_{11e} or S_{1e} S_{11b} or S_{1b} S_{11c} or S_{1c}	
Output reflection coefficient: – in common-emitter configuration – in common-base configuration – in common-collector configuration	S_{22e} or S_{2e} S_{22b} or S_{2b} S_{22c} or S_{2c}	
Forward transmission coefficient: – in common-emitter configuration – in common-base configuration – in common-collector configuration	S_{21e} or S_{fe} S_{21b} or S_{fb} S_{21c} or S_{fc}	
Reverse transmission coefficient: – in common-emitter configuration – in common-base configuration – in common-collector configuration	S_{12e} or S_{re} S_{12b} or S_{rb} S_{12c} or S_{rc}	

4.3.5.3 Modified hybrid π equivalent circuit parameters

NOTE This equivalent circuit is only a first order approximation, valid for most transistors over a certain frequency range.

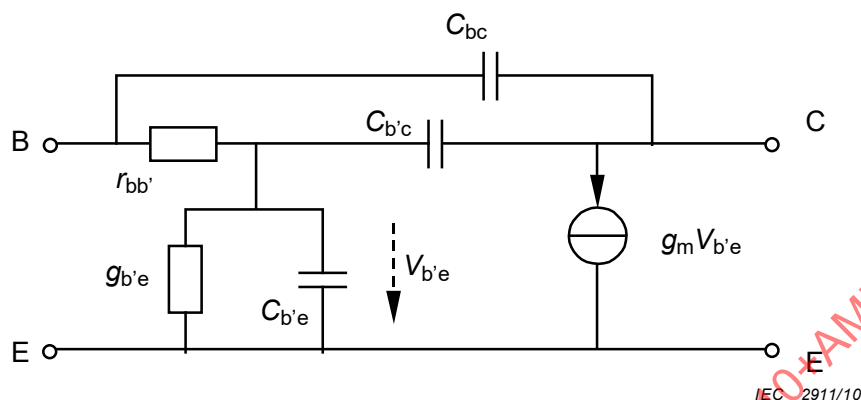


Figure 2 – Modified hybrid π equivalent circuit

Name and designation	Letter symbol	Remarks
Base intrinsic resistance	$r_{bb'}$	
Intrinsic base-emitter conductance	$g_{b'e}$	
Intrinsic base-emitter capacitance	$C_{b'e}$	
Intrinsic base-collector capacitance	$C_{b'c}$	
Intrinsic transconductance	g_m	
Base-collector capacitance	C_{bc}	

4.3.6 Frequency parameters

Name and designation	Letter symbol	Remarks
Cut-off frequency:		
– in common-emitter configuration	$f_{h_{21e}}$ or $f_{h_{fe}}$	
– in common-base configuration	$f_{h_{21b}}$ or $f_{h_{fb}}$	
– in common-collector configuration	$f_{h_{21c}}$ or $f_{h_{fc}}$	
Frequency of unity current transfer ratio	f_1	$f_1 = f$ for $ h_{21e} = 1$
Transition frequency	f_T	$f_T = f \times h_{21e} $ (h_{21e} is measured in a region where the roll-off is 6 dB/octave)
Maximum frequency of oscillation	f_{max}	
Frequency of unity forward transmission coefficient:		
– in common-emitter configuration	f_{se}, f_{1se}	$f_{se} = f$ for $ s_{21e} = 1$
– in common-base configuration	f_{sb}, f_{1sb}	$f_{sb} = f$ for $ s_{21b} = 1$
– in common-collector configuration	f_{sc}, f_{1sc}	$f_{sc} = f$ for $ s_{21c} = 1$

4.3.7 Switching parameters

Name and designation	Letter symbol	Remarks
Pulse average time	t_w	
Pulse time	t_p	
Duty cycle	D, δ	Duty cycle = $\frac{t}{T}$
Delay time	t_d	
Rise time	t_r	
Carrier storage time	t_s	
Fall time	t_f	

4.3.7 (continued)

Name and designation	Letter symbol	Remarks
Turn-on time	t_{on}	$t_d + t_r$
Turn-off time	t_{off}	$t_s + t_f$
Stored charge	Q_s	
Transient current ratio in saturation	h_{21Esat} or h_{FEsat}	
Collector-emitter saturation resistance: – small-signal value – large-signal value	r_{cesat} r_{CEsat}	

4.3.8 Energies

Name and designation	Letter symbol	Remarks
Turn-on energy	E_{on}	Energy is always per pulse
Turn-off energy	E_{off}	

4.3.9 Sundry quantities

Name and designation	Letter symbol	Remarks
Noise	N, n	
Noise figure	F, F_n	
Noise current	I_n	
Noise voltage	V_n	
Noise power	P_n	
Effective noise bandwidth	B	
Amplification	A	
Current amplification	A_I, A_i	
Voltage amplification	A_V, A_v	
Gain	G	
Power gain	G_P, G_p	
Insertion power gain	G_I, G_i	
Transducer power gain	G_T, G_t	
Available power gain	G_A, G_a	
Efficiency	η	
Collector efficiency	η_c	
Power added efficiency	η_{add}	see IEC 60747-4:2007, Clause 7. The abbreviation "PAE" is still in common use for power added efficiency.

4.3.10 Matched-pair bipolar transistors

Name and designation	Letter symbol	Remarks
Ratio of static values of common-emitter forward current transfer ratio	h_{FE1}/h_{FE2} h_{21E1}/h_{21E2}	The smaller of the two values is taken as the numerator.
Difference between base-emitter voltages	$V_{BE1} - V_{BE2}$	The smaller value is subtracted from the larger value.
Change in difference of base-emitter voltages between two temperatures	$ \Delta(V_{BE1} - V_{BE2}) _{\Delta T}$	

4.3.11 Resistor biased transistor

Name and designation	Letter symbol	Remarks
Bias resistor 1	r_1	
Bias resistor 2	r_2	
Off-state output current	$I_{O(off)}$	Correspond to I_{CEX} of bipolar transistor.
Off-state input voltage	$V_{I(off)}$	
On-state input voltage	$V_{I(on)}$	
On-state output voltage	$V_{O(on)}$	Correspond to V_{CEsat} of bipolar transistor.

5 Essential ratings and characteristics**5.1 General**

Many of the ratings and characteristics are required to be quoted at a temperature of 25 °C and at another specified temperature.

5.2 Small signal transistors**5.2.1 Ratings (limiting values)****5.2.1.1 Temperatures**

Minimum and maximum value of operating temperatures, ambient or case or virtual junction temperature (T_a or T_c or T_{vj}).

Minimum and maximum value of storage temperatures (T_{stg})

5.2.1.2 Voltages and currents

The voltage and current ratings given must cover the operation of the device over the rated range of operating temperatures. Where such ratings (e.g. forward current, reverse voltage, etc.) are temperature dependent, this dependence shall be indicated, and the following values shall be stated.

- 5.2.1.2.1 Maximum collector-base voltage with zero emitter current (V_{CBO})**
- 5.2.1.2.2 Maximum collector-emitter voltage with zero base current (V_{CEO})**
- 5.2.1.2.3 Maximum emitter-base reverse voltage with zero collector current (V_{EBO})**
- 5.2.1.2.4 Maximum collector current (I_C)**
- 5.2.1.2.5 Maximum emitter current (where appropriate) (I_E)**
- 5.2.1.2.6 Maximum base current (where appropriate) (I_B)**
- 5.2.1.3 Power dissipation (P_{tot} or P_C)**

Maximum total power dissipation (P_{tot} or P_C), and where thermal resistance is not given in the characteristics, Maximum total power dissipation as a function of temperature over the range of operating temperatures.

Any special requirements for ventilation and/or mounting shall be specified.

5.2.2 Characteristics

5.2.2.1 General

The values shall be stated at one of the voltages and/or currents taken from the list in 5.9 of IEC 60747-1:2006.

5.2.2.2 Collector-base cut-off current (reverse current) (I_{CBO})

Maximum value at rated maximum collector-base voltage. Maximum value at the specified maximum collector base voltage, at a high temperature and at approximately zero power dissipation.

5.2.2.3 Emitter-base cut-off current (reverse current) (I_{EBO})

Maximum value and at a specified emitter-base voltage

5.2.2.4 Collector-emitter saturation voltage (V_{CEsat})

Maximum value, where appropriate, and at specified collector and base currents

5.2.2.5 Base-emitter voltage (V_{BE})

Where appropriate, maximum value at specified collector current and specified collector-emitter voltage.

5.2.2.6 Static value of the common-emitter forward current transfer ratio (h_{21E})

Minimum value and, where appropriate, maximum value at specified collector-emitter voltage and specified collector current

5.2.2.7 Small-signal parameters (common-emitter)

h_{11e} or h_{ie} = input resistance with output short-circuited to a.c. (where appropriate)
minimum and maximum values

h_{21e} or h_{fe} = forward current transfer ratio with output short-circuited to a.c.
(where appropriate)
minimum and maximum values

h_{22e} or h_{oe} = output conductance with input open-circuited to a.c. (where appropriate)

maximum value

5.2.2.8 Transition frequency (f_T)

Where appropriate minimum values of f_T at specified values of collector current and collector-emitter voltage

5.2.2.9 Output capacitance (C_{ob}) or Collector-base capacitance (C_{cb})

Maximum value at specified frequency and collector base voltage

NOTE The 3 terminal measurement method is valid for C_{cb} and the two terminal method is valid for C_{ob}

5.2.2.10 Noise factor (where appropriate)

Maximum value under specified conditions of frequency range, bias and source impedance

5.2.2.11 Thermal resistance

Maximum value, where virtual junction temperature is specified in 5.2.1.1.

5.2.2.12 Specific characteristics of matched-pair bipolar transistors, used in low-frequency differential applications

5.2.2.12.1 Ratio of static values of common-emitter forward current transfer ratios

Minimum value of the ratio h_{FE1}/h_{FE2} , where h_{FE1} and h_{FE2} are the static values of the common-emitter forward current transfer ratio of each transistor, under specified voltage (V_{CE}) and current (I_C).

NOTE This ratio should be the smaller value divided by the larger value.

5.2.2.12.2 Difference between base-emitter voltages

Maximum absolute value of the difference between the base-emitter voltages of the two transistors, under specified voltage (V_{CE}) and current (I_C).

5.2.2.12.3 Change in difference of base-emitter voltages between two temperatures

$$|\Delta(V_{BE1} - V_{BE2})|_{\Delta T}$$

Maximum absolute value of the change in the difference of the base-emitter voltages (as in 5.2.2.12.2) between two specified temperatures, at specified voltage (V_{CE}) and current (I_C).

5.2.2.12.4 Matching collector currents

Maximum ratio of the values of the collector currents (I_{C2}/I_{C1}) with specified common collector-emitter voltage, total shared base current, and case or ambient temperature.

5.3 Linear power transistors

5.3.1 Ratings (limiting values)

5.3.1.1 Temperatures

Minimum and maximum value of operating temperatures, ambient or case or virtual junction temperature (T_a or T_c or T_{vj}).

Minimum and maximum value of storage temperatures (T_{stg})

5.3.1.2 Voltages and currents

The voltage and current ratings given must cover the operation of the device over the rated range of operating temperatures. Where such ratings (e.g. forward current, reverse voltage, etc.) are temperature-dependent, this dependence shall be indicated.

The values of the following voltage and current ratings apply for both continuous and peak conditions.

5.3.1.2.1 Maximum collector-base voltage with zero emitter current (V_{CBO})

5.3.1.2.2 Maximum collector-emitter voltage with zero base current (V_{CEO})

5.3.1.2.3 Maximum emitter-base reverse voltage with zero collector current (V_{EBO})

5.3.1.2.4 Maximum collector current (I_C)

5.3.1.2.5 Maximum emitter current (where appropriate) (I_E)

5.3.1.2.6 Maximum base current (I_B)

5.3.1.3 Power dissipation (P_{tot} or P_C)

Maximum total power dissipation (P_{tot} or P_C), and where thermal resistance is not given in the characteristics, Maximum total power dissipation as a function of temperature over the range of operating temperatures.

Any special requirements for ventilation and/or mounting shall be specified.

5.3.2 Characteristics

5.3.2.1 General

The values shall be stated at one of the voltages and/or currents taken from the list in clause 5.9 of IEC 60747-1:2006.

5.3.2.2 Collector-base cut-off current (I_{CBO})

Maximum value at the rated maximum collector-base voltage

Maximum value at a specified collector-base voltage, at a high operating temperature and at approximately zero power dissipation with the emitter open circuit.

5.3.2.3 Base-emitter forward voltage (V_{BE})

Typical and, where appropriate, maximum values at specified collector current and collector-emitter voltage

5.3.2.4 Collector-emitter saturation voltage (V_{CEsat})

Maximum value at a specified high value of collector current and a specified base current

5.3.2.5 Static value of the common-emitter forward current transfer ratio (h_{21E})

Minimum and maximum values at a specified low value of collector-emitter voltage and a specified high value of either emitter or collector current.

When the I_{CBO} component is significant, the inherent (large-signal) forward current transfer ratio $|h_{21EL}|$ shall be stated.

5.3.2.6 Transition frequency f_T or value of $|h_{21e}|$ at a specified high frequency

Either:

typical and minimum values of f_T at specified values of collector current and collector-emitter voltage

or:

typical and minimum values of $|h_{21e}|$ at a specified frequency in the range in which $|h_{21e}|$ is decreasing at the rate of approximately 6 dB/octave and at specified values of collector current or collector-emitter voltage.

In specifying $|h_{21e}|$, the frequency shall be chosen preferably from the series 1, 2, 5 $\times 10^n$ Hz and should be such that $|h_{21e}|$ is in the range of 2 to 10.

5.3.2.7 Output capacitance (C_{ob}) or Collector-base capacitance (C_{cb})

Maximum value at 25 °C, at zero d.c. emitter current, for specified values of voltage V_{CB} and frequency

NOTE The 3 terminal measurement method is valid for C_{cb} and the two terminal method is valid for C_{ob}

5.3.2.8 Maximum thermal resistance

Maximum value, where virtual junction temperature is specified in 5.3.1.1.

5.4 High-frequency power transistors for amplifier and oscillator applications

5.4.1 Ratings (limiting values)

5.4.1.1 Temperatures

Minimum and maximum value of operating temperatures, ambient or case or virtual junction temperature (T_a or T_c or T_{vj}).

Minimum and maximum value of storage temperatures (T_{stg})

5.4.1.2 Voltages and currents

5.4.1.2.1 Maximum collector-base voltage with emitter open circuit (V_{CBO})

5.4.1.2.2 Maximum collector-emitter voltage under specified base-emitter condition (V_{CEX})

5.4.1.2.3 Maximum emitter-base reverse voltage with open collector circuit (V_{EBO})

5.4.1.2.4 Either: maximum collector current (d.c. or mean value) (I_C or $I_{C(AV)}$) or: maximum emitter current (d.c. or mean value) (I_E or $I_{E(AV)}$)

5.4.1.2.5 Either: maximum peak collector current (I_{CM}) or: maximum peak emitter current (I_{EM})

5.4.1.2.6 Maximum base current (d.c. or mean value) (I_B or $I_{B(AV)}$)

5.4.1.3 Power dissipation (P_{tot} or P_C)

Maximum total power dissipation (P_{tot} or P_C), and where thermal resistance is not given in the characteristics, Maximum total power dissipation as a function of temperature over the range of operating temperatures.

Any special requirements for ventilation and/or mounting shall be specified.

5.4.1.4 Safe operation area

Where appropriate, a safe operation area (e.g. curves I_C versus V_{CE}) d.c. and pulse should be chosen.

5.4.2 Characteristics

The values shall be stated at one of the voltages and/or currents taken from the list in clause 5.9 of IEC 60747-1:2006".

5.4.2.1 Static value of the common-emitter forward current transfer ratio (h_{21E})

Minimum and maximum values at a specified value of collector-emitter voltage and a specified value of collector current (typical value), d.c. or pulse as specified.

5.4.2.2 Where appropriate, static value of the common-emitter forward current transfer ratio (h_{21E})

Minimum value at a specified low value of collector-emitter voltage and a specified high value of collector current, d.c. or pulse as specified.

5.4.2.3 Transition frequency (f_T) or modulus of the forward transmission coefficient ($|S_{21e}|$)

Either:

minimum values and where appropriate maximum value at specified values of collector current, collector-emitter voltage, and frequency

or:

minimum value at specified values of collector current, collector-emitter voltage, and frequency, source and load impedances (preferably 50 Ω)

5.4.2.4 Cut-off currents

5.4.2.4.1 Collector-base cut-off current (I_{CBO}) or collector-emitter cut-off current (I_{CEX})

Either:

maximum value, at specified value of the collector-base voltage (preferably the maximum rated value), and with the emitter open-circuited

or:

maximum value at specified value of the collector-emitter voltage (preferably the maximum rated value), and with the base-emitter voltage specified

5.4.2.4.2 Where appropriate, collector-emitter cut-off current (I_{CER})

Maximum value at specified value of the collector-emitter voltage (preferably the maximum rated value), and under specified base-emitter resistance

5.4.2.4.3 Where appropriate, collector-emitter cut-off current (I_{CES})

Maximum value, at specified value of the collector-emitter voltage (preferably the maximum rated value), and with the base short-circuited to the emitter

5.4.2.4.4 Where appropriate, collector-emitter cut-off current (I_{CEO})

Maximum value, at specified value of the collector-emitter voltage (preferably the maximum rated value), and with the base open-circuited

5.4.2.5 Cut-off currents at a specified high temperature

5.4.2.5.1 Collector-base cut-off current (I_{CBO}) or collector-emitter cut-off current (I_{CEX})

Either:

maximum value, at a specified voltage preferably between 65 % and 85 % of the maximum rated collector-base voltage, and with the emitter open-circuited

or:

maximum value, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage, with the base-emitter voltage specified.

5.4.2.5.2 Where appropriate, collector-emitter cut-off current (I_{CER})

Maximum value, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage, under specified base-emitter bias resistance.

5.4.2.5.3 Where appropriate, collector-emitter cut-off current (I_{CES})

Maximum value, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage, with the base short-circuited to the emitter.

5.4.2.5.4 Where appropriate, collector-emitter cut-off current (I_{CEO})

Maximum value, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage, with the base open-circuited.

5.4.2.6 Collector-emitter saturation voltage (V_{CESat})

Maximum value, at a specified high value of collector current and specified base current

5.4.2.7 Output power (P_{out}) or power gain (G_p)

Either:

minimum value, circuit and bias conditions to be specified, f = specified high value where appropriate, at a lower frequency f_1 , for the same specified conditions of circuit and bias

or:

minimum value, same conditions as for output power.

5.4.2.8 Where appropriate, either:

Overall efficiency (η_{tot})

Minimum value, same conditions as for output power

$$\eta_{\text{tot}} = \frac{P_{\text{out}}}{P_{\text{in}} + P_{\text{(d.c.)}}}$$

or:

Collector efficiency (η_c)

Minimum value, same conditions as for output power

$$\eta_c = \frac{P_{\text{out}}}{P_{\text{C(d.c.)}}}$$

or:

Power added efficiency (η_{add})

Minimum value, same conditions as for output power

$$\eta_{\text{add}} = \frac{P_{\text{out}} - P_{\text{in}}}{P_{\text{C(d.c.)}}}$$

5.4.2.9 Capacitances

Maximum value at specified conditions.

5.4.2.9.1 Collector-base capacitance(C_{cb})

Maximum value at specified collector base and emitter base voltages.

5.4.2.9.2 Where appropriate , collector-emitter capacitance(C_{ce})

Maximum value at specified collector base and emitter base voltages.

5.4.2.9.3 Where appropriate , emitter-base capacitances(C_{eb})

Maximum value at specified collector base and emitter base voltages.

5.4.2.10 Where appropriate, inter modulation factor or other linearity criterion

Minimum and maximum values under specified conditions.

5.4.2.11 Maximum thermal resistance

Maximum value. Where virtual junction temperature is specified in 5.4.1.1.

5.5 Switching transistors

5.5.1 Ratings (limiting values)

5.5.1.1 Temperatures

Minimum and maximum value of operating temperatures, ambient or case or virtual junction temperature(T_a or T_c or T_{vj}).

Minimum and maximum value of storage temperatures (T_{stg})

5.5.1.2 Voltages and currents

The ratings must cover the operation of the device over the range of operating temperatures. Where such ratings are temperature dependent, this dependence should be indicated as follows.

5.5.1.2.1 Maximum collector-base voltage with zero emitter current (V_{CBO})

5.5.1.2.2 Maximum collector-emitter voltage, either with zero base current or with a specified emitter-base reverse voltage (V_{CEO} or V_{CEX})

5.5.1.2.3 Maximum emitter-base reverse voltage with zero collector current (V_{EBO})

5.5.1.2.4 Collector-emitter sustaining voltage (V_{CEXsus})

Maximum rated value at specified collector current and specified base-emitter (reverse) voltage should be state.

5.5.1.2.5 Maximum continuous collector current (I_{C})

5.5.1.2.6 Where appropriate, maximum peak repetitive collector current, under specified conditions (I_{CRM})

5.5.1.2.7 Maximum continuous base current (I_{B})

5.5.1.2.8 Where appropriate, maximum peak repetitive base current, under specified conditions (I_{BRM})

5.5.1.2.9 Where appropriate, maximum emitter current, continuous and/or peak repetitive, under specified conditions (I_{E} , I_{ERM})

5.5.1.3 Power dissipation (P_{tot} or P_{C})

Maximum total power dissipation (P_{tot} or P_{C}), and where thermal resistance is not given in the characteristics, Maximum total power dissipation as a function of temperature over the range of operating temperatures.

Any special requirements for ventilation and/or mounting shall be specified.

5.5.1.4 Safe operating areas

5.5.1.4.1 Forward biased safe operating area (FBSOA)

Diagram showing the area of collector currents (I_{C}) and collector-emitter voltages (V_{CE}) which the transistor will sustain simultaneously without being damaged by thermal overload or by the first or second breakdown, for d.c. and pulse operation.

5.5.1.4.2 Reverse biased safe operating area (RBSOA)

Diagram showing the area of collector currents (I_{C}) and collector-emitter voltages (V_{CE}) which the transistor will sustain simultaneously for a short period of time during turn-off without being damaged.

5.5.1.4.3 Short circuit safe operating area SCSOA

SCSOA is given by a pair of values of short circuit duration ($t_{\text{p(sc)}}$) and collector-emitter voltage (V_{CE}) that may not be exceeded under the load short circuit conditions. The device may be turned on and turned off again for shorting a voltage source without failure.

5.5.2 Characteristics

5.5.2.1 General

The values should be preferably stated at one of the voltages and/or currents given in 5.9 of IEC 60747-1:2006.

5.5.2.2 Cut-off currents

The following values should be stated.

NOTE One or more of these currents should be stated.

5.5.2.2.1 Collector-base cut-off current (I_{CBO})

- Maximum value, preferably at the maximum rated value of the collector-base voltage and with the emitter open-circuited
- Maximum value at a high operating temperature, at a voltage preferably between 65 % and 85 % of the maximum rated collector-base voltage, and with the emitter open-circuited

5.5.2.2.2 Collector-emitter cut-off current (I_{CEX})

- Maximum value, preferably at the maximum rated value of collector-emitter voltage and under specified base-emitter bias conditions
- Maximum value at a high operating temperature, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage and under specified base-emitter bias conditions

5.5.2.2.3 Collector-emitter cut-off current (I_{CES})

- Maximum value, preferably at the maximum rated value of the collector-emitter voltage and with the base short-circuited to the emitter
- Maximum value at a high operating temperature, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage and with the base short-circuited to the emitter

5.5.2.2.4 Collector-emitter cut-off current (I_{CEO})

- Maximum value, preferably at the maximum rated value of the collector-emitter voltage and with the base open-circuited
- Maximum value at a specified high operating temperature, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage and with the base open-circuited

5.5.2.2.5 Collector-emitter cut-off current (I_{CER})

- Maximum value, preferably at the maximum rated collector-emitter voltage and with a specified base-emitter resistance
- Maximum value at a high operating temperature, at a voltage preferably between 65 % and 85 % of the maximum rated collector-emitter voltage and with a specified base-emitter resistance

5.5.2.2.6 Emitter-base cut-off current (I_{EBO})

- Maximum value at a specified high value of the emitter-base voltage and with the collector open-circuited
- Maximum value at a high operating temperature and at a specified emitter-base voltage, and with the collector open-circuited

5.5.2.3 Static value of common-emitter forward current transfer ratio (h_{21E})

Minimum value at specified collector current and collector-emitter voltage

5.5.2.4 Collector-emitter saturation voltage (V_{CEsat})

Maximum value for at least one specified collector current and specified base current

5.5.2.5 Base-emitter saturation voltage (V_{BEsat})

Maximum value at specified collector and base currents, preferably the same as in 5.5.2.4

5.5.2.6 Turn-on energy as appropriate (E_{on})

Where appropriate, maximum value per pulse with inductive load under specified conditions of T_a or T_c or T_{vj} , high V_{CE} , high I_C and I_B .

5.5.2.7 Turn-off energy as appropriate (E_{off})

Where appropriate, maximum value per pulse with inductive load under specified conditions of T_a or T_c or T_{vj} , high V_{CE} , high I_C and I_B

5.5.2.8 Switching times

Maximum value for resistive load under specified conditions.

5.5.2.8.1 Turn-on delay time ($t_{d(on)}$)

Maximum value, at specified value of collector current (I_C) and base forward current (I_{B1}).

5.5.2.8.2 Rise time (t_r)

Maximum value, at specified values of collector current (I_C) and base forward current (I_{B1}).

5.5.2.8.3 Storage time (t_s)

Maximum value, at specified values of collector current (I_C) and base forward and reverse currents (I_{B1} and I_{B2}).

5.5.2.8.4 Fall time (t_f)

Maximum value at specified values of collector current (I_C) and base forward and reverse current (I_{B1} and I_{B2}).

5.5.2.9 Transition frequency (f_T)

Minimum value, at specified values of collector current and collector-emitter voltage, at a specified frequency in the range in which $|h_{21e}|$ is decreasing at the rate of approximately 6 dB/octave

In specifying f_T , the measurement frequency should be chosen preferably from the series 1, 2, 5×10^n Hz and should be such that $|h_{21e}|$ is in the range of 2 to 10.

5.5.2.10 Output capacitance (C_{ob})

Maximum value, at specified collector-base voltage and frequency, with zero emitter current.

NOTE The two terminal method is valid for C_{ob} .

5.5.2.11 Thermal characteristics

Where virtual junction temperature is specified in 5.5.1.1.

5.5.2.11.1 Thermal resistance junction-case ($R_{th(j-c)}$)

Maximum value for junction and case-rated transistors

5.5.2.11.2 Thermal resistance junction-ambient ($R_{th(j-a)}$)

Maximum value for junction and ambient-rated transistors

5.5.2.11.3 Transient thermal impedance junction-case ($Z_{th(j-c)}$)

For junction and case-rated transistors, diagram showing the maximum value against the time which has elapsed after a step change in power dissipation.

5.5.2.11.4 Thermal impedance junction-case under pulse conditions ($Z_{th(j-c)p}$)

Diagram showing ($Z_{th(j-c)p}$) against the pulse duration t_p for various duty cycles, at least 1/2.

5.5.2.11.5 Transient thermal impedance junction to ambient ($Z_{th(j-a)}$)

For junction and ambient-rated transistors, diagram showing the maximum value against the time which has elapsed after a step change in power dissipation.

5.6 Resistor biased transistors

5.6.1 Ratings

5.6.1.1 Temperatures

Minimum and maximum value of operating temperatures, ambient or case or virtual junction temperature (T_a or T_c or T_{vj}).

Minimum and maximum value of storage temperatures (T_{stg})

5.6.1.2 Voltages and current

The ratings must cover the operation of the device over a range of operating temperatures. Where such ratings are temperature dependent, this dependence should be indicated.

5.6.1.2.1 Input voltage (V_I)

Maximum forward and reverse values

5.6.1.2.2 Output voltage (V_O)

Maximum value

5.6.1.2.3 Output current (I_O)

Maximum value

5.6.1.3 Power dissipation (P_{tot} or P_C)

Maximum total power dissipation (P_{tot} or P_C), and where thermal resistance is not given in the characteristics, Maximum total power dissipation as a function of temperature over the range of operating temperatures

Any special requirements for ventilation and/or mounting shall be specified.

5.6.2 Characteristics

5.6.2.1 General

Characteristics are to be given at 25 °C; except where otherwise stated.

5.6.2.2 Off-State input voltage ($V_{I(off)}$)

Maximum value and where appropriate minimum value at specified output off-state current and voltage (High level output voltage).

5.6.2.3 On-state input voltage ($V_{I(on)}$)

Minimum value and where appropriate maximum value at specified output on-state current and voltage (Low level output voltage).

5.6.2.4 On-state output voltage ($V_{O(on)}$)

Maximum value at specified output on-state current and input current

NOTE This item is equivalent to collector-emitter saturation voltage (V_{CEsat}) of the bipolar transistor. (See 5.5.2.4.)

5.6.2.5 Off-state output current ($I_{O(off)}$)

Maximum value at specified input voltage and output voltage

5.6.2.6 Bias resistor 1 (r_1)

Maximum and minimum value at 25 °C

5.6.2.7 Bias resistor ratio

r_1/r_2 or r_2/r_1 shall be specified, both the maximum and minimum value.

5.6.2.8 Thermal resistance ($R_{th(j-a)}$ or $R_{th(j-c)}$)

Maximum value, where virtual junction temperature is specified in 5.6.1.1

Maximum value under specified mounting conditions

5.6.2.9 Static value of forward current transfer ratio (h_{FE})

Minimum value under specified conditions of output voltage and output current.

6 Measuring methods

6.1 General

The polarities of the generators shown in the circuits in this clause are applicable to NPN devices. However, these circuits can be adapted for PNP devices by changing the polarities of the meters and power supplies. The device under test might be a resistor biased transistor, where it is applicable.

The general requirements given in IEC 60747-1:2006, Clause 6 apply to measuring methods.

6.2 Verification of ratings (limiting values)

6.2.1 Acceptance criteria

Table 1 – Acceptance defining characteristics and acceptance criteria

Acceptance-defining characteristics	Acceptance criteria	Measurement conditions
I_{CES}	$I_{CES} < USL$	Specified V_{CE}
V_{CEsat}	$V_{CEsat} < USL$	I_C and I_B specified for V_{CEsat}
USL: upper specified limit.		

Table 2 – Acceptance defining characteristics suitable for resistor biased transistor

Acceptance-defining characteristics	Acceptance criteria	Measurement conditions
$I_{o(off)}$, or I_{CES}	$I_{o(off)}$, or $I_{CES} < USL$	Specified V_o , or V_{CE}
$V_{o(on)}$, or V_{CEsat}	$V_{o(on)}$, or $V_{CEsat} < USL$	I_o , or I_C and I_I or I_B specified for $V_{o(on)}$, or V_{CEsat}
USL: upper specified limit.		

6.2.2 Collector current

a) Purpose

To verify that the collector current capability of a transistor is not less than the maximum rated value I_C under specified conditions.

b) Circuit diagram

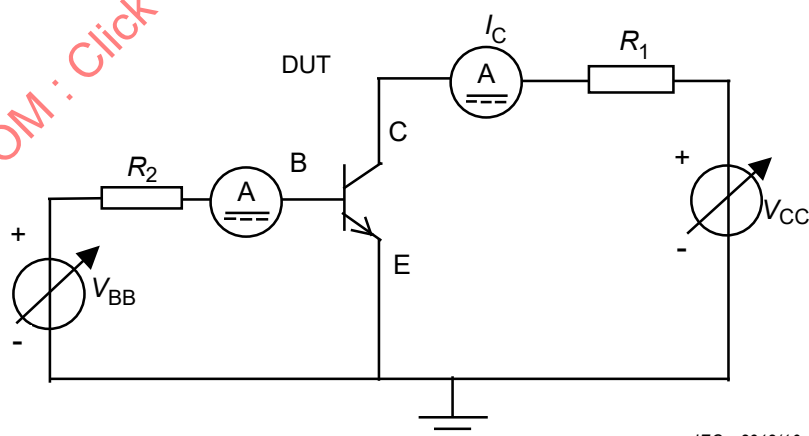


Figure 3 – Test circuit for collector current

c) Circuit description and requirement

R_1 and R_2 are resistors for circuit protection. V_{BB} and V_{CC} are the d.c. voltage supply.

d) Test procedure

The temperature (T_a or T_c) and base current are set and kept to the specified value. The supply voltage (V_{CC}) is increased until collector current reaches the specified value. The test is completed when thermal equilibrium has been reached. After the above test, confirm transistor characteristics are normal. See Table 1.

e) Specified conditions

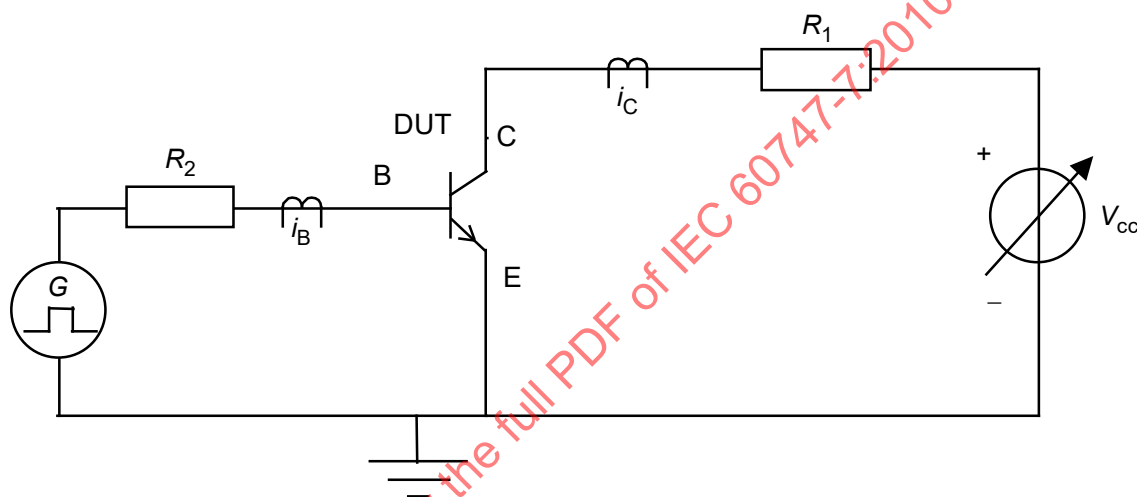
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector current I_C
- Base current I_B

6.2.3 Peak collector current

a) Purpose

To verify that the peak collector current capability of a transistor is not less than the maximum rated value I_{CM} under specified conditions.

b) Circuit diagram



IEC 2913/10

Figure 4 – Test circuit for peak collector current

c) Circuit description and requirement

R_1 and R_2 are resistors for circuit protection. V_{CC} is a voltage supply for collector current. G is a pulse generator for base current.

d) Test procedure

The temperature (T_a or T_c or T_{vj}) and base current are set and kept to the specified value. The supply voltage (V_{CC}) is increased until collector current reaches the specified value. The duty cycle should meet the requirements of clause 6.6.10 of IEC 60747-1:2006. After the above test, confirm transistor characteristics are normal. See Table 1.

e) Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector current I_C
- Pulse base current (duration time, duty cycle)

6.2.4 Base current

a) Purpose

To verify that the base current capability of a transistor is not less than the maximum rated value I_B under specified conditions.

b) Circuit diagram

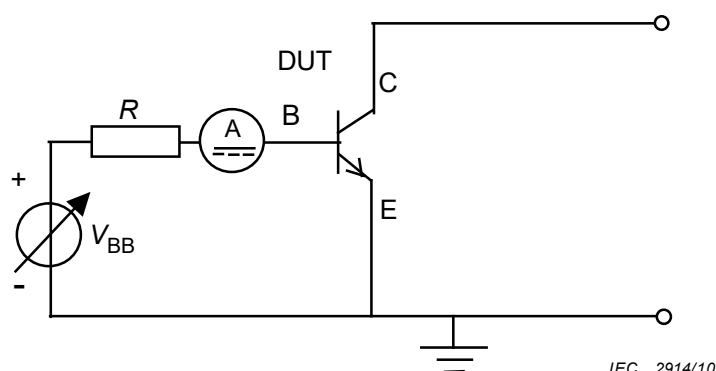


Figure 5 – Test circuit for base current

c) Circuit description and requirements

R is a resistor for circuit protection. V_{BB} is a d.c. voltage supply.

d) Test procedure

The temperature (T_a or T_c or T_{vj}) is set. The supply voltage (V_{BB}) is increased until I_B reaches the specified value. The test may be stopped when thermal equilibrium has been reached. After the above test, confirm transistor characteristics are normal. See Table 1.

e) Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Base current I_B

6.2.5 Peak base current

a) Purpose

To verify that the peak base current capability of a transistor is not less than the maximum rated value I_{BM} under specified conditions.

b) Circuit diagram

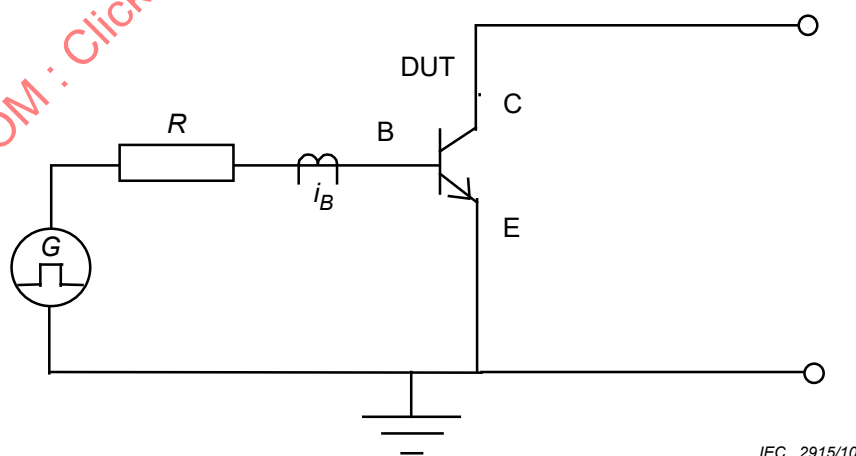


Figure 6 – Test circuit for peak base current

c) Circuit description and requirements

R is a resistor for circuit protection. G is a pulse generator.

d) Test procedure

The temperature (T_a or T_c or T_{vj}) is set. The supply voltage (G) is increased until base current reaches the specified value. The test may be stopped when thermal equilibrium has been reached. After the above test, confirm that transistor characteristics are normal. See Table 1.

e) Specified conditions

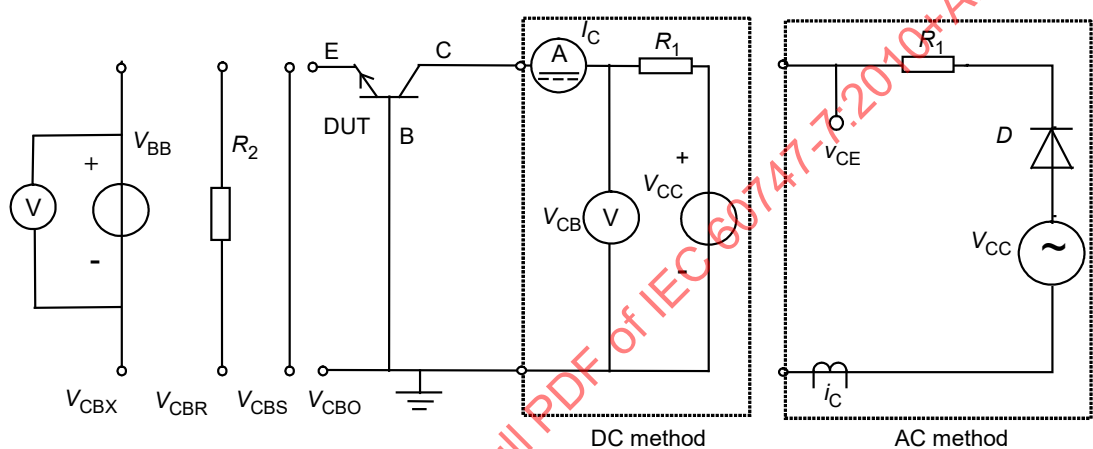
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Pulse base current (duration time, duty cycle)

6.2.6 Collector-base voltage

a) Purpose

To verify that a transistor withstands the rated collector-base voltages V_{CBO} , V_{CBS} , V_{CBR} or V_{CBX} under specified conditions.

b) Circuit diagram



IEC 2916/10

Figure 7 – Circuit for testing the collector-base voltage V_{CBO} , V_{CBS} , V_{CBR} , V_{CBX}

c) Circuit description and requirements

R_1 is a resistor for circuit protection. V_{CC} is d.c. or a.c. voltage power supply. V_{BB} is a d.c. power supply.

d) Test procedure

There are two methods, i.e. the d.c. method and the a.c. method with circuits according to Figure 7. The base-emitter voltage is set to the specified condition. The collector-base voltage is applied. After the test, confirm the acceptance defining characteristics are according to criteria of Table 1.

e) Specified conditions

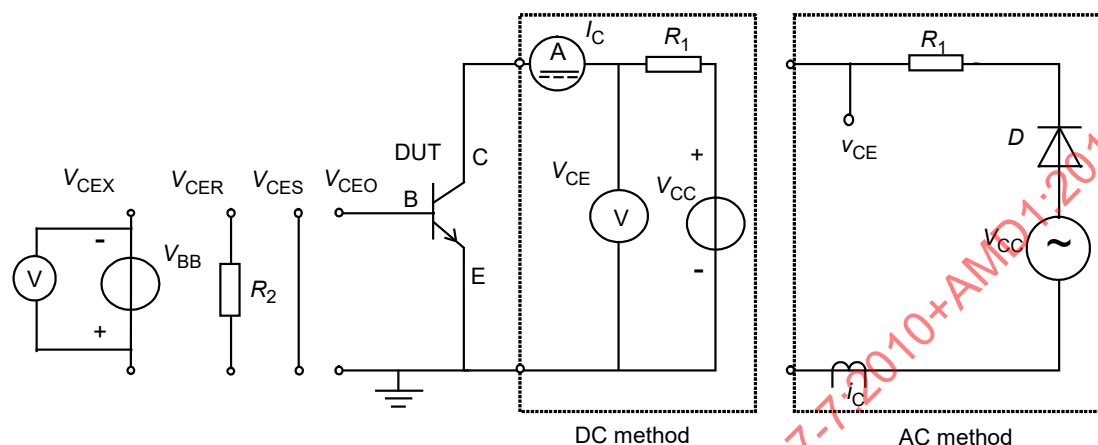
- Ambient or case or virtual junction temperature T_c or T_a or T_{vj}
- Base-emitter bias conditions
 - V_{CBO} : Open circuit between base and emitter
 - V_{CBX} : Base-emitter conditions – V_{BB}
 - V_{CBR} : Resistor connected between base and emitter
 - V_{CBS} : Short circuit between base and emitter
- Frequency of the generator V_{CC} , if different from 50 Hz to 60 Hz

6.2.7 Collector-emitter voltage, output voltage

a) Purpose

To verify that a transistor withstands the rated collector-emitter voltages V_{CEO} , V_{CES} , V_{CER} , V_{CEX} or output voltage V_O under specified conditions.

b) Circuit diagram



IEC 2917/10

Figure 8 – Circuit for testing the collector-emitter voltage V_{CEO} , V_{CES} , V_{CER} , V_{CEX} , V_O

c) Circuit description and requirements

R_1 is a resistor for circuit protection. V_{CC} is d.c. or a.c. voltage power supply. V_{BB} is d.c. voltage supply.

d) Test procedure

There are two methods, i.e. the d.c. method and the a.c. method with circuits according to figure 8. The collector-emitter voltage is applied. After the test, confirm the acceptance defining characteristics are according to criteria of table 1 or 2.

e) Specified conditions

- Collector-emitter voltage V_{CE}
- Ambient or case or virtual junction temperature T_c or T_a or T_{vj}
- Base-emitter bias conditions
 - V_{CEO} : Open circuit between base and emitter
 - V_{CEX} : Base-emitter conditions – V_{BB}
 - V_{CER} : Resistor connected between base and emitter
 - V_{CES} : Short circuit between base and emitter
 - V_O : Open input circuit
- Frequency of the generator V_{CC} , if different from 50 Hz to 60 Hz

6.2.8 Emitter-base voltage, Input voltage

a) Purpose

To verify that a transistor withstands the rated reverse emitter-base voltage V_{EBO} or input voltage V_i under specified conditions.

b) Circuit diagram

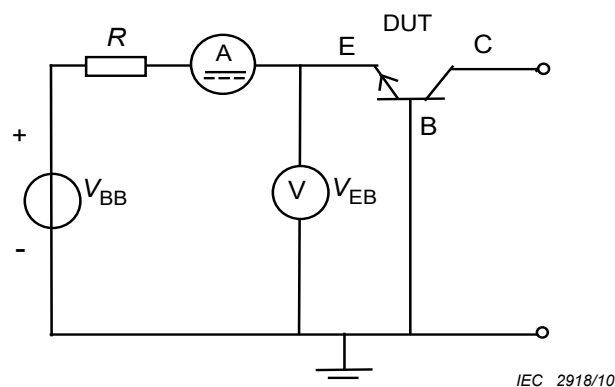


Figure 9 – Circuit for testing the emitter-base voltages V_{EBO} and input voltage V_I

c) Circuit description and requirements

R is a resistor for circuit protection. V_{BB} is d.c. voltage supply.

d) Test procedure

Apply the emitter-base voltage V_{EBO} or input voltage V_I to the DUT. For resistor biased transistor the input voltage is applied in both polarities. After the test, confirm the acceptance defining characteristics are according to criteria of table 1 or 2.

e) Specified conditions

- Emitter-base cut-off current
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector open circuit

6.2.9 Safe operating area (SOA)

6.2.9.1 Reverse biased safe operating area (RBSOA)

a) Purpose

To verify that a transistor operates reliably without failure in RBSOA

b) Circuit diagram and waveforms

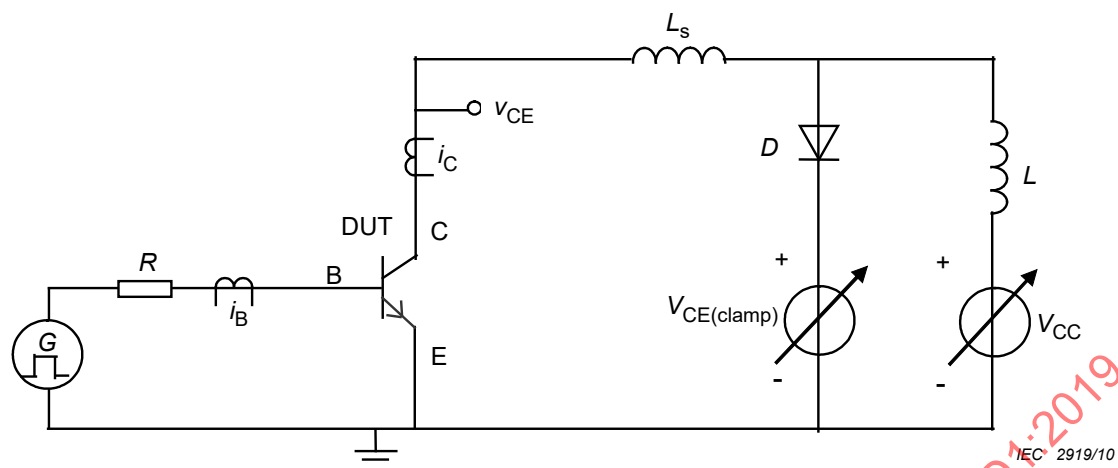


Figure 10 – Test circuit of reverse bias safe operating area (RBSOA)

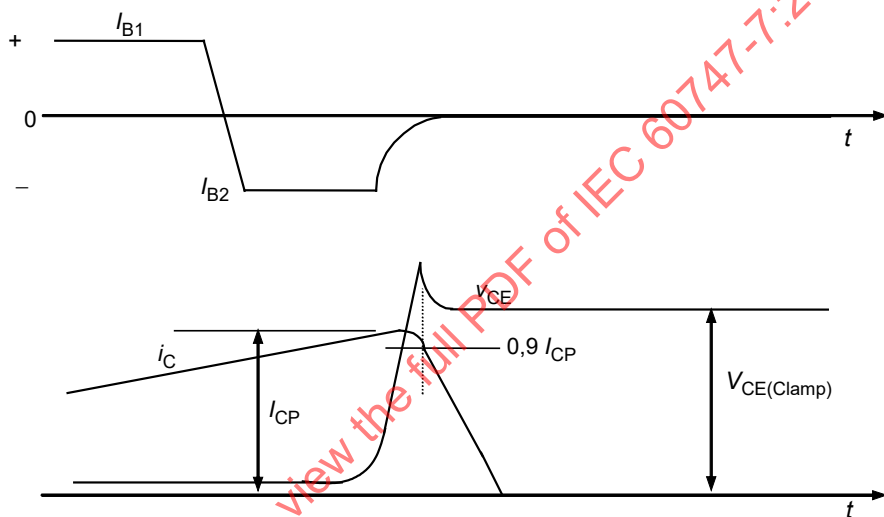
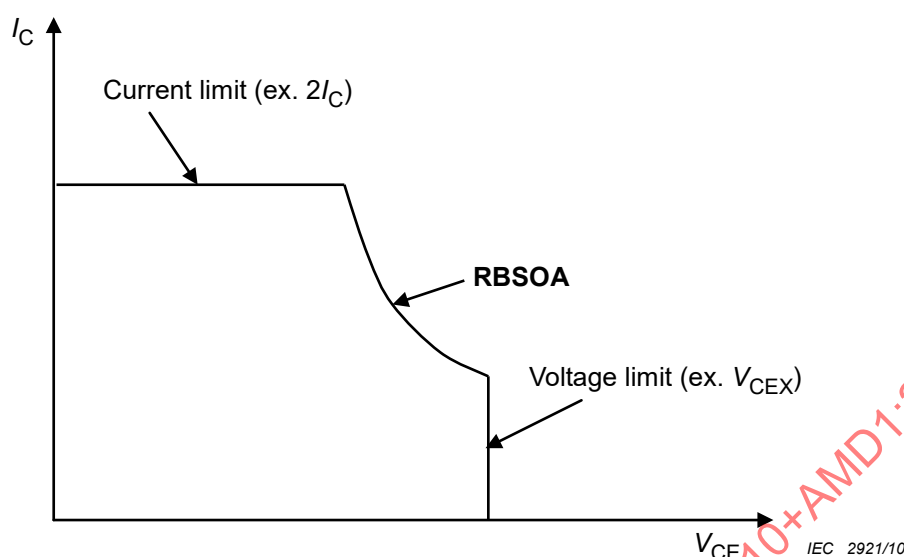


Figure 11a – Waveforms of base current i_B and collector current i_C during turn-off



NOTE This test should be applied for RBSOA as the above.

Figure 11b – RBSOA curves during turn-off

Figure 11 – Waveforms and curves for RBSOA

c) Circuit description and requirements

R is a resistor for circuit protection. V_{CC} is adjustable voltage supply.

L is an inductive load. $V_{CE(clamp)}$ is adjustable voltage source for the clamping voltage.

L_S is a stray circuit inductance. G is a pulse generator for the base current.

D is the clamping diode.

The value of load inductance L shall be high enough to apply $V_{CE(clamp)}$ to the DUT at least before the beginning of the fall time t_f .

d) Test procedure

DUT is turned off at specified I_C . V_{CE} and I_C are monitored. The DUT has to turn-off I_C and withstand $V_{CE} = V_{CE(clamp)}$. After the above test, confirm that the DUT characteristics are normal. See Table 1.

e) Specified conditions

- Collector current I_C
- Base reverse current I_{B2}
- Collector-emitter voltage $V_{CE(clamp)}$
- Single pulse or testing frequency f_{sw}
- Inductance L
- Value of unclamped stray inductance L_S
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}

6.2.9.2 Short circuit safe operating area (SCSOA)

a) Purpose

To verify that a transistor operates reliably without failure during a load short circuit condition.

b) Circuit diagram

Figure 12 and Figure 13 show the circuit for testing SCSOA and switching waveforms.

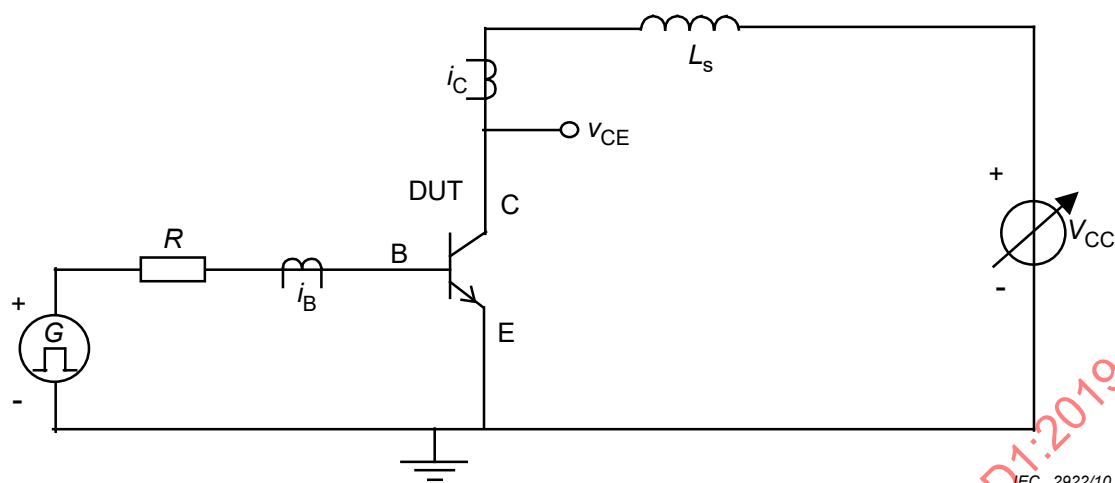


Figure 12 – Circuit for testing safe operating pulse duration at load short circuit (SCSOA)

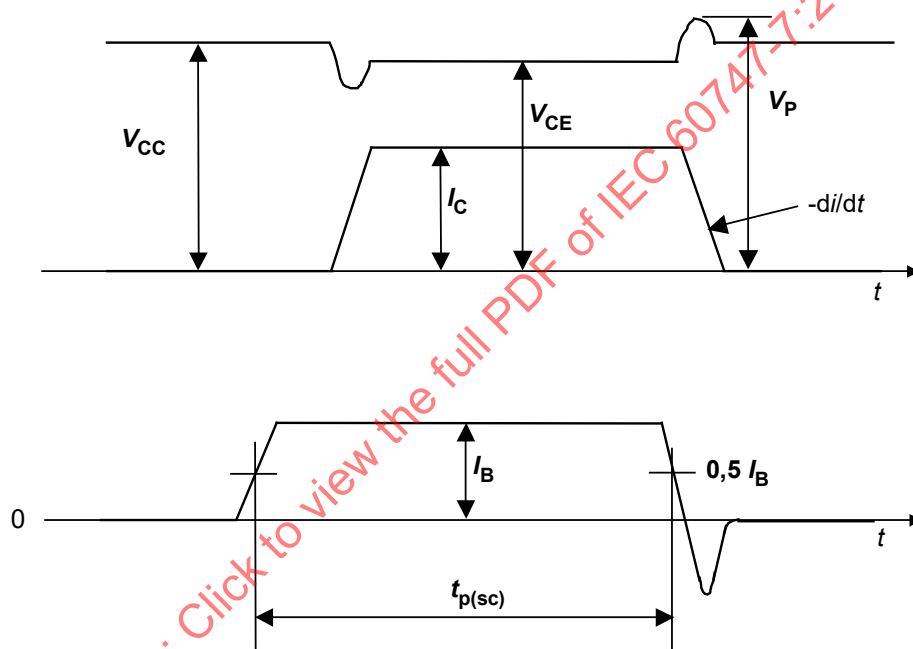


Figure 13 – Waveforms of base current I_B , collector current I_C and voltage V_{CE} during load short circuit condition SCSOA

c) Circuit description and requirements

The circuit impedance of the collector supply circuit in Figure 13 shall be small enough that V_P is less than $(V_{CE} + L_S(-di/dt))$.

V_P is transient peak voltage during load short circuit condition.

R is a resistor for circuit protection. V_{CC} is an adjustable voltage source.

L_S is a stray circuit inductance. G is a pulse generator for the base current.

d) Test procedure

The temperature is set to the specified value. The base current and pulse duration are set to the specified values. The collector-emitter voltage V_{CE} is set to the specified value. The collector current I_C , V_{CE} , and I_B are monitored in order to see whether the transistor turns on

and turns off correctly. After the above test, confirm the DUT characteristics are normal. See Table 1.

e) Specified conditions

- Collector-emitter voltage $V_{CE} = V_{CC}$
- Base current I_B
- Pulse duration $t_{p(sc)}$
- Value of stray inductance L_s
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}

6.2.10 Output current (I_O)

a) Purpose

To verify that a resistor biased transistor operates reliably without failure under maximum output current.

b) Circuit diagram

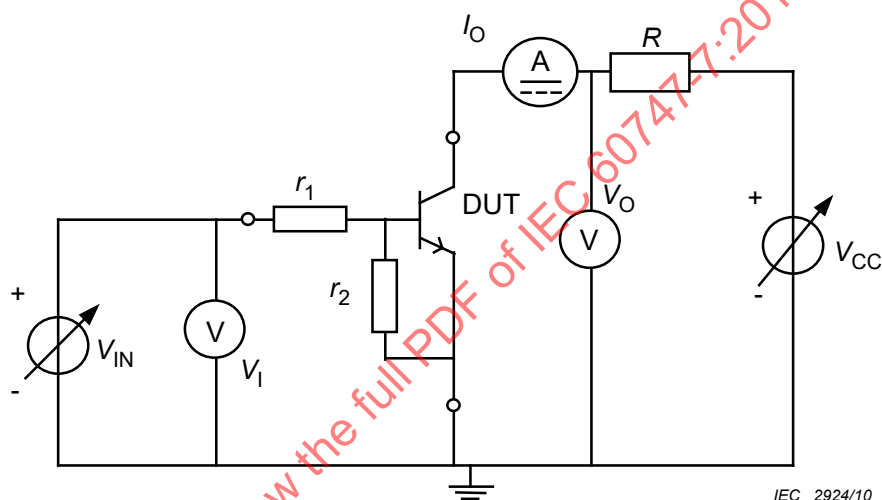


Figure 14 – Circuit diagram for verifying the output current I_O

c) Measurement procedure

The specified input on-state voltage is applied. The output supply voltage (V_{CC}) is adjusted to the value at which the output current equals the specified value.

d) Specified conditions

- Reference point or junction temperature (T_a or T_c)
- On-state input voltage ($V_{I(on)}$) or current I
- On-state output current ($I_{O(on)}$)

6.2.11 Collector-emitter sustaining voltage

a) Purpose

Verify that a transistor will sustain the maximum rated value of the collector-emitter sustaining voltage under specified conditions without being damaged.

b) Precautions to be observed

In a preliminary test, the action of the clamping unit should be verified by decreasing its adjustable voltage; then the clamping unit should be adjusted to the desired value of V_{CEO} that corresponds to the specified current I_C (point B of figure 16).

c) Circuit diagram

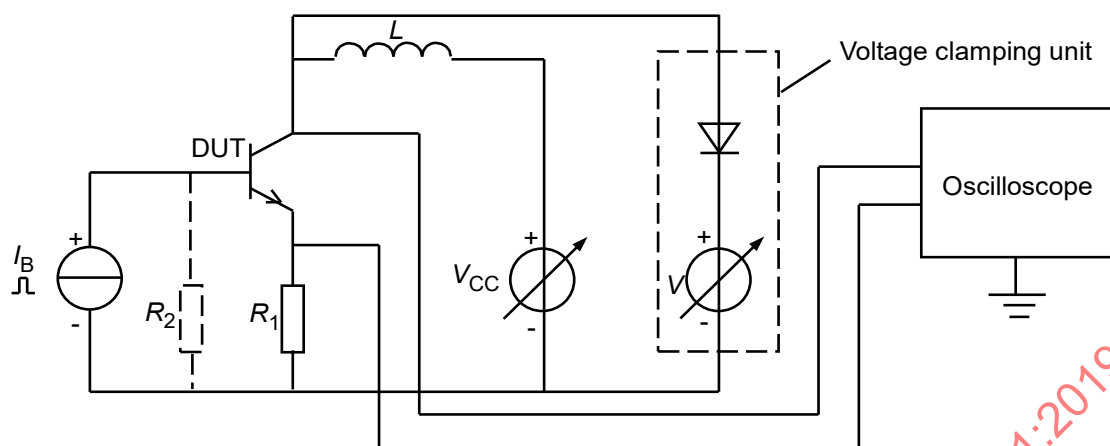


Figure 15 – Basic circuit for the measurement of the collector-emitter sustaining voltage

d) Circuit description and requirements

The transistor is operated in a saturated condition under pulse operation.

Due to inductance L , the switching of the base current causes the transistor to be swept through a current-voltage cycle.

Resistor R_2 is required for the measurement of $V_{CE(sus)}$.

Generator V_{CC} is adjustable; it enables the collector current to be set to the specified value.

R_1 is a current measuring resistor.

A voltage clamping unit, indicated in figure 15 as a variable voltage source in series with a diode, limits the voltage V_{CE} at the maximum rated value $V_{CEO(sus)}$ or $V_{CER(sus)}$.

The minimum value of inductance L may be given in the detail specification; otherwise, it may be calculated from:

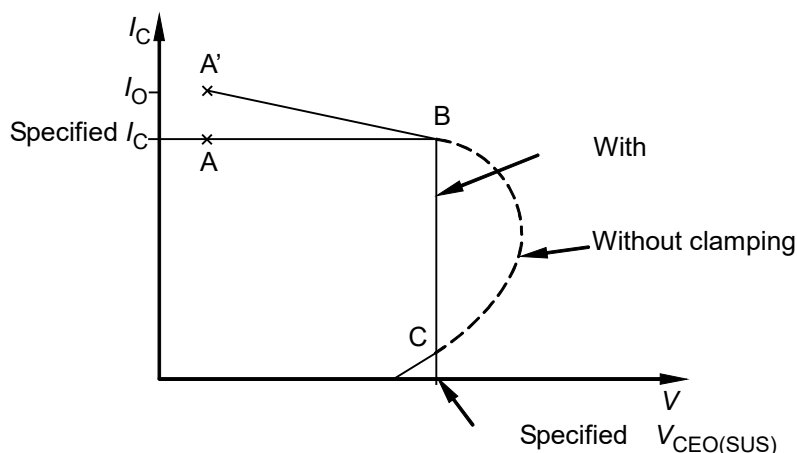
$$L_{\min} = (V - V_{CC}) \frac{t_{\text{off}}}{0,1 I_C}$$

This ensures that I_C does not drop by more than 10 % during t_{off} .

e) Measurement procedure

- 1) The clamping unit is adjusted to operate at the maximum rated value $V_{CEO(sus)}$.
- 2) With voltage V_{CC} set at 0, current I_B is adjusted (for example 1/10 or 1/5 of the specified current I_C), so that the specified current I_C can be reached with a V_{CE} value of less than a few volts (point A in figure 16) (that is, in the saturated condition).
- 3) The voltage V_{CC} is progressively increased until the specified current I_C is reached for the maximum rated value of voltage $V_{CEO(sus)}$ (point B in figure 16).

As a result, the current at which the cycle starts may reach a value I_O slightly higher than the specified value of I_C (point A' in figure 16).



IEC 2926/10

Figure 16 – I_C versus V_{CE} characteristic

f) Requirements

- 1) The transistor is satisfactory when the trace moving from point B to point C does not pass to the left of the line BC.
- 2) When the clamping unit is not used, the transistor is satisfactory if the trace effectively turns around point B, as shown in figure 16.
- 3) Devices shall also meet the requirements of table 1 after the test.

g) Specified conditions

- Case or ambient temperature (T_c or T_a)
- Collector current (I_C)
- Minimum sustaining voltage ($V_{CEO(sus)}$ or $V_{CER(sus)}$)
- Value of inductance L , where appropriate
- Frequency of pulse generator f_B , if different from 50 Hz.
- Resistor R_2 ($V_{CER(sus)}$)

6.3 Methods of measurement

6.3.1 Turn-on time intervals and turn-on energy with inductive load

a) purpose

To measure the turn-on time intervals t_d , t_r , t_{on} and turn-on energy E_{on} of a transistor under specified conditions with inductive load.

b) Circuit diagram and waveforms

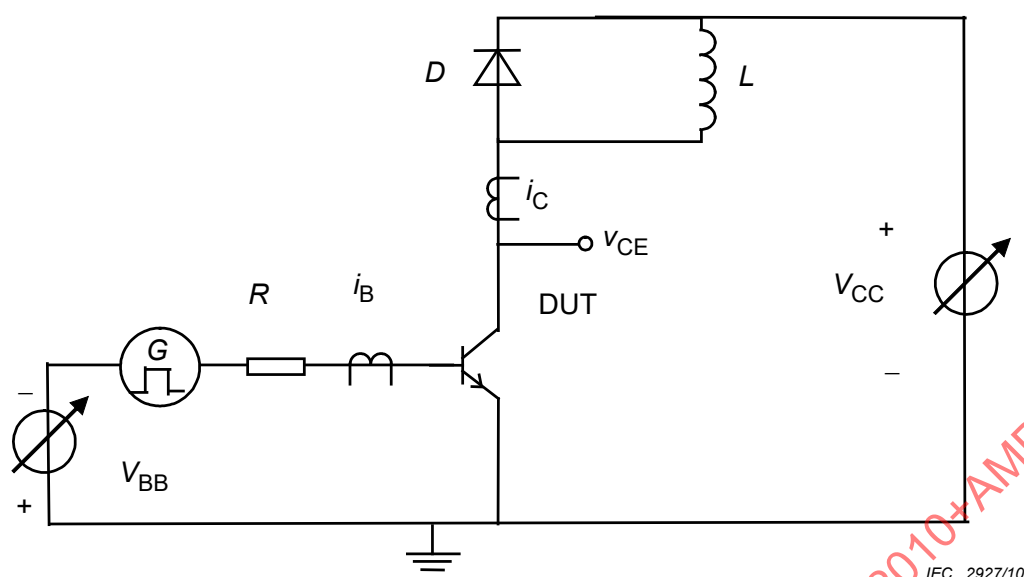


Figure 17a – Circuit diagram for measuring turn-on intervals and energy

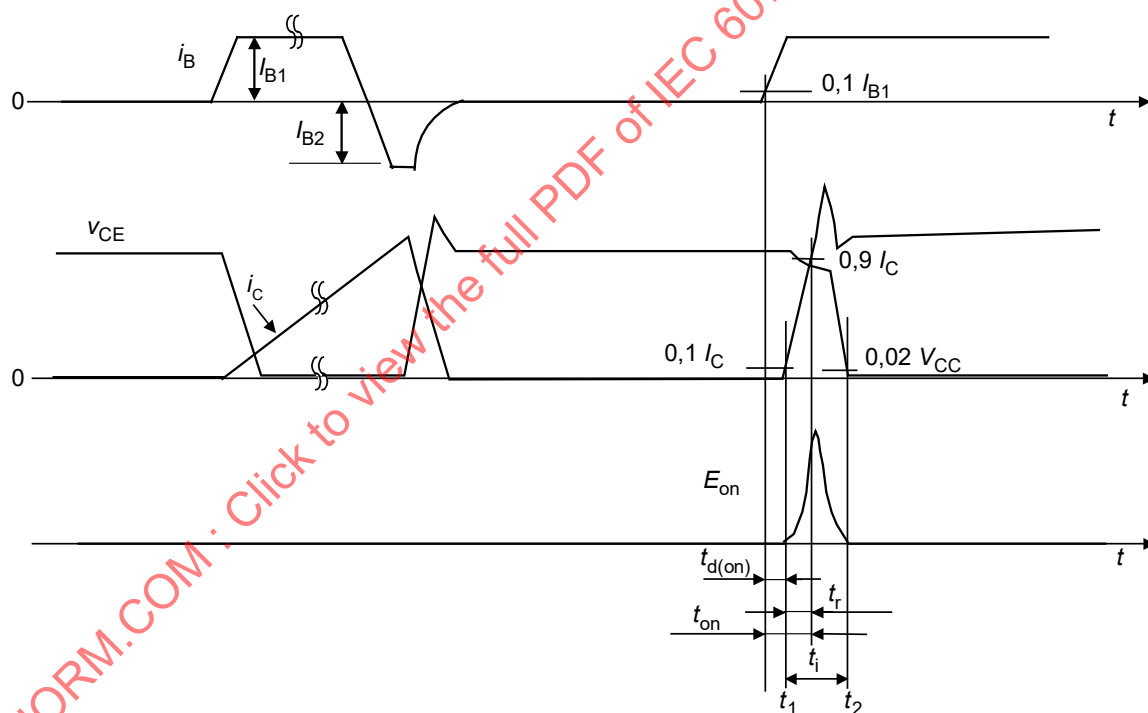


Figure 17b – Waveforms during turn-on intervals

Figure 17 – Circuit diagram and waveforms

c) Circuit description and requirements

R , V_{BB} and pulse generator G are used to adjust the values of I_{B1} and I_{B2} .

R is a resistor for circuit protection. V_{CC} is an adjustable voltage source.

L is an inductive load.

D is a free wheeling diode.

d) Measurement procedure

The input pulse amplitude I_{B1} and I_{B2} and the supply voltage V_{CC} are set to the specified values. The transistor is turned-on and turned-off twice and then the second turn-on is observed. Waveforms of base current I_B , collector current I_C and collector-emitter voltage V_{CE} are monitored. E_{on} is calculated by the equation of $E_{on} = \int_{t_1}^{t_2} i_C \times v_{CE} \times dt$.

e) Specified conditions

- Ambient, case, or virtual junction temperature (T_a , T_c or T_{vj})
- Collector emitter voltage (V_{CE1})
- Collector current (I_{C1})
- Base current during the pulse (I_{B1})
- Peak reverse base current (I_{B2}) (for t_s , t_f , and t_{off} only)
- Input voltage (V_{BB} and G)
- Resistance (R)
- Characteristics of the free wheeling diode which effect the turn-on energy of the transistor

6.3.2 Turn-off time intervals and turn-off energy with inductive load

a) Purpose

To measure the turn-off time intervals t_s , t_f , t_{off} and turn-off energy E_{off} of a transistor under specified conditions with inductive load.

b) Circuit diagram and waveforms

Circuit diagram is the same as Figure 17a.

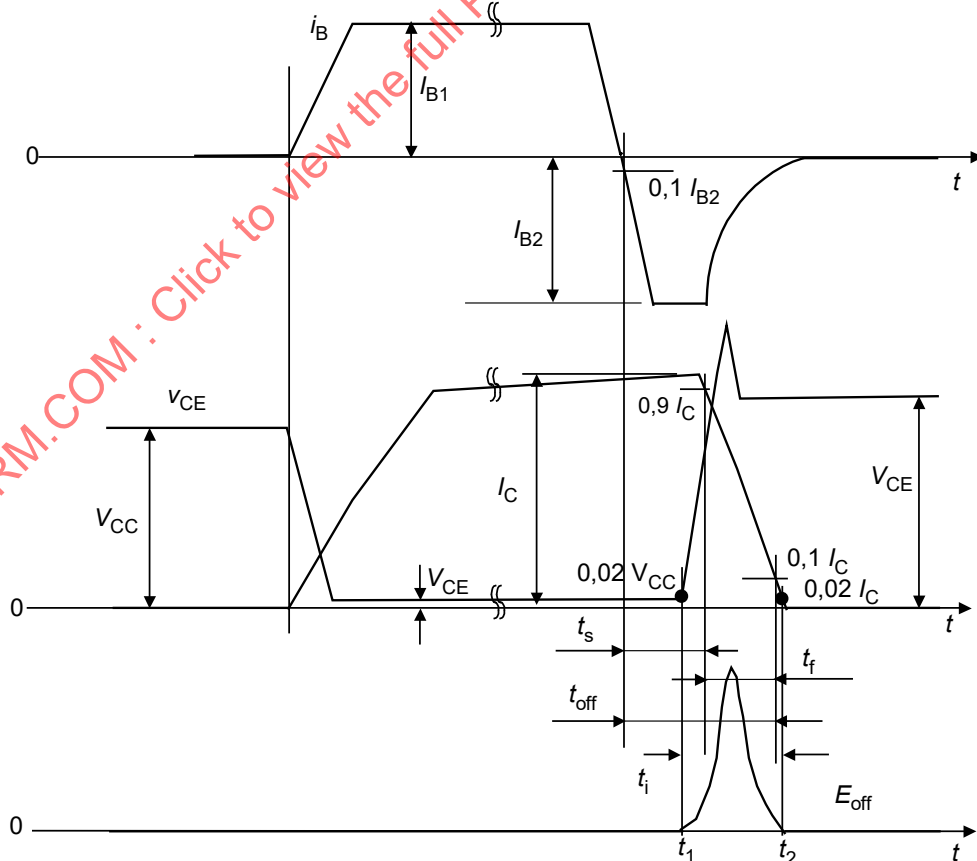


Figure 18 – Waveforms during turn-off intervals

© IEC 2019

c) Circuit description and requirements

R , V_{BB} and pulse generator G are used to adjust the values of I_{B1} and I_{B2} .

R is a resistor for circuit protection. V_{CC} is an adjustable voltage source.

L is an inductive load.

D is a free wheeling diode.

d) Measurement procedure

The input pulse amplitude, I_{B1} , I_{B2} and the supply voltage V_{CC} are set to the specified values. The transistor is turned-on and turned-off. Waveforms of base current I_B , collector current I_C and collector-emitter voltage V_{CE} are monitored. E_{off} is calculated by the equation of integral

$$\text{of } E_{off} = \int_{t_1}^{t_2} i_C \times v_{CE} \times dt.$$

e) Specified conditions

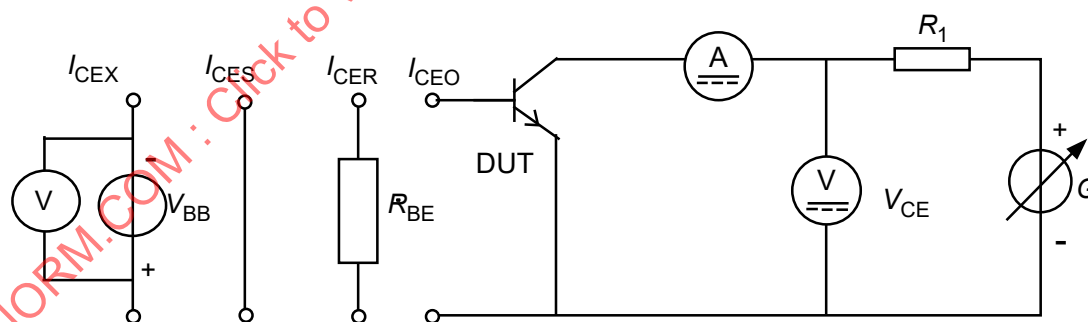
- Ambient, case, or virtual junction temperature (T_a , T_c or T_{vj})
- Collector emitter voltage (V_{CE1})
- Collector current (I_{C1})
- Base current during the pulse (I_{B1})
- Peak reverse base current (I_{B2}) (for t_s , t_f , and t_{off} only)
- Input voltage (V_{BB} and G)
- Resistance (R)
- Characteristics of the free wheeling diode which effect the turn-on energy of the transistor

6.3.3 Collector-emitter cut-off currents (d.c. method)

a) Purpose

To measure the collector-emitter cut-off currents of a transistor under specified conditions.

b) Circuit diagram



IEC 2930/10

Figure 19 – Basic circuit for the measurement of collector-emitter cut-off currents

c) Circuit description and requirements

Resistor R_1 is a current-limiting resistor. The base-emitter configuration should be as specified.

d) Measurement procedure

The temperature is set to the specified value. The voltage is increased until V_{CE} reaches the specified value.

The cut-off current is read on ammeter A.

e) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Collector-emitter voltage (V_{CE})
- Terminations to be applied:
 - for I_{CEO} $I_B = 0$
 - for I_{CER} $R_{BE} = \dots \Omega$
 - for I_{CEX} $V_{BB} = \dots V$, $R = \dots \Omega$ or $V_{BE} = \dots V$
 - for I_{CES} $V_{BE} = 0$.

6.3.4 Collector-base cut-off current (d.c. method)

The collector-base cut-off current is measured in the same way as the collector-emitter cut-off current (see 6.3.3), except that the emitter and base terminals are interchanged. The emitter is left open-circuit.

6.3.5 Emitter-base cut-off current (d.c. method)

The emitter-base cut-off current is measured in the same way as the collector-emitter cut-off current (see 6.3.3), except that the emitter is connected to the ammeter and the base is connected to the common line. The collector is left open-circuit.

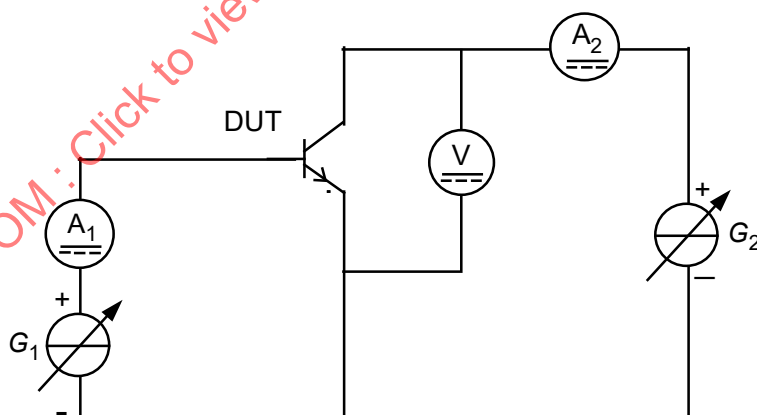
6.3.6 Collector-emitter saturation voltage

6.3.6.1 Collector-emitter saturation voltage (d.c. method)

a) Purpose

To measure the collector-emitter saturation voltage of a transistor under specified conditions.

b) Circuit diagram



IEC 2931/10

Figure 20 – Basic circuit for the measurement of the collector-emitter saturation voltage (d.c. method)

c) Precautions to be observed

Because of the risk that the maximum power dissipation P_{tot} could be exceeded, it is important to follow the order of the measurement procedure.

It may be necessary to modify the measurement circuit, for example by connecting a voltage-limiting circuit across the generator G_2 .

d) Measurement procedure

The temperature is set to the specified value.

The base current is adjusted to the specified value read on ammeter A_1 .

The collector current is adjusted to the specified value read on ammeter A_2 .

The collector-emitter saturation voltage is measured on voltmeter V .

e) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Base current (I_B)
- Collector current (I_C)

6.3.6.2 Collector-emitter saturation voltage (pulse method)

a) Purpose

To measure the collector-emitter saturation voltage of a transistor under pulse conditions.

b) Circuit diagram

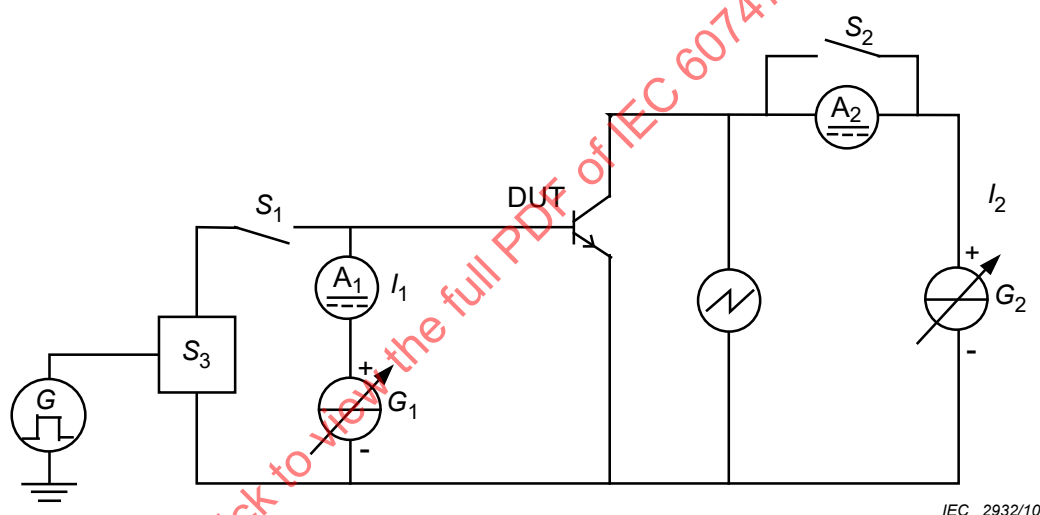


Figure 21 – Basic circuit for the measurement of the collector-emitter saturation voltage (pulse method)

c) Circuit description and requirements

Electronic switch S_3 is normally closed, and opened only when pulses are applied to it by pulse generator G_3 .

The value of the internal resistance of constant-current generator G_1 should be much greater than the input impedance of the transistor being measured.

The value of the internal resistance of constant-current generator G_2 should be much greater than the value of V_{CEsat}/I_C .

d) Precautions to be observed

The time for the direct-current generators to respond to changes in load should be less than the "on" period of the transistor being measured.

The specified width and duty cycle of the pulse generator should be so small that no significant heat dissipation occurs in the transistor being measured.

The maximum voltage supplied by direct current generator G_2 should not exceed the collector-emitter breakdown voltage of the transistor.

e) Measurement procedure

The temperature is set to the specified value.

With switch S_1 open, with no transistor in the measurement socket and with a short circuit inserted between emitter and base terminals, current generator G_1 is adjusted until the reading of ammeter A_1 is equal to the specified value I_B .

With switch S_2 open, with no transistor in the measurement socket, and with a short circuit inserted between emitter and collector terminals, current generator G_2 is adjusted until the reading of ammeter A_2 is equal to the specified value I_C .

With the transistor being measured in the measurement socket, switches S_1 and S_2 closed, and switch S_3 operated by G_3 , the value of the steady voltage of the flat part of the waveform in the "on" period as observed on the oscilloscope is V_{CEsat} .

f) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Base current (I_B)
- Collector current (I_C)
- Pulse time and duty cycle of pulses (t_p , δ , preferably $t_p = 300 \mu s$, $\delta \leq 2 \%$)

6.3.7 Base-emitter saturation voltage

6.3.7.1 Base-emitter saturation voltage (d.c. method)

a) Purpose

To measure the base-emitter saturation voltage of a transistor under specified conditions.

b) Circuit diagram

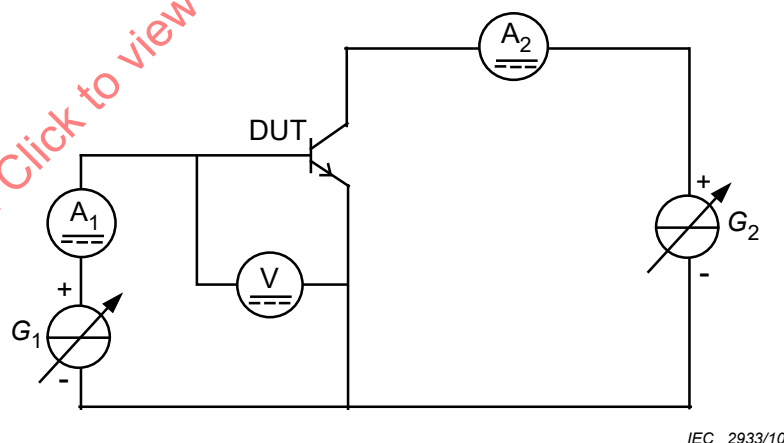


Figure 22 – Basic circuit for the measurement of the base-emitter saturation voltage (d.c. method)

c) Precautions to be observed

Difficulty may be experienced in setting up the specified electrical conditions and, in some cases, there is a risk that the maximum dissipation of the transistor may be exceeded. Therefore, it is important to follow the order of the measurement procedure.

It may be necessary to modify the measurement circuit, for example by connecting a voltage-limiting circuit across generator G_2 .

d) Measurement procedure

The temperature is set to the specified value.

The base current is adjusted to the specified value read on ammeter A_1 .

The collector current is adjusted to the specified value read on ammeter A_2 .

The base-emitter saturation voltage is measured on voltmeter V .

e) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Base current (I_B)
- Collector current (I_C)

6.3.7.2 Base-emitter saturation voltage (pulse methods)

a) Purpose

To measure the base-emitter saturation voltage under pulse conditions.

b) Circuit diagram

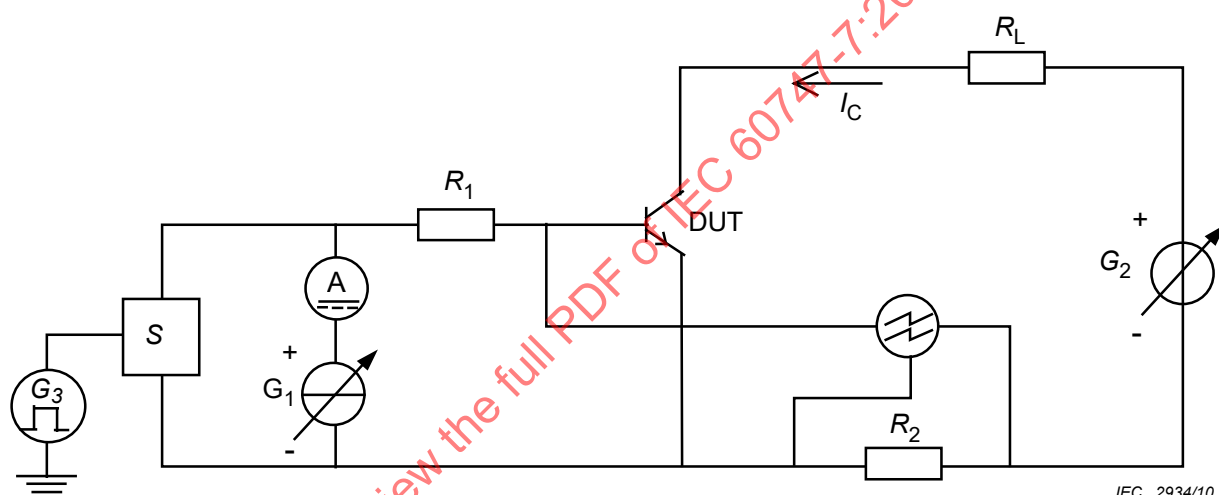


Figure 23 – Basic circuit for the measurement of the base-emitter saturation voltage (pulse methods)

c) Circuit description and requirement

Current generator G_1 supplies the base current.

Electronic switch S is normally closed and opened only when a pulse is applied to the base by pulse generator G_3 . The repetition frequency and duty cycle of the pulses should be chosen so as to avoid significant heating of the transistor being measured (see 6.6.10 of IEC 60747-1:2006).

The value of resistor R_1 is chosen so that the specified collector current is achieved with voltage generator G_2 . The collector current is measured by means of resistor R_2 which is connected to the oscilloscope.

d) Measurement procedure

The temperature is set to the specified value.

The base current, read on ammeter A , is set to the specified value.

The collector current, shown on the oscilloscope, is set to the specified value.

The base-emitter saturation voltage is measured using the oscilloscope.

- e) Specified conditions
 - Ambient or case temperature or virtual junction temperature (T_a or T_c) or (T_{vj})
 - Base current (I_B)
 - Collector current (I_c)
 - Pulse time (t_p) and duty cycle (δ), preferably $t_p = 300 \mu s$, $\delta < 2 \%$

6.3.8 Base-emitter voltage (d.c. method)

- a) Purpose

To measure the base-emitter voltage of a transistor under specified conditions.

- b) Circuit diagram

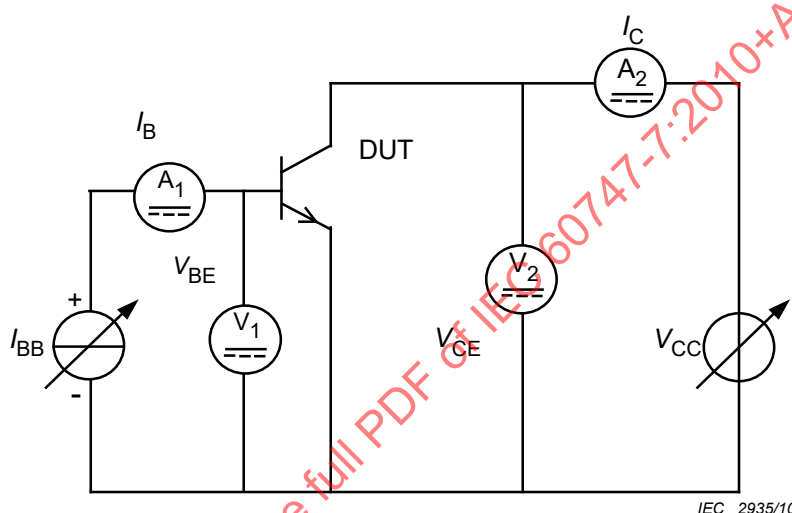


Figure 24 – Base circuit for the measurement of base-emitter voltage (d.c. method)

- ### c) Measurement procedure

The temperature is set to the specified value.

The voltage supply V_{CC} is adjusted to obtain the specified voltage V_{CE} indicated on voltmeter V_2 .

The current from the current generator I_{BB} is increased until the specified collector current I_C is indicated on the ammeter.

The collector-emitter voltage V_{CE} should be checked and adjusted, if necessary.

The base-emitter voltage is read from voltmeter V_1 .

- d) Specified conditions
 - Ambient or case temperature (T_a or T_c)
 - Collector current (I_C)
 - Collector-emitter voltage (V_{CE})

6.3.9 Capacitances

6.3.9.1 Common-base output capacitance

- a) Purpose

To measure the output capacitance of a transistor under specified conditions.

Two methods are given:

- method 1, using a two-terminal bridge;
- method 2, using a three-terminal bridge. This method is particularly appropriate for the accurate measurement of small output capacitances.

In method 1, the bridge must be able to pass the d.c. bias current, whereas in method 2 (three-terminal bridge) this is not required.

6.3.9.1.1 Method 1: two-terminal bridge

a) Circuit diagram

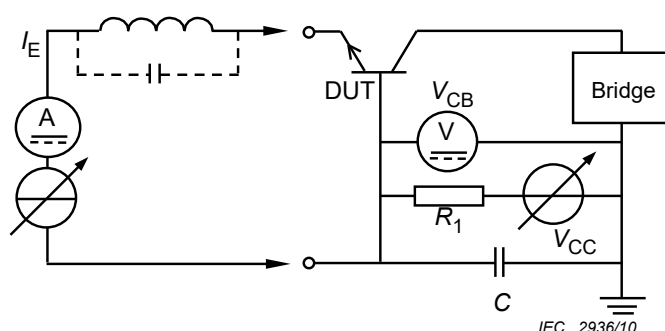


Figure 25a – Transistor with base terminal connected to case

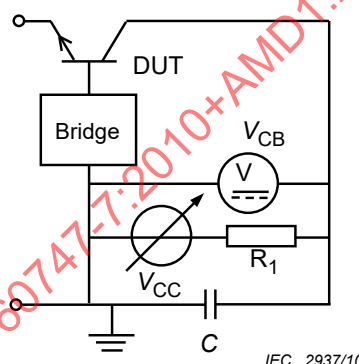


Figure 25b – Transistor with collector terminal connected to case

Figure 25 – Basic circuit for the measurement of the common-base output capacitance using a two-terminal bridge

b) Circuit description and requirements

The bridge should be capable of carrying the required collector current without affecting the accuracy of measurement. Alternatively, an inductor could be connected across the bridge terminals. Capacitor C should provide a short circuit at the measurement frequency. A bias circuit is connected between the emitter and base terminals if the measurement of capacitance for conditions other than open-emitter is required.

c) Measurement procedure

The temperature is set to the specified value.

The bridge is adjusted to obtain a zero reading, with the measurement circuit connected.

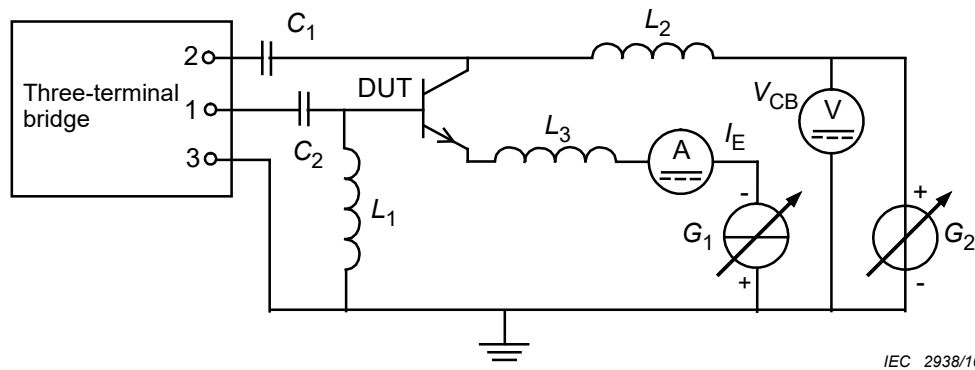
The transistor being measured is inserted into the measurement socket and, with the specified bias conditions applied, the output capacitance is measured.

d) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Collector-base voltage (V_{CB})
- Emitter current (I_E), usually zero
- Measurement frequency (f), if different from 1 MHz
- Mounting conditions of the transistor, if necessary

6.3.9.1.2 Method 2: three-terminal bridge

a) Circuit diagram



IEC 2938/10

Figure 26 – Basic circuit for the measurement of C_{CB} using a three-terminal bridge

b) Circuit description and requirements

The three-terminal bridge should be capable of providing a measurement of the capacitance between terminals 1 and 2 independent of any impedance present between either terminal and the grounded guard terminal (3). (See clause 6.3.14.2 for further details of the three terminal bridge.)

Capacitors C_1 and C_2 should provide a short circuit at the measurement frequency. Inductors L_1 , L_2 and L_3 should have a high impedance at the measurement frequency.

The figure shows the case for which it is impossible or undesirable to pass direct current through the bridge. If the bridge is capable of carrying the required bias current without affecting the accuracy of measurement, the circuit can be simplified so that the direct current bias is supplied through the bridge terminals.

If the emitter current is specified as zero, the emitter bias circuit is omitted.

If the transistor being measured is a four-terminal device (the metallic case is isolated electrically from the three other terminals), the fourth terminal (case) should be connected to the ground terminal of the bridge.

c) Precautions to be observed

Stray capacitances should be reduced as much as possible.

For the measurement, a plane of reference of the device must be defined and the screening of the device leads extended to this plane.

The method of mounting the transistor should be specified in considerable detail if accurate and reproducible results are to be obtained. For example, a measurement socket should be specified so that the capacitance measurement is independent of the lead length of the transistor and so that the resulting capacitance is referred to the reference plane of measurement.

d) Measurement procedure

The temperature is set to the specified value.

The bridge is set to the specified measurement frequency and, with the circuit connected and with no transistor in the measurement socket, the bridge is adjusted to obtain a zero reading.

The transistor being measured is then inserted into the measurement socket and, with the specified bias conditions applied, the output capacitance is determined by balancing the bridge.

e) Specified conditions

© IEC 2019

- Ambient or case temperature (T_a or T_c)
- Collector-base voltage (V_{CB})
- Emitter current (I_E), usually zero
- Measurement frequency (f), if different from 1 MHz
- Reference plane of measurement
- Mounting conditions, if necessary

6.3.9.2 Collector-base capacitance

a) Purpose

To measure the collector-base capacitance of a transistor under specified conditions.

b) Circuit diagram

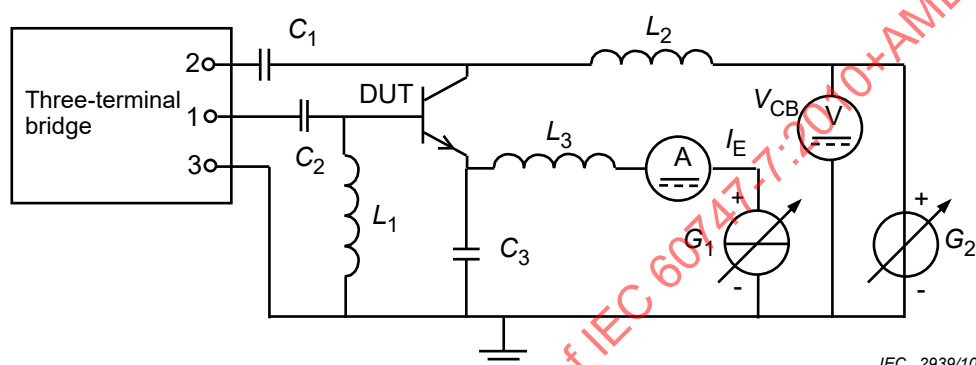


Figure 27 – Basic circuit for the measurement of C_{cb} using a three-terminal bridge

c) Circuit description and requirements

Capacitor C_3 between the emitter terminal and ground should provide a short circuit at the measurement frequency.

d) Measurement procedure

The method of measurement of common-base output capacitance by method 2 (three-terminal bridge), as described in 6.3.9.1.2, may be used for this measurement.

6.3.10 Hybrid parameters (small-signal and large-signal)

6.3.10.1 General

Although Clause 3 (dealing with essential ratings and characteristics) requires common-emitter parameters to be quoted, it is sometimes preferable to measure the common-base parameters and to calculate the common-emitter parameters (except in the case of h_{21e} where a common-collector configuration may be used and h_{21e} calculated in terms of h_{21c}).

The measuring methods described in this subclause are intended to measure the four hybrid parameters in the frequency range where their reactive components compared with their non-reactive components are negligible. In order that these conditions may be satisfied, the frequency of measurement must be sufficiently low so that the effects of the reactive components are negligible. However, at a relatively low frequency such as 1 000 Hz, the reactive components may be quite appreciable.

6.3.10.2 Common-emitter small-signal short-circuit input impedance h_{11e} , Common-emitter small-signal short-circuit forward current transfer ratio h_{21e}

a) Purpose

To measure the common-emitter small-signal input impedance and forward current transfer ratio with the output short-circuited to alternating current, under specified conditions.

b) Circuit diagram

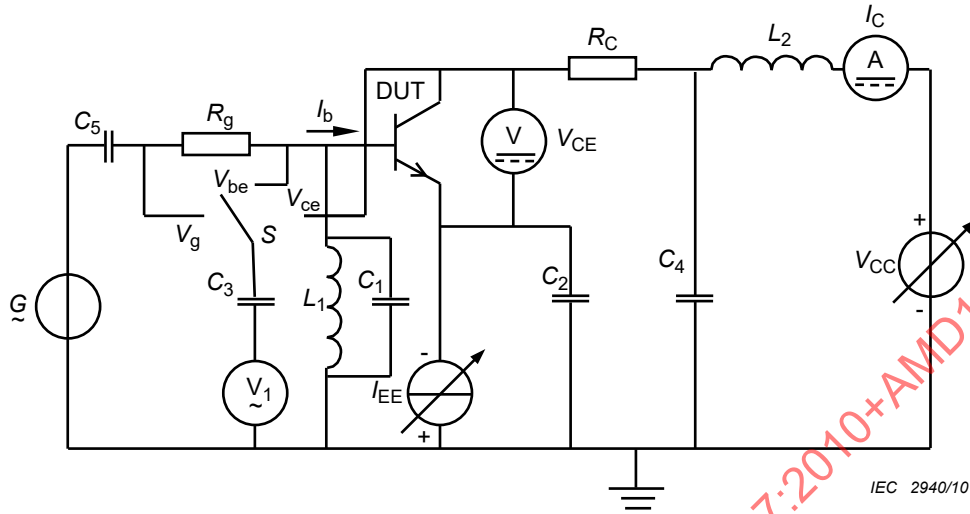


Figure 28 – Basic circuit for the measurement of h_{11e} and h_{21e}

c) Circuit description and requirements

Capacitors C_2 to C_5 shall present short-circuits at the measurement frequency. Resistor R_C is an accurate standard resistor of low value compared to $1/h_{22e}$. R_g shall be accurately calibrated. V_1 is an a.c. electronic voltmeter.

The stray capacitance between base to ground and collector to ground shall be small.

The inductance L_1 shall have a high reactance compared with h_{11e} and may be resonated with a parallel capacitor C_1 at the measurement frequency.

d) Measurement procedure

The collector voltage and then the emitter current are increased in sequence until the specified bias conditions are applied to the device, care being taken not to exceed the device ratings during adjustment.

Signal generator G is set to the specified frequency; V_{CE} , V_g and V_{be} are measured by means of the high-impedance electronic voltmeter V_1 .

h_{11e} is calculated as follows:

$$h_{11e} = \frac{V_{be}}{I_b} \quad I_b = \frac{V_g - V_{be}}{R_g} \quad h_{11e} = R_g \frac{V_{be}}{V_g - V_{be}}$$

If R_g is large compared with h_{11e} , $V_g \gg V_{be}$
then:

$$h_{11e} \approx R_g \frac{V_{be}}{V_g}$$

If V_g is maintained at a constant value, the meter indicating V_{be} can be calibrated directly in terms of h_{11e} .

h_{21e} is calculated as follows:

$$h_{21e} = \frac{I_c}{I_b} \quad I_c = \frac{V_{ce}}{R_c} \quad I_b = \frac{V_g - V_{be}}{R_g}$$

$$h_{21e} = \frac{V_{ce}}{R_c} \cdot \frac{R_g}{V_g - V_{be}}$$

If R_g is large compared with h_{11e} , $V_g \gg V_{be}$

then:

$$h_{21e} \approx \frac{V_{ce}}{V_g} \cdot \frac{R_g}{R_c}$$

If V_g is maintained at a constant value, the meter indicating V_{ce} can be calibrated directly in terms of h_{21e} .

e) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Measurement frequency (f)
- Collector current (I_c)
- Collector-emitter voltage (V_{CE})

6.3.10.3 Common-emitter small-signal open-circuit reverse voltage transfer ratio h_{12e}

a) Purpose

To measure the common-emitter small-signal reverse voltage transfer ratio of a transistor, with the input open-circuited to alternating current, under specified conditions.

b) Circuit diagram

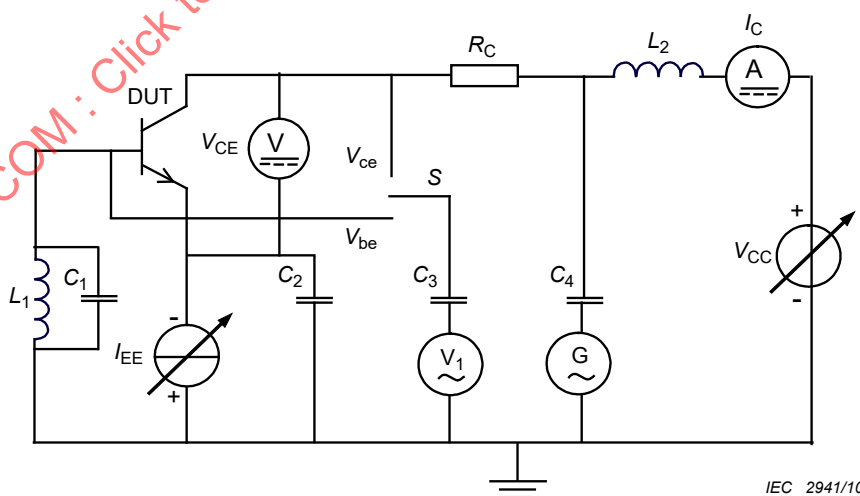


Figure 29 – Basic circuit for the measurement of h_{12e}

c) Circuit description and requirements

V_{be} and V_{ce} are measured on electronic voltmeter V_1 .

Capacitors C_2 to C_4 shall present short circuits at the measurement frequency.

The inductance L_1 shall have a high reactance compared with h_{11e} and may be resonated with a parallel capacitor C_1 at the measurement frequency.

At the measurement frequency, the reactance of L_2 shall be large compared to the output impedance of the generator G .

d) Measurement procedure

The output of the collector voltage source V_{CC} is increased until the specified collector-emitter voltage is reached.

The output of the emitter current source is increased until the specified collector current is indicated on ammeter A . The collector-emitter voltage should be checked and adjusted, if necessary.

The output of the signal generator G is increased until the rms value of the collector voltage is reached approximately equal to one tenth of the specified value of the collector-emitter voltage. This shall be measured on electronic voltmeter V_1 reading V_{ce} .

h_{12e} is calculated using the formula: $h_{12e} = \frac{V_{be}}{V_{ce}}$

If V_{ce} is maintained at a constant value, the meter indicating V_{be} can be calibrated directly in terms of h_{12e} .

e) Specified conditions

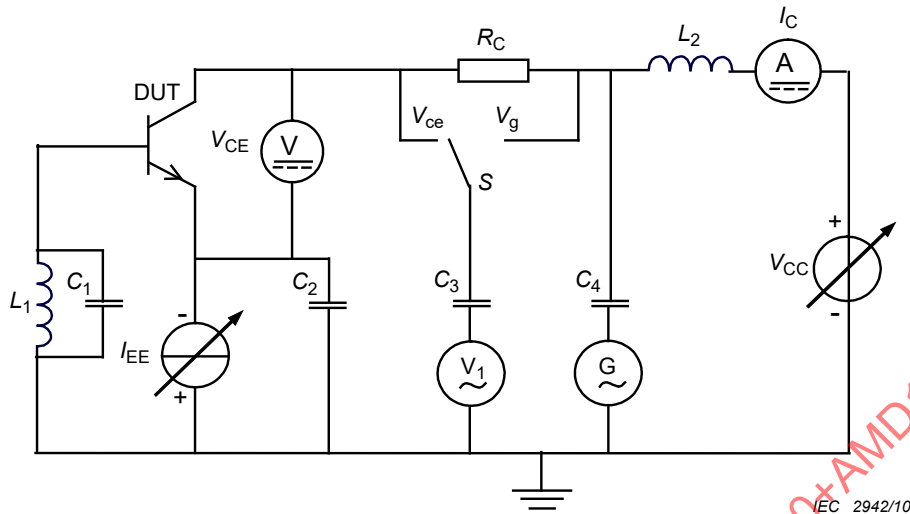
- Ambient or case temperature (T_a or T_c)
- Measurement frequency (f)
- Collector current (I_C)
- Collector-emitter voltage (V_{CE})

6.3.10.4 Common-emitter small-signal open-circuit output admittance h_{22e}

a) Purpose

To measure the common-emitter small-signal output admittance of a transistor with the input open-circuited to alternating current, under specified conditions.

b) Circuit diagram

Figure 30 – Basic circuit for the measurement of h_{22e}

c) Circuit description and requirements

Capacitors C_2 to C_4 shall present short circuits at the measurement frequency. Resistor R_C is an accurate standard resistor of low value compared to $1/h_{22e}$. The inductance L_1 shall have a high reactance compared with h_{11e} and may be resonated with a parallel capacitor C_1 at the measurement frequency.

V_{ce} and V_g are measured by means of an electronic voltmeter V_1 . The impedance of the electronic voltmeter used to measure V_{ce} shall be large compared with $1/h_{22e}$.

d) Measurement procedure

The output of the collector voltage source V_{CC} is increased until the specified collector-emitter voltage is reached.

The output of the emitter current generator is increased until the specified collector current is indicated on ammeter A. The collector-emitter voltage should be checked and adjusted, if necessary.

The output of the signal generator G is increased the rms value of the collector voltage is reached approximately equal to one tenth of the specified value of the collector-emitter voltage.

$$h_{22e} = \frac{I_c}{V_{ce}} \quad I_c = \frac{V_g - V_{ce}}{R_C}$$

$$h_{22e} = \frac{V_g - V_{ce}}{V_{ce} R_C}$$

If V_g is maintained at a constant value, the meter indicating V_{ce} can be calibrated directly in terms of h_{22e} .

e) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Measurement frequency (f)
- Collector current (I_C)
- Collector-emitter voltage (V_{CE})

6.3.10.5 Common-base small-signal open-circuit output admittance h_{22b}

a) Purpose

To measure the common-base small-signal output admittance of a transistor with input open-circuited to alternating current, under specified conditions.

b) Circuit diagram

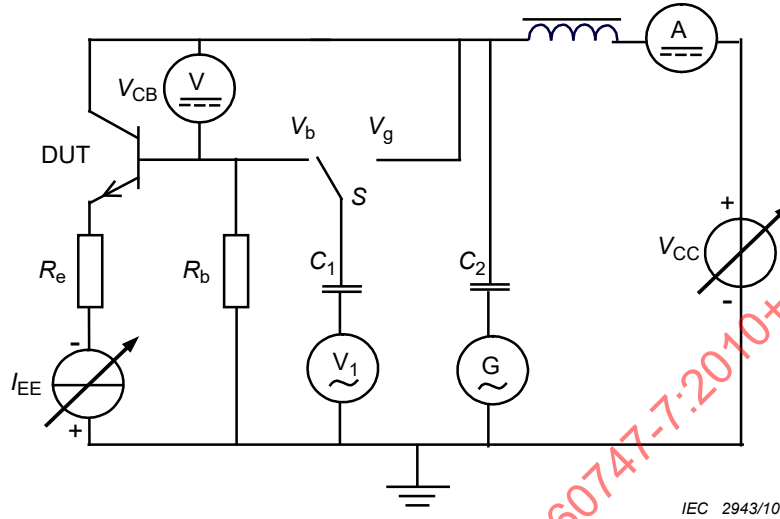


Figure 31 – Basic circuit for the measurement of h_{22b}

c) Circuit description and requirements

Capacitors C_1 and C_2 shall present short-circuits at the measurement frequency.

R_e shall be large relative to $z_{11b} + R_b$. V_b and V_g are measured on an electronic voltmeter V_1 .

d) Measurement procedure

The output of the collector voltage V_{CC} is increased until the specified collector-base voltage is reached.

The output of the emitter current source is increased until the specified collector current is indicated on ammeter A. The collector-base voltage shall be checked and adjusted, if necessary. The voltmeter V_{CB} is then disconnected.

The output of signal generator G is increased until the rms value of the collector voltage is reached approximately equal to one tenth of the specified value of the collector-emitter voltage.

$$h_{22b} = \frac{I_c}{V_{cb}} \quad I_c \approx I_B, \text{ since the emitter is open circuited}$$

Then:

$$h_{22b} \approx \frac{I_b}{V_{cb}} \quad I_b = \frac{V_b}{R_b} \quad V_{cb} = V_g - V_b \quad h_{22b} \approx \frac{V_b}{R_b(V_g - V_b)}$$

If R_b is small compared with $1/h_{22b}$, $V_g \gg V_b$

then:

$$h_{22b} \approx \frac{V_b}{V_g \cdot R_b}$$

If V_g is maintained at a constant value, the meter indicating V_b can be calibrated directly in terms of h_{22b} .

e) Specified conditions

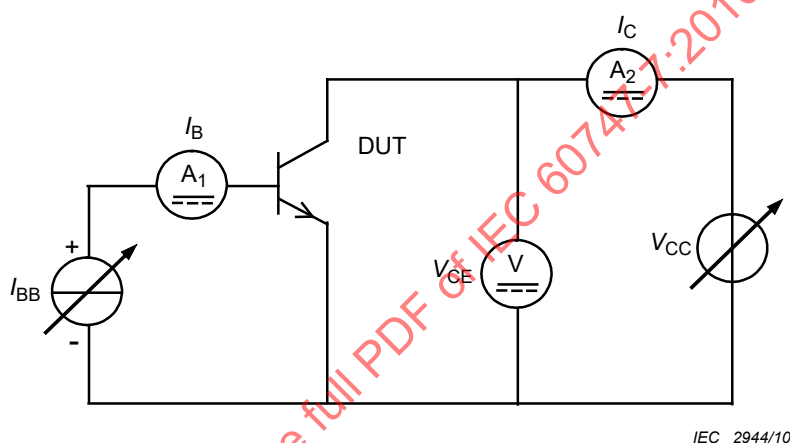
- Ambient or case temperature (T_a or T_c)
- Measurement frequency (f)
- Collector current (I_C)
- Collector-base voltage (V_{CB})

**6.3.10.6 Common-emitter forward current transfer ratio (h_{21E})
(output voltage held constant) (d.c. and pulse methods)**

a) Purpose

To measure the static value of the common-emitter forward current transfer ratio of a transistor under specified conditions.

b) Circuit diagram



IEC 2944/10

Figure 32 – Basic circuit for the measurement of h_{21E}

c) Circuit description and requirements

For a fixed value of I_C , the ammeter indicating the base current I_B can be calibrated directly in terms of h_{21E} . The constant-current source can be replaced by a pulse generator, in which case both ammeters should be peak-reading instruments.

d) Measurement procedure

The temperature is set to the specified value.

The voltage supply V_{CC} is adjusted to obtain the specified voltage V_{CE} indicated on voltmeter V.

The current from the current generator I_{BB} is increased until the specified collector current I_C is indicated on the ammeter.

The collector-emitter voltage V_{CE} should be checked and adjusted, if necessary.

$$h_{21E} = \frac{I_C}{I_B}$$

e) Specified conditions

- Ambient or case temperature (T_a or T_c)
- Collector current (I_C)

- Collector-emitter voltage (V_{CE})

If a pulse method is used:

- Pulse duration and duty cycle of the pulse generator (t_p, δ), preferably $t_p = 300 \mu s$, $\delta < 2 \%$

6.3.11 Thermal resistance

6.3.11.1 General

The measurement of thermal resistance R_{th} involves the measurement of T_j and T_a (or T_c) while a known power is being dissipated in the transistor.

To measure the junction temperature, a temperature-sensitive device parameter must be used.

The two parameters that are commonly used are:

- the d.c. forward characteristic of the collector junction;
- the d.c. forward characteristic of the emitter junction.

The forward voltage drop decreases with the increase of temperature. Hence, the forward current at a fixed voltage or the forward voltage at a fixed current (or an intermediate condition) can be calibrated as a function of junction temperature.

The methods of measuring the junction temperature require that very little power is dissipated in the transistor while the calibration is being carried out, in order that the junction temperature-sensitive parameter may be calibrated as a function of ambient temperature. Therefore, since power must be dissipated in the transistor, the measurement of thermal resistance requires a system of alternately applying power to the transistor and measuring the junction temperature.

It should be noted that this method of measurement assumes that there is the same uniform distribution of temperature over the junction when power is dissipated in the transistor as there is when the transistor is being calibrated. This assumption may not be valid.

6.3.11.2 General procedure for thermal resistance measurements

a) Measuring time

Power is dissipated in the transistor for the majority of the time and is switched off for short periods to enable the junction temperature to be measured.

The measuring time must be short compared to the thermal response time of the device being measured so that the device does not cool appreciably during the temperature measurement.

The ratio of power dissipating time to measuring time should be sufficiently high so that the mean power dissipation is approximately equal to that dissipated in the "on" condition.

The following methods may be used:

- mechanical switching techniques (i.e. relays, motor driven commutators);
- electronic switching techniques.

NOTE When measuring power transistors, the high currents flowing in the emitter and collector circuits can be troublesome, and it is preferable to carry out switching in the base circuit.

b) Procedure I

The device is placed in a variable temperature enclosure and the value of the temperature-sensitive parameter is measured as a function of temperature with negligible power dissipated in the device. The device is then placed in a fixed temperature enclosure and power is

supplied. The resultant junction temperature is obtained by measuring the value of the temperature-sensitive parameter.

The thermal resistance is given by:

$$R_{th} = \frac{T_j - T_{ref}}{P_1}$$

where

T_{ref} is either the ambient temperature or the case temperature;

P_1 is the power supplied to the device, and is given by:

$$P_1 = I_C V_{CB} + I_E V_{EB}$$

c) Procedure II

The device is placed in an enclosure at an elevated temperature T_2 and the temperature-sensitive parameter is observed. The device is then transferred to an enclosure at a lower temperature T_1 and power is applied until the original value of the temperature-sensitive parameter is obtained; then:

$$R_{th} = \frac{T_2 - T_1}{P_1}$$

6.3.11.3 Emitter-base forward voltage method

a) General

The method of the thermal resistance measurement presented here is the easiest method for the inspection of the die attachment, which may affect the reliability primarily of the power devices. The emitter-base forward voltage is a good temperature sensitive parameter. The thermal resistance can be calculated by using the emitter-base forward voltage variation (ΔV_{EB}) caused by a single heating pulse.

This single pulse method has the following merits compared to the method using a high duty cycle:

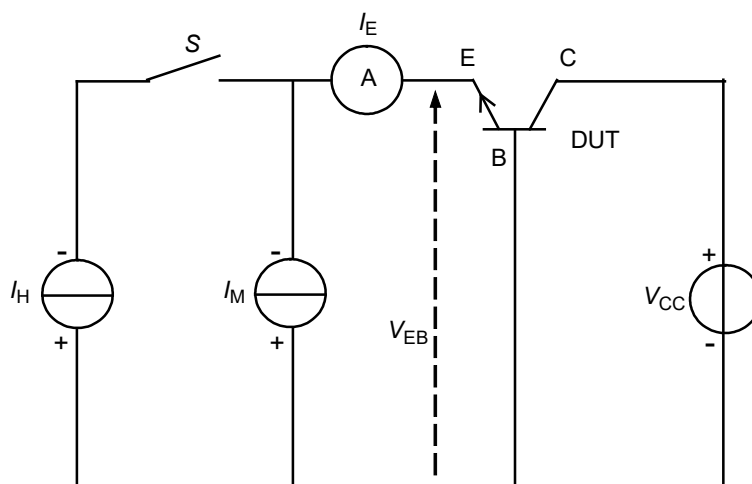
- the thermal resistance from the junction to the case can be measured easily and rapidly, making this method applicable to a 100 % inspection of the die attachment of the devices in the fabrication process;
- the degradation of the die attachment of the devices during the reliability test, especially during the thermal fatigue test, can easily be found;
- it is possible to apply high power to the device, thus permitting the measurement of the second breakdown point (S/B) and the safe operating area (SOA).

b) Purpose

To measure the thermal resistance from the junction to any specified reference point of single element transistors by using the emitter-base junction temperature characteristic in the emitter-only switching mode.

c) Principle of the measuring method

The thermal resistance $R_{th(j-x)}$ between the junction and any reference point x is measured by selecting an appropriate heating pulse duration (t_p) and using the temperature characteristic of the emitter-base forward voltage (V_{EB}) to know the junction temperature.



IEC 2945/10

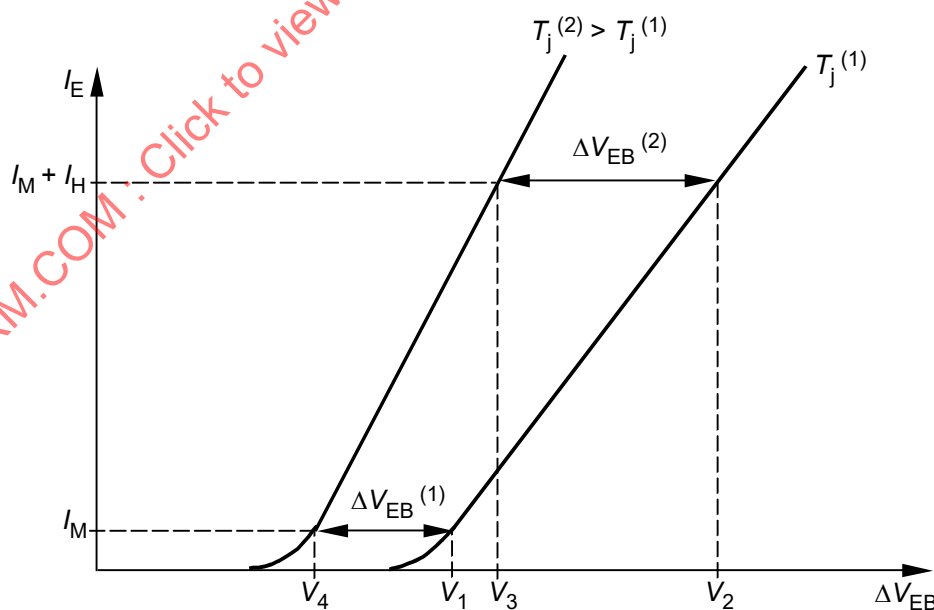
Key

I_E Current probe

Figure 33 – Basic test circuit for measuring the thermal resistance of NPN transistors

Figure 33 shows a basic test circuit for measuring the thermal resistance of NPN transistors. For PNP transistors, invert the polarity of the collector voltage supply (V_{CC}) and the current direction (I_E , I_M) in figure 33. The following applies to NPN transistors, unless otherwise stated.

The grounded-base test circuit consists of two current generators supplying the measuring current (I_M) and the heating current (I_H), a voltage supply (V_{CC}) providing the collector-base voltage (V_{CB}) and a switch (S) switching the heating current. DC or pulse switching conditions can be used for this measurement.



IEC 2946/10

Figure 34 – Emitter current (I_E) versus emitter-base voltage (V_{EB}) for the junction temperatures $T_j^{(1)}$ and $T_j^{(2)}$

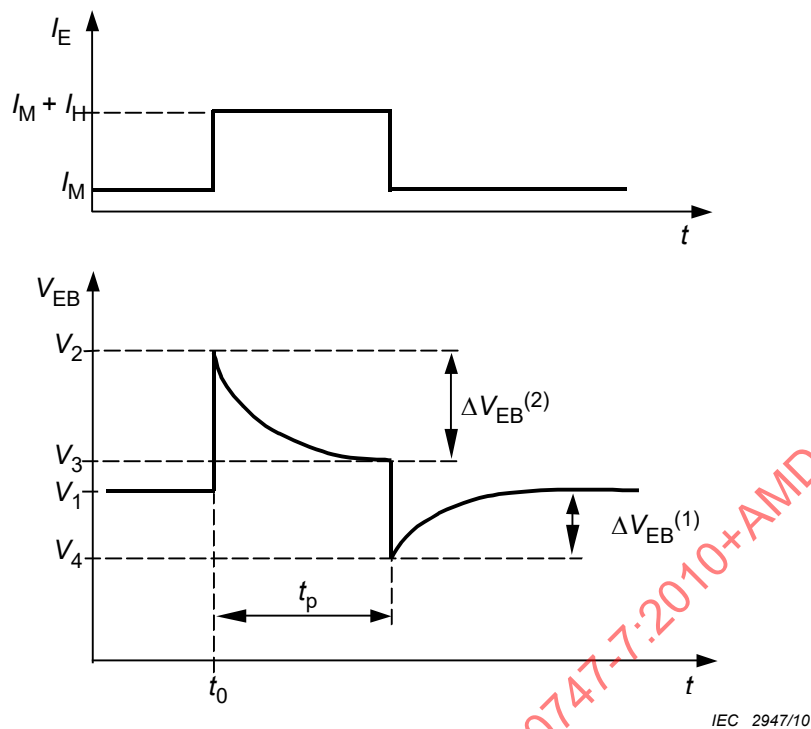


Figure 35 – I_E and V_{EB} change with time

With switch S open, only the measuring current (I_M) flows into the transistor being measured (DUT); the emitter-base forward voltage is V_1 and the junction temperature is $T_j^{(1)}$, as shown in figure 34. With switch S closed, the sum of the heating current and measuring current flows into the transistor. The emitter-base forward voltage rise from V_1 up to V_2 immediately, while the junction temperature rises from $T_j^{(1)}$ up to $T_j^{(2)}$ during the heating pulse (t_p).

The emitter-base forward voltage decreases from V_2 to V_3 because of the negative temperature coefficient of the emitter-base forward voltage as the junction temperature rises.

Then, with switch S open, the emitter current and the emitter-base forward voltage decrease to I_M and V_4 respectively. As the junction temperature is still high, the emitter-base forward voltage at the measuring current remains less than the initial value V_1 , increasing as the junction temperature decreases and finally rises up to the initial V_1 at I_M .

NOTE The accuracy of the measurement is basically determined by the accuracy of measurement of voltage V_4 .

To calculate the thermal resistance, $V_{EB}^{(1)}$ is observed on the oscilloscope. The changes with time of the emitter current (I_E) and of the emitter-base forward voltage (V_{EB}), observed on the oscilloscope, are schematically shown in figure 35. First of all, the magnitudes of the emitter-base forward voltage, at the measuring current, at the times t_0 and $t_0 + t_p$ are recorded (V_1 and V_4).

The difference of these two values is $\Delta V_{EB}^{(1)}$. Hence, the thermal resistance from the junction to a fixed-temperature reference point x is given by:

$$R_{th(j-x)} = \frac{\Delta T_j}{\Delta P_T} = \frac{\Delta V_{EB}^{(1)} / \alpha V_{EB}}{I_H V_{EB} + h_{FB} I_H V_{CB}} \quad (1)$$

where

$R_{th(j-x)}$ = thermal resistance from the junction to a reference point x (in millivolts per degree Celsius)

- ΔP_T = power dissipation variation of the device under test (in watts)
 ΔT_j = junction temperature variation caused by ΔP_T (in degrees Celsius)
 I_M = measuring current (in amperes)
 I_H = heating current (in amperes)
 t_d = heating pulse duration (in seconds)
 αV_{EB} = temperature coefficient of the emitter-base forward voltage (in millivolts per degree Celsius)
 $\left. \begin{array}{l} \Delta V_{EB}^{(1)} \\ \Delta V_{EB}^{(2)} \end{array} \right\}$ = emitter-base forward voltage variation measured at I_M (in millivolts)

h_{FB} is the common-base current gain of the transistor.

In general, V_{CB} is much larger than V_{EB} and h_{FB} is approximately equal to 1.

Therefore to a good approximation:

$$R_{th(j-x)} = \frac{\Delta V_{EB}^{(1)} / \alpha V_{EB}}{I_H V_{CB}} \quad (2)$$

The thermal resistance from the junction to a reference point is thus measured. However, according to the location of the reference point and the material of the transistor, the operator must choose an appropriate heating-pulse duration so that the junction is fully heated but the temperature of the reference point does not change significantly.

For example, to measure the thermal resistance from the junction to the silicon chip, t_p is chosen less than the thermal time constant of the chip itself, experimentally several tens of microseconds.

Similarly, to measure the thermal resistance from junction to case $R_{th(j-c)}$, a pulse duration of about 100 ms is chosen because of the thermal time constant of the material. To measure the thermal resistance between the junction and ambient $R_{th(j-a)}$, t_p is chosen large enough for the package to be in a state of equilibrium; experimentally more than several tens of minutes are needed for most transistors.

By using the temperature coefficient of V_{EB} that applies for a current equal to the sum of the measuring current and the heating current, and by using $\Delta V_{EB}^{(2)}$ shown in figure 34, the thermal resistance can also be calculated in the same manner using equation (1) or (2). But the temperature coefficient at such a large current is inaccurate due to the voltage drop in the device and so this method is not generally used.

d) Measurement procedure

- 1) The bias supply is set to the specified value V_{CB} .
- 2) Measurement of the temperature coefficient αV_{EB} .

The temperature coefficient of the temperature-sensitive parameter is obtained by measuring the emitter-base forward voltage as a function of the temperature, under operating conditions, with the specified measuring current (I_M) and the collector-emitter voltage (V_{CE}), by externally heating the device under test in a temperature-controlled oven. Care should be taken that thermal equilibrium is reached between the measured device and the oven system in the measurement of αV_{EB} .

A measuring current ranging from 1 mA to 50 mA. Note that the temperature coefficient αV_{EB} is negative and depends on the magnitude of the measuring current.

- 3) The heating current I_H is applied.

The specified emitter current must flow for the specified period (t_p) to cause the junction temperature to rise.

4) Thermal resistance calculation

The emitter-base forward voltage variation ($\Delta V_{EB}^{(1)}$) at the measuring current is measured on the oscilloscope or by another method or a more accurate method; the thermal resistance is calculated using equation (1) or (2).

e) Specified conditions

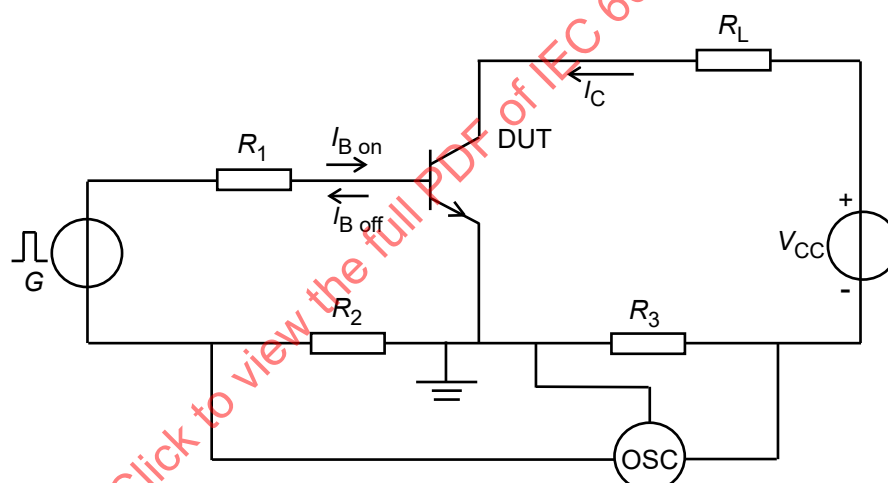
- Measuring current (I_M)
- Junction heating emitter current (I_H)
- Heating pulse duration (t_p)
- Collector-base voltage (V_{CB})
- Mounting arrangement

6.3.12 Switching times with resistive load

a) Purpose

To measure the delay, rise, turn-on, storage, fall and turn-off times of a transistor when pulsed from the off-state to the saturated on-state and vice-versa.

b) Circuit diagram and waveforms



IEC 2948/10

Key

DUT Transistor being measured

OSC Dual beam oscilloscope

Figure 36 – Circuit diagram

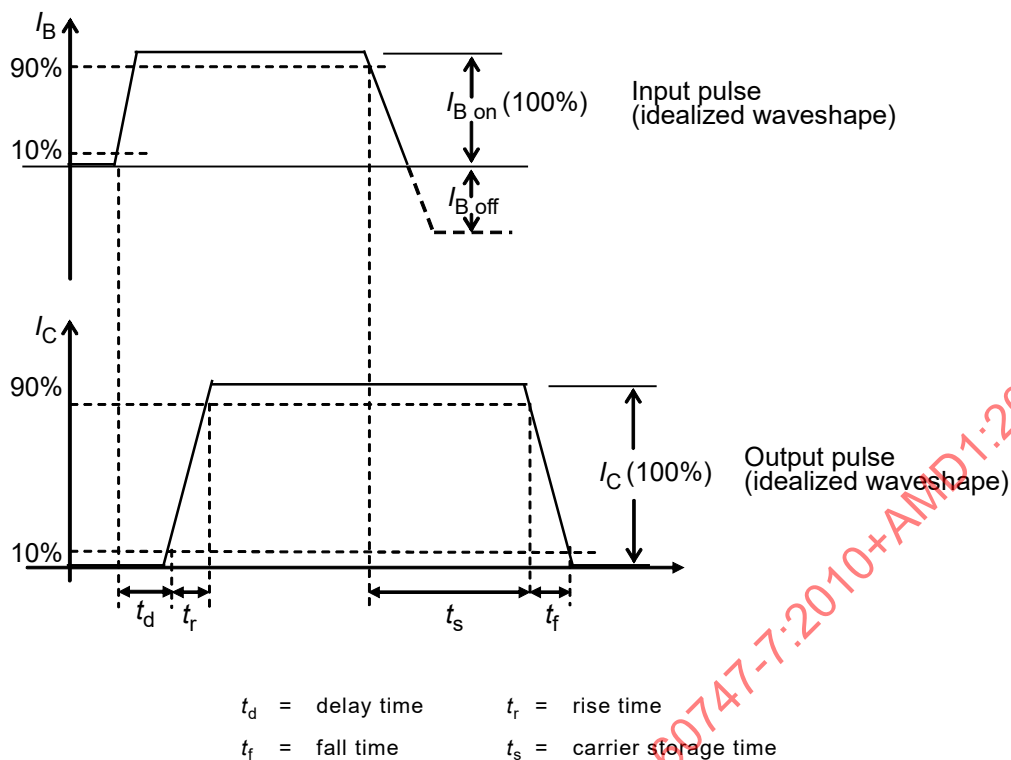


Figure 37 – Switching times

IEC 2949/10

c) Circuit description and requirements

R_1 and R_L may be replaced by equivalent circuits provided these circuits present the same specified impedance and voltage conditions to the transistor being measured, immediately before and during the measurement. R_2 and R_3 are current measuring shunts.

d) Precautions to be observed

See also 6.6.10 of IEC 60747-1:2006.

Switching time measurements are critically dependent on the overall frequency response of the complete circuit. For measurements involving very short time intervals, the techniques of construction of the circuit must be adequate for the frequencies involved.

The frequency response, triggering and rise time of the oscilloscope must be carefully evaluated to ensure adequate performance. A double-beam oscilloscope is normally used, and care should be taken to ensure exactly equal delay times in the dual signal connections to the oscilloscope.

All resistors should be low-inductance types and have $\pm 1\%$ tolerance.

Screened sockets for transistor leads may be necessary and the reference plane for measurements may have to be specified.

Additional circuitry may be necessary to prevent the transistor ratings (V_{EB} in particular) from being exceeded outside the measuring period.

e) Measurement procedure

Temperature conditions are set to the specified value. The specified collector supply voltage (V_{CC}) and input waveform are applied.

The required switching times are measured between the relevant points on the input and output waveforms as specified in figure 37.

© IEC 2019

f) Specified conditions

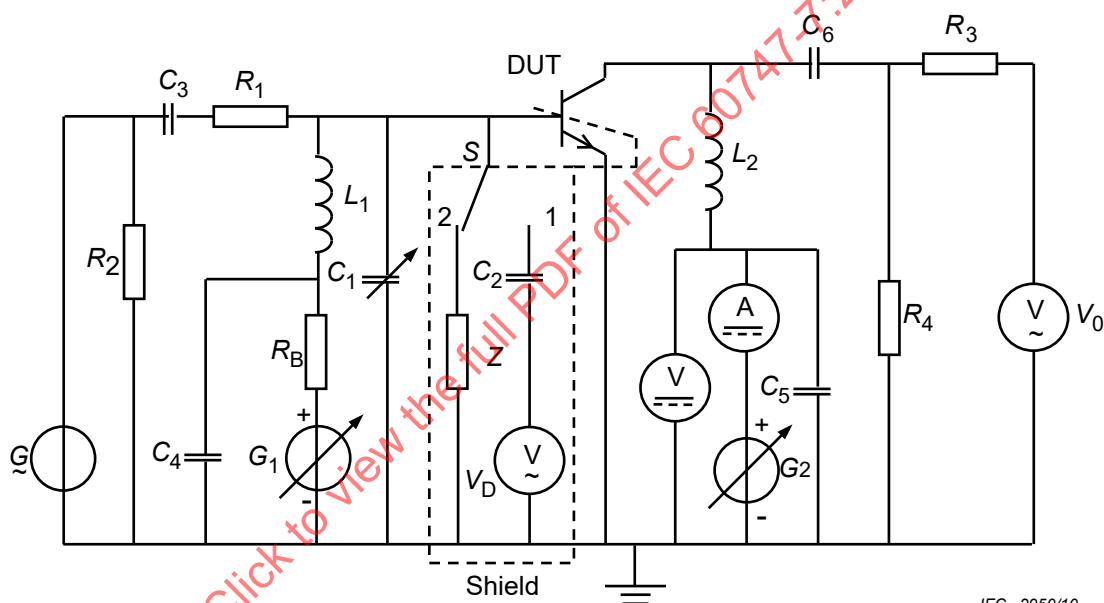
- Ambient or case temperature (T_a or T_c)
- Collector current (I_C nominal)
- Base current during the pulse ($I_{B\text{ on}}$ nominal)
- Peak reverse base current ($I_{B\text{ off}}$ nominal < 0) (for t_s , t_f and t_{off} only)
- Maximum pulse edge transition times
- Collector supply voltage (V_{CC})
- Resistances (R_L)

6.3.13 High-frequency parameters (f_T , y..e, s..)**6.3.13.1 Transition frequency (f_T)**

a) Purpose

To measure the transition frequency of a transistor under specified conditions.

b) Circuit diagram



IEC 2950/10

Figure 38 – Circuit for the measurement of the transition frequency

c) Circuit description and requirements

V_0 is an electronic voltmeter.

V_D is a signal detector.

The value of R_1 is large compared with the impedance of the transistor.

The value of R_2 is chosen to match the characteristic impedance of the generator.

R_3 is the internal impedance of voltmeter V_0 and should be of large value compared with that of R_4 .

The value of R_4 must be small compared with the output impedance of the transistor.

The value of R_B should be large compared with V_{BE} / I_B .

L_1 and L_2 should have a high impedance at the measurement frequency and the impedance of L_2 should be at least 100 times greater than R_4 .

Capacitances C_2 , C_4 and C_5 should present a short circuit at the measurement frequency. Capacitances C_3 and C_6 should have a low impedance compared with R_1 and R_4 .

d) Precautions to be observed

- 1) Stray capacitance shunting the base-emitter terminals of the transistor must be avoided as much as possible.

At very high frequencies, it may be necessary to tune out such stray capacitance, which is done as follows.

With the transistor removed, a signal detector V_D of high impedance is connected between the base and earth (position 1 of switch S).

The capacitor C_1 is then adjusted until parallel resonance of L_1 and C_1 plus the stray capacitance occurs as indicated on the detector.

The detector is then replaced by an impedance Z having a value equal to the detector impedance, by changing the position of switch S to 2.

- 2) It is particularly important that stray inductance in the emitter lead be avoided.
- 3) Transmission of the measuring signals between base and collector without passing through the transistor must be avoided by screening as shown in the circuit.

The following test may be used to confirm that the screening between the base and collector sockets is adequate.

The transistor is removed and a resistor having a value approximately equal to the input impedance of the transistor is inserted between the base and emitter sockets. The collector socket is left open-circuit.

The reading obtained should be so low that it does not influence the accuracy of the measurement.

- 4) If the transistor being measured is a four-terminal device (including the case of a metal case which is isolated electrically from the three other terminals), the electrical connection to the fourth terminal should be made as specified.

e) Measurement procedure

With the collector and base voltage generators G_1 and G_2 set to zero, a short circuit is inserted between the base and collector sockets.

With signal generator G tuned to the specified measurement frequency, the signal generator output is adjusted to give the lowest convenient reading $V_0^{(1)}$ on the output electronic voltmeter V_0 compatible with an adequate signal-to-noise ratio.

The short circuit is removed. The transistor to be measured is then inserted into the test socket.

The collector and base voltage generators G_1 and G_2 respectively are adjusted in sequence until the specified bias conditions are applied to the device, care being taken not to exceed the device ratings during adjustment.

Temperature conditions are set to the specified values, and any necessary adjustments are made to the bias conditions.

With the same signal generator conditions, the reading $V_0^{(2)}$ on the output electronic voltmeter is noted.

The transition frequency is calculated using the expression:

$$f_T = f \frac{V_0^{(2)}}{V_0^{(1)}}$$

where f is the frequency of the measurement.

f) Specified conditions

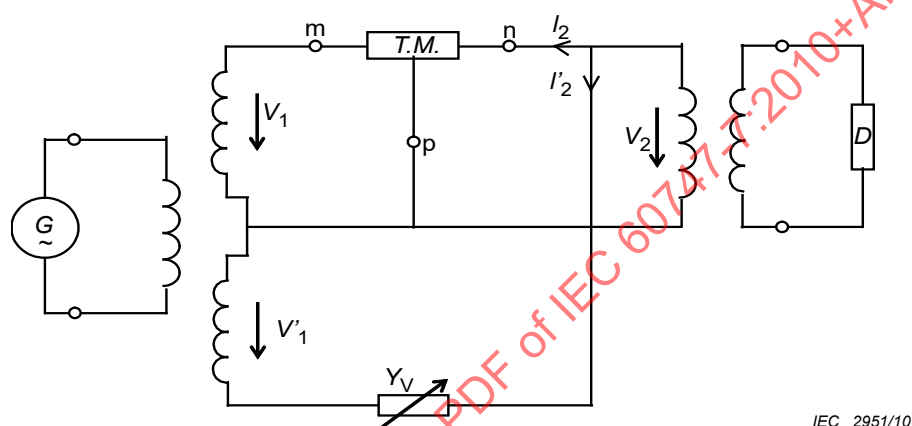
- Ambient or case temperature (T_a or T_c)
- Measurement frequency (f)
- Collector-emitter voltage (V_{CE})
- Collector current (I_C)

6.3.13.2 Common-emitter y parameters

The methods of measurement for the four complex common-emitter y parameters are described below. These methods are applicable for frequencies less than about 50 MHz.

The y parameters can be measured by using a three terminal bridge (e differential transformer type).

The method of measurement is shown in figure 39.



Key

- D Detector
 $T.M.$ Three-pole being measured

Figure 39 – Circuit for the measurement of complex common-emitter y parameters

When the bridge is adjusted for a null, then the following conditions are fulfilled:

$$-I_2 = I'_2 \text{ and } V_2 = 0$$

Furthermore, since $V_1 = V'_1$, the following relation holds:

$$-y_{mn} = Y_V$$

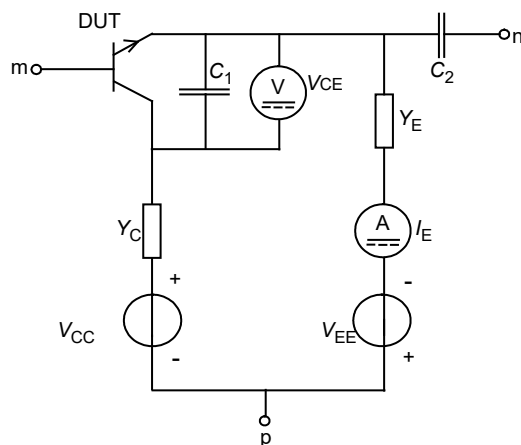
where y_{mn} is the short-circuit forward transadmittance of the three-pole to be measured.

This three-pole represents the transistor to be measured including the suitable biasing circuitry and adequate by-passing. The three-pole circuit has to be chosen according to the various y parameters of the transistor.

The correspondence between the transistor terminals and the bridge terminals m, n and p, for the various y parameters, is shown in Figures 41, 42 and 43.

Figure 40 shows the three-pole circuit for the measurement of y_{11e} .

Note that the parts of the circuit between m and p appear directly across the bridge oscillator, and the parts between n and p, appear directly across the detector, so they do not influence the measurement.



IEC 2952/10

Figure 40 – Three-pole circuit for the measurement of y_{11e}

The admittances Y_E and Y_C must satisfy the following conditions:

$$\omega C_2 \gg |Y_C|$$

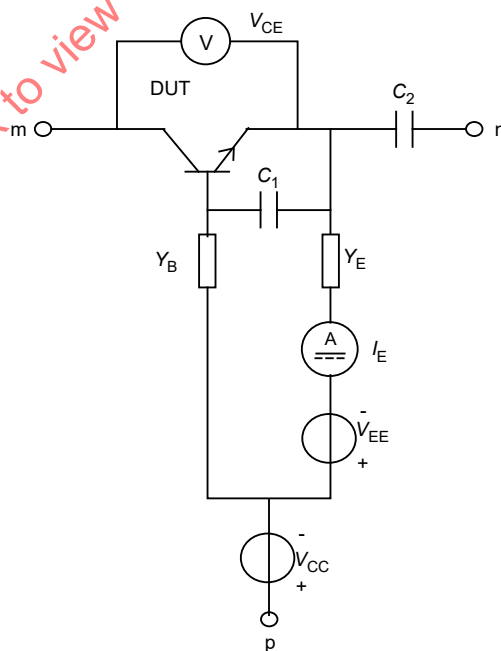
$$\omega C_2 \gg |Y_E|$$

These conditions can be obtained, for instance, by using a resistor in series with an inductor or by a parallel tuned circuit.

In addition, the following conditions must be satisfied:

$$\omega C_1 \gg |y_{21e}| \times |h_{21e}|$$

Figure 41 shows the three-pole circuit for the measurement of y_{22e} .



IEC 2953/10

Figure 41 – Three-pole circuit for the measurement of y_{22e}

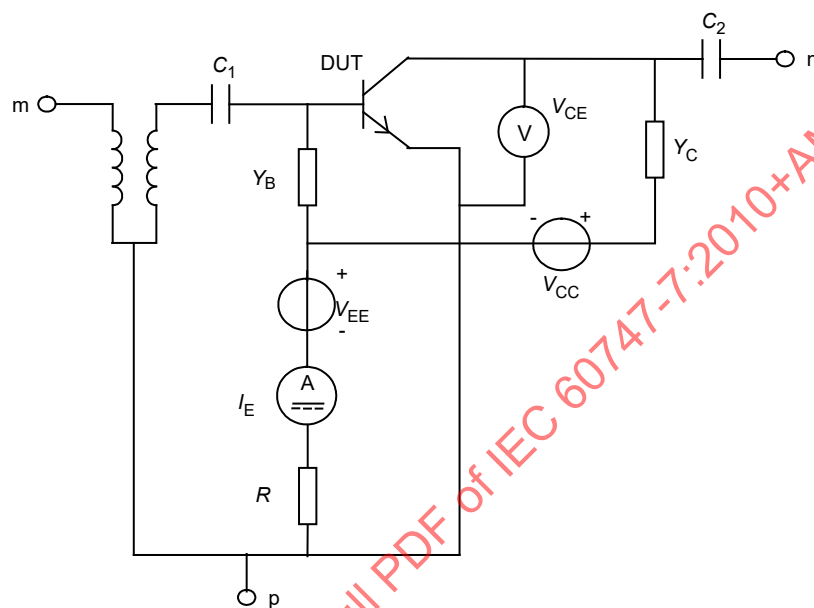
Conditions:

$$\omega C_1 \gg \left| \frac{y_{12e} \cdot y_{21e}}{y_{22e}} \right|$$

$$\omega C_1 \gg \left| \frac{y_{12e} \cdot Y_B}{y_{22e}} \right|$$

$$\omega C_2 \gg |y_{22e}|$$

Figure 42 shows the three-pole circuit for the measurement of y_{21e} .



IEC 2954/10

Figure 42 – Three-pole circuit for the measurement of y_{21e}

Conditions:

$$\omega C_1 \gg |y_{11e}|$$

$$\omega C_1 \gg |Y_B|$$

$$\omega C_2 \gg |y_{22e}|$$

$$\omega C_2 \gg |Y_C|$$

NOTE A phase reversing transformer (shown in the figure) should be added if the bridge is not capable of measuring a negative conductance.

Figure 43 shows the three-pole circuit for the measurement of y_{12e} .

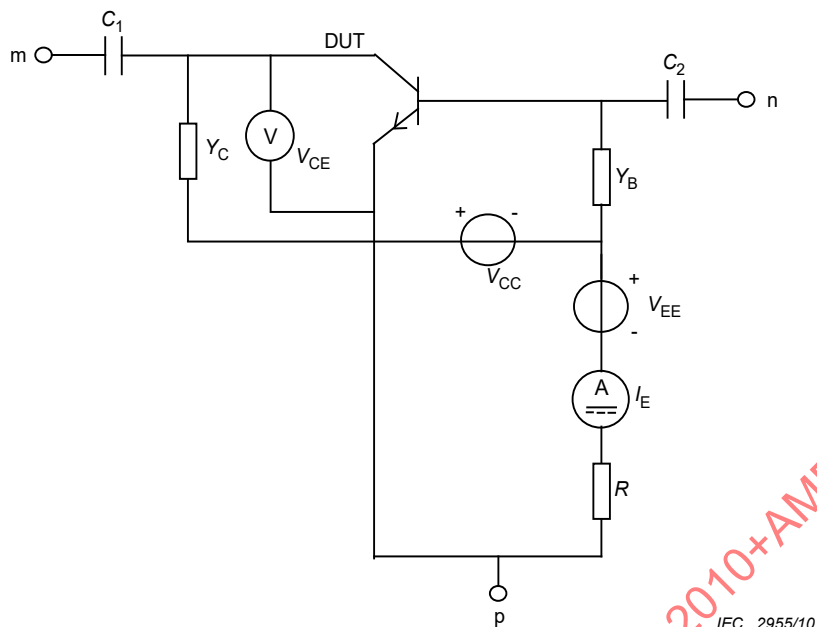


Figure 43 – Three-pole circuit for the measurement of y_{12e}

Conditions:

$$\omega C_1 \gg |y_{22e}|$$

$$\omega C_1 \gg |Y_C|$$

$$\omega C_2 \gg |y_{11e}|$$

$$\omega C_2 \gg |Y_B|$$

The methods of biasing shown in these figures are given for illustration only, other methods consistent with good engineering practice may also be used.

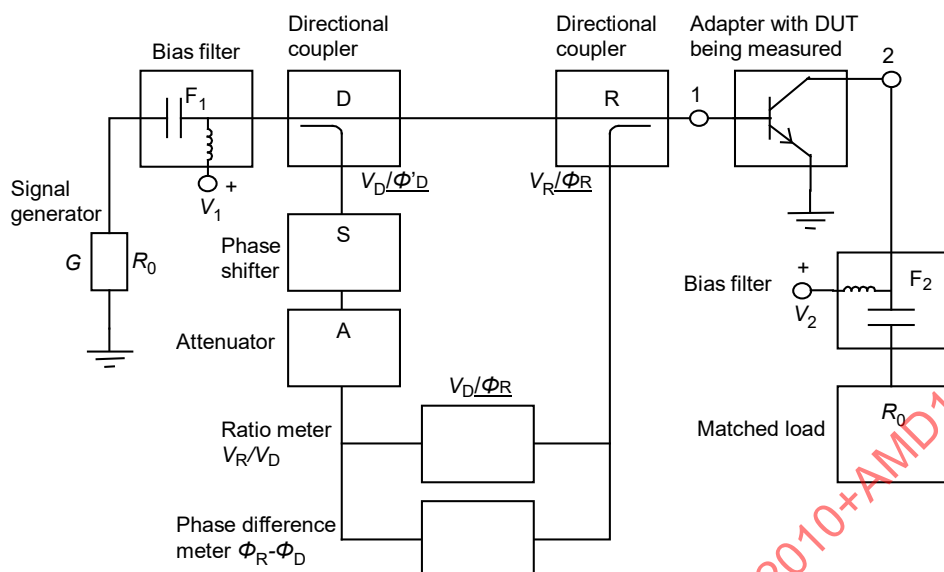
6.3.13.3 s parameters

6.3.13.3.1 Input (s_{11}) and output (s_{22}) reflection parameters

a) Purpose

To measure transistor parameters s_{11} and s_{22} at a specified frequency.

b) Circuit diagram



IEC 2956/10

Figure 44 – Block diagram of the circuit for the measurement of s_{11} and s_{22} parameters

c) Circuit description and requirements

Two measuring methods are possible in connection with the circuit shown in figure 44:

- 1) *direct reading method*, when ratio and phase difference meters are direct reading meters. In this method, attenuator A and phase shifter S are not necessary and, for single-frequency measurements, they must be set to read a minimum value A_0 (if possible 0 dB) and S_0 (if possible 0 degree);
- 2) *null method*, when calibrated ratio and phase meters are not available.

d) Precautions to be observed

Small-signal conditions must be maintained; see 6.6.9 of IEC 60747-1:2006.

The adaptors for the transistors should be designed so that connectors or transitions between different types of waveguides, if any, do not show appreciable mismatching, with adequate decoupling between input and output lines.

For the adaptor, a drawing should be given and the reference plane indicated.

The lines connected to terminals 1 and 2, including those inside the adaptor, should have a characteristic impedance equal to the purely resistive reference impedance chosen for the measurement of the s-matrix. The load resistance must have the same value. The attenuation of the lines should be negligible and the directional couplers must have adequate directivity.

If the signals from the terminals of D and R are of too small amplitude with respect to the sensitivity of the meters, two amplifiers having identical characteristics may be inserted in the two lines coming from these terminals.

If the ratio V_R/V_D and phase meters (or the null detector) are unsuitable for the measurement frequency, two mixers having identical characteristics and driven by a single local oscillator may be inserted in the two lines coming from terminals of D and R to make a frequency conversion.

When amplifiers or mixers are incorporated, care should be taken to operate them in a linear range. It is therefore advisable to use the procedure given under e)1) or to use the null method of measurement under e)2).

The bias filters must be such that line mismatching is minimized.

If there is a separate terminal connected to the case, this must be grounded, unless otherwise specified.

e) Measurement procedure

1) Direct reading method

With $V_1 = 0$ and the transistor removed, a short circuit is inserted between the input terminals of the adaptor (point 1) at the reference plane at which the measurement is to be made.

Under these conditions, the ratio meter should be adjusted to read unity and the phase meter to read 180° .

Differences observed between measurements of phase difference, when switching from short-circuit to open-circuit conditions, indicate a lack of accuracy in implementing short-circuit or open-circuit conditions at the reference plane. The observed differences should be taken into account when determining the accuracy of the measurements.

The transistor is then inserted into the adaptor, taking care that the input terminals (point 1) coincide with the input port for the measurement of parameter s_{11} or with the output port for the measurement of parameter s_{22} . The specified bias voltages are applied to the appropriate terminals.

The amplitude ratio (V_R/V_D) and the phase difference ($\phi_R - \phi_D$) are then measured by means of the two meters.

The value of the parameter s_{11} (or s_{22}) is calculated using the expression:

$$s_{11} \text{ (or } s_{22}) = V_R / V_D \angle \phi_R - \phi_D \quad (6)$$

NOTE If the ratio V_R/V_D is lower than the minimum usable reading of the ratio meter, the setting of the attenuator A can be varied from the initial value A_0 to a value A_{01} , so that the ratio V_R/V_D falls within the range of the meter readings. In a similar way, to obtain a more precise phase difference indication, the setting of the phase shifter S can be varied from the initial position S_0 to a new position S_{01} .

This procedure is valid provided that the attenuator has a constant phase-shift and the phase shifter has constant attenuation, in which case the value of the parameter s_{11} (or s_{22}) is calculated using the expression:

$$s_{11} \text{ (or } s_{22}) = \frac{V_R / V_D}{\text{antilog}[(A_{01} - A_0) / 20]} \angle \phi_R - (\phi_D + S_{01} - S_0) \quad (7)$$

2) Null method

The measurement is made by means of a calibrated attenuator A having a constant phase shift, a graduated phase shifter S having a constant attenuation and a null detector which replaces the ratio meter and the phase meter of the previous method.

In this case, the measurement procedure is as follows.

With $V_1 = 0$ and the transistor removed, a short circuit is inserted between the input terminals (point 1) of the adaptor at the reference plane at which the measurement is to be made.

Attenuator A and phase shifter S are then varied until a null is observed and the readings A_0 (decibels) and S_0 (degrees) are recorded.

The transistor is inserted in the adaptor, taking care that the input terminals (point 1) coincide with the input port for the measurement of the parameter s_{11} or with the output port for the measurement of the parameter s_{22} .

The specified bias voltages are applied to the appropriate terminals.

The null condition is then obtained by means of variations of attenuator A and phase shifter S; the values A_1 (decibels) and S_1 (degrees) are recorded.

The value of the parameter s_{11} (or s_{22}) is calculated using the expression:

$$s_{11} \text{ (or } s_{22}) = \text{antilog}[(A_1 - A_0)/20] \angle 180^\circ + S_1 - S_0 \quad (8)$$

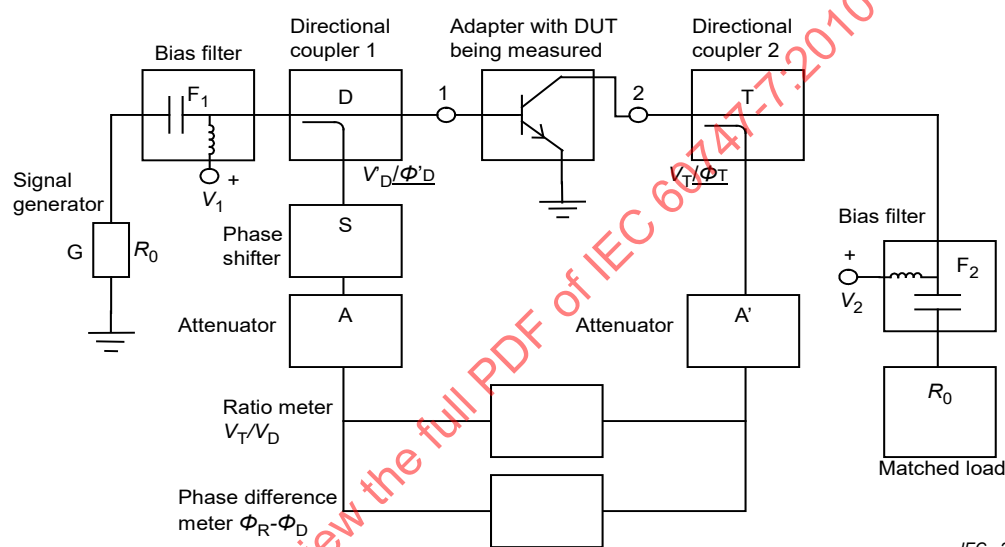
- f) Specified conditions
- Ambient temperature (T_a)
 - Bias conditions
 - Frequency (f)
 - Reference plane
 - Purely resistive reference impedance

6.3.13.3.2 Measurement of forward (s_{21}) and reverse (s_{12}) transfer parameters

a) Purpose

To measure transistor parameters s_{21} and s_{12} at a specified frequency.

b) Circuit diagram



IEC 2957/10

Figure 45 – Block diagram of the circuit for the measurement of s_{12} and s_{21} parameters

c) Circuit description and requirements

Two measuring methods are possible in connection with the circuit shown in figure 45:

- 1) *direct reading method*, when ratio and phase difference meters are direct reading meters;
- 2) *null method*, when calibrated ratio and phase difference meters are not available.

d) Precautions to be observed

Small-signal conditions must be maintained, see 6.6.9 of IEC 60747-1:2006.

The adaptors for the transistors should be designed so that connectors or transitions between different types of waveguides, if any, do not show appreciable mismatching with adequate decoupling between input and output lines.

For the adaptor, a drawing should be given and the reference plane indicated.

The lines connected to terminals 1 and 2, including those inside the adaptor, should have a characteristic impedance equal to the purely resistive reference impedance chosen for the measurement of the scattering matrix. The load resistance must have the same value as in item d) of 6.3.15.5.1. The attenuation of the lines should be low and the directional couplers must have adequate directivity.

If the signals from the terminals of D and T are of too small amplitude with respect to the sensitivity of the meters, two amplifiers having identical characteristics may be inserted in the two lines coming from these terminals.

If the ratio and phase meters (or the null detector) are unsuitable for the measurement frequency, two mixers having identical characteristics and driven by a single local oscillator may be inserted in the two lines coming from the terminals of D and T to make a frequency conversion.

When amplifiers or mixers are incorporated, care should be taken to operate in a linear range. It is therefore advisable to use the procedure given under e)1) or to use the null method of measurement under e)2).

The bias filters must be such that line mismatching is minimized.

If there is a separate terminal connected to the case, this must be grounded, unless otherwise specified.

e) Measurement procedure

1) Direct reading method

With $V_1 = V_2 = 0$, the input and output terminals are linked so that the characteristic impedance of the line is maintained through the adaptor: the ratio and phase meters are so adjusted as to obtain a reading of unity on the ratio meter and of 0 degree on the phase meter.

The transistor is then inserted into the adaptor, taking care that terminal 1 coincides with the input port for the measurement of parameter s_{21} or with the output port for the measurement of parameter s_{12} . The specified bias voltages are applied to the appropriate terminals.

The amplitude ratio (V_T/V_D) and the phase difference ($\phi_T - \phi_D$) are measured by means of the two meters (see note below).

This procedure is valid provided that the attenuator has a constant phase shift and the phase shifter has a constant attenuation, in which case, the value of the parameter s_{21} (or s_{12}) is calculated using the expression:

$$s_{21} \text{ (or } s_{12}) = V_T / V_D \angle \phi_T - \phi_D \quad (9)$$

NOTE If the ratio V_T/V_D is lower than the minimum usable reading of the ratio meter, the setting of the attenuator A can be varied from initial value A_0 to a value A_{01} , so that the ratio V_T/V_D falls within the range of the meter readings.

Similarly to the above, for values of the ratio V_T/V_D higher than the maximum usable reading of the meter, the setting of the attenuator A' can be varied from the initial value A'_0 to a value A'_{01} so that the ratio V_T/V_D falls within the range of the meter readings. In a similar way, to obtain a more precise phase-difference indication, the setting of the phase shifter S can be varied from its initial position S_0 to a new position S_{01} .

In this case, the value of the parameter s_{21} (or s_{12}) is calculated using the expression:

$$s_{21} \text{ (or } s_{12}) = \frac{V_T / V_D}{\text{antilog } \{[(A_{01} - A_0) - (A'_{01} - A'_0)] / 20\}} \angle \phi_T - (\phi_D + S_{01} - S_0) \quad (10)$$

2) Null method

The measurement is made by means of two calibrated attenuators A and A' having a constant phase shift, a graduated phase shifter S having a constant attenuation and a null detector which replaces the ratio meter and the phase meter of the previous method.

In this case, the measurement procedure is as follows.

With $V_1 = V_2 = 0$, a short circuit is inserted between the isolated points of terminals 1 and 2 of the adaptor.

Attenuator A and phase shifter S are then varied until a null is observed, and the readings A_0 and S_0 are recorded.

Attenuator A' is set at its minimum reading A'_0 .

The transistor is inserted into the adaptor, taking care that terminal 1 coincides with the input port for the measurement of parameter s_{21} or with the output port for the measurement of parameter s_{12} .

The specified bias voltages are applied to the appropriate terminals.

The null condition is then obtained by means of variations of attenuators A and, where necessary, A' and phase shifter S. The values A_1 , A'_1 and S_1 are recorded.

The value of the parameter s_{21} (or s_{12}) is calculated using the expression:

$$s_{21} \text{ (or } s_{12}) = \text{antilog} \left\{ \frac{[(A_{01} - A_0) - (A'_{01} - A'_0)] / 20}{S_1 - S_0} \right\} \quad (11)$$

f) Specified conditions

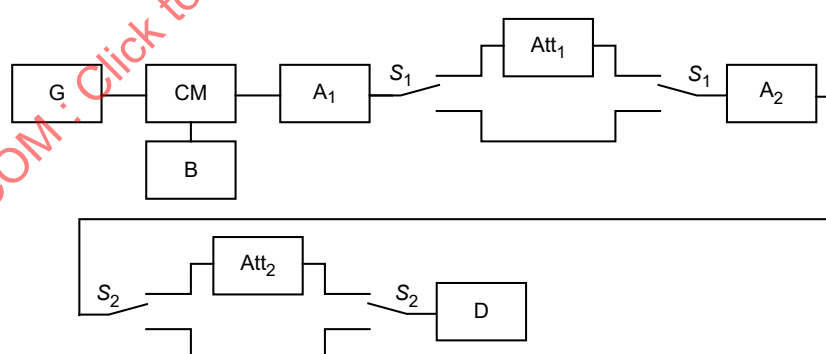
- Ambient temperature (T_a)
- Bias conditions
- Frequency (f)
- Reference plane
- Purely resistive reference impedance

6.3.14 Noise (F)

a) Circuit diagram

This noise figure is defined as the ratio of the total available noise power output from the transistor when connected to a source to that which is generated solely by the source.

The measurement is made in the circuit as outlined in the block diagram of figure 46 using either a noise diode or a signal generator as described in 6.3.14.1, 6.3.14.2 and 6.3.14.3.



IEC 2958/10

- | | |
|-------------------------------------|---|
| G = generator | A_1, A_2 = amplifiers |
| CM = transistor measurement circuit | Att_1, Att_2 = attenuators |
| B = bias | D = detector with specified response time |
| S_1 = switches of attenuators | S_2 = switches of attenuators |

Figure 46 – Basic block diagram for the measurement of the noise figure

The value of the transistor source impedance, the d.c. operating conditions, the circuit configuration, the frequency of measurement, the amplifier bandwidth and the detector time

constant should be specified. If the input network must be adjusted to give optimum noise performance, this should be indicated.

Where possible, the noise diode method should be used, but for frequencies less than 1 kHz a suitable noise diode may not be available, in which case the signal generator method should be used.

b) Circuit descriptions and requirements

1) Shielding of measuring equipment

The measuring equipment must be very well shielded and grounded in order to prevent pick-up of unwanted signals.

2) Generator

A suitably calibrated generator should be used. All resistors which form part of the effective noise source for the transistor being measured should be of a low-noise type, such as deposited metal film resistors, in order to minimize contact and breakdown noise. For measurements in the HF and VHF range, care should be taken to avoid errors due to series inductance in the generator, which can be particularly serious at the higher frequencies.

3) Bias supplies

Batteries or low ripple d.c. supplies should be used. Any bias applied should be decoupled for both radio frequencies and audio frequencies.

4) Pre amplifier (amplifier no. 1)

A preamplifier can be inserted between the transistor being measured and the attenuator no. 1, if desired. If this is done, the preamplifier must meet the linearity and other relevant requirements given in "Amplifier no. 2"

The preamplifier should include an impedance matching network between the output of the transistor and the input of the preamplifier, in order to reduce the contribution of second stage noise.

5) Attenuators

Attenuator no. 1 is used to minimize the effect of non-linearities in the post amplifier and the noise indicator, by controlling the gain of the system.

Attenuator no. 1 can also be used at higher frequencies to determine the effect of the noise caused by amplifier no. 2 when the transistor gain is low. A switch S_1 is connected across the attenuator, as shown in figure 46.

6) Post amplifier (amplifier no.2)

The amplifier noise should be such that, with the noise generator turned off, any transistor being measured gives an increase of at least 15 dB above the reading due to the post amplifier itself with no transistor in the circuit. If this is not achieved, the effect of the amplifier on the overall noise figure must be considered. This can be done conveniently by means of attenuator no. 1.

Heterodyne type amplifiers may be used, but careful attention must be paid to the image and other spurious responses which can be encountered with such amplifiers. These spurious responses must be made negligible or must be specified and accounted for in the measurement.

The amplifier should have an input impedance which matches attenuator no. 1 for the attenuation to be known accurately.

The amplifier must be essentially linear from the r.m.s. level used to a minimum of 20 dB above this level, in order to take into account the crest factor of the noise.

Additional flexibility may be provided by making the gain of the amplifier variable.

Theoretical analysis and empirical experiments have shown that, if the overall amplifier bandwidth relative to the centre frequency is 15 % or less, the measured noise figure will be within a few per cent of the noise figure referred to a bandwidth of 1 Hz.

7) Detector and output voltmeter

The voltmeter in the detector must respond to the true r.m.s. value of the applied signal and must be able to handle a crest factor of at least 12 dB.

The product of the overall bandwidth and the detector time constant should be large enough to reduce fluctuations in the voltmeter reading, so that adequate discrimination can be obtained in the measurement.

6.3.14.1 Noise figure in the frequency range up to 3 MHz (F)

a) General

The noise figure is measured with the transistor connected in an amplifier circuit having the general configuration shown in figure 47. A similar configuration in which the transistor is operated in the common-base or common-collector connection may be used.

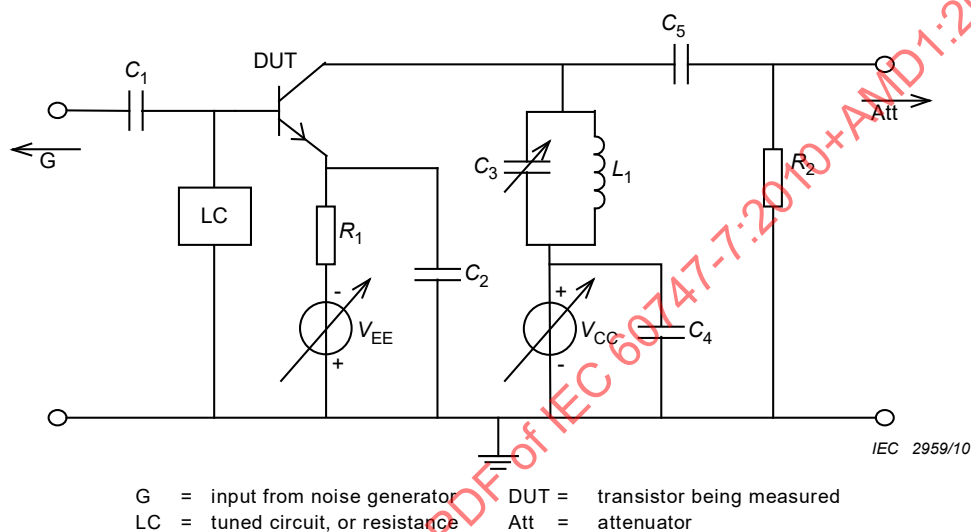


Figure 47 – Basic circuit for the measurement of the noise figure up to 3 MHz

In figure 47, the input and output circuits are two tuned circuits, or a resistor and a tuned circuit, respectively. With the transistor connected into the circuit, the input and/or output circuits are tuned for maximum power gain at the frequency for which the value of the noise figure is to be determined. The noise output is read under the conditions of tuning. The blocking and bypass capacitors, C_1 , C_2 and C_4 , C_5 must have a low impedance at the frequency of measurement. The values of V_{EE} and R_1 are determined by the specified emitter current for the transistor, and the value of V_{CC} depends upon the specified collector-base voltage.

The equivalent parallel resistance of the input circuit should be large compared with the generator resistance.

b) Method of measurement (see Figure 46)

The bias of the transistor is adjusted to the specified values. With the noise generator output set to zero and with attenuator no. 2 switched out of the circuit, a reference level is obtained on the noise indicator.

Attenuator no. 2 is then switched into the circuit. Next the noise generator is turned on and its output is increased until the noise indicator returns to the reference level.

The recorded value of the output of the noise generator is then used to compute the noise figure. For example, if a thermionic noise diode is used as the noise generator at 25 °C, the noise figure is:

$$F \text{ (dB)} = 10 \log \frac{19,4 \times I_D R_g}{M - 1}$$

where

I_D is the noise diode d.c. anode current, in amperes;

R_g is the source resistance, in ohms;

M is the antilogarithm of one tenth of the attenuator reading, in decibels.

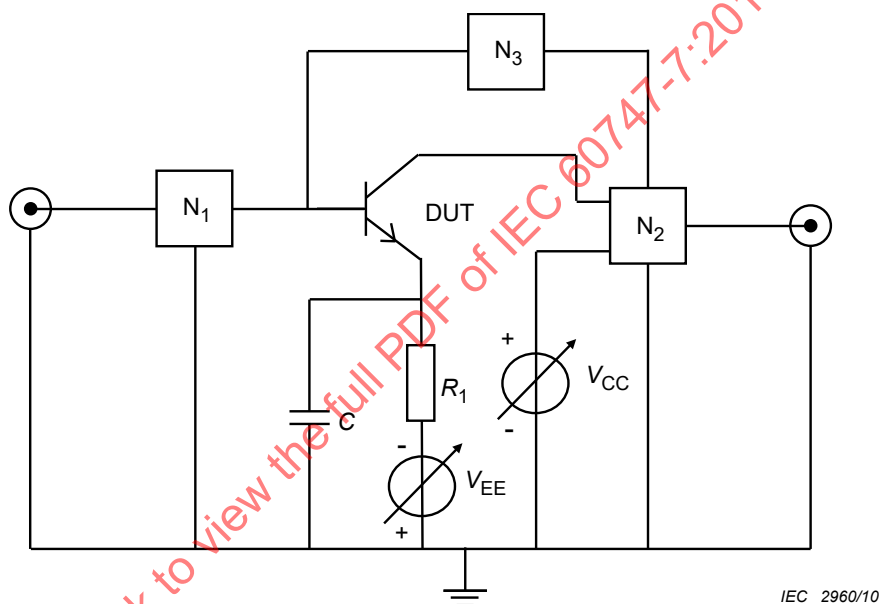
A value of $M = 2$, corresponding to an attenuator setting of 3 dB, is often used.

In this case, the noise output of the diode is equivalent to the noise power of the transistor being measured.

6.3.14.2 Noise figure in the HF or VHF range (3 MHz to 300 MHz)

a) General

The transistor being measured is inserted into an amplifier circuit having the general configuration shown in Figure 48. A similar configuration in which the transistor is operated in the common-base or common-collector configuration may be used.



DUT = transistor being measured

N_2 = output network, tuned

N_1 = input network, tuned

N_3 = optional neutralization network

Figure 48 – Basic circuit for the measurement of the noise figure from 3 MHz to 300 MHz

The values of V_{EE} and R_1 are determined by the specified emitter current for the transistor and the value of V_{CC} depends upon the specified collector-base voltage.

The input network should have a bandwidth sufficiently large to ensure that the accuracy of measurement is not affected. Alternatively, the input bandwidth may be selected as desired, and the contribution of the input network should be taken into account in the calculation of the noise figure. The input network should provide an effective bypass for audio frequencies. The tuning conditions for input and output networks must be stated.

The use of a neutralization network is optional. It should be used, if necessary, to maintain stability of the amplifier.

b) Method of measurement

The bias of the transistor is adjusted to the specified values. With the noise generator output set to zero and with attenuator no. 2 switched out of the circuit, a reference level is obtained on the noise indicator.

c) Effect of amplifier noise

At higher frequencies, where the noise output of the transistor being measured is less than 15 dB above the amplifier noise, attenuator no. 1 may be used to obtain the correct value for F_1 , the noise figure of the transistor alone, in terms of the overall noise figure F_{12} .

To do this, the input impedance of amplifier no. 2 must be matched to the attenuator.

The correction for the amplifier noise is based on the well-known equation for the noise figure of cascaded amplifiers:

$$F_{12} = F_1 + (F_2 - 1) \frac{1}{G_1}$$

where

F_1 is the true noise figure of the transistor alone,

G_1 is its available gain,

F_2 is the noise figure of amplifier no. 2,

and where the values of gain and noise figure are expressed numerically.

This equation is valid only if the output impedance of the transistor has been matched to the input impedance of the following stage.

However, in order to avoid having to measure F_2 and G_1 , two measurements of the overall noise figure can be made. In this case, the preamplifier must not be used. First, the overall noise figure F_{12} is measured with attenuator no. 1 switched out of the circuit. Then attenuator no. 1 is switched in the circuit and set to an arbitrary loss, L (e.g. a factor of 4) and a second measurement of the overall noise figure F'_{12} is made.

In the second case, F'_{12} is given by the equation:

$$F'_{12} = F_1 + (L F_2 - 1) \frac{1}{G_1}$$

where L is expressed numerically.

Solving the above two equations for F_1 leads to:

$$F_1 = \frac{L F_{12} - F'_{12}}{L - 1} + \frac{1}{G_1}$$

$$F_1 \cong \frac{L F_{12} - F'_{12}}{L - 1}$$

$$\text{for } F_1 \gg \frac{1}{G_1}$$

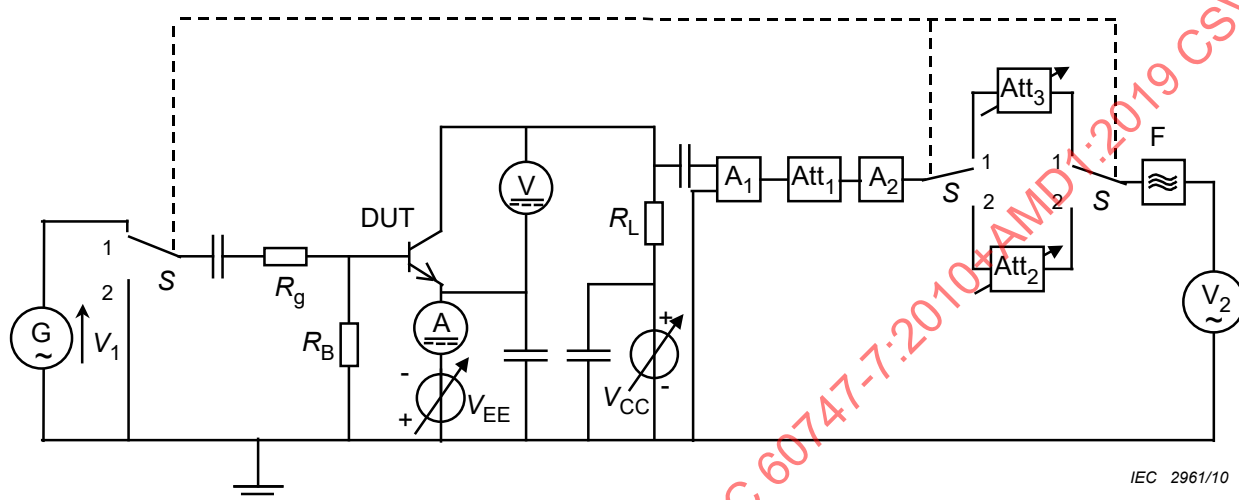
In terms of decibel representation of the noise figure, the equation for F_1 becomes:

$$F_1 = 10 \log (LF_{12} - F'_{12}) - 10 \log (L - 1) \quad (\text{dB})$$

6.3.14.3 Noise figure in the frequency range below 1 000 Hz (signal generator method)

a) General

Figure 49 shows a suitable circuit.



DUT = transistor being measured F = selective filter
 A₁, A₂ = amplifiers V₂ = square-law voltmeter
 Att₁, Att₂, Att₃ = attenuators

Figure 49 – Basic circuit for the measurement of the noise figure below 1 kHz (signal generator method)

The circuit is essentially identical to that outlined in figure 46, and its components should meet the requirements described in 6.3.16 circuit descriptions and requirements, but an attenuator no. 3 having a fixed attenuation and a selective filter is added.

The amplifiers should have a bandwidth sufficiently large to ensure that the overall noise bandwidth is determined by the selective filter, and should be capable of linear operation over a range of signals at least equal to the setting of attenuator no. 3.

The selective filter should be a high Q band-pass type with a centre frequency at the frequency of measurement. For noise figure measurements over a narrow frequency band, the effective noise bandwidth should be 15 % or less of the centre frequency. The equivalent noise bandwidth should be accurately determined. The frequency characteristics of the filter must be specified. The frequency of the generator should be adjusted to the centre frequency of the filter.

The system should be checked for spurious responses over the entire frequency range of the detector.

The value of R_g should be large compared with the output impedance of the generator, but small compared with the value of R_B .

b) Method of measurement

In this method, the amplifiers need not be calibrated and only the output voltage V_1 of the sinewave generator G and the effective noise bandwidth B of the system need be known. With

switch S in position 1, attenuator no. 1 is adjusted to give a reference reading on the output square-law voltmeter. With switch S in position 2, the same reading is obtained by adjusting attenuator no. 2. The bandwidth of the amplifiers must be sufficiently large to ensure that the system bandwidth B is determined by the filter.

The noise figure is computed by means of the following formula:

$$F = 10 \log \left(\frac{V_1^2}{4k T B R_g} \right) - X_3 + X_2 \quad (\text{dB})$$

where

V_1 is the output voltage of the signal generator, in volts r.m.s.;

k is the Boltzmann constant = $1,38 \times 10^{-23}$ J/K;

T is the absolute temperature of R_g , in kelvins;

B is the effective noise bandwidth, in hertz;

R_g is the generator resistance, in ohms;

X_3 is the attenuation of attenuator no. 3 (fixed), in decibels;

X_2 is the attenuation of attenuator no. 2, in decibels.

By choosing the following values for V_1 , T , etc., the noise factor F (in decibels) is nearly equal to X_2 :

$$V_1 = 28,5 \mu\text{V}$$

$$B = 100 \text{ Hz}$$

$$X_3 = 60 \text{ dB}$$

$$T = 298 \text{ K}$$

$$R_g = 500 \Omega$$

6.3.15 Measuring methods for matched-pair bipolar transistors

6.3.15.1 Ratio of static values of common-emitter forward current transfer ratios h_{21E1}/h_{21E2}

a) Purpose

To measure the ratio of static values of common-emitter forward current transfer ratios of matched-pair bipolar transistors under specified conditions.

b) Circuit diagram

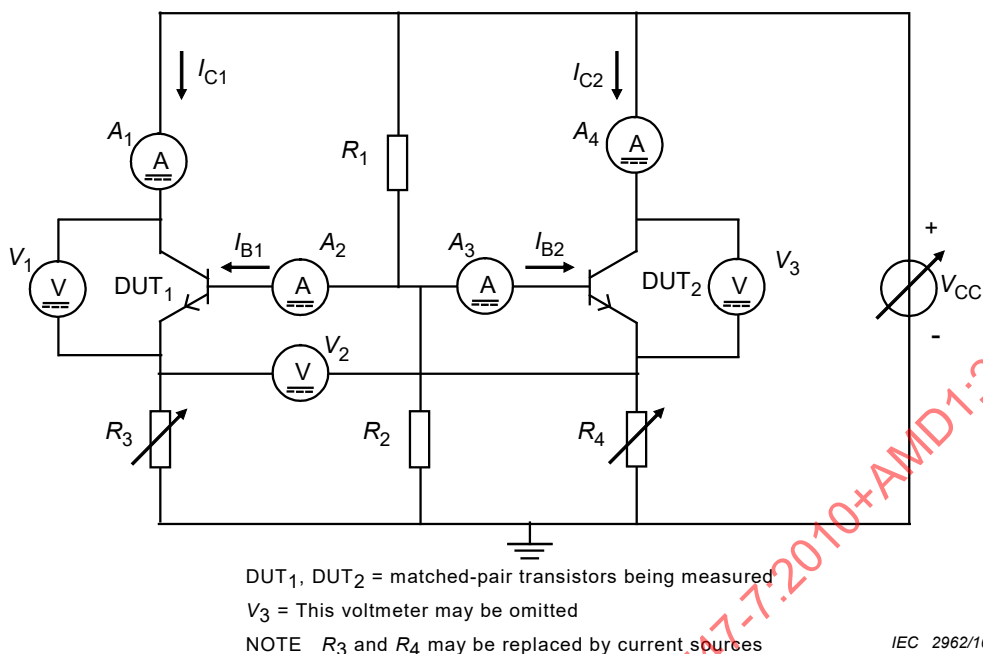


Figure 50 – Basic circuit for the measurement of h_{21E1}/h_{21E2}

c) Measurement procedure

The temperature is set to the specified value.

V_{CC} , R_3 and R_4 are adjusted so that, for each transistor, the specified values of V_{CE} and I_C are reached.

The base currents I_{B1} and I_{B2} are measured.

The ratio of static values of common-emitter forward current transfer ratios h_{21E1}/h_{21E2} is then calculated

$$\text{either as } \frac{I_{B2}}{I_{B1}} \text{ (for } I_{B2} < I_{B1} \text{)}$$

$$\text{or as } \frac{I_{B1}}{I_{B2}} \text{ (for } I_{B2} > I_{B1} \text{)}$$

The ratio is the smaller value divided by the larger value.

d) Specified conditions

- Ambient or case temperature
- Collector current (I_C)
- Collector-emitter voltage (V_{CE})

6.3.15.2 Difference of base-emitter voltages ($V_{BE1} - V_{BE2}$)

a) Purpose

To measure the value of the difference between the base-emitter voltages of matched-pair transistors under specified conditions.

b) Circuit diagram

See Figure 50.

c) Measurement procedure

The temperature is set to the specified value.

V_{CC} , R_3 and R_4 are adjusted so that, for each transistor, the specified values of V_{CE} and I_C are reached.

The value of the difference of the base-emitter voltages is read from voltmeter V_2 .

d) Specified conditions

- Ambient or case temperature
- Collector current (I_C)
- Collector-emitter voltage (V_{CE})

6.3.15.3 Change in difference of base-emitter voltages between two temperatures

$$|\Delta(V_{BE1} - V_{BE2})|_{\Delta T}$$

a) Purpose

To measure the value of the change of the difference of the base-emitter voltages of matched-pair transistors between two specified temperatures under specified conditions.

b) Circuit diagram

See figure 50.

c) Measurement procedure

The temperature is set to the specified value T_1 , preferably 25 °C.

V_{CC} , R_3 and R_4 are adjusted so that, for each transistor, the specified values of V_{CE} and I_C are reached.

The value of the difference of the base-emitter voltages is noted from voltmeter V_2 .

The temperature is then set to a higher specified value, T_2 .

If necessary, the collector currents are readjusted to the original value.

The value of the difference of the base-emitter voltages is noted from voltmeter V_2 .

The absolute value of the difference of the value measured at T_2 and the value measured at T_1 is calculated.

d) Specified conditions

- Ambient or case temperature T_1 , if different from 25 °C
- Ambient or case temperature T_2
- Collector current (I_C)
- Collector-emitter voltage (V_{CE})

6.3.15.4 Matching of Collector current

a) Purpose

To measure the matching of the collector current of a matched pair of bipolar transistors under specified conditions

b) Circuit Diagram

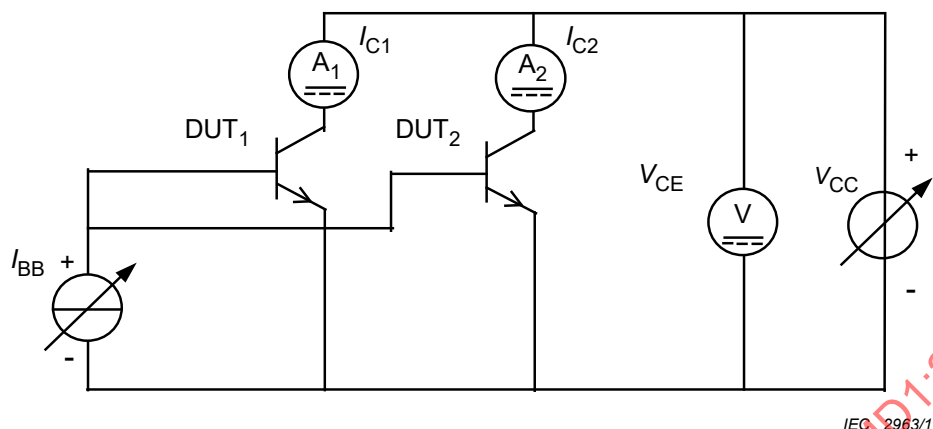


Figure 51 – Matching of the collector current

c) Measurement procedure

I_{BB} is set to 0 at first time.

Supply voltages V_{CC} is set to the specified value. Then I_{BB} is increased to the specified value and I_{C1} and I_{C2} are measured.

d) Specified conditions

- V_{CC}
- I_{BB}
- T_a or T_c

6.3.16 Measuring Methods for resistor biased transistors

6.3.16.1 On-state input voltage ($V_{I(ON)}$), Off-state input voltage ($V_{I(OFF)}$)

a) Purpose

To measure IN-COMMON on-state ($V_{I(ON)}$) or off-state ($V_{I(OFF)}$) voltage, under specified conditions.

b) Circuit diagram

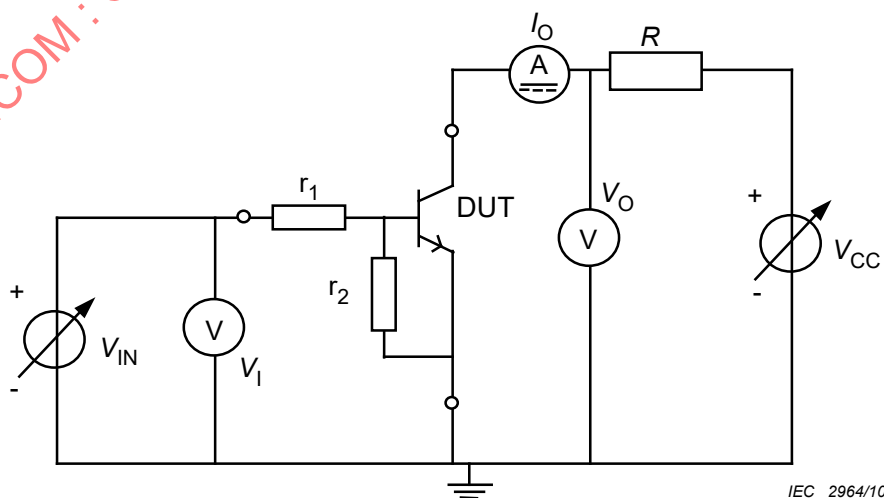


Figure 52 – Circuit diagram for measuring the on-state input voltage $V_{I(ON)}$, and off-state input voltage $V_{I(OFF)}$

c) Measurement procedure

The specified OUT- COMMON voltage is applied. The IN- COMMON voltage is adjusted to the value at which the output current equals the specified value.

The voltage measured by V_I is the IN- COMMON on-state or off-state voltage.

d) Specified conditions

- Reference point or junction temperature (T_{vj});
- Output current (I_O);
- Output voltage (V_O).

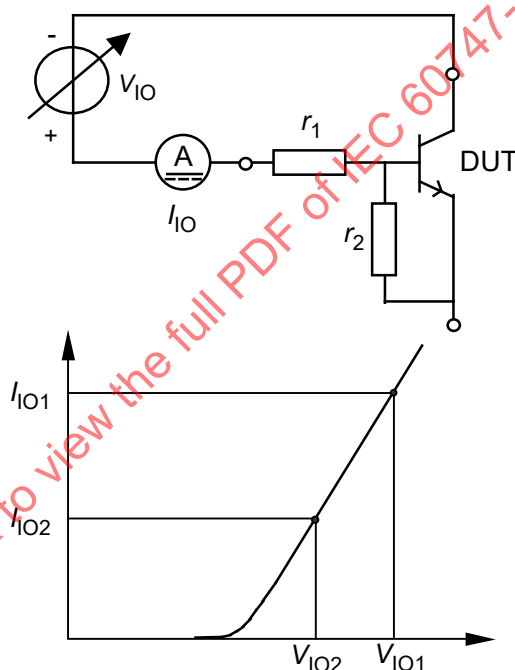
NOTE As logic operation, it is specified with the minimum voltage that is maintain ON state, and it is specified with maximum voltage that is maintain OFF state.

6.3.16.2 Bias resistor 1 (r_1)

a) Purpose

To measure the resistor connected to the input terminal and the internal base of the transistor.

b) Circuit diagram



IEC 2965/10

Figure 53 – Circuit diagram for measuring the bias resistor r_1

c) Measurement procedure

The specified IN-OUT voltage V_{IO1} is applied, the input current I_{IO1} is measured. The specified IN-OUT voltage V_{IO2} is applied, the input current I_{IO2} is measured

Bias resistor 1 (r_1) is given by;

$$r_1 = (V_{IO1} - V_{IO2}) / (I_{IO1} - I_{IO2})$$

d) Specified conditions

- Ambient or case or junction temperature (T_a or T_c or T_j)
- V_{IO} voltage

NOTE In this case Resistance r_1 is measured using IN-OUT terminals, it is also possible with using IN-COMMON terminals.

6.3.16.3 Bias resistor 2 (r_2), Bias resistor ratio

a) Purpose

To measure the resistor connected to the internal base of the transistor and the externally accessible emitter of the device.

b) Circuit diagram

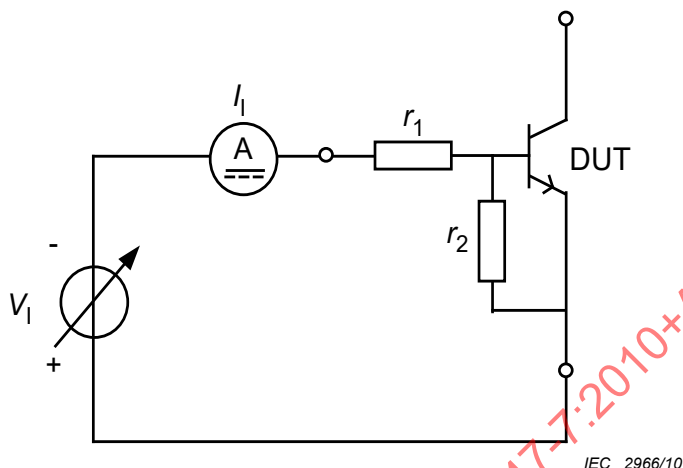


Figure 54a – Circuit diagram for measuring the bias resistor r_2

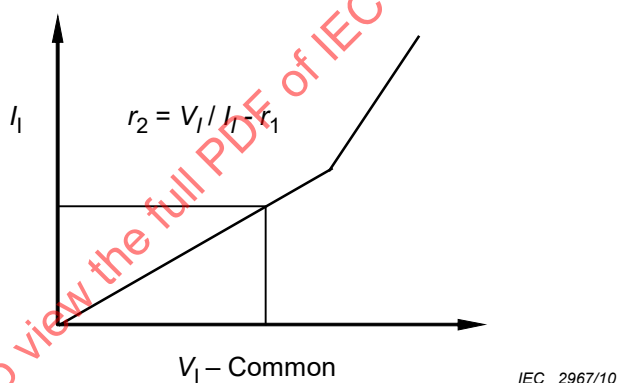


Figure 54b – Measuring the bias resistor r_2

Figure 54 – Circuit diagram and measuring the bias resistor r_2

c) Measurement procedure

The input current measured by I_1 at the specified input voltage is applied.

Bias resistor 2 (r_2) is given by;

$$r_2 = V_1 / I_1 - r_1.$$

Bias resistor ratio is given by;

$$r_2 / r_1 \text{ or } r_1 / r_2.$$

d) Specified conditions

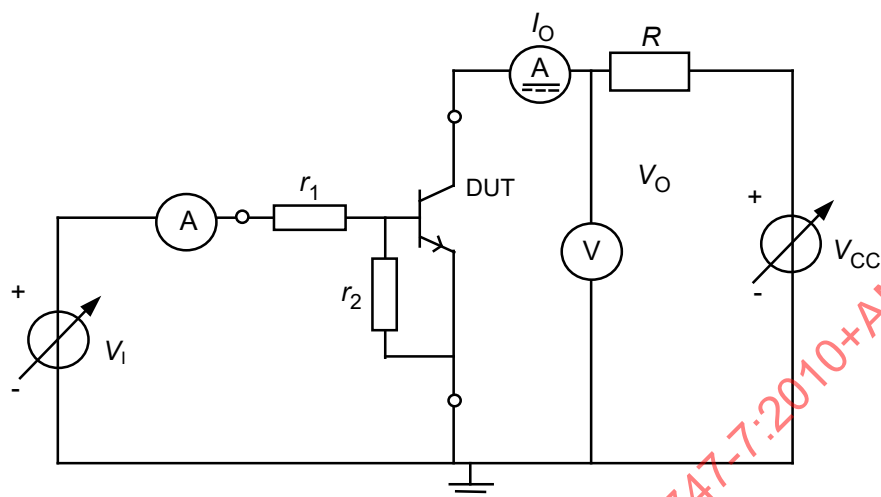
- Ambient or case or junction temperature (T_a or T_c or T_j)
- V_1 voltage

6.3.16.4 On-state output voltage ($V_{O(on)}$)

a) Purpose

To measure OUT - COMMON on-state ($V_{O(ON)}$) voltage, under specified conditions.

b) Circuit diagram



IEC 2968/10

Figure 55 – Circuit diagram for measuring the on-state output voltage $V_{O(on)}$

c) Measurement procedure

The specified IN - COMMON current is applied. The OUT - COMMON voltage is adjusted to the value at which the output current equals the specified value.

d) Specified conditions

- Ambient or case or junction temperature (T_a or T_c or T_j)
- Input current (I_i)
- Output current (I_o)

6.3.16.5 Off-state output current ($I_{O(off)}$)

a) Purpose

To measure OUT- COMMON off-state ($I_{O(off)}$) current, under specified conditions.

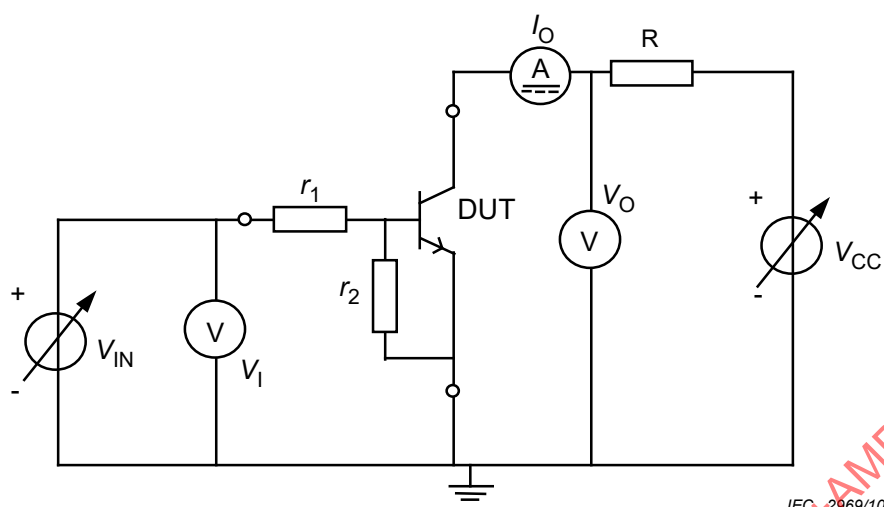


Figure 56 – Circuit diagram for measuring the off-state output current $I_{O(off)}$

b) Measurement procedure

The specified IN - COMMON voltage is applied. The OUT - COMMON voltage is adjusted to the specified value.

c) Specified conditions

- Input voltage (V_I)
- Output voltage (V_O)
- Ambient or case or junction temperature (T_a or T_c or T_j)

7 Acceptance and reliability

7.1 General requirements

Clause 7 of IEC 60747-1:2006: Acceptance and reliability of discrete devices and its sub-clauses apply.

7.2 Specific requirements

7.2.1 List of endurance tests

A choice of endurance tests is given in Figures 57, 58 and 59, which are applicable for all subcategories of bipolar transistors.

7.2.2 Conditions for endurance tests

Test conditions and test circuits are described in Figures 57, 58 and 59. The relevant specification will state which test(s) will apply.

7.2.3 Acceptance-defining characteristics and acceptance criteria for reliability tests

Acceptance defining characteristics, their acceptance criteria and measurement conditions are listed in Table 3.

NOTE Characteristics should be measured in the sequence in which they are listed in Table 3, because the changes of characteristics caused by some failure mechanisms may be wholly or partially masked by the influence of other measurements.

**Table 3 – Acceptance defining characteristics
after endurance tests for bipolar transistors**

Device categories or subcategories	Acceptance defining characteristics	Acceptance criteria (NOTE 1)	Measurement conditions
Bipolar transistors except of power switching transistors and resistor biased transistors.	I_{CBO}	☐ USL	Highest V_{CB} specified for I_{CBO}
	h_{21E} (h_{21e}) (NOTE 2)	$> \text{LSL}$ ☐ USL	A value of I_C for which a h_{21E} (h_{21e}) tolerance (lower and upper limits) is specified
	V_{CEsat}	☐ USL	Highest I_C specified for V_{CEsat}
	F (NOTE 3)	☐ USL	Lowest I_C specified for F
Power switching transistors	I_{CES}	☐ USL	Specified V_{CE}
	V_{CEsat}	☐ USL	I_C and I_B specified for V_{CEsat}
	R_{th}	☐ USL	
Resistor biased transistors	$I_{o(off)}$	$< \text{USL}$	specified V_o
	$V_{0(on)}$	$< \text{USL}$	specified I_o and I_i
	h_{FE}	$> \text{LSL}$	specified I_o and V_o

NOTE 1 USL = upper specification limit; LSL = lower specification limit.
NOTE 2 Only where no h_{21E} tolerances are specified or where h_{21E} is unspecified.
NOTE 3 Where applicable.

7.3 Endurance and reliability test methods

7.3.1 High temperature blocking (HTRB)

a) Operating conditions

Voltage: preferably 80 % of V_{CESmax}

Temperature: preferably maximum virtual junction temperature, $T_{vj(max)}$ or $T_c = T_{stg(max)} - 5^\circ\text{C}$ as specified.

b) Circuit diagram

Method 1

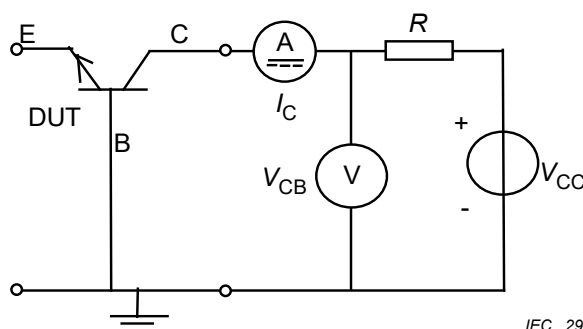


Figure 57a – Circuit for high temperature blocking (Method 1)

Method 2

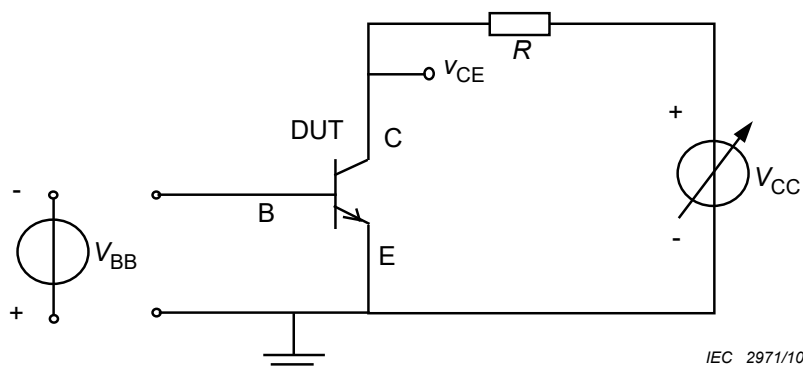


Figure 57b – Circuit for high temperature blocking (Method 2)

Figure 57 – Test circuit for high temperature blocking

c) Circuit descriptions and requirements

R is a current limiting resistor. Method 2 is applied mainly to high current transistors. V_{BB} is a reverse base voltage source.

7.3.2 Intermittent operating life

a) Operating conditions

Collector current: specified value

Collector-emitter voltage: specified value

Temperature: ΔT_{vj} as specified

Case temperature

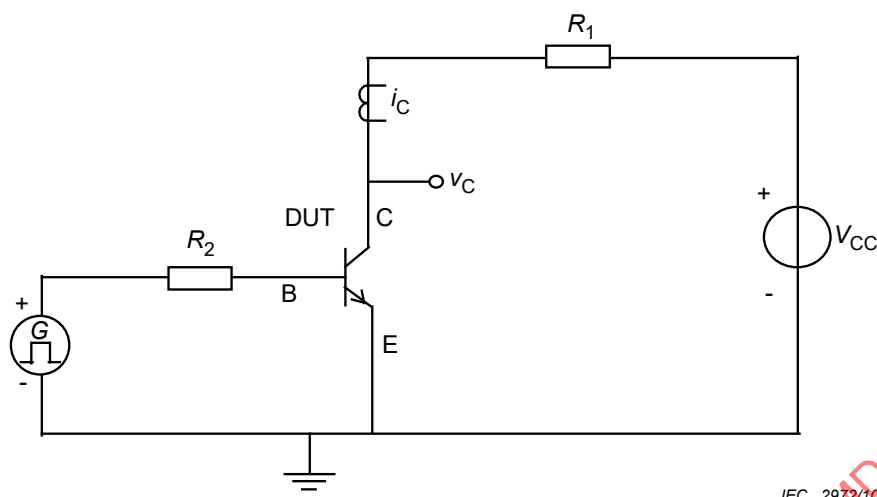
Method 1: $T_C = \text{constant}$

Method 2: $T_C = \text{variable with } T_{vj}$

On-time t_p and off-time ($t_c - t_p$) as specified

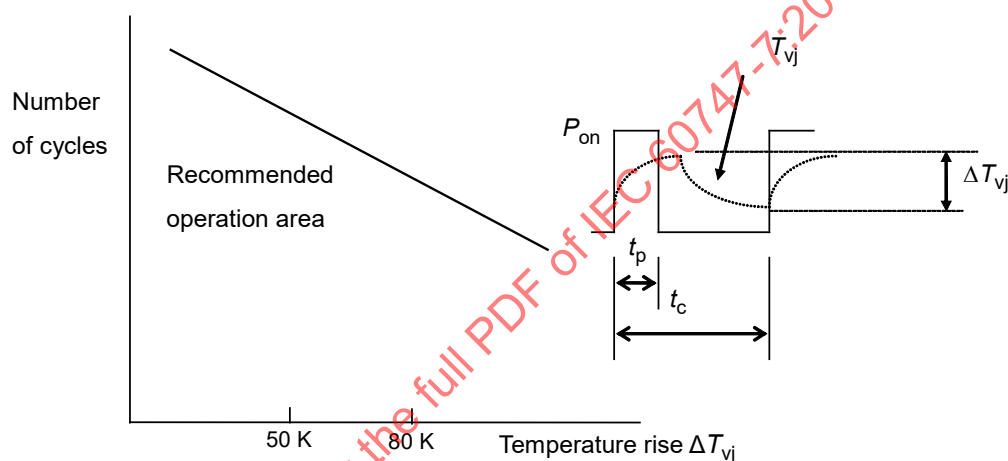
NOTE Mechanical stress in the device under test by method 1 concentrates at the wire bonded emitter portions of dies of the module type devices. Mechanical stress in the device under test by method 2 concentrates mainly on the soldering material portion or the pressure contact portion of dies of the devices.

b) Circuit diagram



IEC 2972/10

Figure 58 – Circuit for Intermittent operating life



IEC 2973/10

Figure 59 – Expected number of cycles versus temperature rise ΔT_{vj}

7.4 Type tests and routine tests

7.4.1 Type tests

Type tests are carried out on new products on a sample basis, in order to confirm the electrical and thermal ratings (limiting values) and characteristics to be given in the data sheet, and to be referenced to the test limits for future routine tests.

Some or all of the type tests may be repeated from time to time on samples drawn from current production or deliveries, so as to confirm that the quality of the product continuously meet the specified requirements.

The minimum items of type tests to be carried out on transistors are listed in Table 4.

Some of the type tests are destructive.

7.4.2 Routine tests

The routine tests are carried out on the current production or deliveries normally on a 100 % basis, in order to verify that the ratings (limiting values) and characteristics specified in the data sheet are met by each specimen.

Routine test may comprise a selection of the devices into groups.

The minimum items of routine tests to be carried out on transistors are listed in Table 4, unless otherwise agreed between supplier and purchaser.

a) Measuring and test methods

Measuring and test methods are indicated by referring the sub-clause numbers in Table 4.

Table 4 – Minimum items of type and routine tests for transistors when applicable

Subclauses	Items	Type test	Routine test
Testing of ratings			
6.2.1	Collector current I_C	X	
6.2.3	Base current I_B	X	
6.2.6	Collector-emitter voltages (V_{CES} , V_{CER} , V_{CEX})	X	X
6.2.7	Emitter-base voltage V_{EB}	X	X
6.2.8.1	Reverse biased safe operating area (RBSOA)	X	
6.2.8.2	Short circuit safe operating area	X	
Measurement of characteristics			
6.3.5	Collector-emitter cut-off current (I_{CES} , I_{CER} , I_{CEX})	X	X
6.3.6	Collector-emitter saturation voltage (V_{CEsat})	X	X
6.3.7	Base-emitter saturation voltage (V_{BESat})	X	X
6.3.9	Collector-emitter sustaining voltage ($V_{CE*_{sus}}$)	X	
6.3.11.5	Static value of current transfer ratio h_{FE}	X	X
6.3.13	Turn-on time (t_{on}), delay time (t_d), rise time (t_r)	X	
6.3.13	Turn-off time (t_{off}), storage time (t_s), fall time (t_f)	X	
6.3.1	Turn-on energy (per pulse) (E_{on})	X	
6.3.2	Turn-off energy (per pulse) (E_{off})	X	
6.3.12	Thermal resistance junction to case ($R_{th(j-c)}$) and Transient thermal impedance junction to case ($Z_{th(j-c)}$)	X	
Endurance and reliability tests			
7.3.1	High temperature blocking	X	
7.3.2	Intermittent operating life	X	

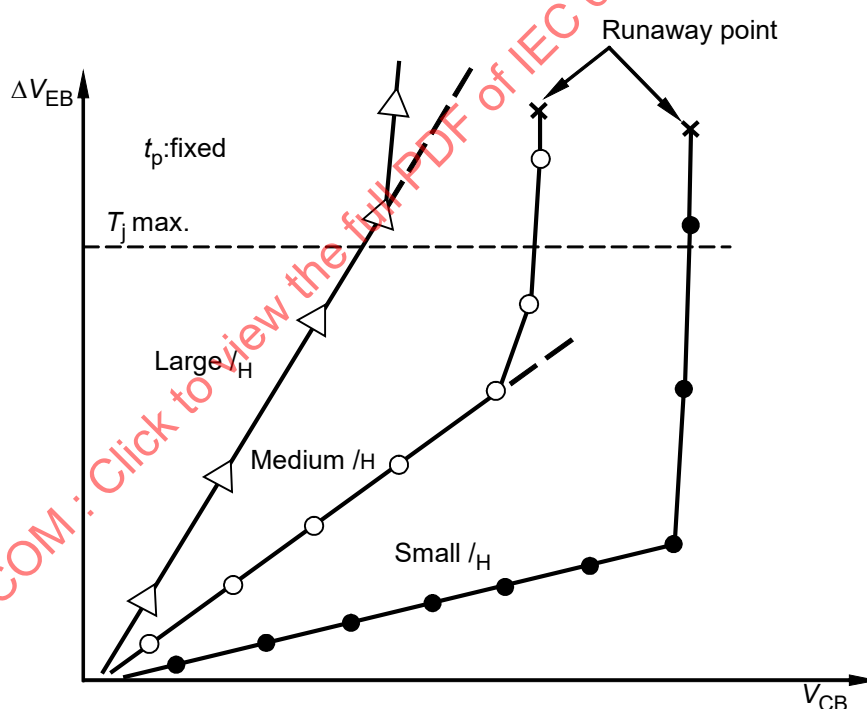
Annex A (informative)

Determination of the SOA

Even when the device is operated within its ratings, it may sometimes run away because of the second breakdown (S/B). It is then important, especially for power transistors, to specify the safe operating area (SOA).

The safe operating area (from short pulse operation to d.c. operation) is determined easily by using the thermal resistance measurement. The following procedure is used: the value of ΔV_{EB} increases when increasing the collector-base voltage V_{CB} for a given I_H and t_p conditions. It increases rapidly at a certain value of V_{CB} ; this is an indication of the onset of the second breakdown. Further increase may run the transistor into the second breakdown and destroy it. These phenomena are shown in Figure A.1.

In general, SOA is specified at values less than the conditions for the rising point of ΔV_{EB} . The same result will also be obtained by changing the magnitude of the heating current I_H for a fixed V_{CB} .

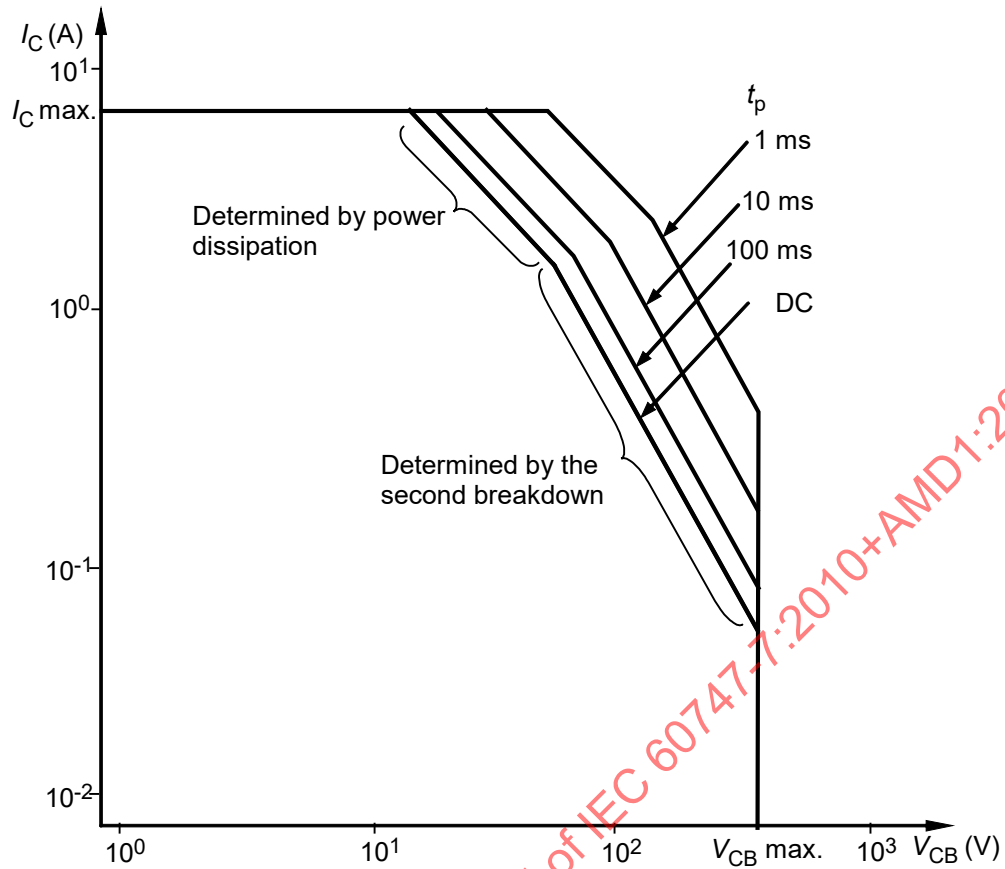


IEC 2974/10

Figure A.1 – Typical ΔV_{EB} versus collector-base (V_{CB}) characteristics

Figure A.2 shows a typical SOA at various t_p , within specified maximum values of I_C and V_{CB} .

At smaller V_{CB} , the SOA determined by the second breakdown usually exceeds the maximum power dissipation (P_{tot}). So the SOA at smaller V_{CB} is determined by the maximum power dissipation rating.



IEC 2975/10

Figure A.2 – Typical safe operating area

IECNORM.COM : Click to view the full PDF of IEC 60747-7:2010+AMD1:2019 CSV

SOMMAIRE

SOMMAIRE	102
AVANT-PROPOS	106
1 Domaine d'application	108
2 Références normatives	108
3 Termes et définitions	108
3.1 Régions fonctionnelles spécifiques	108
3.2 Transistor à résistances de polarisation	109
3.3 Termes relatifs aux valeurs assignées et aux caractéristiques	110
4 Symboles littéraux	113
4.1 Généralités	113
4.2 Indices supplémentaires	113
4.3 Listes des symboles littéraux	114
4.3.1 Généralités	114
4.3.2 Tensions	114
4.3.3 Courants	115
4.3.4 Puissances	115
4.3.5 Paramètres électriques	115
4.3.6 Paramètres de fréquence	119
4.3.7 Paramètres de commutation	120
4.3.8 Énergies	121
4.3.9 Grandeurs diverses	122
4.3.10 Transistors bipolaires appariés	122
4.3.11 Transistor à résistances de polarisation	122
5 Valeurs assignées et caractéristiques essentielles	123
5.1 Généralités	123
5.2 Transistors en petits signaux	123
5.2.1 Valeurs assignées (valeurs limites)	123
5.2.2 Caractéristiques	123
5.3 Transistors de puissance linéaire	125
5.3.1 Valeurs assignées (valeurs limites)	125
5.3.2 Caractéristiques	126
5.4 Transistors de puissance haute fréquence pour applications en amplificateurs et en oscillateurs	127
5.4.1 Valeurs assignées (valeurs limites)	127
5.4.2 Caractéristiques	128
5.5 Transistors de commutation	131
5.5.1 Valeurs assignées (valeurs limites)	131
5.5.2 Caractéristiques	132
5.6 Transistors à résistances de polarisation	134
5.6.1 Valeurs assignées	134
5.6.2 Caractéristiques	135
6 Méthodes de mesure	136
6.1 Généralités	136
6.2 Vérification des valeurs assignées (valeurs limites)	136
6.2.1 Critères de réception	136
6.2.2 Courant collecteur	137

6.2.3	Courant collecteur de crête.....	137
6.2.4	Courant de base.....	138
6.2.5	Courant de crête de la base.....	139
6.2.6	Tension collecteur-base.....	140
6.2.7	Tension collecteur-émetteur, tension de sortie.....	141
6.2.8	Tension émetteur-base, tension d'entrée.....	142
6.2.9	Aire de sécurité de fonctionnement (SOA).....	143
6.2.10	Courant de sortie (I_O).....	147
6.2.11	Tension de maintien collecteur-émetteur.....	148
6.3	Méthodes de mesure.....	150
6.3.1	Intervalles de temps total d'établissement et énergie d'établissement avec charge inductive.....	150
6.3.2	Intervalles de temps total de coupure et énergie de coupure avec charge inductive.....	151
6.3.3	Courants résiduels collecteur-émetteur (méthode en courant continu).....	153
6.3.4	Courant résiduel collecteur-base (méthode en courant continu).....	153
6.3.5	Courant résiduel émetteur-base (méthode en courant continu).....	154
6.3.6	Tension de saturation collecteur-émetteur.....	154
6.3.7	Tension de saturation base-émetteur.....	156
6.3.8	Tension base-émetteur (méthode en courant continu).....	158
6.3.9	Capacités.....	159
6.3.10	Paramètres hybrides (petits et forts signaux).....	162
6.3.11	Résistance thermique.....	169
6.3.12	Temps de commutation avec charge résistive.....	174
6.3.13	Paramètres haute fréquence (f_T , y_{fe} , s_{11}).....	176
6.3.14	Bruit (F).....	187
6.3.15	Méthodes de mesure pour les transistors bipolaires appariés.....	194
6.3.16	Méthode de mesure pour transistors à résistances de polarisation.....	197
7	Réception et fiabilité.....	202
7.1	Exigences générales.....	202
7.2	Exigences spécifiques.....	202
7.2.1	Liste d'essais d'endurance.....	202
7.2.2	Conditions pour les essais d'endurance.....	202
7.2.3	Caractéristiques définissant la réception et critères de réception pour les essais de fiabilité.....	202
7.3	Méthodes d'essais d'endurance et de fiabilité.....	203
7.3.1	Blocage haute température (HTRB).....	203
7.3.2	Durée intermittente en fonctionnement.....	204
7.4	Essais de type et essais individuels de série.....	205
7.4.1	Essais de type.....	205
7.4.2	Essais individuels de série.....	206
Annexe A (informative)	Détermination de l'aire SOA.....	208
Figure 1	– Symbole graphique du transistor à résistance de polarisation.....	109
Figure 2	– Circuit hybride équivalent en π modifié.....	119
Figure 3	– Circuit d'essai pour courant collecteur.....	137
Figure 4	– Circuit d'essai pour courant collecteur de crête.....	138
Figure 5	– Circuit d'essai pour courant de base.....	139

Figure 6 – Circuit d'essai pour courant de crête de la base	140
Figure 7 – Circuit pour essais de tension collecteur-base V_{CBO} , V_{CBS} , V_{CBR} , V_{CBX}	141
Figure 8 – Circuit pour essais de tension collecteur-émetteur V_{CEO} , V_{CES} , V_{CER} , V_{CEX} , V_O	142
Figure 9 – Circuit pour essais de tensions émetteur-base V_{EBO} et tension d'entrée V_I	143
Figure 10 – Circuit d'essai d'aire de sécurité de fonctionnement en polarisation inverse (RBSOA).....	144
Figure 11 – Formes d'onde et courbes pour la RBSOA	145
Figure 12 – Circuit pour essais de durée d'impulsion de sécurité de fonctionnement en court-circuit de charge (SCSOA).....	146
Figure 13 – Formes d'onde du courant de base I_B , du courant collecteur I_C et de la tension V_{CE} pendant un état de court-circuit de charge SCSOA.....	146
Figure 14 – Schéma de circuit pour vérifier le courant de sortie I_O	147
Figure 15 – Circuit de base pour la mesure de la tension de maintien collecteur-émetteur	148
Figure 16 – Caractéristique I_C en fonction de V_{CE}	149
Figure 17 – Schéma de circuit et formes d'onde.....	150
Figure 18 – Formes d'onde durant les intervalles de coupure.....	152
Figure 19 – Circuit de base pour la mesure des courants résiduels collecteur-émetteur	153
Figure 20 – Circuit de base pour la mesure de la tension de saturation collecteur-émetteur (méthode en courant continu).....	154
Figure 21 – Circuit de base pour la mesure de la tension de saturation collecteur-émetteur (méthode par impulsion).....	155
Figure 22 – Circuit de base pour la mesure de la tension de saturation base-émetteur (méthode en courant continu)	156
Figure 23 – Circuit de base pour la mesure de la tension de saturation base-émetteur (méthodes par impulsion).....	157
Figure 24 – Circuit de base pour la mesure de la tension base-émetteur (méthode en courant continu).....	158
Figure 25 – Circuit de base pour la mesure de la capacité de sortie en montage base commune utilisant un pont dipôle	159
Figure 26 – Circuit de base pour la mesure de C_{CB} utilisant un pont tripôle	160
Figure 27 – Circuit de base pour la mesure de C_{cb} utilisant un pont tripôle	161
Figure 28 – Circuit de base pour la mesure de h_{11e} et h_{21e}	162
Figure 29 – Circuit de base pour la mesure de h_{12e}	164
Figure 30 – Circuit de base pour la mesure de h_{22e}	165
Figure 31 – Circuit de base pour la mesure de h_{22b}	166
Figure 32 – Circuit de base pour la mesure de h_{21E}	168
Figure 33 – Circuit de base pour mesurer la résistance thermique des transistors NPN	171
Figure 34 – Courant émetteur (I_E) en fonction de la tension directe émetteur-base (V_{EB}) pour les températures de jonction $T_j^{(1)}$ et $T_j^{(2)}$	171
Figure 35 – Variations de I_E et de V_{EB} en fonction du temps	172
Figure 36 – Schéma de circuit	174
Figure 37 – Temps de commutation	175
Figure 38 – Circuit pour la mesure de la fréquence de transition	176
Figure 39 – Circuit pour la mesure des paramètres complexes y en émetteur commun	178
Figure 40 – Circuit tripôle pour la mesure de y_{11e}	179

Figure 41 – Circuit tripôle pour la mesure de y_{22e}	180
Figure 42 – Circuit tripôle pour la mesure de y_{21e}	181
Figure 43 – Circuit tripôle pour la mesure de y_{12e}	182
Figure 44 – Schéma synoptique du circuit pour la mesure des paramètres s_{11} et s_{22}	183
Figure 45 – Schéma synoptique du circuit pour la mesure des paramètres s_{12} et s_{21}	185
Figure 46 – Schéma synoptique de base pour la mesure du facteur de bruit	188
Figure 47 – Circuit de base pour la mesure du facteur de bruit jusqu'à 3 MHz	190
Figure 48 – Circuit de base pour la mesure du facteur de bruit de 3 MHz à 300 MHz	191
Figure 49 – Circuit de base pour la mesure du facteur de bruit en dessous de 1 kHz (méthode du générateur de signal)	193
Figure 50 – Circuit de base pour la mesure de h_{21E1}/h_{21E2}	195
Figure 51 – Adaptation du courant collecteur	197
Figure 52 – Schéma de circuit pour mesurer la tension d'entrée à l'état passant $V_{I(on)}$, et la tension d'entrée à l'état bloqué $V_{I(off)}$	198
Figure 53 – Schéma de circuit pour mesurer la résistance de polarisation r_1	199
Figure 54 – Schéma de circuit et mesure de la résistance de polarisation r_2	200
Figure 55 – Schéma de circuit pour mesurer la tension de sortie à l'état passant $V_{O(on)}$	201
Figure 56 – Schéma de circuit pour mesurer le courant de sortie à l'état bloqué $I_{O(off)}$	202
Figure 57 – Circuit d'essai pour le blocage haute température	204
Figure 58 – Circuit pour la durée intermittente de fonctionnement	205
Figure 59 – Nombre prévu de cycles en fonction de l'échauffement ΔT_{vj}	205
Figure A.1 – Caractéristique type de ΔV_{EB} en fonction de la tension collecteur-base (V_{CB})	208
Figure A.2 – Aire de sécurité de fonctionnement type	209
Tableau 1 – Caractéristiques définissant la réception et critères de réception	136
Tableau 2 – Caractéristiques définissant la réception adaptées au transistor à résistances de polarisation	136
Tableau 3 – Caractéristiques définissant la réception après des essais d'endurance pour transistors bipolaires	203
Tableau 4 – Éléments minimaux des essais de type et des essais individuels de série pour les transistors, le cas échéant	206

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**DISPOSITIFS À SEMICONDUCTEURS –
DISPOSITIFS DISCRETS –****Partie 7: Transistors bipolaires****AVANT-PROPOS**

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes Internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

Cette version consolidée de la Norme IEC officielle et de son amendement a été préparée pour la commodité de l'utilisateur.

L'IEC 60747-7 édition 3.1 contient la troisième édition (2010-12) [documents 47E/404/FDIS et 47E/408/RVD] et son amendement 1 (2019-09) [documents 47E/635/CDV et 47E/672/RVC].

Cette version Finale ne montre pas les modifications apportées au contenu technique par l'amendement 1. Une version Redline montrant toutes les modifications est disponible dans cette publication.

La Norme internationale IEC 60747-7 a été établie par le sous-comité 47E: Dispositifs discrets à semi-conducteurs, du comité d'études 47 de l'IEC: Dispositifs à semi-conducteurs.

Les principaux changements par rapport à l'édition précédente sont énumérés ci-dessous.

- a) L'Article 1 a été amendé par l'ajout d'un élément qu'il convient d'inclure.
- b) Les Articles 3, 4, 5, 6 et 7 ont été amendés en ajoutant des termes et des définitions, ainsi que des ajouts et suppressions adaptés qu'il convient d'inclure.
- c) Le texte de la deuxième édition a été combiné à l'IEC 60747-7-5.

Cette norme doit être lue conjointement avec l'IEC 60747-1:2006.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 2.

Une liste de toutes les parties de la série IEC 60747, sous le titre général *Dispositifs à semiconducteur – Dispositifs discrets* peut être consultée sur le site web de l'IEC.

Les futures normes de cette série porteront dorénavant le nouveau titre général cité ci-dessus. Le titre des normes existant déjà dans cette série sera mis à jour lors de la prochaine édition.

Le comité a décidé que le contenu de la publication de base et de son amendement ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

DISPOSITIFS À SEMICONDUCTEURS – DISPOSITIFS DISCRETS –

Partie 7: Transistors bipolaires

1 Domaine d'application

La présente partie de l'IEC 60747 donne les exigences applicables aux sous-catégories suivantes de transistors bipolaires, à l'exclusion des transistors micro-ondes.

- Transistors petits signaux (à l'exclusion des applications en commutation et en micro-ondes);
- Transistors de puissance linéaire (à l'exclusion des applications en commutation, à haute fréquence et en micro-ondes);
- Transistors de puissance haute fréquence pour applications en amplificateurs et en oscillateurs;
- Transistors de commutation pour applications en commutation à grande vitesse et en commutation de puissance;
- Transistors à résistances de polarisation.

2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 60050-521:2002, *Vocabulaire Electrotechnique International – Partie 521: Dispositifs à semi-conducteurs et circuits intégrés*

IEC 60747-1:2006, *Dispositifs à semi-conducteurs – Partie 1: Généralités*

IEC 60747-4:2007, *Dispositifs à semi-conducteurs – Dispositifs discrets – Partie 4: Diodes et transistors hyperfréquences*

3 Termes et définitions

Pour les besoins du présent document, les termes et définitions suivants s'appliquent.

3.1 Régions fonctionnelles spécifiques

3.1.1

région collecteur fonctionnelle

région collecteur qui capte les porteurs de charge du courant principal de la région base fonctionnelle passant par la jonction (collectrice) située entre elle et la région base fonctionnelle

Note 1 à l'article En mode de fonctionnement normal, cette région fonctionnelle est située dans la région collecteur et, en mode de fonctionnement inverse, dans la région émetteur.

3.1.2

région émetteur fonctionnelle

région d'alimentation qui fournit les porteurs de charge du courant principal à la région base fonctionnelle à travers la jonction (émettrice) située entre elle et la région base fonctionnelle

Note 1 à l'article En mode de fonctionnement normal, cette région fonctionnelle est située dans la région émetteur et, en mode de fonctionnement inverse, dans la région collecteur.

3.1.3

région base fonctionnelle

région de commande traversée par le courant principal et dans laquelle la concentration des porteurs de charge du courant principal provient du courant de base qui y est appliqué

3.1.4

région de charge d'espace collecteur(-base)

couche de déplétion collecteur(-base)

région de charge d'espace située entre la région collecteur fonctionnelle et la région base fonctionnelle

3.1.5

région de charge d'espace émetteur(-base)

couche de déplétion émetteur(-base)

région de charge d'espace située entre la région émetteur fonctionnelle et la région base fonctionnelle

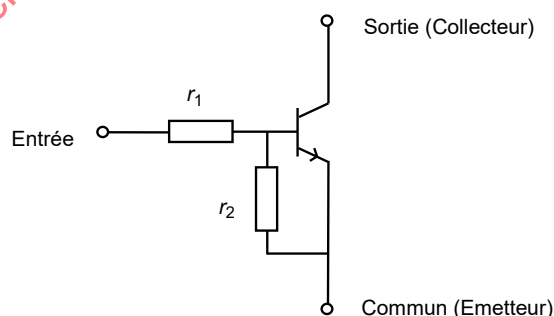
3.2 Transistor à résistances de polarisation

3.2.1

description générale

transistors bipolaires à jonctions qui comportent deux résistances de polarisation. Une résistance de polarisation est branchée entre la borne In et la région base et l'autre entre la région base et la borne commun. Le transistor polarisé par une résistance est spécifié comme étant un élément du circuit logique.

Le symbole graphique tel que montré à la Figure 1 est utilisé dans la présente norme pour les transistors à résistance de polarisation npn ou pnp.



IEC 2910/10

Figure 1 – Symbole graphique du transistor à résistance de polarisation

3.2.2

borne d'entrée

borne reliée à la résistance de polarisation 1

3.2.3

borne de sortie

borne reliée au collecteur

3.2.4

borne «commun»

borne reliée à un émetteur

3.2.5

résistance de polarisation 1

résistance branchée entre la borne d'entrée et la base interne du transistor

3.2.6

résistance de polarisation 2

résistance branchée entre la base interne du transistor et la borne «commun»

3.3 Termes relatifs aux valeurs assignées et aux caractéristiques

3.3.1

tension de pénétration

valeur de la tension collecteur-base au-delà de laquelle la tension émetteur-base en circuit ouvert augmente presque linéairement lorsque la tension collecteur-base augmente

Note 1 à l'article À cette tension, la couche diélectrique du collecteur s'étend à travers la base jusqu'à la couche diélectrique de l'émetteur.

Note 2 à l'article «Reach-through voltage» est un terme également utilisé aux Etats-Unis d'Amérique.

3.3.2

tensions de saturation

3.3.2.1

tension de saturation collecteur-émetteur

tension entre les électrodes du collecteur et de l'émetteur dans des conditions de courant de base au-delà de laquelle le courant collecteur demeure pratiquement constant quand le courant de base augmente

Note 1 à l'article Cette tension est la tension entre les électrodes du collecteur et de l'émetteur quand les jonctions base-émetteur et base-collecteur sont toutes deux polarisées en direct.

3.3.2.2

tension de saturation base-émetteur

tension entre les électrodes de base et de l'émetteur dans des conditions de courant émetteur ou de courant collecteur et de courant de base au-delà de laquelle le courant collecteur demeure pratiquement constant quand le courant de base augmente

Note 1 à l'article Cette tension est la tension entre les électrodes de la base et de l'émetteur quand les jonctions base-émetteur et base-collecteur sont toutes deux polarisées en direct.

3.3.3

courant résiduel

courant inverse

courant inverse de la jonction base-collecteur ou de la jonction base-émetteur

3.3.4

résistance de saturation

résistance entre les bornes du collecteur et de l'émetteur dans des conditions spécifiées de courant de base et de courant collecteur lorsque ce dernier est limité par le circuit extérieur

Note 1 à l'article La résistance de saturation peut être déterminée soit comme le rapport entre la tension totale et le courant total, soit comme le rapport entre la tension différentielle et le courant différentiel; il convient d'indiquer la méthode de détermination.

3.3.5

capacité de transition de l'émetteur

portion de la capacité d'une jonction émetteur-base qui est associée à sa couche diélectrique

Note 1 à l'article La capacité de transition de l'émetteur est fonction de la différence totale de potentiel dans la couche diélectrique.

3.3.6

capacité de transition du collecteur

portion de la capacité d'une jonction collecteur-base qui est associée à sa couche diélectrique

Note 1 à l'article La capacité de transition du collecteur est fonction de la différence totale de potentiel dans la couche diélectrique.

3.3.7

temps de commutation

pour les transistors bipolaires, la forme d'onde d'entrée est le courant de base et la forme d'onde de sortie est le courant collecteur. Les limites inférieure et supérieure sont habituellement 10 % et 90 % de l'amplitude

3.3.7.1

temps de retard à l'établissement

temps de montée

temps de stockage des porteurs

temps de descente

$t_{d(on)}$, t_r , t_s et t_f

voir IEC 60050-521:2002,521-05-21, IEC 60050-521:2002,521-05-22, IEC 60050-521:2002,521-05-23, IEC 60050-521:2002,521-05-24

3.3.7.2

temps total d'établissement

temps écoulé entre un changement de fonction échelon du niveau de signal d'entrée et l'instant auquel la grandeur du signal aux bornes de sortie atteint une limite supérieure spécifiée lorsque le dispositif à semi-conducteur commute de son état non-conducteur vers son état conducteur. Les limites inférieure et supérieure sont habituellement 10 % et 90 % de l'amplitude

3.3.7.3

temps total de coupure

temps écoulé entre un changement de fonction échelon du niveau de signal d'entrée et l'instant auquel la grandeur du signal aux bornes de sortie atteint une limite inférieure spécifiée lorsque le dispositif à semi-conducteur commute de son état conducteur vers son état non-conducteur. Les limites inférieure et supérieure sont habituellement 10 % et 90 % de l'amplitude

3.3.8

tension de maintien collecteur-émetteur

$V_{CE(SUS)}$

tension de claquage collecteur-émetteur aux valeurs les plus élevées du courant collecteur lorsque la tension de claquage est relativement constante sur toute la décroissance du courant collecteur pour une terminaison spécifiée entre les bornes de base et d'émetteur

3.3.9

énergie d'établissement (par impulsion)

E_{on}

énergie dissipée dans un transistor pendant l'établissement

3.3.10**énergie de coupure (par impulsion)** **E_{off}**

énergie dissipée dans un transistor pendant la coupure

3.3.11**fréquence maximale d'oscillation** **f_{max}**

fréquence maximale à laquelle on peut faire osciller un transistor dans des conditions spécifiées

Note 1 à l'article Cette fréquence se rapproche de celle à laquelle le gain en puissance disponible maximal a diminué jusqu'à l'unité.

3.3.12**fréquence de transition** **f_T** produit du module du rapport de transfert direct du courant, sortie en court-circuit, pour de petits signaux, en montage émetteur commun $|h_{21e}|$ par la fréquence de mesure, cette fréquence étant choisie de telle façon que $|h_{21e}|$ décroisse sensiblement à raison de 6 dB/octave**3.3.13****fréquence du rapport de transfert unité du courant** **f_1** fréquence à laquelle le module du rapport de transfert direct du courant, sortie en court-circuit, pour de petits signaux, en montage émetteur commun $|h_{21e}|$ a diminué jusqu'à l'unité**3.3.14****rapport de transfert****3.3.14.1****rapport de transfert direct du courant, sortie en court-circuit, pour de petits signaux**

rapport du courant alternatif de sortie et de la petite variation amortie du courant sinusoïdal d'entrée qui le produit, pour de petits signaux, la sortie étant court-circuitée pour le courant alternatif

3.3.14.2**valeur statique du rapport de transfert direct du courant**

rapport du courant de sortie continu (permanent) au courant d'entrée continu (permanent), la tension de sortie étant maintenue constante

3.3.14.3**rapport de transfert intrinsèque direct du courant (pour de grands signaux)**

différence entre le courant continu (permanent) du collecteur et le courant résiduel collecteur-base, divisée par la somme du courant continu (permanent) de la base et du courant résiduel collecteur-base à une valeur constante spécifiée de la tension collecteur-émetteur

3.3.14.4**rapport de transfert inverse de la tension, entrée en circuit ouvert, pour de petits signaux**

rapport de la tension alternative apparaissant entre les bornes d'entrée quand elles sont en circuit ouvert, en courant alternatif, à la tension alternative appliquée aux bornes de sortie, pour de petits signaux

3.3.14.5**rapport des courants transitoires en régime de saturation (d'un transistor de commutation)**

quotient du courant collecteur brusquement demandé à un transistor par le courant de base minimal nécessaire pour maintenir le transistor en régime de saturation

3.3.15**rapport de résistances (d'un transistor à résistances de polarisation)**

rapport des valeurs de la résistance de polarisation 2 et de la résistance de polarisation 1

3.3.16**tension d'entrée (d'un transistor à résistances de polarisation)**

tension entre la borne d'entrée et la borne «commun» du dispositif

3.3.17**tension d'entrée à l'état bloqué (d'un transistor à résistances de polarisation)**

tension d'entrée à laquelle le courant de sortie a atteint sa valeur spécifiée pour l'état bloqué

3.3.18**tension d'entrée à l'état passant (d'un transistor à résistances de polarisation)**

tension d'entrée à laquelle le courant de sortie a atteint sa valeur spécifiée pour l'état passant

3.3.19**tension de sortie (d'un transistor à résistances de polarisation)**

tension entre la borne de sortie et la borne «commun» du dispositif

3.3.20**courant de sortie à l'état bloqué (d'un transistor à résistances de polarisation)**

courant pénétrant dans la borne de sortie dans l'état bloqué

3.3.21**tension de sortie à l'état passant (d'un transistor à résistances de polarisation)**

courant pénétrant dans la borne de sortie en tension de sortie à l'état bloqué avec les valeurs spécifiées de I_i et I_o de telle sorte que le transistor soit dans son état passant spécifié

4 Symboles littéraux**4.1 Généralités**

Le plus souvent, les symboles littéraux existants sont ajoutés aux termes dans les titres. Lorsque plusieurs formes distinctives existent, la forme la plus couramment utilisée est donnée.

Le paragraphe 4.2 de l'IEC 60747-1:2006 s'applique.

4.2 Indices supplémentaires

En supplément à la liste des indices généraux recommandés donnée dans l'Article 4 de l'IEC 60747-1:2006, les indices suivants sont recommandés pour les transistors bipolaires:

B, b	=	base
C, c	=	collecteur
E, e	=	émetteur
fl	=	flottant
pt	=	pénétration (perçage)
R, r (pas comme premier indice)	=	résistance spécifiée
sat	=	saturation
X	=	circuit spécifié
s	=	stockage
T	=	transition

4.3 Listes des symboles littéraux

4.3.1 Généralités

Les symboles littéraux contenus dans la liste suivante sont recommandés pour être utilisés dans le domaine des transistors bipolaires; ils ont été établis en accord avec les règles générales indiquées dans l'Article 4 de l'IEC 60747-1:2006.

4.3.2 Tensions

Nom et désignation	Symbole littéral	Remarques
Tension continue collecteur-base	V_{CB}	
Tension continue collecteur-émetteur	V_{CE}	
Tension continue émetteur-base	V_{EB}	
Tension continue base-émetteur	V_{BE}	
Tension (continue) collecteur-base avec $I_E = 0$ I_C spécifié	V_{CBO}	
Tension (continue) émetteur-base avec $I_C = 0$ I_E spécifié	V_{EBO}	
Tension (continue) collecteur-émetteur avec $I_B = 0$ I_C spécifié	V_{CEO}	
Tension (continue) collecteur-émetteur (c.c.) avec $R_{BE} = R$ I_C spécifié	V_{CER}	
Tension (continue) collecteur-émetteur avec $V_{BE} = 0$ I_C spécifié	V_{CES}	
Tension (continue) collecteur-émetteur (c.c.) avec $V_{BE} = X$ spécifié (jonction émetteur-base polarisée en inverse) I_C spécifié	V_{CEX}	
Tension flottante émetteur-base avec $I_E = 0$ V_{CB} spécifié	V_{EBfl}	
Tension de pénétration (tension de perçage)	V_{pt}	
Tension de saturation collecteur-émetteur avec I_B spécifié I_C spécifié	V_{CEsat}	
Tension de saturation, base-émetteur avec I_B spécifié I_C spécifié	V_{BEsat}	

4.3.3 Courants

Nom et désignation	Symbole littéral	Remarques
Courant continu de la base	I_B	
Courant continu du collecteur	I_C	
Courant continu de l'émetteur	I_E	
Courant résiduel du collecteur avec $I_E = 0$ V_{CB} spécifié	I_{CBO}	
Courant résiduel du collecteur avec $I_B = 0$ V_{CE} spécifié	I_{CEO}	
Courant résiduel de l'émetteur avec $I_C = 0$ V_{EB} spécifié	I_{EBO}	
Courant résiduel du collecteur avec $R_{BE} = R$ V_{CE} spécifié	I_{CER}	
Courant résiduel du collecteur avec $V_{BE} = 0$ V_{CE} spécifié	I_{CES}	
Courant résiduel du collecteur avec $V_{BE} = X$ V_{CE} spécifié	I_{CEX}	
Courant résiduel de la base avec $V_{BE} = X$ V_{BE} spécifié	I_{BEX}	

4.3.4 Puissances

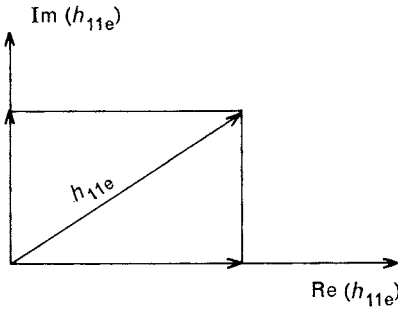
Nom et désignation	Symbole littéral	Remarques
Puissance dissipée au collecteur avec T_a ou T_c spécifié	P_C	
Puissance totale d'entrée (continue ou moyenne) de toutes les électrodes avec T_a ou T_c spécifiée	P_{tot}	

4.3.5 Paramètres électriques

4.3.5.1 Paramètres statiques (spécifiés pour des conditions de polarisation)

Nom et désignation	Symbole littéral	Remarques
Valeur statique du rapport de transfert direct du courant (en montage émetteur commun)	h_{21E} ou h_{FE}	$h_{21E} = \frac{I_C}{I_B} = \frac{I_E}{I_B} - 1$ avec $V_{CE} = \text{constante}$
Valeur statique de la résistance d'entrée (en montage émetteur commun)	h_{11E} ou h_{IE}	$h_{11E} = \frac{V_{BE}}{I_B}$ avec $V_{CE} = \text{constante}$

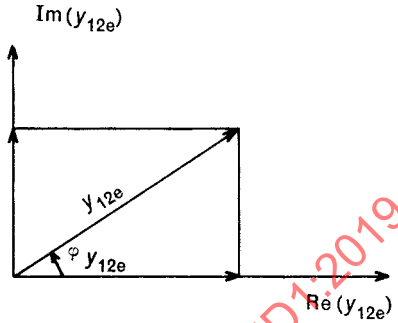
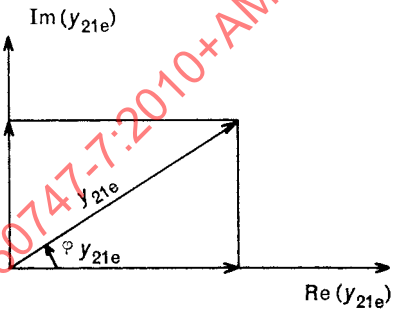
4.3.5.2 Paramètres pour signaux de faible puissance (spécifiés pour des conditions de polarisation et de fréquence)

Nom et désignation	Symbole littéral	Remarques
Valeur de l'impédance d'entrée, sortie en court-circuit pour de petits signaux: – en montage émetteur commun – en montage base commune	h_{11e} ou h_{ie} h_{11b} ou h_{ib}	$h_{11e} = \frac{V_{be}}{I_b}$ avec $V_{CE} = \text{constante}$ $h_{11b} = \frac{V_{eb}}{I_e}$ avec $V_{cb} = \text{constante}$
Valeur du rapport de transfert inverse de la tension, entrée en circuit ouvert, pour de petits signaux: – en montage émetteur commun – en montage base commune	h_{12e} ou h_{re} h_{12b} ou h_{rb}	$h_{12e} = \frac{V_{be}}{V_{ce}}$ avec $I_b = \text{constante}$ $h_{12b} = \frac{V_{eb}}{V_{cb}}$ avec $I_e = \text{constante}$
Valeur du rapport de transfert direct du courant, sortie en court-circuit, pour de petits signaux: – en montage émetteur commun – en montage base commune	h_{21e} ou h_{fe} h_{21b} ou h_{fb}	$h_{21e} = \frac{I_c}{I_b}$ avec $V_{ce} = \text{constante}$ $h_{21b} = \frac{I_c}{I_e}$ avec $V_{cb} = \text{constante}$
Valeur de l'admittance de sortie, entrée en circuit ouvert, pour de petits signaux: – en montage émetteur commun – en montage base commune	h_{22e} ou h_{oe} h_{22b} ou h_{ob}	$h_{22e} = \frac{I_c}{V_{ce}}$ avec $I_b = \text{constante}$ $h_{22b} = \frac{I_c}{V_{cb}}$ avec $I_e = \text{constante}$
Partie réelle de l'impédance d'entrée, sortie en court-circuit, pour de petits signaux: – en montage émetteur commun – en montage base commune	$\text{Re}(h_{11e})$ $\text{Re}(h_{11b})$	$h_{11e} = \text{Re}(h_{11e}) + \text{Im}(h_{11e})$ $h_{11b} = \text{Re}(h_{11b}) + \text{Im}(h_{11b})$
Partie imaginaire de l'impédance d'entrée, sortie en court-circuit, pour de petits signaux: – en montage émetteur commun – en montage base commune	$\text{Im}(h_{11e})$ $\text{Im}(h_{11b})$	
Capacité d'entrée, sortie en court-circuit, pour le courant alternatif: – en montage émetteur commun – en montage base commune	C_{11es} ou C_{ies} C_{11bs} ou C_{ibs}	$h_{11e} \cong \text{Re}(h_{11e}) + \frac{1}{j\omega C_{11es}}$ $h_{11b} \cong \text{Re}(h_{11b}) + \frac{1}{j\omega C_{11bs}}$
Capacité d'entrée, sortie en circuit ouvert, pour le courant alternatif: – en montage émetteur commun – en montage base commune	C_{11eo} ou C_{ieo} C_{11bo} ou C_{ibo}	

4.3.5.2 (suite)

Nom et désignation	Symbole littéral	Remarques
Capacité de sortie, entrée en circuit ouvert, pour le courant alternatif: – en montage émetteur commun – en montage base commune	C_{22eo} ou C_{oeo} C_{22bo} ou C_{obo}	$h_{22e} = \text{Re}(h_{22e}) + j\omega C_{22eo}$ $h_{22b} = \text{Re}(h_{22b}) + j\omega C_{22bo}$
Capacité de sortie, entrée en court-circuit, pour le courant alternatif: – en montage émetteur commun – en montage base commune	C_{22es} ou C_{oes} C_{22bs} ou C_{obs}	$y_{22e} = \text{Re}(y_{22e}) + j\omega C_{22es}$ $y_{22b} = \text{Re}(y_{22b}) + j\omega C_{22bs}$
Capacité de transfert inverse, entrée en court-circuit, pour le courant alternatif: – en montage émetteur commun – en montage base commune	C_{12es} ou C_{res} C_{12bs} ou C_{rbs}	
Capacité collecteur-base des transistors à sorties de dispositifs isolés, avec un conducteur de blindage séparé	C_{ocb}	
Valeur de l'admittance d'entrée, sortie en court-circuit, pour de petits signaux: – en montage émetteur commun – en montage base commune	y_{11e} ou y_{ie} y_{11b} ou y_{ib}	$y_{11e} = \frac{I_b}{V_{be}}$ avec $V_{ce} = \text{constante}$ et $y_{11e} = \frac{1}{h_{11e}}$ $y_{11b} = \frac{I_e}{V_{eb}}$ avec $V_{cb} = \text{constante}$ et $y_{11b} = \frac{1}{h_{11b}}$
Valeur de l'admittance de transfert inverse, entrée en court-circuit, pour de petits signaux: – en montage émetteur commun – en montage base commune	y_{12e} ou y_{re} y_{12b} ou y_{rb}	$y_{12e} = \frac{I_b}{V_{ce}}$ avec $V_{be} = \text{constante}$ $y_{12b} = \frac{I_e}{V_{cb}}$ avec $V_{eb} = \text{constante}$
Valeur de l'admittance de transfert direct, sortie en court-circuit, pour de petits signaux: – en montage émetteur commun – en montage base commune	y_{21e} ou y_{fe} y_{21b} ou y_{fb}	$y_{21e} = \frac{I_c}{V_{be}}$ avec $V_{ce} = \text{constante}$ $y_{21b} = \frac{I_c}{V_{eb}}$ avec $V_{cb} = \text{constante}$
Valeur de l'admittance de sortie, entrée en court-circuit, pour de petits signaux: – en montage émetteur commun – en montage base commune	y_{22e} ou y_{oe} y_{22b} ou y_{ob}	$y_{22e} = \frac{I_c}{V_{ce}}$ avec $V_{be} = \text{constante}$ $y_{22b} = \frac{I_c}{V_{cb}}$ avec $V_{eb} = \text{constante}$

4.3.5.2 (suite)

Nom et désignation	Symbole littéral	Remarques
Module de l'admittance de transfert inverse, entrée en court-circuit – en montage émetteur commun – en montage base commune	$ y_{12e} $ ou $ y_{re} $ $ y_{12b} $ ou $ y_{rb} $	
Phase de l'admittance de transfert inverse, entrée en court-circuit: – en montage émetteur commun – en montage base commune	φ_{y12e} ou φ_{yre} φ_{y12b} ou φ_{yrb}	
Module de l'admittance de transfert direct, sortie en court-circuit: – en montage émetteur commun – en montage base commune	$ y_{21e} $ ou $ y_{fe} $ $ y_{21b} $ ou $ y_{fb} $	
Phase de l'admittance de transfert direct, sortie en court-circuit: – en montage émetteur commun – en montage base commune	φ_{y21e} ou φ_{yfe} φ_{y21b} ou φ_{yfb}	
Coefficient de réflexion d'entrée: – en montage émetteur commun – en montage base commune – en montage collecteur commun	s_{11e} ou s_{ie} s_{11b} ou s_{ib} s_{11c} ou s_{ic}	
Coefficient de réflexion de sortie: – en montage émetteur commun – en montage base commune – en montage collecteur commun	s_{22e} ou s_{oe} s_{22b} ou s_{ob} s_{22c} ou s_{oc}	
Coefficient de transmission directe: – en montage émetteur commun – en montage base commune – en montage collecteur commun	s_{21e} ou s_{fe} s_{21b} ou s_{fb} s_{21c} ou s_{fc}	
Coefficient de transmission inverse: – en montage émetteur commun – en montage base commune – en montage collecteur commun	s_{12e} ou s_{re} s_{12b} ou s_{rb} s_{12c} ou s_{rc}	

4.3.5.3 Paramètres du circuit équivalent hybride en π modifié

NOTE Ce circuit équivalent constitue seulement une approximation du premier ordre, valable pour la plupart des transistors dans un certain domaine de fréquences.

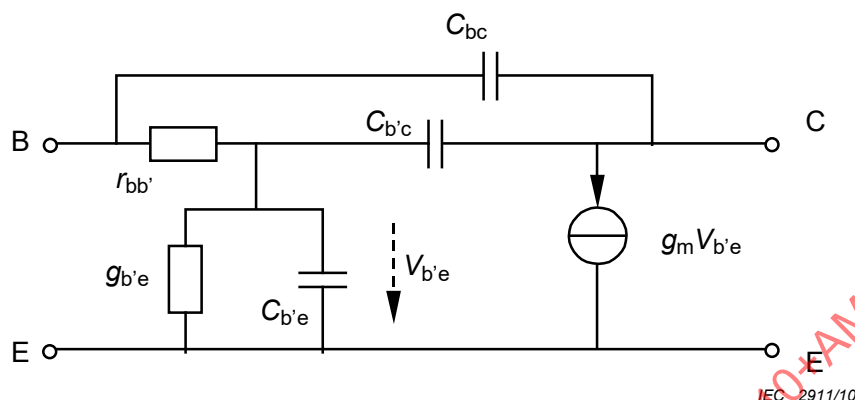


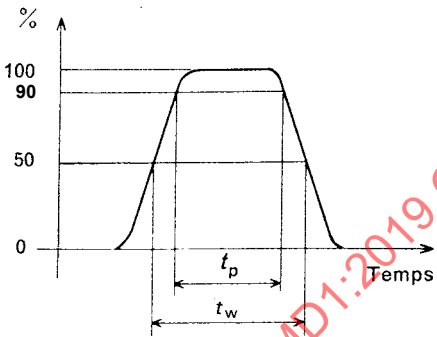
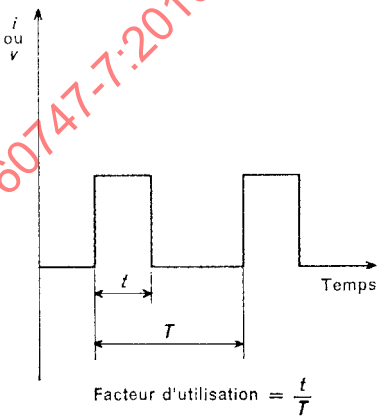
Figure 2 – Circuit hybride équivalent en π modifié

Nom et désignation	Symbole littéral	Remarques
Résistance intrinsèque de base	$r_{bb'}$	
Conductance base intrinsèque-émetteur	$g_{b'e}$	
Capacité base intrinsèque-émetteur	$C_{b'e}$	
Capacité base intrinsèque-collecteur	$C_{b'c}$	
Transconductance intrinsèque	g_m	
Capacité base-collecteur	C_{bc}	

4.3.6 Paramètres de fréquence

Nom et désignation	Symbole littéral	Remarques
Fréquence de coupure:		
– en montage émetteur commun	f_{h21e} ou f_{hfe}	
– en montage base commune	f_{h21b} ou f_{hfb}	
– en montage collecteur commun	f_{h21c} ou f_{hfc}	
Fréquence du rapport de transfert unité du courant (fréquence unité)	f_1	$f_1 = f$ pour $ h_{21e} = 1$
Fréquence de transition	f_T	$f_T = f \times h_{21e} $ (h_{21e} est mesuré dans une région de décroissance avec une pente de 6 dB/octave)
Fréquence maximale d'oscillation	f_{max}	
Fréquence pour laquelle le coefficient de transmission direct est égal à l'unité:		
– en montage émetteur commun	f_{se}, f_{1se}	$f_{se} = f$ pour $ s_{21e} = 1$
– en montage base commune	f_{sb}, f_{1sb}	$f_{sb} = f$ pour $ s_{21b} = 1$
– en montage collecteur commun	f_{sc}, f_{1sc}	$f_{sc} = f$ pour $ s_{21c} = 1$

4.3.7 Paramètres de commutation

Nom et désignation	Symbole littéral	Remarques
Durée moyenne d'une impulsion	t_w	 The graph shows a pulse waveform on a coordinate system where the vertical axis is percentage (%) and the horizontal axis is time (Temps). The pulse rises from 0% to 100%, remains at 100% for a duration t_p, and then falls back to 0%. The average duration t_w is indicated as the time interval during which the pulse is above 50% of its peak value.
Durée d'une impulsion	t_p	
Facteur d'utilisation	D, δ	 The graph shows a square wave pulse on a coordinate system where the vertical axis is current or voltage (i ou v) and the horizontal axis is time (Temps). The pulse has a duration t and a period T. The duty cycle is represented by the ratio t/T. Facteur d'utilisation = $\frac{t}{T}$

4.3.7 (suite)

Nom et désignation	Symbole littéral	Remarques
Retard à la croissance	t_d	
Temps de croissance	t_r	
Retard à la décroissance	t_s	
Temps de décroissance	T_f	
Temps total d'établissement	t_{on}	$t_d + t_r$
Temps total de coupure	t_{off}	$t_s + t_f$
Charge stockée	Q_s	
Rapport des courants transitoires en régime de saturation	h_{21Esat} ou h_{FEsat}	
Résistance de saturation collecteur-émetteur: – valeur pour de petits signaux – valeur pour de grands signaux	r_{cesat} r_{CEsat}	

4.3.8 Énergies

Nom et désignation	Symbole littéral	Remarques
Énergie d'établissement	E_{on}	L'énergie est toujours par impulsion.
Énergie de coupure	E_{off}	

4.3.9 Grandeurs diverses

Nom et désignation	Symbole littéral	Remarques
Bruit	N, n	
Facteur de bruit	F, F_n	
Courant de bruit	I_n	
Tension de bruit	V_n	
Puissance de bruit	P_n	
Largeur de bande de bruit effective	B	
Amplification	A	
Amplification en courant	$A_I A_i$	
Amplification en tension	$A_V A_v$	
Gain	G	
Gain de puissance	$G_P G_p$	
Gain d'insertion en puissance	$G_I G_i$	
Gain composite en puissance	$G_T G_t$	
Gain disponible en puissance	$G_A G_a$	
Efficacité	η	
Efficacité du collecteur	η_c	
Rendement en puissance ajoutée	η_{add}	Voir l'Article 7 de l'IEC 60747-4:2007. L'abréviation "PAE" est toujours couramment utilisée pour «power added efficiency» (rendement en puissance ajoutée).

4.3.10 Transistors bipolaires appariés

Nom et désignation	Symbole littéral	Remarques
Rapport des valeurs statiques des rapports de transfert direct du courant en émetteur commun	h_{FE1}/h_{FE2} h_{21E1}/h_{21E2}	La plus faible des deux valeurs est prise comme numérateur.
Différence entre les tensions base-émetteur	$V_{BE1} - V_{BE2}$	La plus faible valeur est soustraite de la plus forte valeur.
Variation de la différence des tensions base-émetteur entre deux températures	$ \Delta(V_{BE1} - V_{BE2}) _{\Delta T}$	

4.3.11 Transistor à résistances de polarisation

Nom et désignation	Symbole littéral	Remarques
Résistance de polarisation 1	r_1	
Résistance de polarisation 2	r_2	
Courant de sortie à l'état bloqué	$I_{O(off)}$	Correspond à I_{CEX} du transistor bipolaire.
Tension d'entrée à l'état bloqué	$V_{I(off)}$	
Tension d'entrée à l'état passant	$V_{I(on)}$	
Tension de sortie à l'état passant	$V_{O(on)}$	Correspond à V_{CEsat} du transistor bipolaire.

5 Valeurs assignées et caractéristiques essentielles

5.1 Généralités

Plusieurs des valeurs assignées et des caractéristiques doivent être indiquées pour une température de 25 °C et pour une autre température spécifiée.

5.2 Transistors en petits signaux

5.2.1 Valeurs assignées (valeurs limites)

5.2.1.1 Températures

Valeurs minimale et maximale des températures de fonctionnement, température ambiante ou de boîtier ou température virtuelle de jonction (T_a ou T_c ou T_{vj}).

Valeurs minimale et maximale des températures de stockage (T_{stg}).

5.2.1.2 Tensions et courants

Les valeurs assignées de tension et de courant indiquées doivent couvrir le fonctionnement du dispositif dans le domaine spécifié de températures de fonctionnement. Si ces valeurs assignées (par exemple courant direct, tension inverse, etc.) dépendent de la température, cette dépendance doit être indiquée et les valeurs ci-après doivent être énoncées.

5.2.1.2.1 Tension collecteur-base maximale, l'émetteur étant en circuit ouvert (V_{CBO})

5.2.1.2.2 Tension collecteur-émetteur maximale pour un courant de base nul (V_{CEO})

5.2.1.2.3 Tension inverse maximale émetteur-base pour un courant de collecteur nul (V_{EBO})

5.2.1.2.4 Courant maximal du collecteur (I_C)

5.2.1.2.5 Courant maximal de l'émetteur (s'il y a lieu) (I_E)

5.2.1.2.6 Courant maximal de la base (s'il y a lieu) (I_B)

5.2.1.3 Puissance dissipée (P_{tot} ou P_C)

Puissance dissipée totale maximale (P_{tot} ou P_C), et lorsque la résistance thermique n'est donnée dans les caractéristiques, puissance dissipée totale maximale en fonction de la température dans la plage de températures de fonctionnement.

Toutes exigences spéciales en relation avec les conditions de ventilation et/ou de montage doivent être indiquées.

5.2.2 Caractéristiques

5.2.2.1 Généralités

Les valeurs doivent être énoncées à une tension et/ou à un courant choisis dans la liste en 5.9 de l'IEC 60747-1:2006.

5.2.2.2 Courant résiduel collecteur-base (courant inverse) (I_{CBO})

Valeur maximale à la tension collecteur-base maximale assignée. Valeur maximale pour la tension collecteur-base maximale spécifiée, pour une température élevée et pour une dissipation de puissance approximativement nulle.

5.2.2.3 Courant résiduel émetteur-base (courant inverse) (I_{EBO})

Valeur maximale et à une tension émetteur-base spécifiée.

5.2.2.4 Tension de saturation collecteur-émetteur (V_{CEsat})

Valeur maximale, s'il y a lieu, et à des valeurs spécifiées des courants de collecteur et de base.

5.2.2.5 Tension base-émetteur (V_{BE})

S'il y a lieu, valeur maximale à un courant collecteur spécifié et une tension collecteur-émetteur spécifiée.

5.2.2.6 Valeur statique du rapport de transfert direct du courant en montage émetteur commun (h_{21E})

Valeur minimale et, s'il y a lieu, valeur maximale à une tension collecteur-émetteur spécifiée et un courant collecteur spécifié.

5.2.2.7 Paramètres pour signaux de faible puissance (montage émetteur commun)

h_{11e} ou h_{ie} = résistance d'entrée, la sortie étant court-circuitée pour le courant alternatif (s'il y a lieu)

valeurs minimale et maximale

h_{21e} ou h_{fe} = rapport de transfert direct du courant, la sortie étant court-circuitée pour le courant alternatif (s'il y a lieu)

valeurs minimale et maximale

h_{22e} ou h_{oe} = conductance de sortie, l'entrée étant court-circuitée pour le courant alternatif (s'il y a lieu)

valeur maximale

5.2.2.8 Fréquence de transition (f_T)

S'il y a lieu, valeurs minimales de f_T pour des valeurs spécifiées du courant collecteur et de la tension collecteur-émetteur.

5.2.2.9 Capacité de sortie (C_{ob}) ou capacité collecteur-base (C_{cb})

Valeur maximale à une fréquence et à une tension collecteur-base spécifiées.

NOTE La méthode de mesure à trois bornes est valide pour C_{cb} et la méthode de mesure à deux bornes est valide pour C_{ob} .

5.2.2.10 Facteur de bruit (s'il y a lieu)

Valeur maximale dans des conditions spécifiées de gamme de fréquences, de polarisation et d'impédance de source.

5.2.2.11 Résistance thermique

Valeur maximale, lorsque la température de jonction virtuelle est spécifiée en 5.2.1.1.

5.2.2.12 Caractéristiques spécifiques des transistors bipolaires appariés, utilisés dans les applications différentielles en basse fréquence

5.2.2.12.1 Rapport des valeurs statiques des rapports de transfert du courant direct en émetteur commun

Valeur minimale du rapport h_{FE1}/h_{FE2} , où h_{FE1} et h_{FE2} sont les valeurs statiques du rapport de transfert direct du courant en émetteur commun de chaque transistor, pour une tension (V_{CE}) et un courant (I_C) spécifiés.

NOTE Il convient que ce rapport soit le quotient de la plus petite valeur par la plus grande.

5.2.2.12.2 Différence entre les tensions base-émetteur

Valeur absolue maximale de la différence entre les tensions base-émetteur des deux transistors, pour une tension (V_{CE}) et un courant (I_C) spécifiés.

5.2.2.12.3 Variation de la différence des tensions base-émetteur entre deux températures

$$|\Delta(V_{BE1} - V_{BE2})|_{\Delta T}$$

Valeur absolue maximale de la variation de la différence des tensions base-émetteur (décrite en 5.2.2.11.2) entre deux températures spécifiées, pour une même tension (V_{CE}) et un même courant (I_C) spécifiés.

5.2.2.12.4 Courants de collecteur appariés

Rapport maximal des valeurs de courants de collecteur (I_{C2}/I_{C1}) avec une tension commune collecteur-émetteur, un courant de base partagé total et la température de boîtier ou température ambiante.

5.3 Transistors de puissance linéaire

5.3.1 Valeurs assignées (valeurs limites)

5.3.1.1 Températures

Valeurs minimale et maximale des températures de fonctionnement, température ambiante ou de boîtier ou température virtuelle de jonction (T_a ou T_c ou T_{vj}).

Valeurs minimale et maximale des températures de stockage (T_{stg}).

5.3.1.2 Tensions et courants

Les valeurs assignées de tension et de courant indiquées doivent couvrir le fonctionnement du dispositif dans la plage assignée de températures de fonctionnement. Si ces valeurs assignées (par exemple courant direct, tension inverse, etc.) dépendent de la température, cette dépendance doit être indiquée.

Les valeurs assignées suivantes de tension et de courant s'appliquent à la fois aux valeurs continues et aux valeurs de crête.

5.3.1.2.1 Tension collecteur-base maximale, l'émetteur étant en circuit ouvert (V_{CBO})

5.3.1.2.2 Tension collecteur-émetteur maximale pour un courant de base nul (V_{CEO})

5.3.1.2.3 Tension inverse maximale émetteur-base pour un courant de collecteur nul (V_{EBO})

5.3.1.2.4 Courant maximal du collecteur (I_C)

5.3.1.2.5 Courant maximal de l'émetteur (s'il y a lieu) (I_E)

5.3.1.2.6 Courant maximal de la base (I_B)

5.3.1.3 Puissance dissipée (P_{tot} ou P_C)

Puissance dissipée totale maximale (P_{tot} ou P_C), et lorsque la résistance thermique n'est pas donnée dans les caractéristiques, puissance dissipée totale maximale en fonction de la température dans la plage de températures de fonctionnement.

Toutes exigences spéciales en relation avec les conditions de ventilation et/ou de montage doivent être indiquées.

5.3.2 Caractéristiques

5.3.2.1 Généralités

Les valeurs doivent être énoncées à une tension et/ou à un courant choisis dans la liste en 5.9 de l'IEC 60747-1:2006.

5.3.2.2 Courant résiduel collecteur-base (I_{CBO})

Valeur maximale à la tension collecteur-base maximale assignée.

Valeur maximale pour une tension collecteur-base spécifiée, pour une température de fonctionnement élevée et pour une dissipation de puissance approximativement nulle, l'émetteur étant en circuit ouvert.

5.3.2.3 Tension directe base-émetteur (V_{BE})

Valeur typique et, s'il y a lieu, valeur maximale à un courant collecteur et une tension collecteur-émetteur spécifiés.

5.3.2.4 Tension de saturation collecteur-émetteur (V_{CEsat})

Valeur maximale à une valeur élevée spécifiée du courant collecteur et un courant de base spécifié.

5.3.2.5 Valeur statique du rapport de transfert direct du courant en montage émetteur commun (h_{21E})

Valeurs minimale et maximale à une faible valeur spécifiée de la tension collecteur-émetteur et une valeur élevée spécifiée soit du courant émetteur, soit du courant collecteur.

Quand la composante I_{CBO} n'est pas négligeable, le rapport de transfert intrinsèque direct $|h_{21EL}|$ du courant (pour de grands signaux) doit être énoncé.

5.3.2.6 Fréquence de transition f_T ou valeur $|h_{21e}|$ à une fréquence élevée spécifiée

Soit:

valeurs typique et minimale de f_T , pour des valeurs spécifiées du courant collecteur et de la tension collecteur-émetteur,

soit:

valeurs typique et minimale de $|h_{21e}|$ à une fréquence spécifiée dans la gamme où $|h_{21e}|$ décroît à raison de 6 dB/octave approximativement et pour des valeurs spécifiées du courant collecteur ou de la tension collecteur-émetteur.

En spécifiant $|h_{21e}|$, la fréquence doit être choisie de préférence dans la série 1, 2, 5 $\times 10^n$ Hz et il convient qu'elle soit telle que $|h_{21e}|$ soit dans la gamme de 2 à 10.

5.3.2.7 Capacité de sortie (C_{ob}) ou capacité collecteur-base (C_{cb})

Valeur maximale à 25 °C, à un courant continu d'émetteur nul, pour des valeurs spécifiées de la tension V_{CB} et de la fréquence.

NOTE La méthode de mesure à trois bornes est valide pour C_{cb} et la méthode de mesure à deux bornes est valide pour C_{ob} .

5.3.2.8 Résistance thermique maximale

Valeur maximale, lorsque la température de jonction virtuelle est spécifiée en 5.3.1.1.

5.4 Transistors de puissance haute fréquence pour applications en amplificateurs et en oscillateurs

5.4.1 Valeurs assignées (valeurs limites)

5.4.1.1 Températures

Valeurs minimale et maximale des températures de fonctionnement, température ambiante ou de boîtier ou température virtuelle de jonction (T_a ou T_c ou T_{vj}).

Valeurs minimale et maximale des températures de stockage (T_{stg}).

5.4.1.2 Tensions et courants

5.4.1.2.1 Tension collecteur-base maximale, l'émetteur étant en circuit ouvert (V_{CBO})

5.4.1.2.2 Tension maximale collecteur-émetteur dans une condition base-émetteur spécifiée (V_{CEX})

5.4.1.2.3 Tension inverse maximale émetteur-base pour un circuit collecteur ouvert (V_{EBO})

**5.4.1.2.4 Soit: courant collecteur maximal (valeur continue ou moyenne) (I_C ou $I_{C(AV)}$)
soit: courant émetteur maximal (valeur continue ou moyenne) (I_E ou $I_{E(AV)}$)**

5.4.1.2.5 Soit: courant collecteur de crête maximal (I_{CM}) soit: courant émetteur de crête maximal (I_{EM})

5.4.1.2.6 Courant de base maximal (valeur continue ou moyenne) (I_B ou $I_{B(AV)}$)

5.4.1.3 Puissance dissipée (P_{tot} ou P_C)

Puissance dissipée totale maximale (P_{tot} ou P_C), et lorsque la résistance thermique n'est pas donnée dans les caractéristiques, puissance dissipée totale maximale en fonction de la température dans la plage de températures de fonctionnement.