

NORME
INTERNATIONALE
INTERNATIONAL
STANDARD

CEI
IEC

60747-5-3

1997

AMENDEMENT 1
AMENDMENT 1
2002-03

Amendement 1

**Dispositifs discrets à semiconducteurs
et circuits intégrés –**

**Partie 5-3:
Dispositifs optoélectroniques –
Méthodes de mesure**

Amendment 1

**Discrete semiconductor devices
and integrated circuits –**

**Part 5-3:
Optoelectronic devices –
Measuring methods**

© IEC 2002 Droits de reproduction réservés — Copyright - all rights reserved

International Electrotechnical Commission, 3, rue de Varembé, PO Box 131, CH-1211 Geneva 20, Switzerland
Telephone: +41 22 919 02 11 Telefax: +41 22 919 03 00 E-mail: inmail@iec.ch Web: www.iec.ch



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

M

Pour prix, voir catalogue en vigueur
For price, see current catalogue

AVANT-PROPOS

Le présent amendement a été établi par le sous-comité 47E: Dispositifs discrets à semiconducteurs, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Le texte de cet amendement est issu des documents suivants:

FDIS	Rapport de vote
47E/210/FDIS	47E/215/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cet amendement.

Le comité a décidé que le contenu de la publication de base et de ses amendements ne sera pas modifié avant 2004. A cette date, la publication sera

- reconduite;
- supprimée;
- remplacée par une édition révisée, ou
- amendée.

Page 56

Ajouter les nouveaux paragraphes 5.8 et 5.15.2 suivants:

5.8 Courant de crête à l'état bloqué (I_{DRM})

a) Objet

Mesurer le courant de fuite direct entre les bornes de sortie à l'état bloqué dans des conditions spécifiées.

FOREWORD

This amendment has been prepared by subcommittee 47E: Discrete semiconductor devices, of IEC technical committee 47: Semiconductor devices.

The text of this amendment is based on the following documents:

FDIS	Report on voting
47E/210/FDIS	47E/215/RVD

Full information on the voting for the approval of this amendment can be found in the report on voting indicated in the above table.

The committee has decided that the contents of the base publication and its amendments will remain unchanged until 2004. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or
- amended.

Page 57

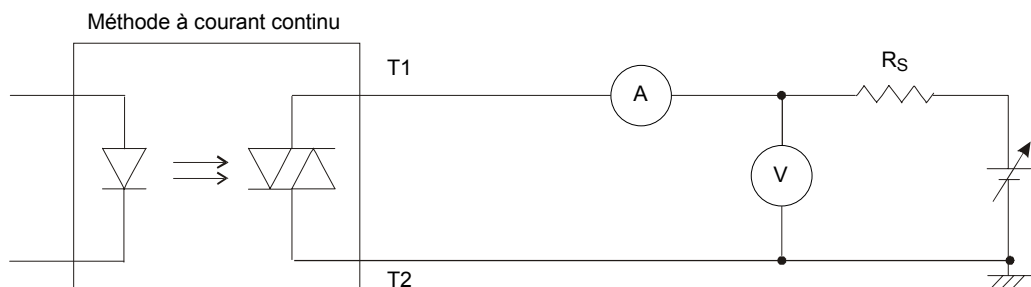
Add the following new subclauses 5.8 to 5.15.2:

5.8 Peak off-state current (I_{ORM})

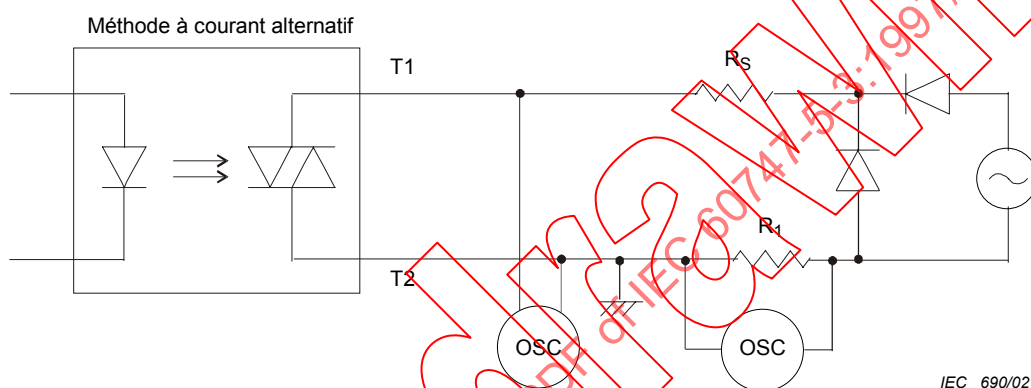
a) Purpose

To measure the forward leakage current between the output terminals in off-state under specified conditions.

b) Schéma de circuit



IEC 689/02



IEC 690/02

R_s Résistance à limitation de courant
 R_1 Résistance à détection de courant

Figure 26 – Circuit de mesure pour courant de crête à l'état bloqué

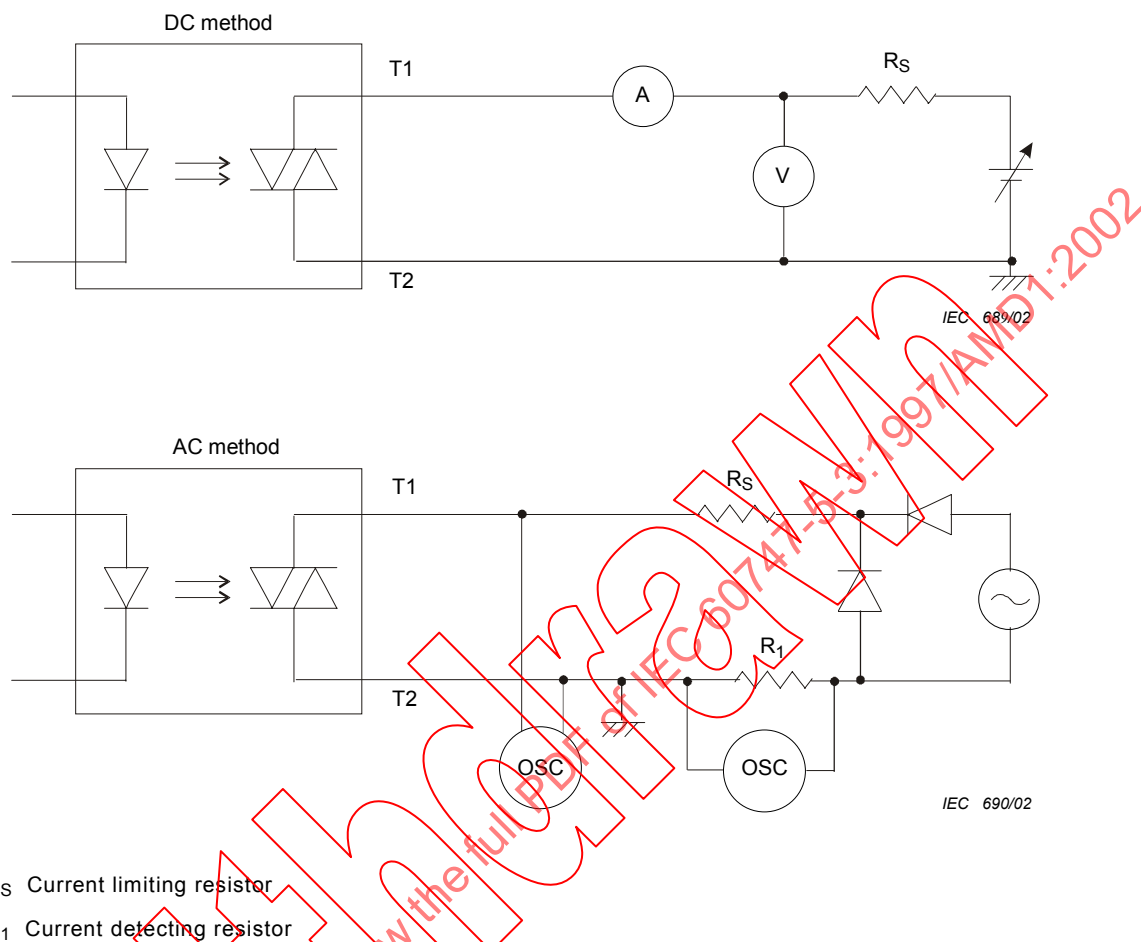
c) Procédure de mesure

1) Méthode à courant continu

Le courant de crête à l'état bloqué (I_{DRM}) est mesuré avec la tension directe à l'état bloqué spécifiée qui est appliquée entre les bornes de sortie à l'état bloqué.

Le courant de crête à l'état bloqué (I_{DRM}) est mesuré à nouveau avec la polarité inverse des bornes de sortie (T1, T2) au moyen de l'application du courant/de la tension inverse entre les bornes.

b) Circuit diagram

**Figure 26 – Measurement circuit for peak off-state current**

c) Measurement procedure

1) DC method

The peak off-state current (I_{DRM}) is measured with the specified forward off-state voltage which is applied between the output terminals in off-state.

The peak off-state current (I_{DRM}) is measured again with inverted polarity of the output terminals (T1, T2) by applying the reverse voltage/current between the terminals.

2) Méthode à courant alternatif

Le courant de crête à l'état bloqué (I_{DRM}) est mesuré à la tension de crête à l'état bloqué spécifiée avec la tension à courant alternatif à rectification à simple alternance avec la fréquence de ligne à courant alternatif commerciale, qui est appliquée entre les bornes de sortie à l'état bloqué.

Le courant de crête à l'état bloqué (I_{DRM}) est mesuré à nouveau avec la polarité inverse des bornes de sortie (T1, T2) au moyen de l'application du courant/de la tension inverse entre les bornes.

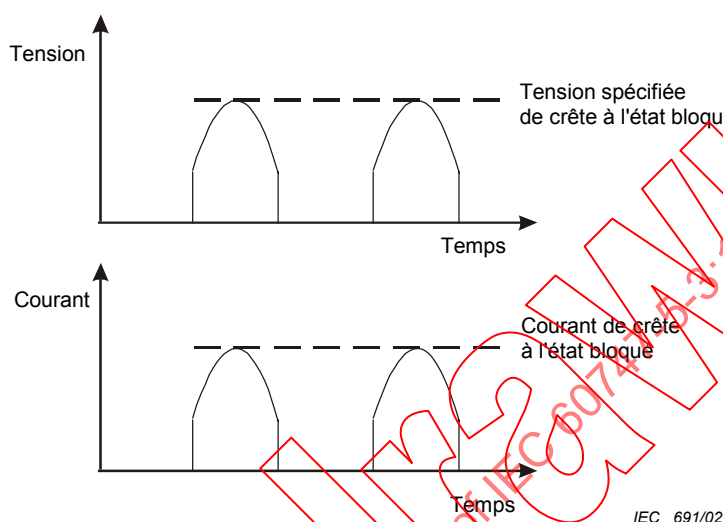


Figure 27 – Formes d'ondes de la tension et du courant de crête à l'état bloqué

d) Prescriptions

- 1) La méthode de mesure du courant de crête à l'état bloqué utilise deux polarités de tension forcée (T1→T2 et T2→T1).
- 2) Dans le cas de la méthode à courant continu, il convient que le taux de balayage de la tension continue appliquée entre les bornes de sortie (T1, T2) ne dépasse pas le taux critique d'augmentation de la tension à l'état bloqué (dV/dt).

Dans le cas de la méthode à courant alternatif, il convient que le taux de variation (dV/dt) de la tension sinusoïdale appliquée entre les bornes de sortie (T1, T2) ne dépasse pas le taux critique d'augmentation de la tension à l'état bloqué (dV/dt).

e) Conditions spécifiées

- 1) Tension de crête à l'état bloqué (V_{DRM})
- 2) Température ambiante (T_{amb}).

5.9 Tension de crête à l'état passant (V_{TM})

a) Objet

Mesurer la tension de crête à l'état passant entre les bornes de sortie à l'état passant dans des conditions spécifiées, lorsque le courant spécifié à l'état passant est appliqué entre les bornes de sortie à l'état passant.

2) AC method

The peak off-state current (I_{DRM}) is measured at the specified peak off-state voltage with the half-wave-rectified a.c. voltage with commercial a.c. line frequency, which is applied between the output terminals in off-state.

The peak off-state current (I_{DRM}) is measured again with inverted polarity of the output terminals (T1, T2) by applying the reverse voltage/current between the terminals.

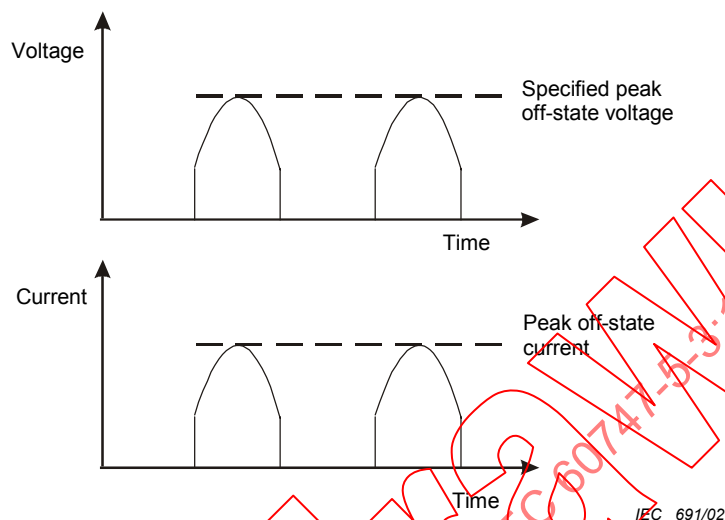


Figure 27 – Waveforms of the peak off-state voltage and current

d) Requirements

- 1) The measurement method of the peak off-state current uses two forced-voltage polarities (T1→T2 and T2→T1).
- 2) In the case of the d.c. method, the slew rate of the applied d.c. voltage between the output terminals (T1, T2) should not exceed the critical rate of rise of the off-state voltage (dV/dt).

In the case of the a.c. method, the rate of change (dV/dt) of the applied sine-wave-voltage between the output terminals (T1, T2) should not exceed the critical rate of rise of the off-state voltage (dV/dt).

e) Specified conditions

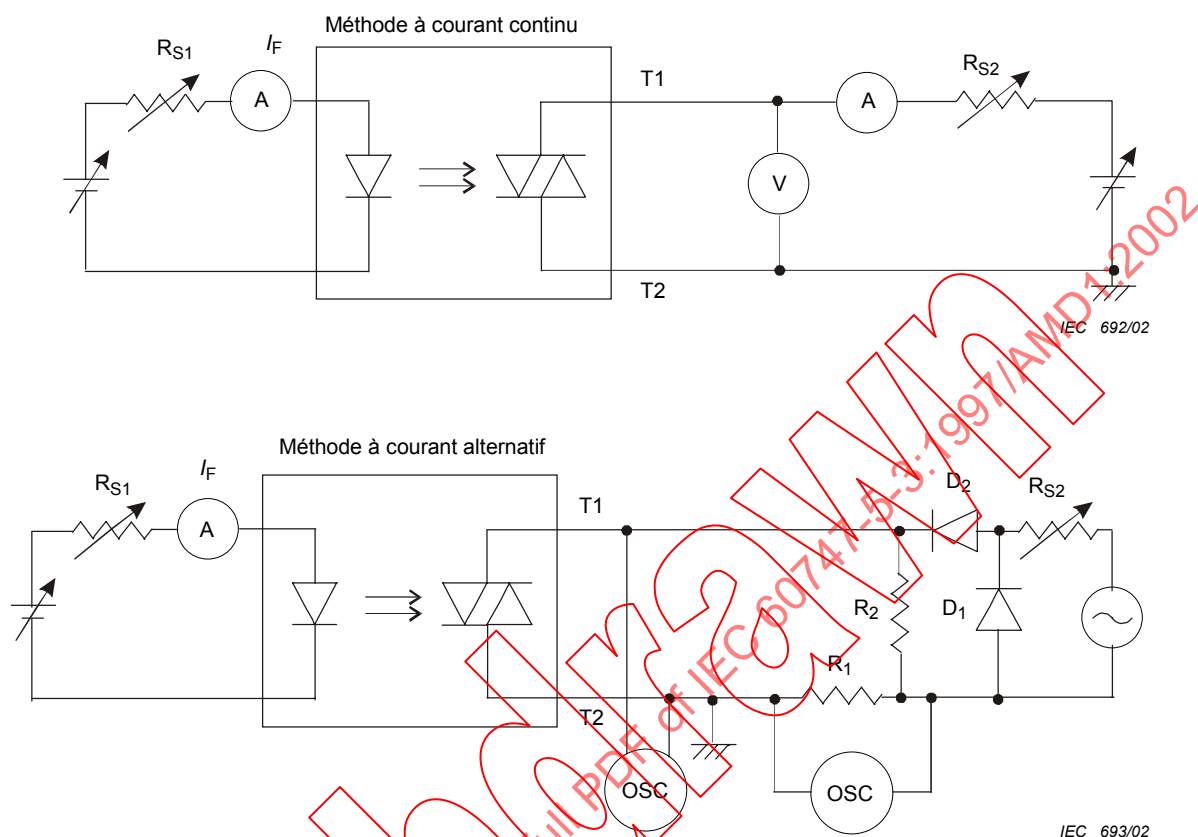
- 1) Peak off-state voltage (V_{DRM})
- 2) Ambient temperature (T_{amb}).

5.9 Peak on-state voltage (V_{TM})

a) Purpose

To measure the peak on-state voltage between the output terminals in on-state under specified conditions, when the specified on-state current is applied between the output terminals in on-state.

b) Schéma de circuit



- R_{S1} , R_{S2} Résistances à limitation de courant
 R_1 Résistance à détection de courant
 R_2 Résistance destinée à empêcher le phototriac d'être hors tension
 D_1 Diode destinée à diminuer la partie du courant continu dans la ligne électrique

NOTE Il convient que R_2 soit sélectionnée de façon approximative pour régler la tension entre les bornes, qui est causée par le courant de fuite à travers D_1 , à presque zéro volt.

Figure 28 – Circuit de mesure pour courant de crête à l'état passant

c) Procédure de mesure

1) Méthode à courant continu

Le courant direct d'entrée spécifié (I_F) est appliqué pour l'établissement de la sortie. Par la suite, le courant spécifié à l'état passant est appliqué entre les bornes de sortie.

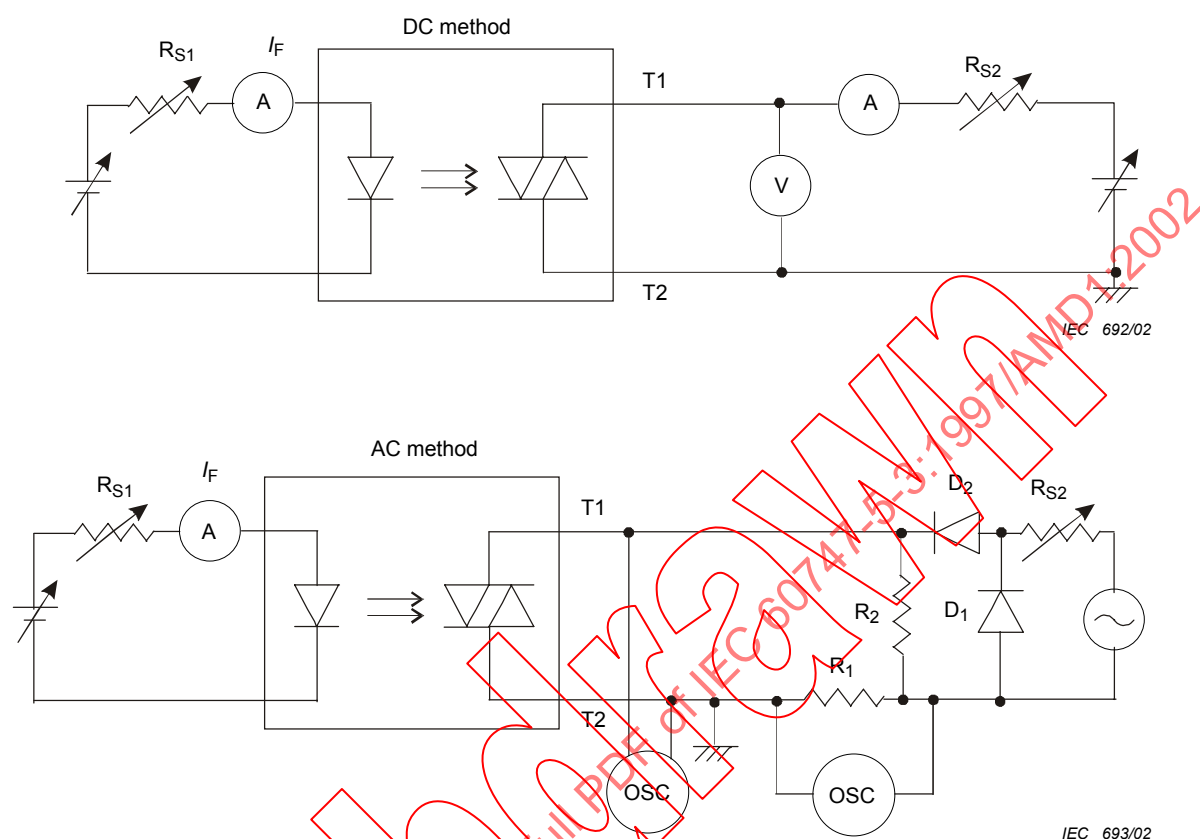
On mesure la tension entre les bornes de sortie (tension de crête à l'état passant (V_{TM})). La tension entre les bornes de sortie est mesurée à nouveau avec la polarité inversée des bornes de sortie (T1, T2) au moyen de l'application de la tension/du courant inverse entre les bornes.

Une source de courant constante peut être utilisée à la place d'une source de tension constante du côté de l'entrée.

2) Méthode à courant alternatif

Le courant direct d'entrée spécifié (I_F) est appliqué pour l'établissement de la sortie. Par la suite, la tension à courant alternatif à rectification à simple alternance avec la fréquence de ligne à courant alternatif commerciale est appliquée entre les bornes de sortie. On mesure la tension entre les bornes de sortie (tension de crête à l'état passant (V_{TM})) au courant de crête à l'état passant spécifié.

b) Circuit diagram



R_{S1} , R_{S2} Current limiting resistors

R_1 Current detecting resistor

R_2 Resistor to prevent the phototriac from being off-voltage

D_1 Diode for decreasing d.c. current part in power line

NOTE R_2 should be selected approximately to adjust the voltage between the terminals, which is caused by the leakage current through D_1 , to nearly zero volt.

Figure 28 – Measurement circuit for peak on-state voltage

c) Measurement procedure

1) DC method

The specified input forward current (I_F) is applied to turn on the output, after which the specified on-state current is applied between the output terminals.

The voltage between the output terminals (peak on-state voltage (V_{TM})) is measured. The voltage between the output terminals is measured again with inverted polarity of the output terminals (T1, T2) by applying the reverse voltage/current between the terminals.

A constant current source may be used instead of a constant voltage source on the input side.

2) AC method

The specified input forward current (I_F) is applied to turn on the output, after which the half-wave-rectified a.c. voltage with commercial a.c. line frequency is applied between the output terminals. The voltage between the output terminals (peak on-state voltage (V_{TM})) is measured at the specified peak on-state current.

La tension entre les bornes de sortie est mesurée à nouveau avec la polarité inversée des bornes de sortie (T1, T2) au moyen de l'application de la tension/du courant inverse entre les bornes.

Une source de courant constant peut être utilisée à la place d'une source de tension constante du côté de l'entrée.

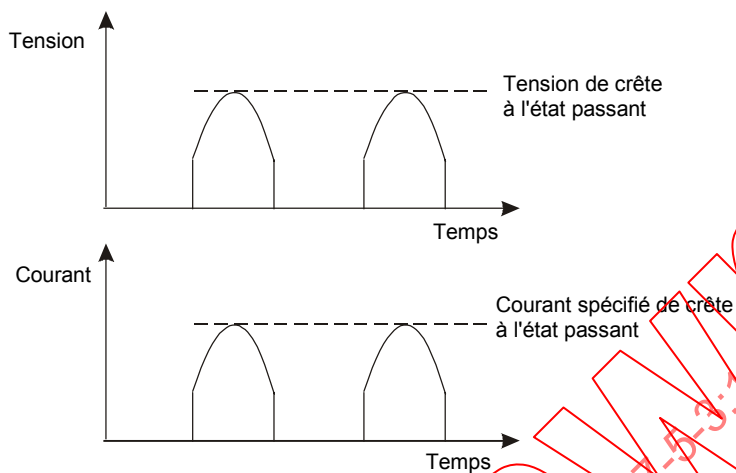


Figure 29 – Formes d'ondes de la tension et du courant de crête à l'état passant

d) Prescriptions

La méthode de mesure de la tension de crête à l'état passant utilise deux polarités de tension forcée (T1→T2 et T2→T1).

e) Conditions spécifiées

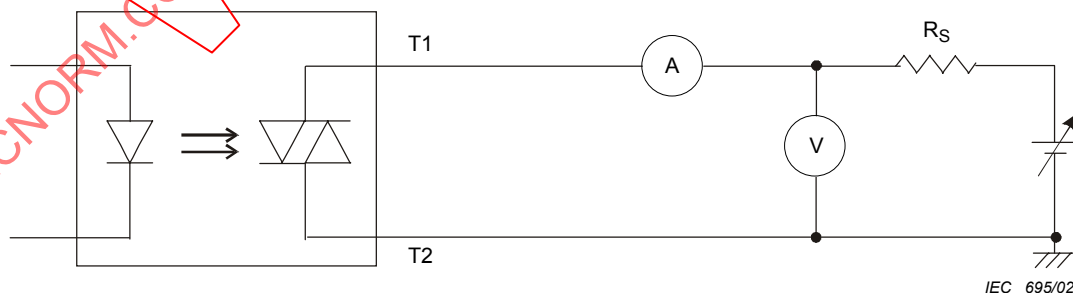
- 1) Courant de crête à l'état passant (I_{TM})
- 2) Courant direct d'entrée (I_F)
- 3) Température ambiante (T_{amb})

5.10 Courant continu à l'état bloqué (I_{BD})

a) Objet

Mesurer le courant de fuite entre les bornes de sortie à l'état bloqué dans des conditions spécifiées.

b) Schéma de circuit



R_S Résistance à limitation de courant

Figure 30 – Circuit de mesure pour courant continu à l'état bloqué

The voltage between the output terminals is measured again with inverted polarity of the output terminals (T1, T2) by applying the reverse voltage/current between the terminals.

A constant current source may be used instead of a constant voltage source on the input side.

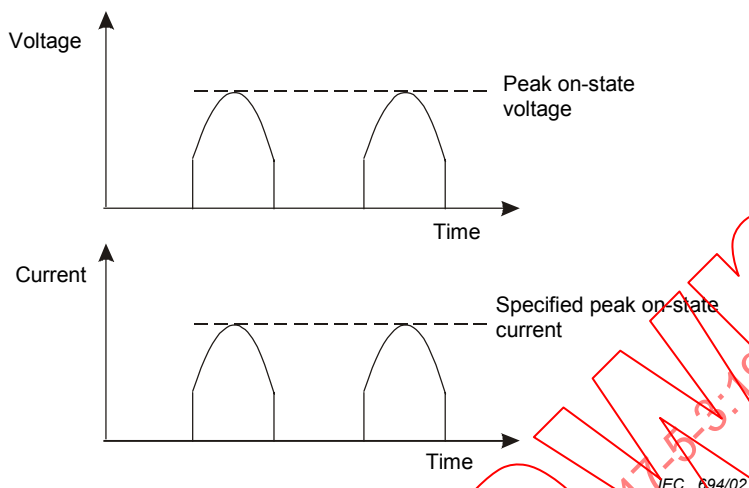


Figure 29 – Waveforms of the peak on-state voltage and current

d) Requirements

The measurement method of the peak on-state voltage uses two forced-voltage polarities (T1→T2 and T2→T1).

e) Specified conditions

- 1) Peak on-state current (I_{TM})
- 2) Input forward current (I_F)
- 3) Ambient temperature (T_{amb}).

5.10 DC off-state current (I_{BO})

a) Purpose

To measure the leakage current between the output terminals in off-state under specified conditions.

b) Circuit diagram

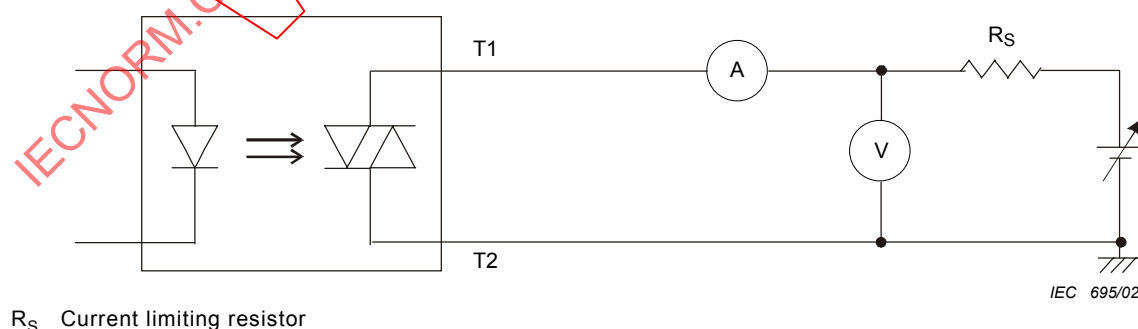


Figure 30 – Measurement circuit for d.c. off-state current

c) Procédure de mesure

La tension continue à l'état bloqué spécifiée est appliquée entre les bornes de sortie à l'état bloqué. Le courant de fuite est mesuré à nouveau avec la polarité inversée des bornes de sortie (T1, T2) au moyen de l'application du courant/de la tension inverse entre les bornes.

d) Prescriptions

- 1) La méthode de mesure du courant continu à l'état bloqué utilise deux polarités de tension forcée (T1→T2 et T2→T1).
- 2) Il convient que le taux de balayage de la tension continue appliquée entre les bornes de sortie (T1, T2) ne dépasse pas le taux critique d'augmentation de tension à l'état bloqué (dV/dt).

e) Conditions spécifiées

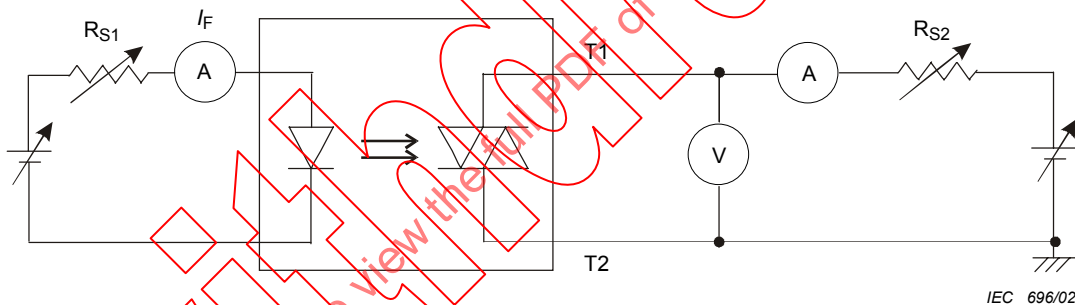
- 1) Tension continue à l'état bloqué (V_{BD})
- 2) Température ambiante (T_{amb}).

5.11 Tension continue à l'état passant (V_T)

a) Objet

Mesurer la tension continue entre les bornes de sortie à l'état passant dans des conditions spécifiées, lorsque le courant direct spécifié est appliqué entre les bornes de sortie à l'état passant.

b) Schéma de circuit



R_{S1} , R_{S2} Résistances à limitation de courant

Figure 31 – Circuit de mesure pour courant continu à l'état passant

c) Procédure de mesure

Le courant direct d'entrée spécifié (I_F) est appliqué pour l'établissement de la sortie. Par la suite, le courant continu spécifié à l'état passant est appliqué entre les bornes de sortie.

On mesure la tension entre les bornes de sortie (tension continue à l'état passant (V_T)). La tension entre les bornes de sortie est mesurée à nouveau avec la polarité inversée des bornes de sortie (T1, T2) au moyen de l'application de la tension/du courant inverse entre les bornes.

Une source de courant constant peut être utilisée à la place d'une source de tension constante du côté de l'entrée.

d) Prescriptions

La méthode de mesure de la tension continue à l'état passant utilise deux polarités de tension forcée (T1→T2 et T2→T1).

c) Measurement procedure

The specified d.c. off-state voltage is applied between the output terminals in off-state. The leakage current is measured again with inverted polarity of the output terminals (T1, T2) by applying the reverse voltage/current between the terminals.

d) Requirements

- 1) The measurement method of the d.c. off-state current uses two forced-voltage polarities (T1→T2 and T2→T1).
- 2) The slew rate of the applied d.c. voltage between the output terminals (T1, T2) should not exceed the critical rate of rise of the off-state voltage (dV/dt).

e) Specified conditions

- 1) DC off-state voltage (V_{BD})
- 2) Ambient temperature (T_{amb}).

5.11 DC on-state voltage (V_T)

a) Purpose

To measure the d.c. voltage between the output terminals in on-state under specified conditions, when the specified forward current is applied between the output terminals in on-state.

b) Circuit diagram

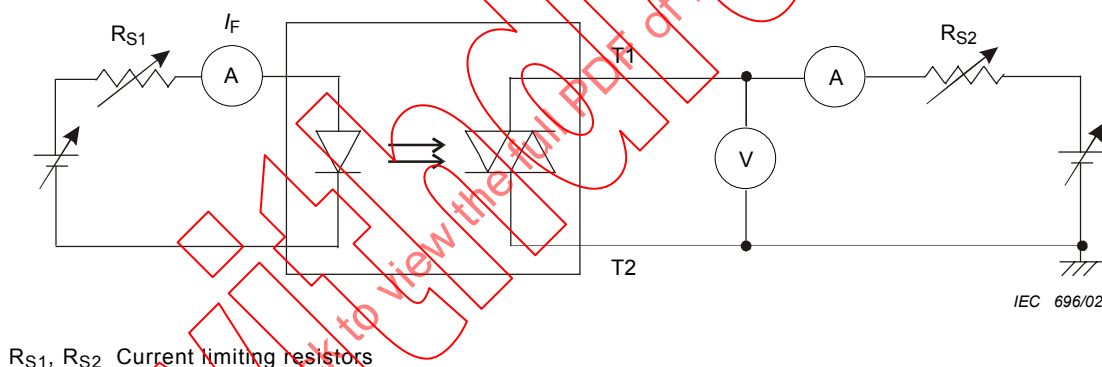


Figure 31 – Measurement circuit for d.c. on-state voltage

c) Measurement procedure

The specified input forward current (I_F) is applied to turn on the output, after which the specified d.c. on-state current is applied between the output terminals.

The voltage between the output terminals (d.c. on-state voltage (V_T)) is measured. The voltage between the output terminals is measured again with inverted polarity of the output terminals (T1, T2) by means of applying the reverse voltage/current between the terminals.

A constant current source may be used instead of a constant voltage source on the input side.

d) Requirements

The measurement method of the d.c. on-state voltage uses two forced-voltage polarities (T1→T2 and T2→T1).

- e) Conditions spécifiées
- 1) Courant continu à l'état passant (I_T)
 - 2) Courant direct d'entrée (I_F)
 - 3) Température ambiante (T_{amb}).

5.12 Courant de maintien (I_H)

a) Objet

Mesurer le courant minimal en sortie à l'état passant pour maintenir l'état passant dans des conditions spécifiées.

b) Schéma de circuit

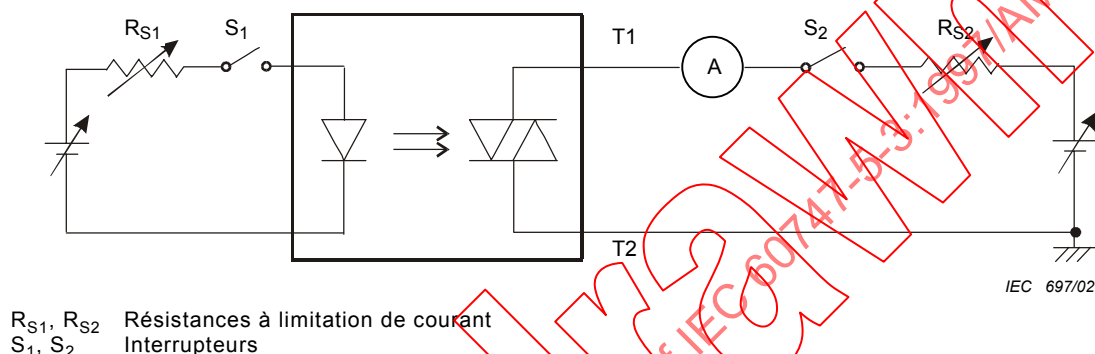


Figure 32 – Circuit de mesure pour courant de maintien

c) Procédure de mesure

Le courant direct d'entrée est appliqué tandis que l'interrupteur S_1 est fermé. Il convient que le courant d'entrée dépasse le courant d'entrée d'amorçage (I_{FT}) pour maintenir la sortie en marche.

Au même moment, un courant à l'état passant suffisant est appliqué tandis que l'interrupteur S_2 est fermé. Alors l'interrupteur S_1 est ouvert et il convient de maintenir la sortie en marche. Le courant à l'état passant est diminué graduellement en augmentant la résistance de limitation du courant R_{S2} .

Le courant à l'état passant (courant de maintien (I_H)) à travers les bornes de sortie est mesuré comme le courant au-dessous duquel l'état passant ne peut être maintenu, comme le courant à l'état passant diminue au-dessous du courant à l'état bloqué.

Le courant à l'état passant entre les bornes de sortie est mesuré à nouveau avec la polarité inversée des bornes de sortie (T1, T2) au moyen de l'application de la tension/du courant inverse entre les bornes.

Une source de courant constant peut être utilisée à la place d'une source de tension constante du côté de l'entrée.

d) Prescriptions

La méthode de mesure du courant de maintien utilise deux polarités de tension forcée (T1→T2 et T2→T1).

e) Condition spécifiée

Température ambiante (T_{amb}).

e) Specified conditions

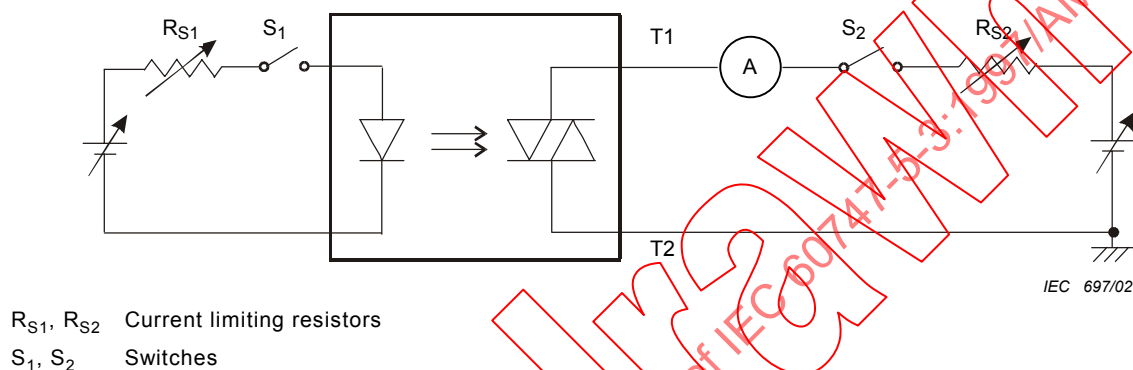
- 1) DC on-state current (I_T)
- 2) Input forward current (I_F)
- 3) Ambient temperature (T_{amb}).

5.12 Holding current (I_H)

a) Purpose

To measure the minimum output on-state current to maintain the on-state under specified conditions.

b) Circuit diagram

**Figure 32 – Measurement circuit for holding current**

c) Measurement procedure

The input forward current is applied while the switch S_1 is closed. The input current should exceed the trigger input current (I_{FT}) to maintain the output on.

At the same time, sufficient on-state current is applied while the switch S_2 is closed. Then the switch S_1 is opened and the output should be kept on. The on-state current is decreased gradually by increasing the current limiting resistor R_{S2} .

The on-state current (holding current (I_H)) through the output terminals is measured as the current below which the on-state cannot be maintained, as the on-state current decreases below the off-state current.

The on-state current through the output terminals is measured again with inverted polarity of the output terminals ($T1, T2$) by applying the reverse voltage/current between the terminals.

A constant current source may be used instead of a constant voltage source on the input side.

d) Requirements

The measurement method of the holding current uses two forced-voltage polarities ($T1 \rightarrow T2$ and $T2 \rightarrow T1$).

e) Specified condition

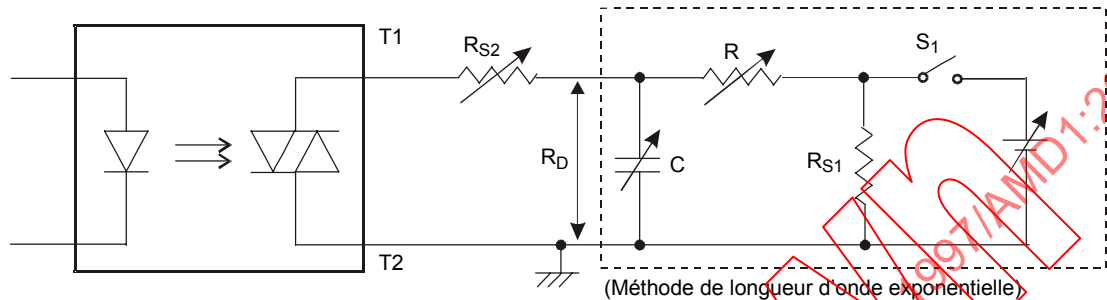
Ambient temperature (T_{amb}).

5.13 Taux critique d'augmentation de la tension à l'état bloqué (dV/dt)

a) Objet

Mesurer le taux minimal d'augmentation de la tension à l'état bloqué pour la transition de l'état bloqué à l'état passant dans des conditions de fonctionnement spécifiées.

b) Schéma de circuit



- RS2 Résistance à limitation de courant
 RS1 Résistance de décharge pour C
 S1 Relais au mercure (ou interrupteur à thyristor)

Figure 33 – Circuit de mesure pour le taux critique d'augmentation de la tension à l'état bloqué

c) Procédure de mesure

- 1) La tension de blocage (V_D) avec un taux de variation (dV/dt) est appliquée entre les bornes de sortie. Si la transition de l'état bloqué à l'état passant ne se produit pas, la tension bloquée (V_D) avec augmentation du taux de variation (dV/dt) est appliquée à plusieurs reprises, en augmentant chaque fois le taux de variation jusqu'à ce que l'on observe la transition. La mesure se fait au point du taux de variation (taux critique d'augmentation de la tension à l'état bloqué (dV/dt)), juste avant que l'on observe la transition.

Le taux d'augmentation de la tension à l'état bloqué est mesuré à nouveau avec la polarité inverse des bornes de sortie (T1, T2) au moyen de l'application de la tension/du courant inverse entre les bornes.

- 2) On prend la forme d'onde montante de la tension de blocage (V_D) comme une onde exponentielle illustrée à la figure 34. Le taux d'augmentation de la tension à l'état bloqué est calculé par la formule suivante

$$(dV/dt) = (V_D/T) \times 0,0632$$

où T est le temps mis par la tension pour augmenter de $0,632 V_D$.

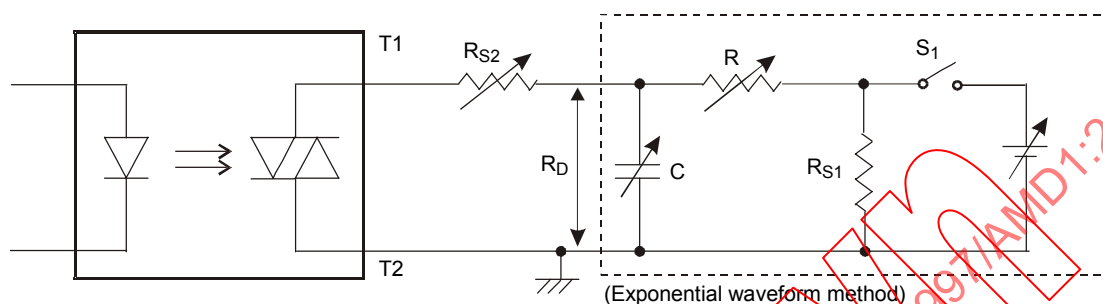
La tension de blocage est appliquée à travers les bornes de C. C est chargée à travers R en fermant S_1 . Après avoir laissé un temps suffisant à C pour devenir pleinement chargé, S_1 est ouvert et C est déchargé à travers R et R_{S1} , permettant à la tension entre les bornes du phototriaque d'atteindre zéro.

5.13 Critical rate of rise of off-state voltage (dV/dt)

a) Purpose

To measure the minimum rate of rise of the off-state voltage for the transition from off-state to on-state under the specified operating conditions.

b) Circuit diagram



R_{S2} Current limiting resistor

R_{S1} Discharge resistor for C

S_1 Mercury relay (or thyristor switch)

Figure 33 – Measurement circuit for critical rate of rise of off-state voltage

c) Measurement procedure

- 1) The off-voltage (V_D) with a rate of change (dV/dt) is applied between the output terminals. If the transition from off-state to on-state does not occur, the off-voltage (V_D), with an increased rate of change (dV/dt), is applied repeatedly, increasing the rate of change each time until the transition is observed. It is measured at the point of rate of change (critical rate of rise of off-state voltage (dV/dt)) right before the transition is observed.

The rate of rise of the off-state voltage is measured again with inverted polarity of the output terminals (T1, T2) by applying the reverse voltage/current between the terminals.

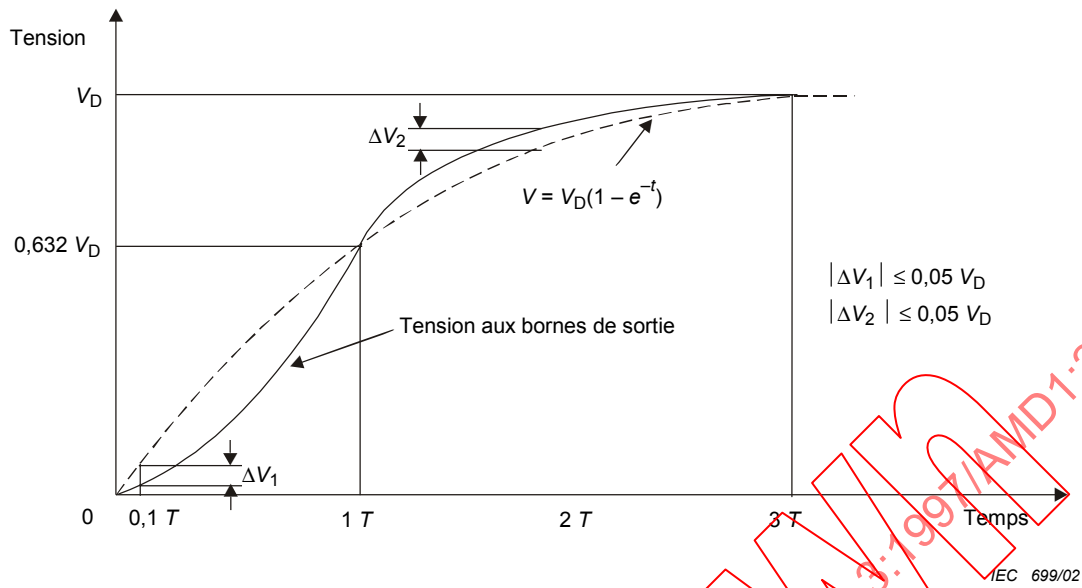
- 2) The rising waveform of the off-voltage (V_D) is taken to be an exponential wave shown in figure 34. The rate of rise of the off-state voltage is calculated by the following formula

$$(dV/dt) = (V_D/T) \times 0,0632$$

where

T is the time taken to rise voltage by 0,632 V_D .

The off-voltage is applied across the terminals of C. C is charged through R by closing S_1 . After allowing adequate time for C to become fully charged, S_1 is opened and C is discharged through R and R_{S1} , allowing the voltage between the phototriac terminals to go to zero.

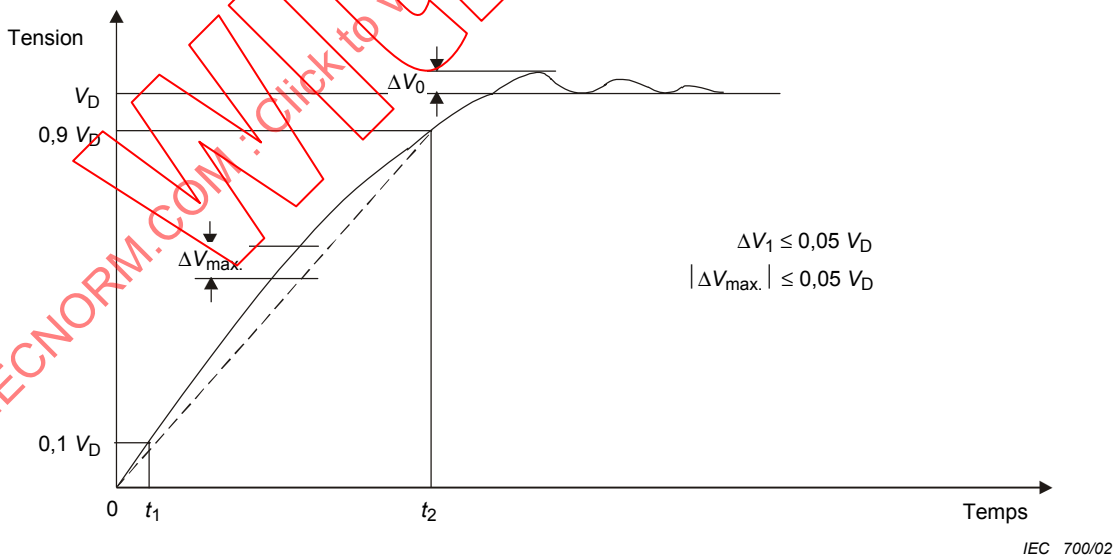


NOTE Il convient que l'écart entre la tension réelle aux bornes de sortie et la forme d'onde exponentielle idéale soit inférieur à 5 % de V_D aux temps $0,1 T$ et $2 T$.

Figure 34 – Forme d'onde exponentielle de la tension de blocage (V_D)

- 3) La forme d'onde montante de la tension de blocage (V_D) peut être prise comme une forme d'onde à montée linéaire illustrée à la figure 35 à la place d'une forme d'onde exponentielle. Le taux d'augmentation de la tension à l'état bloqué est calculé par la formule suivante

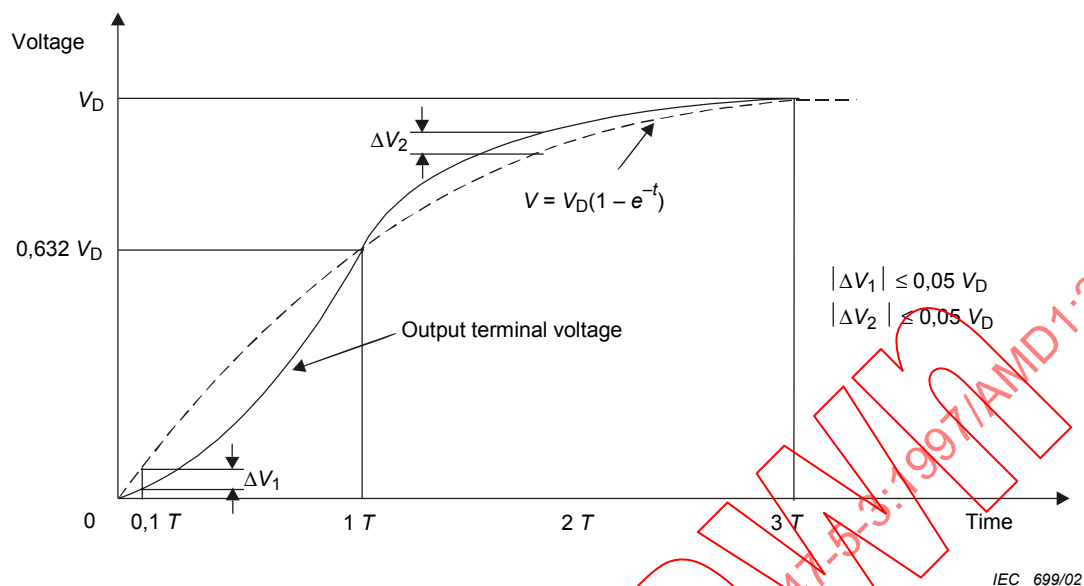
$$(dV/dt) = (0,8 V_D) / (t_1 - t_2)$$



NOTE 1 Il convient que l'écart maximal $\Delta V_{\max}$ entre la tension réelle aux bornes de sortie et la ligne droite passant par les points $0,1 V_D$ et $0,9 V_D$ sur le tracé de la tension réelle aux bornes de sortie soit inférieur à 10 % de V_D .

NOTE 2 Il convient que la tension de dépassement ΔV_0 soit inférieure à 5 % de V_D .

Figure 35 – Forme d'onde linéaire de la tension de blocage (V_D)

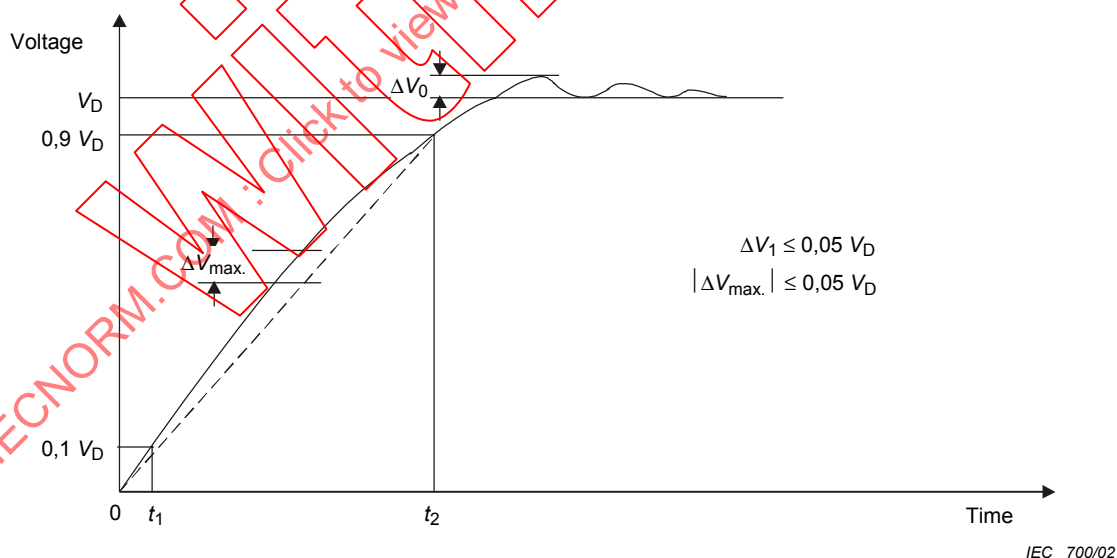


NOTE Deviation between actual output terminal voltage and ideal exponential waveform should be less than 5 % of V_D at times $0,1 T$ and $2 T$.

Figure 34 – The exponential waveform of the off-voltage (V_D)

- 3) The rising waveform of the off-voltage (V_D) may be taken as a waveform rising linearly shown in figure 35 instead of an exponential waveform. The rate of rise of the off-state voltage is calculated by the following formula

$$(dV/dt) = (0,8 V_D) / (t_1 - t_2)$$



NOTE 1 Maximum deviation $\Delta V_{\max}$ between the actual output terminal voltage and the straight line through $0,1 V_D$ and $0,9 V_D$ point on actual output terminal voltage plot should be less than 10 % of V_D .

NOTE 2 Overshoot voltage ΔV_0 should be less than 5 % of V_D .

Figure 35 – The linear waveform of the off-voltage (V_D)

d) Prescriptions

La méthode de mesure du taux critique d'augmentation de la tension à l'état bloqué (dV/dt) utilise deux polarités de tension forcée ($T1 \rightarrow T2$ et $T2 \rightarrow T1$).

e) Conditions spécifiées

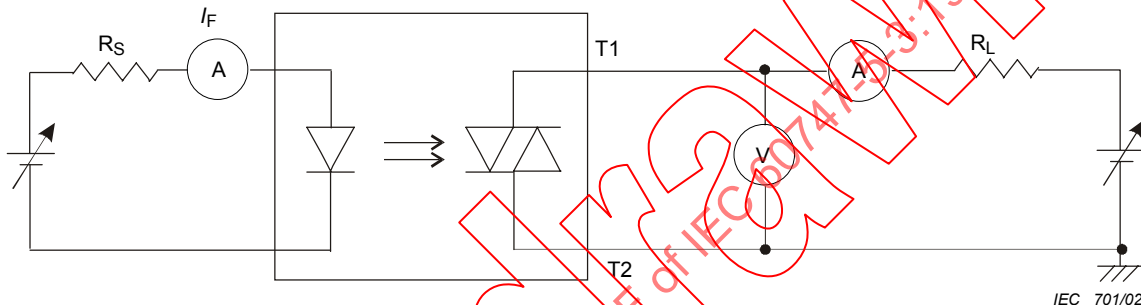
- 1) Tension de blocage (V_D)
- 2) Température ambiante (T_{amb}).

5.14 Courant d'entrée d'amorçage (I_{FT})

a) Objet

Il s'agit de mesurer le courant direct d'entrée minimal pour commuter la sortie de l'état bloqué à l'état passant dans des conditions spécifiées.

b) Schéma de circuit



R_S Résistance à limitation de courant

R_L Résistance de charge

Figure 36 – Circuit de mesure pour le courant d'entrée d'amorçage

c) Procédure de mesure

Le courant direct d'entrée est maintenu à zéro et la résistance de charge (R_L) est connectée, et la tension d'alimentation spécifiée (V_D) est appliquée entre les bornes de sortie.

Le courant direct d'entrée est graduellement augmenté à partir de zéro et le courant direct d'entrée (courant d'entrée d'amorçage (I_{FT})) est mesuré juste après la commutation de la sortie de l'état bloqué à l'état passant comme déterminé par la tension entre les bornes de sortie diminuant en-dessous de la condition spécifiée.

Le courant d'entrée d'amorçage est mesuré à nouveau avec la polarité inversée des bornes de sortie ($T1, T2$) au moyen de l'application du courant/de la tension inverse entre les bornes.

Une source de courant constant peut être utilisée à la place d'une source de tension constante du côté de l'entrée.