

INTERNATIONAL STANDARD

NORME INTERNATIONALE

**Semiconductor devices –
Part 16-9: Microwave integrated circuits – Phase shifters**

**Dispositifs à semiconducteurs –
Partie 16-9: Circuits intégrés hyperfréquences – Déphaseurs**

IECNORM.COM : Click to view the full PDF of IEC 60747-16-9:2024



THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2024 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester. If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'IEC ou du Comité national de l'IEC du pays du demandeur. Si vous avez des questions sur le copyright de l'IEC ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de l'IEC de votre pays de résidence.

IEC Secretariat
3, rue de Varembe
CH-1211 Geneva 20
Switzerland

Tel.: +41 22 919 02 11
info@iec.ch
www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigendum or an amendment might have been published.

IEC publications search - webstore.iec.ch/advsearchform

The advanced search enables to find IEC publications by a variety of criteria (reference number, text, technical committee, ...). It also gives information on projects, replaced and withdrawn publications.

IEC Just Published - webstore.iec.ch/justpublished

Stay up to date on all new IEC publications. Just Published details all new publications released. Available online and once a month by email.

IEC Customer Service Centre - webstore.iec.ch/csc

If you wish to give us your feedback on this publication or need further assistance, please contact the Customer Service Centre: sales@iec.ch.

IEC Products & Services Portal - products.iec.ch

Discover our powerful search engine and read freely all the publications previews, graphical symbols and the glossary. With a subscription you will always have access to up to date content tailored to your needs.

Electropedia - www.electropedia.org

The world's leading online dictionary on electrotechnology, containing more than 22 500 terminological entries in English and French, with equivalent terms in 25 additional languages. Also known as the International Electrotechnical Vocabulary (IEV) online.

A propos de l'IEC

La Commission Electrotechnique Internationale (IEC) est la première organisation mondiale qui élabore et publie des Normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications IEC

Le contenu technique des publications IEC est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

Recherche de publications IEC -

webstore.iec.ch/advsearchform

La recherche avancée permet de trouver des publications IEC en utilisant différents critères (numéro de référence, texte, comité d'études, ...). Elle donne aussi des informations sur les projets et les publications remplacées ou retirées.

IEC Just Published - webstore.iec.ch/justpublished

Restez informé sur les nouvelles publications IEC. Just Published détaille les nouvelles publications parues. Disponible en ligne et une fois par mois par email.

Service Clients - webstore.iec.ch/csc

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions contactez-nous: sales@iec.ch.

IEC Products & Services Portal - products.iec.ch

Découvrez notre puissant moteur de recherche et consultez gratuitement tous les aperçus des publications, symboles graphiques et le glossaire. Avec un abonnement, vous aurez toujours accès à un contenu à jour adapté à vos besoins.

Electropedia - www.electropedia.org

Le premier dictionnaire d'électrotechnologie en ligne au monde, avec plus de 22 500 articles terminologiques en anglais et en français, ainsi que les termes équivalents dans 25 langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International (IEV) en ligne.



IEC 60747-16-9

Edition 1.0 2024-10

INTERNATIONAL STANDARD

NORME INTERNATIONALE

Semiconductor devices –

Part 16-9: Microwave integrated circuits – Phase shifters

Dispositifs à semiconducteurs –

Partie 16-9: Circuits intégrés hyperfréquences – Déphaseurs

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 31.080.99

ISBN 978-2-8322-9682-0

Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.

CONTENTS

FOREWORD.....	5
1 Scope.....	7
2 Normative references	7
3 Terms and definitions	7
4 Essential ratings and characteristics.....	10
4.1 General requirements	10
4.1.1 Circuit identification and types	10
4.1.2 General function description	10
4.1.3 Manufacturing technology	10
4.1.4 Package identification.....	10
4.2 Application description	10
4.2.1 Conformance to system and/or interface information	10
4.2.2 Overall block diagram	11
4.2.3 Reference data	11
4.2.4 Electrical compatibility	11
4.2.5 Associated devices	11
4.3 Specification of the function	11
4.3.1 Detailed block diagram – Functional blocks	11
4.3.2 Identification and function of terminals.....	11
4.3.3 Function description	12
4.4 Limiting values (absolute maximum rating system).....	12
4.4.1 Requirements	12
4.4.2 Electrical limiting values	13
4.4.3 Temperatures	13
4.5 Operating conditions (within the specified operating temperature range).....	14
4.6 Electrical characteristics	14
4.7 Mechanical and environmental ratings, characteristics and data	15
4.8 Additional information	15
5 Measuring methods.....	15
5.1 General.....	15
5.1.1 General precautions	15
5.1.2 Characteristic impedance	15
5.1.3 Handling precautions	16
5.1.4 Types	16
5.2 Insertion loss (L_{ins})	16
5.2.1 Purpose	16
5.2.2 Measuring methods	16
5.3 Phase shift value (S_{ph})	19
5.3.1 Purpose	19
5.3.2 Circuit diagram	19
5.3.3 Principle of measurement	19
5.3.4 Circuit description and requirements.....	19
5.3.5 Precautions to be observed	20
5.3.6 Measurement procedure	20
5.3.7 Specified conditions.....	20
5.4 Phase shift range (R_{ph})	20

5.4.1	Purpose	20
5.4.2	Circuit diagram	20
5.4.3	Principle of measurement	20
5.4.4	Circuit description and requirements	20
5.4.5	Precautions to be observed	21
5.4.6	Measurement procedure	21
5.4.7	Specified conditions	21
5.5	Phase shift accuracy (S_{acc})	21
5.5.1	Purpose	21
5.5.2	Circuit diagram	21
5.5.3	Principle of measurement	21
5.5.4	Circuit description and requirements	21
5.5.5	Precautions to be observed	22
5.5.6	Measurement procedure	22
5.5.7	Specified conditions	22
5.6	Phase shift accuracy root mean square ($S_{acc(RMS)}$)	22
5.6.1	Purpose	22
5.6.2	Circuit diagram	22
5.6.3	Principle of measurement	22
5.6.4	Circuit description and requirements	23
5.6.5	Precautions to be observed	23
5.6.6	Measurement procedure	23
5.6.7	Specified conditions	23
5.7	Input return loss ($L_{ret(in)}$)	23
5.7.1	Purpose	23
5.7.2	Measuring methods	24
5.8	Output return loss ($L_{ret(out)}$)	26
5.8.1	Purpose	26
5.8.2	Measuring methods	26
5.9	Amplitude flatness (F_{amp})	28
5.9.1	Purpose	28
5.9.2	Measuring methods	28
5.10	Insertion loss ripple (L_{rip})	30
5.10.1	Purpose	30
5.10.2	Measuring methods	30
5.11	Input power at 1dB compression ($P_{i(1dB)}$)	32
5.11.1	Purpose	32
5.11.2	Circuit diagram	32
5.11.3	Principle of measurement	32
5.11.4	Circuit description and requirements	32
5.11.5	Precaution to be observed	32
5.11.6	Measurement procedure	32
5.11.7	Specified conditions	33
5.12	Intermodulation distortion (two-tone) (P_n/P_1)	33
5.12.1	Purpose	33
5.12.2	Circuit diagram	33
5.12.3	Principle of measurement	33

5.12.4	Circuit description and requirements.....	34
5.12.5	Precaution to be observed.....	34
5.12.6	Measurement procedure.....	34
5.12.7	Specified conditions.....	35
5.13	Power at the intercept point (for intermodulation products) ($P_{n(IP)}$)	35
5.13.1	Purpose.....	35
5.13.2	Circuit diagram.....	35
5.13.3	Principle of measurement.....	35
5.13.4	Circuit description and requirements.....	35
5.13.5	Precaution to be observed.....	35
5.13.6	Measurement procedure.....	35
5.13.7	Specified conditions.....	36
5.14	Turn on time(t_{on}), turn off time(t_{off})	36
5.14.1	Purpose.....	36
5.14.2	Circuit diagram.....	36
5.14.3	Principle of measurement.....	37
5.14.4	Circuit description and requirements.....	38
5.14.5	Precaution to be observed.....	38
5.14.6	Measurement procedure.....	38
5.14.7	Specified conditions.....	38
	Bibliography.....	39
	Figure 1 – Example block diagram.....	12
	Figure 2 – Circuit diagram for the measurement of the insertion loss (method 1)	16
	Figure 3 – Circuit diagram for the measurement of the scattering parameters	18
	Figure 4 – Circuit diagram for the measurement of the return loss (method 1).....	24
	Figure 5 – Circuit diagram for the measurement of intermodulation distortion	34
	Figure 6 – Circuit diagram for the measurement of switching times	36
	Figure 7 – Input and output waveforms	37
	Table 1 – Function of terminals.....	12
	Table 2 – Electrical limiting values	13
	Table 3 – Electrical limiting values in detail specification	13
	Table 4 – Temperatures.....	14
	Table 5 – Electrical characteristics.....	14

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SEMICONDUCTOR DEVICES –

**Part 16-9: Microwave integrated circuits –
Phase shifters**

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) IEC draws attention to the possibility that the implementation of this document may involve the use of (a) patent(s). IEC takes no position concerning the evidence, validity or applicability of any claimed patent rights in respect thereof. As of the date of publication of this document, IEC had not received notice of (a) patent(s), which may be required to implement this document. However, implementers are cautioned that this may not represent the latest information, which may be obtained from the patent database available at <https://patents.iec.ch>. IEC shall not be held responsible for identifying any or all such patent rights.

IEC 60747-16-9 has been prepared by subcommittee 47E: Discrete semiconductor devices, of IEC technical committee 47: Semiconductor devices. It is an International Standard.

The text of this International Standard is based on the following documents:

Draft	Report on voting
47E/835/FDIS	47E/842/RVD

Full information on the voting for its approval can be found in the report on voting indicated in the above table.

The language used for the development of this International Standard is English.

This document was drafted in accordance with ISO/IEC Directives, Part 2, and developed in accordance with ISO/IEC Directives, Part 1 and ISO/IEC Directives, IEC Supplement, available at www.iec.ch/members_experts/refdocs. The main document types developed by IEC are described in greater detail at www.iec.ch/publications.

A list of all parts in the IEC 60747 series, published under the general title *Semiconductor devices*, can be found on the IEC website.

The committee has decided that the contents of this document will remain unchanged until the stability date indicated on the IEC website under webstore.iec.ch in the data related to the specific document. At this date, the document will be

- reconfirmed,
- withdrawn, or
- revised.

IECNORM.COM : Click to view the full PDF of IEC 60747-16-9:2024

SEMICONDUCTOR DEVICES –

Part 16-9: Microwave integrated circuits – Phase shifters

1 Scope

This part of IEC 60747 specifies the terminology, essential ratings, and characteristics, and measuring methods of microwave integrated circuit phase shifters.

2 Normative references

The following documents are referred to in the text in such a way that some or all of their content constitutes requirements of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60747-1:2006, *Semiconductor devices – Part 1: General*
IEC 60747-1:2006/AMD1:2010

IEC 60747-4:2007, *Semiconductor devices – Discrete devices – Part 4: Microwave diodes and transistors*
IEC 60747-4:2007/AMD1:2017

IEC 61340-5-1, *Electrostatics – Part 5-1: Protection of electronic devices from electrostatic phenomena – General requirements*

IEC TR 61340-5-2, *Electrostatics – Part 5-2: Protection of electronic devices from electrostatic phenomena – User guide*

3 Terms and definitions

For the purposes of this document, the following terms and definitions apply.

ISO and IEC maintain terminology databases for use in standardization at the following addresses:

- IEC Electropedia: available at <https://www.electropedia.org/>
- ISO Online browsing platform: available at <https://www.iso.org/obp>

3.1

reference state

state where the phase difference between input and output of the phase shifter is a particular value

Note 1 to entry: The condition for the reference state shall be specified.

Note 2 to entry: Though the phase difference at the reference state is usually maximum, median, or minimum value of all available phase differences of the phase shifter, other values can be acceptable.

3.2

phase shift state

state where the phase difference between input and output of the phase shifter is different from that of the reference state (3.1)

3.3

insertion loss

L_{ins}

ratio of the input power to the output power, in the linear region of the power transfer curve
 $P_o(\text{dBm}) = f(P_i)$

Note 1 to entry: In this region, $\Delta P_o(\text{dBm}) = \Delta P_i(\text{dBm})$.

Note 2 to entry: Usually the insertion loss is expressed in decibels.

Note 3 to entry: The insertion loss in the reference state (3.1) is expressed by L_{ref} .

[SOURCE: IEC 60747-16-4:2004/AMD1:2009, 3.1, modified – "at the switched-on port" has been deleted and Note 3 has been added.]

3.4

phase shift value

S_{ph}

difference between the phase in the phase shift state (3.2) and that in the reference state (3.1)

3.5

phase shift range

R_{ph}

difference between the maximum and minimum phase among all phase shift states (3.2) and reference state (3.1)

3.6

phase shift accuracy

S_{acc}

difference between the measured and the nominal phase shift value (3.4)

3.7

phase shift accuracy root mean square

$S_{\text{acc(RMS)}}$

root-mean-square value of the differences between the measured and the nominal phase shift values (3.4)

3.8

input return loss

$L_{\text{ret(in)}}$

ratio of the incident power at the input port to the reflected power at the input port

[SOURCE: IEC 60747-16-6:2019, 3.4]

3.9

output return loss

$L_{\text{ret(out)}}$

ratio of the incident power at the output port to the reflected power at the output port

[SOURCE: IEC 60747-16-6:2019, 3.5]

3.10 amplitude flatness

F_{amp}

difference between the maximum and minimum insertion loss (3.3) value in working frequency range

3.11 insertion loss ripple

L_{rip}

difference between the maximum and minimum insertion loss (3.3) value among all phase shift states

3.12 input power at 1 dB compression

$P_{i(1\text{ dB})}$

input power where the insertion loss (3.3) increases by 1 dB compared with insertion loss (3.3) in linear region

[SOURCE: IEC 60747-16-4:2004, 3.4]

3.13 intermodulation distortion

P_n / P_1

ratio of the n th order component of the output power to the fundamental component of the output power

Note 1 to entry: The abbreviation "IMD n " is in common use for the n th order intermodulation distortion.

[SOURCE: IEC 60747-4:2007, 7.2.19 and IEC 60747-4:2007/AMD1:2017, 7.2.19]

3.14 power at the intercept point (for intermodulation products)

$P_{n(\text{IP})}$

output power at intersection between the extrapolated output powers of the fundamental component and the n th order intermodulation components, when the extrapolation is carried out in a diagram showing the output power of the components (in decibels) as a function of the input power (in decibels)

[SOURCE: IEC 60747-16-1:2001, 3.8]

3.15 switching time

3.15.1 turn on time

t_{on}

interval between the lower reference point on the leading edge of the control voltage and the upper reference point on the leading edge of the envelope of the output voltage in the linear region of the power transfer curve $P_o(\text{dBm}) = f(P_i)$ when the state of phase shifter changes from the reference state (3.1) to the phase shift state (3.2)

Note 1 to entry: In this region, $\Delta P_o(\text{dBm}) = \Delta P_i(\text{dBm})$.

Note 2 to entry: Usually the reference is 50 % of the amplitude.

[SOURCE: IEC 60747-16-4:2004, 3.6, modified – The words "when the state of phase shifter changes from the reference state to the phase shift state" have been added, as well as Note 2 to entry.]

3.15.2 turn off time

t_{off}

interval between the upper reference point on the trailing edge of the control voltage and the lower reference point on the trailing edge of the envelope of the output voltage in the linear region of the power transfer curve $P_o(\text{dBm}) = f(P_i)$ when the state of phase shifter changes from the reference state (3.1) to the phase shift state (3.2)

Note 1 to entry: In this region, $\Delta P_o(\text{dBm}) = \Delta P_i(\text{dBm})$.

Note 2 to entry: Usually the reference is 50 % of the amplitude.

[SOURCE: IEC 60747-16-4:2004, 3.7, modified – The words "when the state of phase shifter changes from the reference state to the phase shift state" have been added, as well as Note 2.]

4 Essential ratings and characteristics

4.1 General requirements

4.1.1 Circuit identification and types

The identification of type (device name), the category of circuit and technology applied shall be given in the detail specification.

Microwave phase shifters comprise two categories:

- Type A: Digital phase shifters;
- Type B: Analog phase shifters.

4.1.2 General function description

A general description of the function performed by the microwave integrated circuit phase shifters and the features for the application shall be made.

4.1.3 Manufacturing technology

The manufacturing technology, e.g. semiconductor monolithic integrated circuit, thin film integrated circuit, micro-assembly, etc. shall be stated in the detail specification. This statement shall include details of the semiconductor technologies such as P_i N diode, heterostructure field effect transistor (HFET), pseudomorphic high electronic mobility transistor (PHEMT), etc.

IEC 60747-4 shall be referred to for terminology and letter symbols, essential ratings and characteristics and measuring methods of such microwave devices.

4.1.4 Package identification

The following statements shall be stated in the detail specification:

- a) chip or packaged form;
- b) IEC and/or national reference number of the outline drawing, or drawing of non-standard package including terminal numbering;
- c) principal package material, for example, metal, ceramic, plastic.

4.2 Application description

4.2.1 Conformance to system and/or interface information

It shall be stated in the detail specification whether the integrated circuit conforms to an application system and/or to an interface standard or a recommendation.

Detailed information concerning application systems, equipment, and circuits such as radar systems, communication systems, Wi-Fi wireless network systems, etc. should also be given.

4.2.2 Overall block diagram

A block diagram of the applied systems shall be given in the detail specification, if necessary.

4.2.3 Reference data

The most important properties that permit comparison between derivative types should be given in the detail specification.

4.2.4 Electrical compatibility

It should be stated in the detail specification whether the integrated circuit is electrically compatible with other particular integrated circuits, or families of integrated circuits, or whether special interfaces are required.

Details should be given concerning the type of input and output circuits, e.g. input/output impedances, DC block, open-drain, etc. Interchangeability with other devices, if any, should also be given.

4.2.5 Associated devices

If applicable, the following should be stated:

- devices necessary for correct operation (list with type number, name and function);
- peripheral devices with direct interfacing (list with type number, name and function).

4.3 Specification of the function

4.3.1 Detailed block diagram – Functional blocks

A detail block diagram or equivalent circuit information of the integrated circuit microwave phase shifters shall be given in the detail specification. The block diagram shall be composed of the following:

- a) functional blocks;
- b) mutual interconnections among the functional blocks;
- c) individual functional units within the functional blocks;
- d) mutual interconnections among the individual functional blocks;
- e) function of each external connection;
- f) inter-dependence between the separate functional blocks.

The block diagram shall identify the function of each external connection and, where no ambiguity can arise, also show the terminal symbols and/or numbers. If the encapsulation has metallic parts, any connection to them from external terminals shall be indicated. The connections with any associated external electrical elements shall be stated, where necessary.

As additional information, the complete electric circuit diagram can be reproduced, but not necessarily with indications of the values of the circuit components. The graphical symbol for the function shall be given. Rules governing such diagrams can be obtained from IEC 60617.

4.3.2 Identification and function of terminals

All terminals shall be identified on the block diagram (supply terminals, input or output terminals, input/output terminals), as shown below.

EXAMPLE:

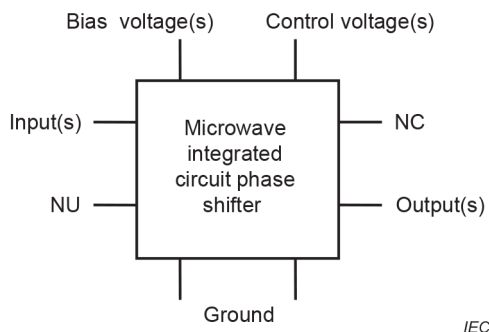


Figure 1 – Example block diagram

The terminal functions shall be indicated in Table 1.

4.3.3 Function description

The function performed by the circuit shall be specified, including the following information:

- basic function;
- relation to external terminals;
- operation mode (e.g., set-up method, preference, etc.);
- interruption handling.

Table 1 – Function of terminals

Terminal number	Terminal symbol	Terminal designation ^a	Function ^b	Function of terminal	
				input/output identification ^c	Type of input/output circuits ^d
^a A terminal designation to indicate the function of the terminal shall be given. Supply terminals, ground terminals, blank terminals (with abbreviation NC), non-usable terminals (with abbreviation NU) shall be distinguished.					
^b A brief indication of the terminal function shall be given: – each function of multi-role terminals, i.e. terminals having multiple functions; – each function of integrated circuit selected by mutual P_i n connections, programming and/or application of function selection data to the function selection P_i n, such as mode selection P_i n; – if the baseplate of the package is used as a ground terminal, the type of ground, e.g. analog ground, digital ground shall be stated.					
^c Input, output, input/output and multiplex output terminals shall be distinguished.					
^d The type of input and output circuit, e.g. input/output impedances, with or without DC block, etc., shall be distinguished.					

4.4 Limiting values (absolute maximum rating system)

4.4.1 Requirements

These limiting values shall contain the following and be given in the detail specification:

- any interdependence of limiting conditions shall be specified;
- if externally connected and/or attached elements, for example heatsinks, have an influence on the values of the ratings, the ratings shall be specified for the integrated circuit with the elements connected and/or attached;

- if limiting values are exceeded for transient overload, the permissible excess and their durations shall be specified;
- where minimum and maximum values differ during programming of the device, this shall be stated;
- all voltages are referenced to a specified reference terminal (VSS, ground, etc.);
- if maximum and/or minimum values are quoted, the manufacturer shall indicate whether these are referring to the absolute magnitude or to the algebraic value of the quantity;
- the ratings given shall cover the operation of the multi-function integrated circuit over the specified range of operating temperatures. Where such ratings are temperature-dependent, this dependence shall be indicated.

4.4.2 Electrical limiting values

Electrical limiting values shall be specified shown in Table 2.

Table 2 – Electrical limiting values

Parameters	Min.	Max.
Bias voltage(s) (where appropriate)	+	+
Bias current(s) (where appropriate)		+
Control supply voltage(s) (where appropriate)	+	+
Control supply current(s) (where appropriate)		+
Terminal voltage(s) (where appropriate)	+	+
Terminal current(s) (where appropriate)		+
Input power		+
Power dissipation		+
It is necessary to select either bias voltage(s) or bias current(s), either terminal voltage(s) or terminal current(s).		

The detail specification can indicate those values within Table 3.

Table 3 – Electrical limiting values in detail specification

Parameters ^{a, b}	Symbols	Min.	Max.	Unit
^a Where appropriate, in accordance with the type of circuit considered. ^b For power supply voltage range: – limiting value(s) of the continuous voltage(s) at the supply terminal(s) with respect to a special electrical reference point; – where appropriate, limiting value between specified supply terminals; – when more than one voltage supply is required, a statement shall be made in the detail specification as to whether the sequence in which these supplies are applied is significant: if so, the sequence shall be stated in the detail specification; – when more than one supply is needed, it shall be necessary to state the combinations of ratings for these supply voltages and currents.				

4.4.3 Temperatures

The detail specification may indicate the following temperature values within Table 4:

- operating temperature (ambient or reference-point temperature);
- storage temperature;
- channel temperature;
- lead temperature (for soldering).

Table 4 –Temperatures

Parameters ^a	Symbols	Min.	Max.	Unit
^a Where appropriate, in accordance with the type of circuit considered.				

4.5 Operating conditions (within the specified operating temperature range)

The following operating conditions shall not be inspected, but may be used for quality assessment purposes:

- a) power supplies: positive and/or negative values (where appropriate);
- b) initialization sequences (where appropriate), if special initialization sequences are necessary, power supply sequencing and initialization procedure shall be specified;
- c) input voltage(s) (where appropriate);
- d) output current(s) (where appropriate);
- e) voltage and/or current of other terminal(s);
- f) external elements (where appropriate);
- g) operating temperature range;
- h) operating frequency range;
- i) phase shift bit;
- j) phase shift step.

4.6 Electrical characteristics

The characteristics shall apply over the full operating temperature range, unless otherwise specified in the detail specification. Each characteristic shall be stated in the detail specification, either:

- a) over the specified range of operating temperatures, or
- b) at a temperature of 25 °C, and at maximum and minimum operating temperatures.

The parameters should be specified according to the type as shown in Table 5.

Table 5 – Electrical characteristics

Parameters	Min.	Typ.	Max.	Types	
				A	B
Bias supply operating current (where appropriate)		+	+	+	+
Control supply operating current (where appropriate)		+	+	+	+
Insertion loss (L_{ins})		+	+	+	+
Phase shift value (S_{ph})	+	+	+	+	+
Phase shift range (R_{ph})	+	+	+	+	+
Phase shift accuracy (S_{acc})		+	+	+	+
Phase shift accuracy root mean square ($S_{acc(RMS)}$)		+	+	+	+
Input return loss ($L_{ret(in)}$)	+	+		+	+
Output return loss ($L_{ret(out)}$)	+	+		+	+
Amplitude flatness (F_{amp})		+	+	+	+
Insertion loss ripple (L_{rip})		+	+	+	+
Input power at 1 dB compression ($P_{i(1dB)}$)	+	+		+	+

Parameters	Min.	Typ.	Max.	Types	
				A	B
Intermodulation distortion (P_n / P_1)		+	+	+	+
Power at the intercept point ($P_{n(IP)}$)	+	+		+	+
Switch time (t_{on}, t_{off})		+	+	+	+

4.7 Mechanical and environmental ratings, characteristics and data

Any applicable mechanical and environmental ratings, characteristics and data specified in 5.10 and 5.11 of IEC 60747-1:2006 shall be stated in the detail specification.

4.8 Additional information

Where appropriate, the following information shall be given in the detail specification:

- equivalent input and output circuit: Detailed information shall be given regarding the type of input and output circuits, e.g. input/output impedances, DC block, open-drain, etc.;
- internal protection: A statement shall be given to indicate whether the integrated circuit contains internal protection against high static voltages or electrical fields;
- capacitors at terminals: If capacitors for the input/output DC block are needed, these capacitances shall be stated;
- thermal resistance;
- interconnections to other types of circuit: Where appropriate, details of the interconnections to other circuits shall be given, for example, detector circuit for automatic gain control (AGC), sense amplifiers, buffer, etc.;
- effects of externally connected component(s): Curves or data indicating the effect of externally connected component(s) that influence the characteristics may be given;
- recommendations for any associated device(s): For example, decoupling of power supply to a high-frequency device shall be stated;
- handling precautions: Where appropriate, handling precautions specific to the circuit shall be stated (see also IEC 61340-5-1 and IEC TR 61340-5-2);
- application data;
- other application information;
- date of issue of the data sheet.

5 Measuring methods

5.1 General

5.1.1 General precautions

The measurement accuracy, protection of devices and measuring equipment and accuracy of measuring circuits listed in 6.3, 6.4 and 6.6 of IEC 60747-1:2006 shall be applied. In addition, special care shall be taken to use low-ripple DC power supplies and to decouple adequately all supply terminals at the frequency of measurement. Although the level of the signal can be specified in either power or voltage, in this document it is expressed in power unless otherwise specified. Correct calibration shall be performed to the measurement fixture, and calibration method should be described.

5.1.2 Characteristic impedance

The characteristic impedance of the measurement system, shown in circuits in this document, is 50 Ω . If it is not 50 Ω , it shall be specified in the detail specification.

5.1.3 Handling precautions

When handling electrostatic-sensitive devices, the handling precautions given in IEC 61340-5-1 and IEC TR 61340-5-2 shall be observed.

5.1.4 Types

The devices in this document are both packaged and chip types, measured using suitable test fixtures.

5.2 Insertion loss (L_{ins})

5.2.1 Purpose

To measure the insertion loss under specified conditions.

5.2.2 Measuring methods

5.2.2.1 General

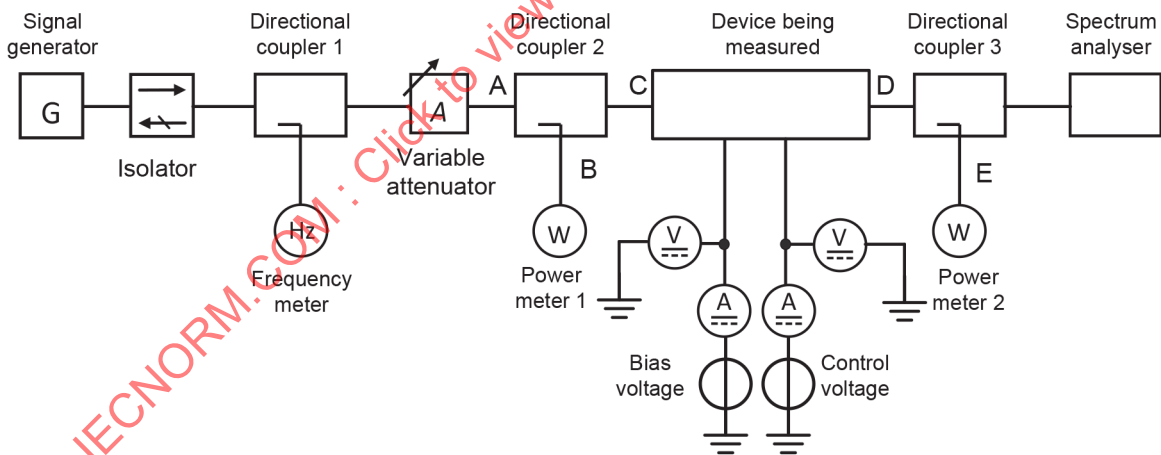
Two measuring methods are given:

- Method 1, using a signal generator and spectrum analyser;
- Method 2, using a network analyser.

5.2.2.2 Measuring method 1

5.2.2.2.1 Circuit diagram

The circuit diagram is shown in Figure 2.



IEC

Figure 2 – Circuit diagram for the measurement of the insertion loss (method 1)

5.2.2.2.2 Principle of measurement

Insertion loss L_{ins} is derived from the input power P_i and the output power P_o of the device being measured from Formula (1) below.

$$L_{ins} = P_i - P_o \quad (1)$$

P_i and P_o are derived from Formulae (2) and (3) below:

$$P_i = P_1 - L_1 \quad (2)$$

$$P_o = P_2 + L_2 \quad (3)$$

where

P_1 is the power indicated by the power meter 1;

P_2 is the power indicated by the power meter 2;

L_1 is the power at the point B, less the power at the point C;

L_2 is the power at the point D, less the power at the point E.

P_i , P_o , P_1 and P_2 are expressed in dBm, L_{ins} , L_1 and L_2 are expressed in dB.

5.2.2.2.3 Circuit description and requirements

The purpose of the isolator is to enable the power level to the device being measured to be kept constant, irrespective of impedance mismatched at its input.

The values of L_1 and L_2 shall be measured beforehand.

5.2.2.2.4 Precautions to be observed

Harmonics or spurious responses from the signal generator are reduced so as to be negligible. Insertion loss is measured without the influence at the input and output ports.

5.2.2.2.5 Measurement procedure

The measurement procedure is as follows:

- a) the frequency of the signal generator is set to the specified value;
- b) the bias conditions are applied as specified;
- c) the control voltage is supplied so as to be in the specified state for the insertion loss measurement;
- d) an adequate input power is applied to the device being measured;
- e) by varying the input power, confirm that a change of output power is the same as that of the input power;
- f) the value P_1 is measured by the power meter 1;
- g) the value P_2 is measured by the power meter 2;
- h) the insertion loss L_{ins} or L_{ref} is derived from Formulae (1), (2) and (3).

5.2.2.2.6 Specified conditions

The specified conditions are as follows:

- ambient or reference-point temperature;
- bias conditions;
- control voltage;
- frequency;
- input power.

5.2.2.3 Measuring method 2

5.2.2.3.1 Circuit diagram

The circuit diagram is shown in Figure 3.

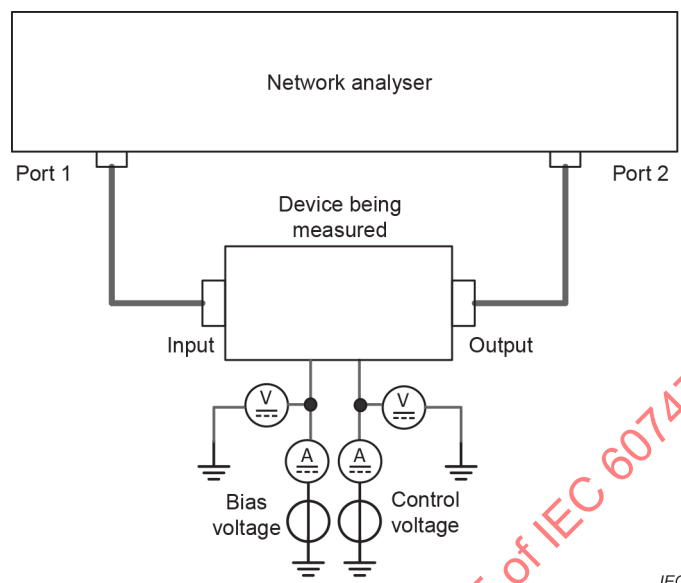


Figure 3 – Circuit diagram for the measurement of the scattering parameters

5.2.2.3.2 Principle of measurement

The insertion loss of the phase shifter is derived from the measured scattering parameter, S_{21} , which is defined as forward transmission coefficient. The insertion loss is derived from Formula (4) below.

$$L_{\text{ins}} = -20\log(|S_{21}|) \quad (4)$$

where

L_{ins} is the numerical value of the insertion loss, expressed in dB.

NOTE A definition of the scattering parameters is provided in 7.4.3.10.2.2 of IEC 60747-4:2007.

5.2.2.3.3 Circuit description and requirements

The measurement set-up is shown in Figure 3. The input port of the device being measured is connected to the port 1 of the network analyser, and the output port is connected to port 2.

5.2.2.3.4 Precautions to be observed

Harmonics or spurious responses from the signal generator of the network analyser should be reduced so as to be negligible. Insertion loss shall be measured without the influence at the input and output ports.

5.2.2.3.5 Measurement procedure

The measurement procedure is as follows:

- a) the frequency of the network analyser is set to the specified value;
- b) the output power of the network analyser is adjusted to the appropriate value that the specified input power is applied to the device being measured;
- c) a calibration is made in order to eliminate systematic errors in the network analyser, cable, and connectors;
- d) the device being measured is connected as indicated in Figure 3;
- e) the bias conditions are applied as specified;
- f) the control voltage is supplied so as to be in the specific state for the insertion loss measurement;
- g) the insertion loss is derived from Formula (4).

5.2.2.3.6 Specified conditions

The specified conditions are as follows:

- ambient or reference-point temperature;
- bias conditions;
- control voltage;
- frequency;
- input power.

5.3 Phase shift value (S_{ph})

5.3.1 Purpose

To measure the phase shift value under specified conditions using a network analyser.

5.3.2 Circuit diagram

See the circuit diagram of 5.2.2.3.1.

5.3.3 Principle of measurement

The phase shift value is derived from Formula (5) below:

$$S_{ph} = \theta_{phi} - \theta_{ins} \quad (5)$$

where

θ_{phi} is the phase measured in the phase shift state indicated by the network analyser;

θ_{ins} is the phase measured in the reference state indicated by the network analyser.

θ_{phi} , θ_{ins} and S_{ph} are expressed in degree.

NOTE The definition of scattering parameters is provided in 7.4.3.10.2.2 of IEC 60747-4:2007.

5.3.4 Circuit description and requirements

See the circuit description and requirements described in 5.2.2.3.3.

5.3.5 Precautions to be observed

Harmonics or spurious responses from the signal generator of the network analyser should be reduced so as to be negligible. Phase shift value shall be measured without the influence at the input and output ports.

5.3.6 Measurement procedure

Measurement procedure is as follows:

- the frequency of the network analyser is set to the specified value;
- the output power of the network analyser is adjusted to the appropriate value that the specified input power is applied to the device being measured;
- a calibration is made in order to eliminate systematic errors in the network analyser, cable, and connectors;
- the device being measured is connected as indicated in Figure 3;
- the bias conditions are applied as specified;
- the control voltage is supplied so as to be in the reference state;
- the phase in the reference state is measured using the network analyser;
- the control voltage is changed so as to be in the phase shift state;
- the phase in the phase shift state is measured using the network analyser;
- the phase shift value is derived from Formula (5).

5.3.7 Specified conditions

See the specified conditions in 5.2.2.3.6.

5.4 Phase shift range (R_{ph})

5.4.1 Purpose

To measure the phase shift range under specified conditions using a network analyser.

5.4.2 Circuit diagram

See the circuit diagram of 5.2.2.3.1.

5.4.3 Principle of measurement

The phase shift range R_{ph} is the difference in degree between the phase in the maximum phase shift state $\theta_{ph,max}$ that is provided by the phase shifter control and the phase in the reference state θ_{ins} , see Formula (6) below:

$$R_{ph} = \theta_{ph,max} - \theta_{ins} \quad (6)$$

R_{ph} , $\theta_{ph,max}$ and θ_{ins} are expressed in degree.

5.4.4 Circuit description and requirements

See the circuit description and requirements described in 5.2.2.3.3.

5.4.5 Precautions to be observed

Harmonics or spurious responses from the signal generator of the network analyser should be reduced so as to be negligible. The phase shift range shall be measured without the influence at the input and output ports.

5.4.6 Measurement procedure

Measurement procedure is as follows:

- the frequency of the network analyser is set to the specified value;
- the output power of the network analyser is adjusted to the appropriate value that the specified input power is applied to the device being measured;
- a calibration is made in order to eliminate systematic errors in the network analyser, cable, and connectors;
- the device being measured is connected as indicated in Figure 3;
- the bias conditions are applied as specified;
- the control voltage is supplied so as to be in the reference state;
- the phase in the reference state is measured using the network analyser;
- the control voltage is changed so as to be in the maximum phase shift state by applying the specified control voltage;
- the phase in the maximum phase shift state is measured using the network analyser;
- the phase shift range is derived from Formula (6)

5.4.7 Specified conditions

See the specified conditions in 5.2.2.3.6.

5.5 Phase shift accuracy (S_{acc})

5.5.1 Purpose

To measure the phase shift accuracy under specified conditions using a network analyser.

5.5.2 Circuit diagram

See the circuit diagram of 5.2.2.3.1.

5.5.3 Principle of measurement

The phase shift accuracy S_{acc} of specified phase shift state is derived from Formula (7) below:

$$S_{acc} = S_{ph} - S_{nom} \quad (7)$$

where

S_{ph} is the phase shift value of specified phase shift state;

S_{nom} is the nominal phase shift value of specified phase shift state.

S_{acc} , S_{ph} and S_{nom} are expressed in degree.

5.5.4 Circuit description and requirements

See the circuit description and requirements described in 5.2.2.3.3.

5.5.5 Precautions to be observed

Harmonics or spurious responses from the signal generator of the network analyser should be reduced so as to be negligible. The phase shift accuracy shall be measured without the influence at the input and output ports.

5.5.6 Measurement procedure

Measurement procedure is as follows:

- the frequency of the network analyser is set to the specified value;
- the output power of the network analyser is adjusted to the appropriate value that the specified input power is applied to the device being measured;
- a calibration is made in order to eliminate systematic errors in the network analyser, cable, and connectors;
- the device being measured is connected as indicated in Figure 3;
- the bias conditions are applied as specified;
- the control voltage is changed so as to be in the reference state;
- the phase in the reference state is measured using the network analyser;
- the control voltage is changed so as to be in the specified shift state;
- the phase in the specified phase shift state is measured using the network analyser;
- the phase shift accuracy is derived from Formula (7).

5.5.7 Specified conditions

See the specified conditions in 5.2.2.3.6.

5.6 Phase shift accuracy root mean square ($S_{\text{acc(RMS)}}$)

5.6.1 Purpose

To measure the phase shift accuracy root mean square under specified conditions using a network analyser.

5.6.2 Circuit diagram

See the circuit diagram of 5.2.2.3.1.

5.6.3 Principle of measurement

The phase shift accuracy root mean square $S_{\text{acc(RMS)}}$ is derived from Formula (8) below:

$$S_{\text{acc(RMS)}} = \sqrt{\frac{\sum_{i=1}^N S_{\text{acc}(i)}^2}{N}} \quad (8)$$

where

$S_{\text{acc}(i)}$ is the phase shift accuracy of state i ;

$N = 1, 2, 2^m$ is the total phase shift state number for m -bit phase shifter.

$S_{\text{acc}(i)}$ and $S_{\text{acc(RMS)}}$ are expressed in degrees.

5.6.4 Circuit description and requirements

See the circuit description and requirements described in 5.2.2.3.3.

5.6.5 Precautions to be observed

Harmonics or spurious responses from the signal generator of the network analyser should be reduced so as to be negligible. The phase shift accuracy root mean square shall be measured without the influence at the input and output ports.

5.6.6 Measurement procedure

Measurement procedure is as follows:

- a) the frequency of the network analyser is set to the specified value;
- b) the output power of the network analyser is adjusted to the appropriate value that the specified input power is applied to the device being measured;
- c) a calibration is made in order to eliminate systematic errors in the network analyser, cable, and connectors;
- d) the device being measured is connected as indicated in Figure 3;
- e) the bias conditions are applied as specified;
- f) the control voltage is changed so as to be in the reference state;
- g) the phase in the reference state is measured using the network analyser;
- h) the control voltage is changed so as to be in the specified phase shift state;
- i) the phase in the specified phase shift is measured using the network analyser;
- j) the phase shift accuracy is derived from Formula (7);
- k) vary the control voltage and repeat the measurement procedure h) to j), $S_{acc(i)}$ for all phase shift states is obtained;
- l) the phase shift accuracy root mean square is derived from Formula (8).

5.6.7 Specified conditions

The specified conditions are as follows:

- ambient or reference-point temperature;
- bias conditions;
- control voltage;
- frequency;
- input power;
- bit number of phase shifter;
- phase shift state number of phase shifter.

5.7 Input return loss ($L_{ret(in)}$)

5.7.1 Purpose

To measure the input return loss under specified conditions.

5.7.2 Measuring methods

5.7.2.1 General

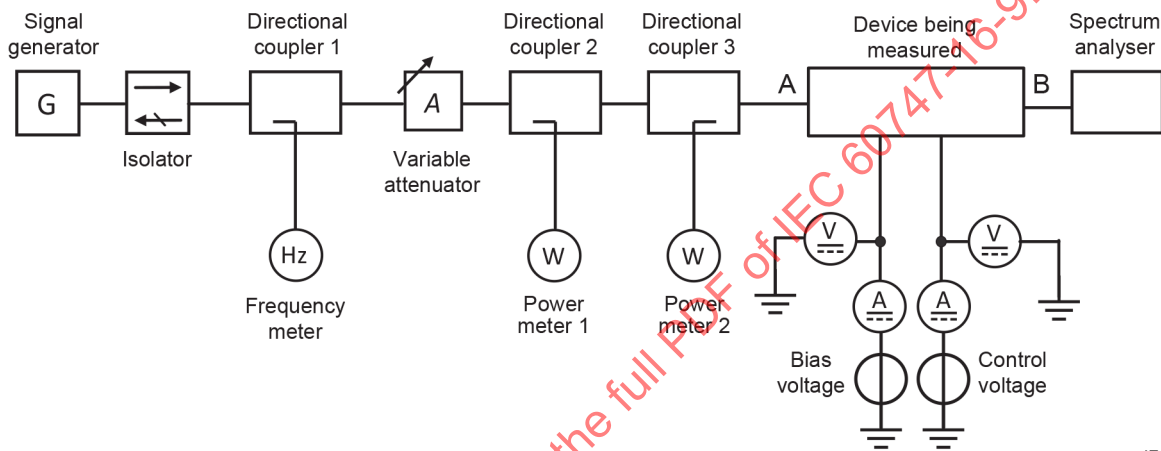
Two measuring methods are given:

- Method 1, using a signal generator and spectrum analyser;
- Method 2, using a network analyser.

5.7.2.2 Measuring method 1

5.7.2.2.1 Circuit diagram

The circuit diagram is shown in Figure 4. The input port of the device being measured is connected to point A, and the output port is connected to point B.



IEC

NOTE Directional coupler 2 and 3 are connected in opposite directions.

Figure 4 – Circuit diagram for the measurement of the return loss (method 1)

5.7.2.2.2 Principle of measurement

The input return loss is derived from Formula (9) below:

$$L_{\text{ret(in)}} = P_{m2}(|\Gamma| = 1) - P_{m2} \quad (9)$$

where

$P_{m2}(|\Gamma|=1)$ is the power indicated by the power meter 2, when the line at point A is either short-circuited or open-circuited;

P_{m2} is the power indicated by the power meter 2, when the device being measured is inserted between point A and point B.

$P_{m2}(|\Gamma|=1)$ and P_{m2} are expressed in dBm, $L_{\text{ret(in)}}$ is expressed in dB.

5.7.2.2.3 Circuit description and requirements

The purpose of the isolator is to enable the power level to the device being measured to be kept constant, irrespective of impedance mismatches at its input.

The directivity of the directional coupler is sufficient to avoid undue error in the value of the return loss of the device being measured.

5.7.2.2.4 Precautions to be observed

Harmonics or spurious responses from the signal generator should be reduced so as to be negligible. The input return loss shall be measured without the influence at the input and output ports.

5.7.2.2.5 Measurement procedure

Measurement procedure is as follows:

- a) the frequency and power of the signal generator is set to the specified values;
- b) points A and B are disconnected;
- c) the line at point A is either short-circuited or open-circuited;
- d) the value $P_{m2}(|\Gamma|=1)$ is measured by the power meter 2;
- e) the device being measured is inserted between points A and B;
- f) the bias under specified condition is applied;
- g) the specified control voltage is supplied;
- h) the value P_{m2} is measured by the power meter 2;
- i) the input return loss is derived from Formula (9).

5.7.2.2.6 Specified conditions

See the specified conditions in 5.2.2.2.6.

5.7.2.3 Measuring method 2

5.7.2.3.1 Circuit diagram

See the circuit diagram of 5.2.2.3.1.

5.7.2.3.2 Principle of measurement

The input return loss of the phase shifter is derived from the measured scattering parameter, S_{11} , which is defined as input reflection coefficient. See Formula (10) below:

$$L_{\text{ret(in)}} = -20\log(|S_{11}|) \quad (10)$$

where

$L_{\text{ret(in)}}$ is the numerical value of the input return loss, expressed in dB.

NOTE A definition of the scattering parameters is provided in 7.4.3.10.2.2 of IEC 60747-4:2007.

5.7.2.3.3 Circuit description and requirements

See the circuit description and requirements described in 5.2.2.3.3.

5.7.2.3.4 Precautions to be observed

Harmonics or spurious responses from the signal generator of the network analyser should be reduced so as to be negligible. The input return loss shall be measured without the influence at the input and output ports.

5.7.2.3.5 Measurement procedure

Measurement procedure is as follows:

- a) the frequency of the network analyser is set to the specified value;
- b) the output power of the network analyser is adjusted to the appropriate value that the specified input power is applied to the device being measured;
- c) a calibration is made in order to eliminate systematic errors in the network analyser, cable, and connectors;
- d) the device being measured is connected as indicated in Figure 3;
- e) the bias conditions are applied as specified;
- f) the specified control voltage is supplied;
- g) the input return loss is measured using the network analyser.

5.7.2.3.6 Specified conditions

See the specified conditions in 5.2.2.3.6.

5.8 Output return loss ($L_{\text{ret(out)}}$)

5.8.1 Purpose

To measure the output return loss under specified conditions.

5.8.2 Measuring methods

5.8.2.1 General

Two measuring methods are given:

- Method 1, using a signal generator and spectrum analyser;
- Method 2, using a network analyser.

5.8.2.2 Measuring method 1

5.8.2.2.1 Circuit diagram

See the circuit diagram in 5.7.2.2.1. The output port of the device being measured is connected to point A, and the input port is connected to point B.

5.8.2.2.2 Principle of measurement

The output return loss is derived from Formula (11) below:

$$L_{\text{ret(out)}} = P_{\text{m2}}(|\Gamma| = 1) - P_{\text{m2}} \quad (11)$$

where

$P_{\text{m2}}(|\Gamma|=1)$ is the power indicated by the power meter 2, when the line at point A is either short-circuited or open-circuited;

P_{m2} is the power indicated by the power meter 2, when the device being measured is inserted between point A and point B.

$P_{\text{m2}}(|\Gamma|=1)$ and P_{m2} are expressed in dBm, $L_{\text{ret(out)}}$ is expressed in dB.

5.8.2.2.3 Circuit description and requirements

The purpose of the isolator is to enable the power level to the device being measured to be kept constant, irrespective of impedance mismatches at its input.

The directivity of the directional coupler shall be sufficient to avoid undue error in the value of the return loss of the device being measured.

5.8.2.2.4 Precautions to be observed

Harmonics or spurious responses from the signal generator should be reduced so as to be negligible. The output return loss shall be measured without the influence at the input and output ports.

5.8.2.2.5 Measurement procedure

Measurement procedure is as follows:

- a) the frequency and power of the signal generator is set to the specified values;
- b) points A and B are disconnected;
- c) the line at point A is either short-circuited or open-circuited;
- d) the value $P_{m2}(|\Gamma|=1)$ is measured by the power meter 2;
- e) the device being measured is inserted between points A and B;
- f) the bias under specified condition is applied;
- g) the specified control voltage is supplied;
- h) the value P_{m2} is measured by the power meter 2;
- i) the output return loss $L_{ret(out)}$ is derived from Formula (11).

5.8.2.2.6 Specified conditions

See the specified conditions in 5.2.2.2.6.

5.8.2.3 Measuring method 2

5.8.2.3.1 Circuit diagram

See the circuit diagram of 5.2.2.3.1.

5.8.2.3.2 Principle of measurement

The output return loss of the phase shifter is calculated from the measured scattering parameter, S_{22} , which is defined as output reflection coefficient. See Formula (12) below.

$$L_{ret(out)} = -20\log(|S_{22}|) \quad (12)$$

where

$L_{ret(out)}$ is the numerical value of the output return loss, expressed in dB.

NOTE A definition of the scattering parameters is provided in 7.4.3.10.2.2 of IEC 60747-4:2007.

5.8.2.3.3 Circuit description and requirements

See the circuit description and requirements described in 5.2.2.3.3.

5.8.2.3.4 Precautions to be observed

Harmonics or spurious responses from the signal generator of the network analyser should be reduced so as to be negligible. The output return loss shall be measured without the influence at the input and output ports.

5.8.2.3.5 Measurement procedure

Measurement procedure is as follows:

- a) the frequency of the network analyser is set to the specified value;
- b) the output power of the network analyser is adjusted to the appropriate value that the specified input power is applied to the device being measured;
- c) a calibration is made in order to eliminate systematic errors in the network analyser, cable, and connectors;
- d) the device being measured is connected as indicated in Figure 3;
- e) the bias conditions are applied as specified;
- f) the specified control voltage is applied;
- g) the output return loss is derived from Formula (12).

5.8.2.3.6 Specified conditions

See the specified conditions in 5.2.2.3.6.

5.9 Amplitude flatness (F_{amp})

5.9.1 Purpose

To measure the amplitude flatness under specified conditions.

5.9.2 Measuring methods

5.9.2.1 General

Two measuring methods are given:

- Method 1, using a signal generator and spectrum analyser;
- Method 2, using a network analyser.

5.9.2.2 Measuring method 1

5.9.2.2.1 Circuit diagram

See the circuit diagram of 5.2.2.2.1.

5.9.2.2.2 Principle of measurement

The amplitude flatness is derived from Formula (13) below:

$$F_{\text{amp}} = L_{\text{ins(max)}} - L_{\text{ins(min)}} \quad (13)$$

where

$L_{\text{ins(max)}}$ is the maximum insertion loss at the specified condition;

$L_{\text{ins(min)}}$ is the minimum insertion loss at the same specified condition;

F_{amp} , $L_{\text{ins(max)}}$ and $L_{\text{ins(min)}}$ are expressed in dB.

5.9.2.2.3 Circuit description and requirements

See the circuit description and requirements described in 5.2.2.2.3.

5.9.2.2.4 Precautions to be observed

Harmonics or spurious responses from the signal generator should be reduced so as to be negligible. The amplitude flatness shall be measured without the influence at the input and output ports.

5.9.2.2.5 Measurement procedure

Measurement procedure is as follows:

- a) the bias under specified conditions is applied;
- b) vary the frequency of the signal generator in the specified frequency range;
- c) the control voltage is supplied so as to be in the specified condition;
- d) an adequate input power is applied to the device being measured;
- e) by varying the input power, confirm that a change of output power is the same as that of the input power;
- f) obtain the maximum insertion loss and the minimum insertion loss in the specified frequency range;
- g) the amplitude flatness is derived from Formula (13).

5.9.2.2.6 Specified conditions

See the circuit description and requirements in 5.2.2.2.6.

5.9.2.3 Measuring method 2

5.9.2.3.1 Circuit diagram

See the circuit diagram of 5.2.2.3.1.

5.9.2.3.2 Principle of measurement

See the principle of measurement of 5.2.2.3.2.

5.9.2.3.3 Circuit description and requirements

See the circuit description and requirements described in 5.2.2.3.3.

5.9.2.3.4 Precautions to be observed

Harmonics or spurious responses from the signal generator of the network analyser should be reduced so as to be negligible. The amplitude flatness shall be measured without the influence at the input and output ports.

5.9.2.3.5 Measurement procedure

Measurement procedure is as follows:

- a) the frequency of the network analyser is set to the specified value;
- b) the output power of the network analyser is adjusted to the appropriate value that the specified input power is applied to the device being measured;
- c) a calibration is made in order to eliminate systematic errors in the network analyser, cable, and connectors;
- d) the device being measured is connected as indicated in Figure 3;
- e) the bias conditions are applied as specified;
- f) the control voltage is supplied so as to be in the specified condition;
- g) the S_{21} parameter within working frequency range is measured using the network analyser;
- h) the insertion loss at each frequency point is derived from Formula (4);
- i) the amplitude flatness is derived from Formula (13).

5.9.2.3.6 Specified conditions

See the circuit description and requirements in 5.2.2.3.6.

5.10 Insertion loss ripple (L_{rip})

5.10.1 Purpose

To measure the insertion loss ripple under specified conditions.

5.10.2 Measuring methods

5.10.2.1 General

Two measuring methods are given:

- Method 1, using a signal generator and spectrum analyser;
- Method 2, using a network analyser.

5.10.2.2 Measuring method 1

5.10.2.2.1 Circuit diagram

See the circuit diagram of 5.2.2.2.1.

5.10.2.2.2 Principle of measurement

The insertion loss ripple is derived from Formula (14) below:

$$L_{rip} = L_{ins,max} - L_{ins,min} \quad (14)$$

where

$L_{ins,max}$ is the maximum insertion loss value for all phase shift states;

$L_{ins,min}$ is the minimum insertion loss value for all phase shift states;

L_{rip} , $L_{ins,max}$ and $L_{ins,min}$ are expressed in dB.

5.10.2.2.3 Circuit description and requirements

See the circuit description and requirements described in 5.2.2.2.3.

5.10.2.2.4 Precautions to be observed

Harmonics or spurious responses from the signal generator should be reduced so as to be negligible. The insertion loss ripple shall be measured without the influence at the input and output ports.

5.10.2.2.5 Measurement procedure

Measurement procedure is as follows:

- a) the frequency of the signal generator is set to the central frequency;
- b) the bias conditions are applied as specified;
- c) the control voltage is supplied so as to be in the specified state;
- d) an adequate input power is applied to the device being measured;
- e) by varying the input power, confirm that a change of output power is the same as that of the input power;
- f) the value P_1 is measured at the power meter 1;
- g) the value P_2 is measured at the power meter 2;
- h) the insertion loss is derived from Formulae (1), (2) and (3);
- i) vary the control voltage to the other phase shift state, repeat the measurement procedure c) to h), the insertion loss of all phase shift states is obtained;
- j) the maximum insertion loss and the minimum insertion loss are derived;
- k) the insertion loss ripple is derived from Formula (14).

5.10.2.2.6 Specified conditions

See the circuit description and requirements in 5.2.2.2.6.

5.10.2.3 Measuring method 2

5.10.2.3.1 Circuit diagram

See the circuit diagram of 5.2.2.3.1.

5.10.2.3.2 Principle of measurement

See the principle of measurement of 5.2.2.3.2.

5.10.2.3.3 Circuit description and requirements

See the circuit description and requirements described in 5.2.2.3.3.

5.10.2.3.4 Precautions to be observed

Harmonics or spurious responses from the signal generator of the network analyser should be reduced so as to be negligible. The insertion loss ripple shall be measured without the influence at the input and output ports.

5.10.2.3.5 Measurement procedure

Measurement procedure is as follows:

- a) the frequency of the network analyser is set to the specified value;
- b) the output power of the network analyser is adjusted to the appropriate value that the specified input power is applied to the device being measured;
- c) a calibration is made in order to eliminate systematic errors in the network analyser, cable, and connectors;
- d) the device being measured is connected as indicated in Figure 3;
- e) the bias conditions are applied as specified;
- f) the control voltage is supplied so as to be in the specified state;
- g) the S_{21} parameter within working range is measured using the network analyser;
- h) vary the control voltage to the other phase shift state, repeat the measurement procedure e) to g), the insertion loss of all phase shift states is obtained;
- i) $L_{\text{ins,max}}$ and $L_{\text{ins,min}}$ are derived from Formula (4);
- j) the insertion loss ripple is derived from Formula (14).

5.10.2.3.6 Specified conditions

See the circuit description and requirements in 5.2.2.3.6.

5.11 Input power at 1dB compression ($P_{i(1\text{dB})}$)

5.11.1 Purpose

To measure the input power at 1 dB compression under specified conditions.

5.11.2 Circuit diagram

See the circuit diagram of 5.2.2.2.1.

5.11.3 Principle of measurement

The input power at 1 dB compression is the power where the ratio of input power to output power increases by 1 dB compared with L_{ins} .

5.11.4 Circuit description and requirements

See the circuit description and requirements described in 5.2.2.2.3.

5.11.5 Precaution to be observed

Harmonics or spurious responses from the signal generator should be reduced so as to be negligible. The input power at 1 dB compression shall be measured without the influence at the input and output ports.

5.11.6 Measurement procedure

Measurement procedure is as follows:

- a) the frequency of the signal generator is set to the specified value;
- b) the bias conditions are applied as specified;
- c) the control voltage is supplied so as to be in the specified state;
- d) an adequate input power is applied to the device being measured;

- e) by varying the input power, confirm that a change of output power is the same as that of the input power;
- f) the values of P_1 and P_2 are measured at the power meter 1 and the power meter 2, respectively;
- g) the insertion loss is derived from Formulae (1), (2) and (3);
- h) the input power is increased up to the ratio of the input power to the output power increases by 1 dB, compared with L_{ins} ;
- i) the power level P_1 and P_2 are measured;
- j) the input power at 1 dB compression is calculated from Formula (2).

5.11.7 Specified conditions

See the specified condition in 5.2.2.2.6.

5.12 Intermodulation distortion (two-tone) (P_n/P_1)

5.12.1 Purpose

To measure the intermodulation distortion under specified conditions.

5.12.2 Circuit diagram

See the circuit diagram shown in Figure 5.

5.12.3 Principle of measurement

In the circuit diagram shown in Figure 5, the input power P_i , the output powers P_1 and P_n of the device being measured are derived from the Formulae (15), (16) and (17) below:

$$P_i = P_a + L_1 \quad (15)$$

$$P_1 = P_b + L_2 \quad (16)$$

$$P_n = P_c + L_2 \quad (17)$$

where

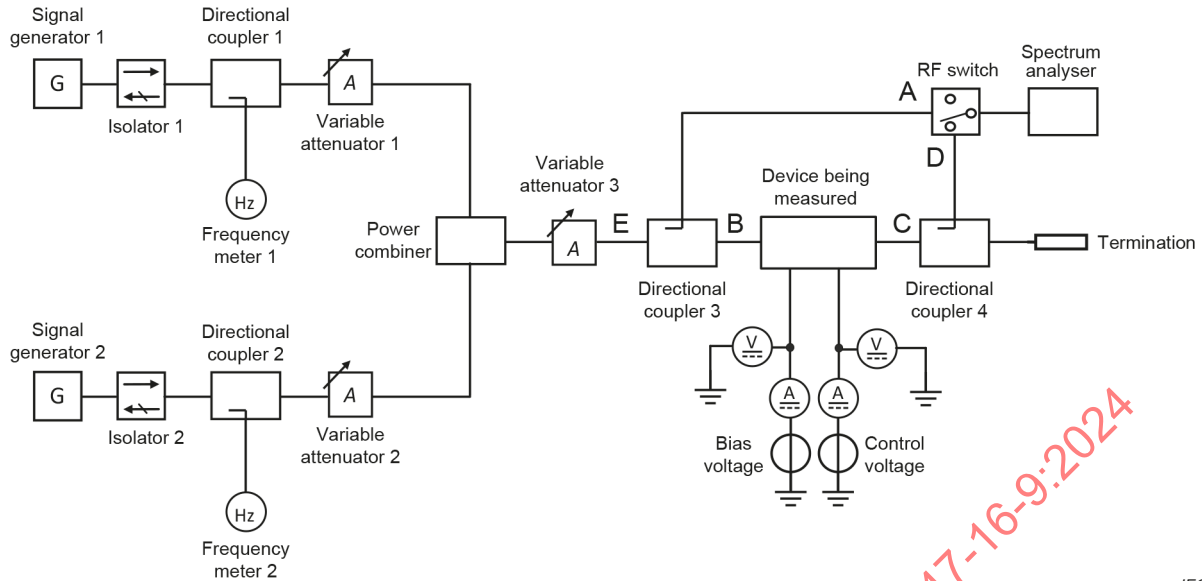
P_1 and P_n are the powers of the fundamental signal and the intermodulation distortion, respectively;

P_a , P_b and P_c are the powers indicated by the spectrum analyser corresponding to P_i , P_1 and P_n , respectively;

L_1 is the difference between the loss L_A and L_B where L_A is the loss from point E to point A and L_B is the loss from point E to point B shown in Figure 5, respectively;

L_2 is the circuit loss from point C to point D shown in Figure 5.

P_i , P_1 , P_n , P_a , P_b and P_c are expressed in dBm. L_1 and L_2 are expressed in dB.



IEC

Figure 5 – Circuit diagram for the measurement of intermodulation distortion

The intermodulation distortion, P_n/P_1 , which is expressed in dBc, is derived from Formula (18) below:

$$P_n / P_1 = P_n - P_1 = P_c - P_b \quad (18)$$

5.12.4 Circuit description and requirements

See the circuit description and requirements in 5.2.2.2.3.

The variable attenuator 3 can be eliminated.

5.12.5 Precaution to be observed

Harmonics or spurious responses from the signal generator should be reduced so as to be negligible. The intermodulation distortion shall be measured without the influence at the input and output ports. It is better to terminate the port D, when the switch is connected to the position A, and vice versa.

5.12.6 Measurement procedure

Measurement procedure is as follows:

- the frequencies of the signal generators are set to the specified values;
- the bias conditions are applied as specified;
- the control voltage is supplied so as to be in the reference state;
- the switch is connected to position A;
- the signal generator 1 is turned on, and the fundamental signal is applied to the device being measured with the specified level using the spectrum analyser and the variable attenuator 1;
- the signal generator 2 is turned on, and another signal is added to the device being measured with the same level as the fundamental signal using the spectrum analyser and the variable attenuator 2;
- the switch is connected to position D;

- h) the output powers P_b and P_c of the fundamental signal and the intermodulation products are measured using the spectrum analyser;
- i) the intermodulation distortion on the specified input power P_i is derived from the Formulae (15) to (18).

5.12.7 Specified conditions

The specified conditions are as follows:

- ambient or reference-point temperature;
- bias conditions;
- control voltage;
- frequencies;
- input power.

5.13 Power at the intercept point (for intermodulation products) ($P_{n(IP)}$)

5.13.1 Purpose

To measure the power at the intercept point for intermodulation products under specified conditions.

5.13.2 Circuit diagram

See the circuit diagram of 5.12.2.

5.13.3 Principle of measurement

Refer to the principle of measurements of 5.12.3.

5.13.4 Circuit description and requirements

See the circuit description and requirements in 5.12.4.

5.13.5 Precaution to be observed

Harmonics or spurious responses from the signal generator should be reduced so as to be negligible. The power at the intercept point shall be measured without the influence at the input and output ports.

5.13.6 Measurement procedure

Measurement procedure is as follows:

- a) the frequencies of the signal generators are set to the specified values;
- b) the bias conditions are applied as specified;
- c) the control voltage is supplied so as to be in the reference state;
- d) the switch is connected to position A;
- e) the signal generator 1 is turned on, and the fundamental signal is applied to the device being measured with the specified level using the spectrum analyser and the variable attenuator 1;
- f) the signal generator 2 is turned on, and another signal is applied to the device being measured with the same level as the fundamental signal using the spectrum analyser and the variable attenuator 2;
- g) the switch is connected to position D;
- h) the output powers of the fundamental signal and the specified intermodulation products are measured using the spectrum analyser;

- i) changing the power level of the input signals using the variable attenuator 3, the above procedure is repeated within the specified range;
- j) the data obtained are plotted;
- k) the straight lines of the fundamental signal and the inter-modulation products in the linear region are extended;
- l) the output power at the intercept point of the two extended lines is the power at the intercept point for the intermodulation products, i.e. second order, third order, etc., under the specified conditions required in 5.13.7.

5.13.7 Specified conditions

The specified conditions are as follows:

- ambient or reference-point temperature;
- bias conditions;
- control voltage;
- frequencies;
- input power;
- range of input power;
- order number.

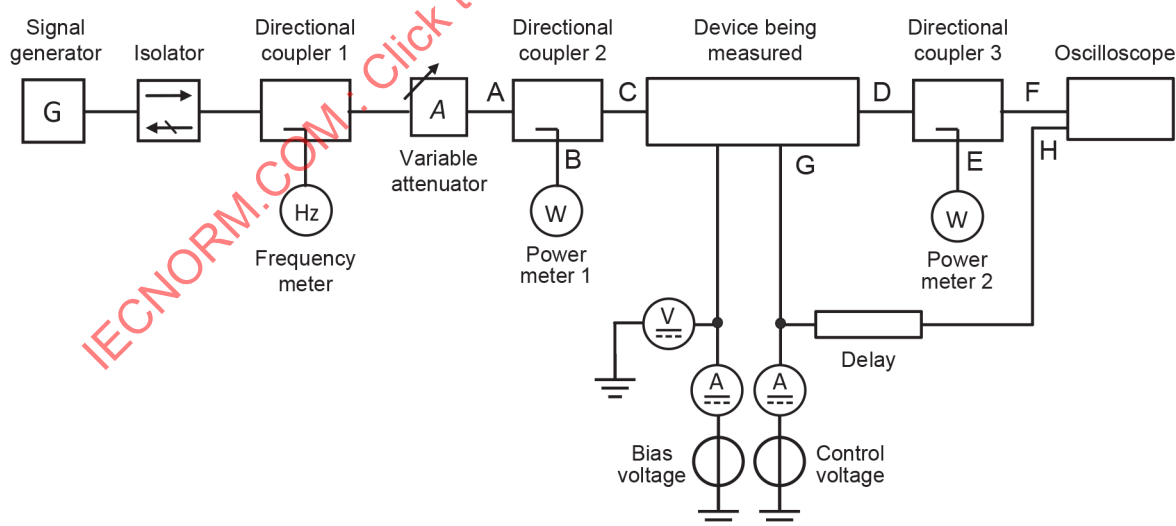
5.14 Turn on time(t_{on}), turn off time(t_{off})

5.14.1 Purpose

To measure the turn on time and the turn off time under specified conditions.

5.14.2 Circuit diagram

See the circuit diagram shown in Figure 6.



IEC

NOTE The control bias is supplied by the pulse generator to change phase shift state between points C and D.

Figure 6 – Circuit diagram for the measurement of switching times

5.14.3 Principle of measurement

Turn on time t_{on} , turn off time t_{off} and average pulse duration t_w are illustrated in Figure 7.

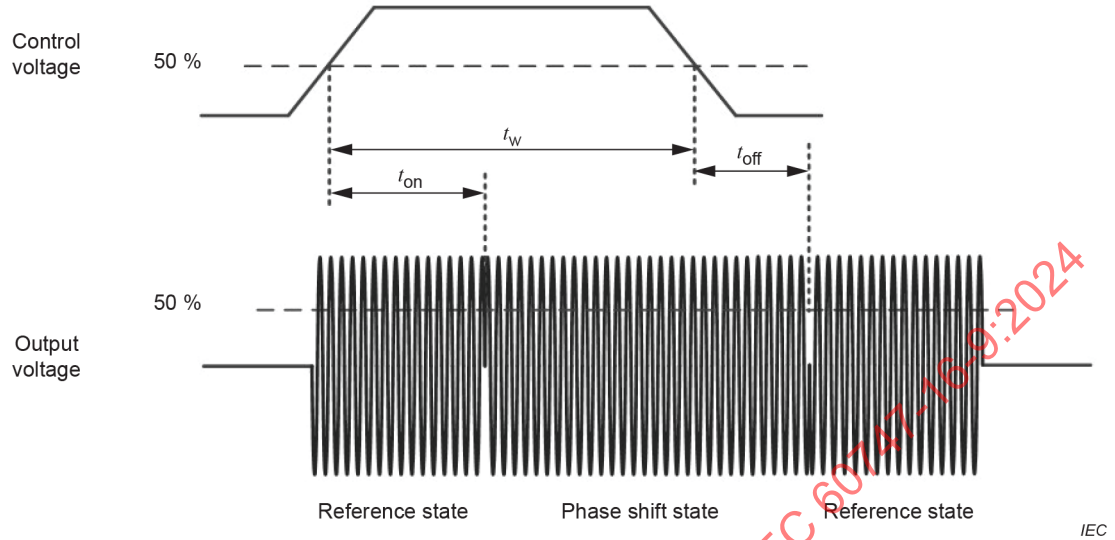


Figure 7 – Input and output waveforms

Turn on time t_{on} is derived from Formula (19) below:

$$t_{on} = t_{on,HF} - t_{d,DF} + t_{d,GH} \quad (19)$$

where

$t_{on,HF}$ is the interval between the reference point on the leading edge of the control voltage and the reference point on the envelope of the phase-shifted output voltage between point H and F;

$t_{d,DF}$ is the signal delay between points D and F;

$t_{d,GH}$ is the control signal delay between the point G and H.

Turn off time t_{off} is derived from Formula (20) below:

$$t_{off} = t_{off,HF} - t_{d,DF} + t_{d,GH} \quad (20)$$

where

$t_{off,HF}$ is the interval between the reference point on the trailing edge of the control voltage and the reference point on the leading edge of the envelope of the output voltage between point H and F;

$t_{d,DF}$ is the signal delay between points D and F;

$t_{d,GH}$ is the control signal delay between the point G and H.

$t_{on,HF}$, $t_{d,DF}$, $t_{d,GH}$ and $t_{off,HF}$ are the values indicated by the oscilloscope.

5.14.4 Circuit description and requirements

The purpose of the isolator is to enable the power level to the device measured to be kept constant, irrespective of impedance mismatched at its input. A pulse generator or other logical control circuit should be used as the control supply. The values of $t_{d,DF}$ and $t_{d,GH}$ should be measured beforehand.

5.14.5 Precaution to be observed

Harmonics or spurious responses from the signal generator should be reduced so as to be negligible.

5.14.6 Measurement procedure

Measurement procedure is as follows:

- a) the frequency of the signal generator is set to the specified value;
- b) the bias conditions are applied as specified;
- c) the control voltage is supplied so as to be in the reference state;
- d) an adequate input power is applied to the device being measured;
- e) by varying the input power, confirm that a change of output power is the same as that of the input power;
- f) the control voltage bias is supplied so as to be in specified phase shift state by applying the specified amplitude and average pulse duration of the control voltage;
- g) $t_{on,HF}$ and $t_{off,HF}$ are measured by the oscilloscope;
- h) t_{on} is derived from Formula (19), and t_{off} is derived from Formula (20).

5.14.7 Specified conditions

The specified conditions are as follows:

- ambient or reference-point temperature;
- bias conditions;
- control voltage;
- amplitude of the control voltage;
- average pulse duration of the control voltage;
- frequency.

Bibliography

IEC 60617, *Graphical symbols for diagrams* (available at <http://std.iec.ch/iec60617>>)

IEC 60747-16-1:2001, *Semiconductor devices – Part 16-1: Microwave integrated circuits – Amplifiers*

IEC 60747-16-1:2001/AMD1:2007

IEC 60747-16-1:2001/AMD2:2017

IEC 60747-16-4:2004, *Semiconductor devices – Part 16-4: Microwave integrated circuits – Switches*

IEC 60747-16-4:2004/AMD1:2009,

IEC 60747-16-4:2004/AMD2:2017

IEC 60747-16-6:2019, *Semiconductor devices – Part 16-6: Microwave integrated circuits – Frequency multipliers*

IECNORM.COM : Click to view the full PDF of IEC 60747-16-9:2024

SOMMAIRE

AVANT-PROPOS	43
1 Domaine d'application	45
2 Références normatives	45
3 Termes et définitions	45
4 Valeurs assignées et caractéristiques essentielles	48
4.1 Exigences générales	48
4.1.1 Identification et types de circuits	48
4.1.2 Description de la fonction générale	48
4.1.3 Technologie de fabrication	48
4.1.4 Identification du boîtier	48
4.2 Description de l'application	49
4.2.1 Conformité au système et/ou aux informations d'interface	49
4.2.2 Schéma de principe global	49
4.2.3 Données de référence	49
4.2.4 Compatibilité électrique	49
4.2.5 Dispositifs associés	49
4.3 Spécification de la fonction	49
4.3.1 Schéma de principe détaillé – blocs fonctionnels	49
4.3.2 Identification et fonction des bornes	50
4.3.3 Description fonctionnelle	50
4.4 Valeurs limites (système de valeurs assignées maximales absolues)	51
4.4.1 Exigences	51
4.4.2 Valeurs limites électriques	52
4.4.3 Températures	52
4.5 Conditions de fonctionnement (dans la plage de températures de fonctionnement spécifiée)	53
4.6 Caractéristiques électriques	53
4.7 Valeurs assignées, caractéristiques et données mécaniques et environnementales	54
4.8 Informations supplémentaires	54
5 Méthodes de mesure	54
5.1 Généralités	54
5.1.1 Précautions générales	54
5.1.2 Impédance caractéristique	54
5.1.3 Précautions de manipulation	55
5.1.4 Types	55
5.2 Perte d'insertion (L_{ins})	55
5.2.1 But de l'essai	55
5.2.2 Méthodes de mesure	55
5.3 Valeur de déphasage (S_{ph})	58
5.3.1 But de l'essai	58
5.3.2 Schéma du circuit	58
5.3.3 Principe de mesure	59
5.3.4 Description et exigences du circuit	59
5.3.5 Précautions à prendre	59
5.3.6 Procédure de mesure	59
5.3.7 Conditions spécifiées	59

5.4	Plage de déphasage (R_{ph})	59
5.4.1	But de l'essai	59
5.4.2	Schéma du circuit	60
5.4.3	Principe de mesure	60
5.4.4	Description et exigences du circuit	60
5.4.5	Précautions à prendre	60
5.4.6	Procédure de mesure	60
5.4.7	Conditions spécifiées	60
5.5	Précision du déphasage (S_{acc})	60
5.5.1	But de l'essai	60
5.5.2	Schéma du circuit	61
5.5.3	Principe de mesure	61
5.5.4	Description et exigences du circuit	61
5.5.5	Précautions à prendre	61
5.5.6	Procédure de mesure	61
5.5.7	Conditions spécifiées	61
5.6	Valeur efficace de la précision du déphasage ($S_{acc(eff)}$)	62
5.6.1	But de l'essai	62
5.6.2	Schéma du circuit	62
5.6.3	Principe de mesure	62
5.6.4	Description et exigences du circuit	62
5.6.5	Précautions à prendre	62
5.6.6	Procédure de mesure	62
5.6.7	Conditions spécifiées	63
5.7	Affaiblissement de réflexion d'entrée ($L_{ret(in)}$)	63
5.7.1	But de l'essai	63
5.7.2	Méthodes de mesure	63
5.8	Affaiblissement de réflexion de sortie ($L_{ret(out)}$)	65
5.8.1	But de l'essai	65
5.8.2	Méthodes de mesure	65
5.9	Planéité de l'amplitude (F_{amp})	67
5.9.1	But de l'essai	67
5.9.2	Méthodes de mesure	68
5.10	Variation de perte d'insertion (L_{rip})	69
5.10.1	But de l'essai	69
5.10.2	Méthodes de mesure	69
5.11	Puissance d'entrée pour 1 dB de compression ($P_{i(1dB)}$)	71
5.11.1	But de l'essai	71
5.11.2	Schéma du circuit	71
5.11.3	Principe de mesure	72
5.11.4	Description et exigences du circuit	72
5.11.5	Précaution à prendre	72
5.11.6	Procédure de mesure	72
5.11.7	Conditions spécifiées	72
5.12	Distorsion d'intermodulation (deux tonalités) (P_n/P_1)	72
5.12.1	But de l'essai	72
5.12.2	Schéma du circuit	72

5.12.3	Principe de mesure.....	73
5.12.4	Description et exigences du circuit.....	74
5.12.5	Précaution à prendre	74
5.12.6	Procédure de mesure	74
5.12.7	Conditions spécifiées.....	74
5.13	Puissance au point d'interception (pour les produits d'intermodulation) ($P_{n(IP)}$).....	75
5.13.1	But de l'essai.....	75
5.13.2	Schéma du circuit.....	75
5.13.3	Principe de mesure.....	75
5.13.4	Description et exigences du circuit.....	75
5.13.5	Précaution à prendre	75
5.13.6	Procédure de mesure	75
5.13.7	Conditions spécifiées.....	76
5.14	Temps d'établissement (t_{on}), temps de coupure (t_{off}).....	76
5.14.1	But de l'essai.....	76
5.14.2	Schéma du circuit.....	76
5.14.3	Principe de mesure.....	77
5.14.4	Description et exigences du circuit.....	78
5.14.5	Précaution à prendre	78
5.14.6	Procédure de mesure	78
5.14.7	Conditions spécifiées.....	78
	Bibliographie.....	79
	Figure 1 – Exemple de schéma de principe.....	50
	Figure 2 – Schéma du circuit de mesure de la perte d'insertion (méthode 1).....	55
	Figure 3 – Schéma du circuit de mesure des paramètres de diffusion	57
	Figure 4 – Schéma du circuit de mesure de l'affaiblissement de réflexion (méthode 1)	63
	Figure 5 – Schéma du circuit de mesure de la distorsion d'intermodulation	73
	Figure 6 – Schéma du circuit de mesure des temps de commutation.....	76
	Figure 7 – Formes d'onde d'entrée et de sortie	77
	Tableau 1 – Fonction des bornes	51
	Tableau 2 – Valeurs limites électriques.....	52
	Tableau 3 – Valeurs limites électriques dans la spécification particulière	52
	Tableau 4 – Températures	52
	Tableau 5 – Caractéristiques électriques	53

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS –

Partie 16-9: Circuits intégrés hyperfréquences – Déphaseurs

AVANT-PROPOS

- 1) La Commission Électrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. À cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'IEC attire l'attention sur le fait que la mise en application du présent document peut entraîner l'utilisation d'un ou de plusieurs brevets. L'IEC ne prend pas position quant à la preuve, à la validité et à l'applicabilité de tout droit de propriété revendiqué à cet égard. À la date de publication du présent document, l'IEC n'avait pas reçu notification qu'un ou plusieurs brevets pouvaient être nécessaires à sa mise en application. Toutefois, il y a lieu d'avertir les responsables de la mise en application du présent document que des informations plus récentes sont susceptibles de figurer dans la base de données de brevets, disponible à l'adresse <https://patents.iec.ch>. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevet.

L'IEC 60747-16-9 a été établie par le sous-comité 47E: Dispositifs discrets à semiconducteurs, du comité d'études 47 de l'IEC: Dispositifs à semiconducteurs. Il s'agit d'une Norme internationale.

Le texte de cette Norme internationale est issu des documents suivants:

Projet	Rapport de vote
47E/835/FDIS	47E/842/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à son approbation.

La langue employée pour l'élaboration de la présente Norme internationale est l'anglais.

La version française de la norme n'a pas été soumise au vote.

Ce document a été rédigé selon les Directives ISO/IEC, Partie 2, il a été développé selon les Directives ISO/IEC, Partie 1 et les Directives ISO/IEC, Supplément IEC, disponibles sous www.iec.ch/members_experts/refdocs. Les principaux types de documents développés par l'IEC sont décrits plus en détail sous www.iec.ch/publications.

Une liste de toutes les parties de la série IEC 60747, publiées sous le titre général *Dispositifs à semiconducteurs*, se trouve sur le site Web de l'IEC.

Le comité a décidé que le contenu de ce document ne sera pas modifié avant la date de stabilité indiquée sur le site Web de l'IEC sous webstore.iec.ch dans les données relatives au document recherché. À cette date, le document sera:

- reconduit,
- supprimé, ou
- révisé.

DISPOSITIFS À SEMICONDUCTEURS –

Partie 16-9: Circuits intégrés hyperfréquences – Déphaseurs

1 Domaine d'application

La présente partie de l'IEC 60747 spécifie la terminologie, les valeurs assignées et caractéristiques essentielles, et les méthodes de mesure des déphaseurs des circuits intégrés hyperfréquences.

2 Références normatives

Les documents suivants sont cités dans le texte de sorte qu'ils constituent, pour tout ou partie de leur contenu, des exigences du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 60747-1:2006, *Dispositifs à semiconducteurs – Partie 1: Généralités*
IEC 60747-1:2006/AMD1:2010

IEC 60747-4:2007, *Dispositifs à semiconducteurs – Dispositifs discrets – Partie 4: Diodes et transistors hyperfréquences*
IEC 60747-4:2007/AMD1:2017

IEC 61340-5-1, *Électrostatique – Partie 5-1: Protection des dispositifs électroniques contre les phénomènes électrostatiques – Exigences générales*

IEC TR 61340-5-2, *Electrostatics – Part 5-2: Protection of electronic devices from electrostatic phenomena – User guide (disponible en anglais seulement)*

3 Termes et définitions

Pour les besoins du présent document, les termes et définitions suivants s'appliquent.

L'ISO et l'IEC tiennent à jour des bases de données terminologiques destinées à être utilisées en normalisation, consultables aux adresses suivantes:

- IEC Electropedia: disponible à l'adresse <https://www.electropedia.org/>
- ISO Online browsing platform: disponible à l'adresse <https://www.iso.org/obp>

3.1

état de référence

état dans lequel la différence de phase entre l'entrée et la sortie du déphaseur est une valeur particulière

Note 1 à l'article: Les conditions pour l'état de référence doivent être spécifiées.

Note 2 à l'article: Bien que la différence de phase à l'état de référence soit généralement la valeur maximale, médiane ou minimale de toutes les différences de phase disponibles du déphaseur, d'autres valeurs peuvent être acceptables.

3.2

état de déphasage

état dans lequel la différence de phase entre l'entrée et la sortie du déphaseur est différente de celle de l'état de référence (3.1)

3.3

perte d'insertion

L_{ins}

rapport entre la puissance d'entrée et la puissance de sortie, dans la région linéaire de la courbe de transfert de puissance, $P_o(\text{dBm}) = f(P_i)$

Note 1 à l'article: Dans cette région, $\Delta P_o(\text{dBm}) = \Delta P_i(\text{dBm})$.

Note 2 à l'article: La perte d'insertion est généralement exprimée en décibels.

Note 3 à l'article: La perte d'insertion dans l'état de référence (3.1) est exprimée par L_{ref} .

[SOURCE: IEC 60747-16-4:2004/AMD1:2009, 3.1, modifié: suppression de "au niveau du port sous tension" a été supprimé et ajout de la Note 3 à l'article]

3.4

valeur du déphasage

S_{ph}

différence entre la phase dans l'état de déphasage (3.2) et celle dans l'état de référence (3.1)

3.5

plage de déphasage

R_{ph}

différence entre la phase maximale et minimale entre tous les états de déphasage (3.2) et l'état de référence (3.1)

3.6

précision de déphasage

S_{acc}

différence entre la valeur mesurée et la valeur nominale du déphasage (3.4)

3.7

valeur efficace de la précision du déphasage

$S_{\text{acc(eff)}}$

valeur efficace de la différence entre la valeur mesurée et la valeur nominale du déphasage (3.4)

3.8

affaiblissement de réflexion d'entrée

$L_{\text{ret(in)}}$

rapport entre la puissance incidente au niveau de l'accès d'entrée et la puissance réfléchie au niveau de l'accès d'entrée

[SOURCE: IEC 60747-16-6:2019, 3.4]

3.9

affaiblissement de réflexion de sortie

$L_{\text{ret(out)}}$

rapport entre la puissance incidente au niveau de l'accès de sortie et la puissance réfléchie au niveau de l'accès de sortie

[SOURCE: IEC 60747-16-6:2019, 3.5]

3.10**planéité de l'amplitude** F_{amp}

différence entre la valeur maximale et minimale de la perte d'insertion (3.3) dans la plage de fréquences de fonctionnement

3.11**variation de perte d'insertion** L_{rip}

différence entre la valeur maximale et minimale de la perte d'insertion (3.3) pour tous les états de déphasage

3.12**puissance d'entrée pour 1 dB de compression** $P_{i(1 \text{ dB})}$

puissance d'entrée lorsque la perte d'insertion (3.3) augmente de 1 dB par rapport à la perte d'insertion dans la région linéaire (3.3)

[SOURCE: IEC 60747-16-4:2004, 3.4]

3.13**distorsion d'intermodulation** P_n / P_1

rapport de la composante du $n^{\text{ième}}$ ordre de la puissance de sortie à la composante fondamentale de la puissance de sortie

Note 1 à l'article: L'abréviation "IMD n " est encore d'usage courant pour la distorsion d'intermodulation du $n^{\text{ième}}$ ordre.

[SOURCE: IEC 60747-4:2007, 7.2.19 et IEC 60747-4:2007/AMD1:2017, 7.2.19]

3.14**puissance au point d'interception (pour les produits d'intermodulation)** $P_{n(\text{IP})}$

puissance de sortie à l'intersection entre les puissances de sortie extrapolées de la composante fondamentale et les composantes d'intermodulation du $n^{\text{ième}}$ ordre, lorsque l'extrapolation est effectuée dans un diagramme représentant la puissance de sortie des composantes (en décibels) en fonction de la puissance d'entrée (en décibels)

[SOURCE: IEC 60747-16-1:2001, 3.8]

3.15**temps de commutation****3.15.1****temps d'établissement** t_{on}

intervalle entre le point de référence inférieur sur le front avant de la tension de commande et le point de référence supérieur sur le front avant de l'enveloppe de la tension de sortie dans la région linéaire de la courbe de transfert de puissance $P_o(\text{dBm}) = f(P_i)$ lorsque l'état du déphaseur passe de l'état de référence (3.1) à l'état de déphasage (3.2)

Note 1 à l'article: Dans cette région, $\Delta P_o(\text{dBm}) = \Delta P_i(\text{dBm})$.

Note 2 à l'article: La référence correspond généralement à 50 % de l'amplitude.

[SOURCE: IEC 60747-16-4:2004, 3.6, modifié: ajout de l'expression "lorsque l'état du déphaseur passe de l'état de référence à l'état de déphasage", ainsi que de la Note 2 à l'article]

3.15.2

temps de coupure

t_{off}

intervalle entre le point de référence supérieur sur le front arrière de la tension de commande et le point de référence inférieur sur le front arrière de l'enveloppe de la tension de sortie dans la région linéaire de la courbe de transfert de puissance $P_o(\text{dBm}) = f(P_i)$ lorsque l'état du déphaseur passe de l'état de référence (3.1) à l'état de déphasage (3.2)

Note 1 à l'article: Dans cette région, $\Delta P_o(\text{dBm}) = \Delta P_i(\text{dBm})$.

Note 2 à l'article: La référence correspond généralement à 50 % de l'amplitude.

[SOURCE: IEC 60747-16-4:2004, 3.7, modifié: ajout de l'expression "lorsque l'état du déphaseur passe de l'état de référence à l'état de déphasage", ainsi que de la Note 2 à l'article]

4 Valeurs assignées et caractéristiques essentielles

4.1 Exigences générales

4.1.1 Identification et types de circuits

L'indication du type (nom du dispositif), la catégorie du circuit et la technologie appliquée doivent être précisées dans la spécification particulière.

Les déphaseurs hyperfréquences comprennent deux catégories:

- type A: déphaseurs numériques,
- type B: déphaseurs analogiques.

4.1.2 Description de la fonction générale

Une description générale de la fonction exécutée par les déphaseurs hyperfréquences à circuits intégrés et des fonctionnalités relatives à l'application doit être fournie.

4.1.3 Technologie de fabrication

La technologie de fabrication, par exemple circuit intégré monolithique à semiconducteurs, circuit intégré à couches minces, microassemblage, doit être indiquée dans la spécification particulière. Cette indication doit inclure les détails des technologies de semiconducteurs, par exemple diode P_i n, transistor à effet de champ à hétérojonction (HFET), transistor pseudomorphique à haute mobilité électronique (PHEMT), etc.

Une référence à l'IEC 60747-4 doit être faite pour la terminologie et les symboles littéraux, les valeurs assignées et caractéristiques essentielles, ainsi que les méthodes de mesure de ces dispositifs hyperfréquences.

4.1.4 Identification du boîtier

Les indications suivantes doivent être indiquées dans la spécification particulière:

- a) la forme de la puce ou du boîtier;
- b) le numéro de référence national et/ou IEC du dessin d'encombrement, ou dessin du boîtier non normalisé, y compris la numérotation des bornes;
- c) le matériau principal du boîtier, par exemple métal, céramique, plastique.

4.2 Description de l'application

4.2.1 Conformité au système et/ou aux informations d'interface

La spécification particulière doit mentionner si le circuit intégré est conforme à un système d'application et/ou une norme d'interface ou des recommandations.

Il convient également de donner des informations détaillées sur les systèmes d'application, les équipements et les circuits tels que les systèmes radars, les systèmes de communication, les systèmes de réseau sans fil, etc.

4.2.2 Schéma de principe global

Un schéma de principe des systèmes appliqués doit être fourni dans la spécification particulière si nécessaire.

4.2.3 Données de référence

Il convient d'indiquer, dans la spécification particulière, les propriétés les plus importantes qui permettent une comparaison entre des types de dérivées.

4.2.4 Compatibilité électrique

Il convient de mentionner, dans la spécification particulière, si le circuit intégré est compatible du point de vue électrique avec d'autres circuits intégrés particuliers ou familles de circuits intégrés ou si des interfaces spéciales sont exigées.

Il convient de fournir des détails concernant le type de circuits d'entrée et de sortie, par exemple impédances d'entrée/sortie, blocage du courant continu, drain ouvert, etc. Il convient également de mentionner, le cas échéant, l'interchangeabilité avec d'autres dispositifs.

4.2.5 Dispositifs associés

Il convient, le cas échéant, de mentionner ce qui suit:

- les dispositifs nécessaires pour un fonctionnement correct (liste indiquant le numéro du type, le nom et la fonction);
- les dispositifs périphériques avec interconnexion directe (liste indiquant le numéro du type, le nom et la fonction).

4.3 Spécification de la fonction

4.3.1 Schéma de principe détaillé – blocs fonctionnels

Un schéma de principe détaillé ou des informations de circuit équivalentes relatives aux déphaseurs hyperfréquences à circuits intégrés doivent être fournis dans la spécification particulière. Le schéma de principe doit indiquer:

- a) les blocs fonctionnels;
- b) les interconnexions mutuelles entre les blocs fonctionnels;
- c) les unités fonctionnelles individuelles parmi les blocs fonctionnels;
- d) les interconnexions mutuelles entre les blocs fonctionnels individuels;
- e) la fonction de chaque connexion externe;
- f) l'interdépendance entre les blocs fonctionnels séparés.

Le schéma de principe doit identifier la fonction de chaque connexion externe et, lorsqu'aucune ambiguïté n'est possible, les symboles et/ou numéros des bornes. Si l'encapsulation présente des parties métalliques, toute connexion de bornes externes à ces dernières doit être indiquée. Lorsque cela s'avère nécessaire, les connexions avec tous les éléments électriques externes associés doivent être mentionnées.

À titre d'information supplémentaire, le schéma des circuits électriques peut être reproduit, mais pas nécessairement avec les indications des valeurs des composants de circuit. Le symbole graphique pour la fonction doit être indiqué. Les règles applicables à ces schémas peuvent être consultées dans l'IEC 60617.

4.3.2 Identification et fonction des bornes

Toutes les bornes (bornes d'alimentation, bornes d'entrée ou de sortie, bornes d'entrée/sortie) doivent être identifiées sur le schéma de principe, comme indiqué ci-dessous.

EXEMPLE:

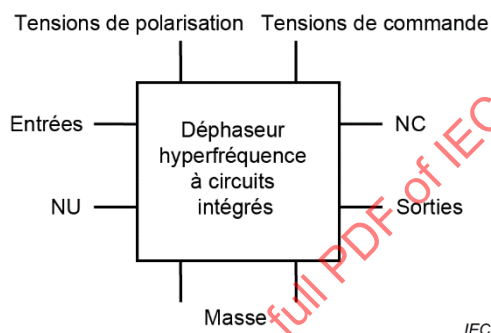


Figure 1 – Exemple de schéma de principe

Les fonctions des bornes doivent être indiquées dans le Tableau 1.

4.3.3 Description fonctionnelle

La fonction réalisée par le circuit doit être spécifiée, ce qui comprend les informations suivantes:

- la fonction de base;
- la relation aux bornes externes;
- le mode de fonctionnement (par exemple méthode, préférence d'établissement, etc.);
- la gestion des interruptions.

Tableau 1 – Fonction des bornes

Numéro de borne	Symbole de la borne	Désignation de la borne ^a	Fonction ^b	Fonction de la borne	
				Identification d'entrée/sortie ^c	Type des circuits d'entrée/sortie ^d
^a Une désignation de borne doit être mentionnée pour indiquer la fonction de la borne. Les bornes d'alimentation, les bornes de masse, les bornes non connectées (portant l'abréviation NC) et les bornes non utilisables (portant l'abréviation NU) doivent être différenciées. ^b La fonction des bornes doit être indiquée brièvement: – chaque fonction des bornes polyvalentes, c'est-à-dire les bornes qui ont plusieurs fonctions; – chaque fonction du circuit intégré sélectionnée par des connexions de broches P_i n mutuelles, la programmation et/ou l'application de données de sélection de fonction sur la broche de sélection de fonction P_i n, telle qu'une broche de sélection de mode P_i n; – si l'embase du boîtier est utilisée comme borne de masse, le type de masse (par exemple masse analogique, masse numérique) doit être mentionné. ^c Les bornes d'entrée, de sortie, d'entrée/sortie et de sortie de multiplexage doivent être différenciées. ^d Les types de circuits d'entrée et de sortie, par exemple les impédances d'entrée/sortie, avec ou sans blocage du courant continu, etc. doivent être différenciés.					

4.4 Valeurs limites (système de valeurs assignées maximales absolues)

4.4.1 Exigences

Ces valeurs limites doivent contenir les indications suivantes et être indiquées dans la spécification particulière:

- toute interdépendance des conditions de limitation doit être spécifiée;
- si des éléments connectés et/ou fixés en externe, par exemple des dissipateurs thermiques, ont une influence sur les valeurs assignées, celles-ci doivent être spécifiées pour le circuit intégré avec les éléments connectés et/ou fixés;
- si des valeurs limites sont dépassées pour une surcharge transitoire, les dépassements admissibles et leurs durées doivent être spécifiés;
- lorsque les valeurs minimale et maximale diffèrent pendant la programmation du dispositif, cela doit être mentionné;
- toutes les tensions font référence à une borne de référence spécifiée (VSS, masse, etc.);
- si les valeurs maximales et/ou minimales sont citées, le fabricant doit indiquer s'il fait référence à l'amplitude absolue ou à la valeur algébrique de la grandeur;
- les valeurs assignées doivent couvrir le fonctionnement du circuit intégré multifonction sur la plage de températures de fonctionnement spécifiée. Lorsque les valeurs assignées sont fonction de la température, cela doit être indiqué.

4.4.2 Valeurs limites électriques

Les valeurs limites électriques doivent être spécifiées comme indiqué dans le Tableau 2.

Tableau 2 – Valeurs limites électriques

Paramètres	Min.	Max.
Tension ou tensions de polarisation (le cas échéant)	+	+
Courant(s) de polarisation (le cas échéant)		+
Tension ou tensions d'alimentation de commande (le cas échéant)	+	+
Courant ou courants d'alimentation de commande (le cas échéant)		+
Tension ou tensions de borne (le cas échéant)	+	+
Courant(s) de borne (le cas échéant)		+
Puissance d'entrée		+
Dissipation de puissance		+
Il est nécessaire de choisir soit une ou des tensions de polarisation ou un ou des courants de polarisation, soit une ou des tensions de borne ou un ou des courants de borne.		

La spécification particulière peut indiquer ces valeurs dans le Tableau 3.

Tableau 3 – Valeurs limites électriques dans la spécification particulière

Paramètres ^{a, b}	Symboles	Min.	Max.	Unité
^a Selon le type de circuit considéré, le cas échéant. ^b Pour une plage de tensions d'alimentation: – valeur ou valeurs limites de la ou des tensions permanentes à la ou aux bornes d'alimentation par rapport à un point de référence électrique spécifique; – valeur limite entre des bornes d'alimentation spécifiées, le cas échéant; – lorsque plus d'une source d'alimentation est exigée, il faut indiquer dans la spécification particulière si l'ordre dans lequel ces sources sont appliquées est important; si c'est le cas, cet ordre doit être indiqué dans la spécification particulière; – lorsque plus d'une source est nécessaire, il doit être nécessaire de mentionner les combinaisons de valeurs assignées pour ces tensions et courants d'alimentation.				

4.4.3 Températures

La spécification particulière peut indiquer les valeurs de température suivantes dans le Tableau 4:

- température de fonctionnement (température ambiante ou température du point de référence);
- température de stockage;
- température du canal;
- température des fils (pour le brasage).

Tableau 4 – Températures

Paramètres ^a	Symboles	Min.	Max.	Unité
^a Selon le type de circuit considéré, le cas échéant.				

4.5 Conditions de fonctionnement (dans la plage de températures de fonctionnement spécifiée)

Les conditions de fonctionnement suivantes ne doivent pas être inspectées, mais elles peuvent être utilisées pour une évaluation de la qualité:

- a) alimentations électriques, valeurs positives et/ou négatives (le cas échéant);
- b) séquences d'initialisation (le cas échéant), si des séquences d'initialisation spécifiques sont nécessaires, la mise en séquence des sources d'alimentation et la procédure d'initialisation doivent être spécifiées;
- c) tension ou tensions d'entrée (le cas échéant);
- d) courant ou courants de sortie (le cas échéant);
- e) tension et/ou courant d'une ou de plusieurs autres bornes;
- f) éléments externes (le cas échéant);
- g) plage des températures de fonctionnement;
- h) plage de fréquences de fonctionnement;
- i) bit de déphasage;
- j) échelon de déphasage.

4.6 Caractéristiques électriques

Les caractéristiques doivent s'appliquer sur toute la plage de températures de fonctionnement, sauf indication contraire dans la spécification particulière. Chaque caractéristique doit être définie dans la spécification particulière, soit:

- a) sur la plage spécifiée de températures de fonctionnement; ou
- b) à une température de 25 °C, et à des températures de fonctionnement maximales et minimales.

Il convient de spécifier les paramètres en fonction du type, comme indiqué dans le Tableau 5.

Tableau 5 – Caractéristiques électriques

Paramètres	Min.	Typique	Max.	Types	
Courant de fonctionnement d'application de polarisation (le cas échéant)		+	+	+	+
Courant de fonctionnement d'application de commande (le cas échéant)		+	+	+	+
Perte d'insertion (L_{ins})		+	+	+	+
Valeur de déphasage (S_{ph})	+	+	+	+	+
Plage de déphasage (R_{ph})	+	+	+	+	+
Précision du déphasage (S_{acc})		+	+	+	+
Valeur efficace de la précision du déphasage ($S_{acc(eff)}$)		+	+	+	+
Affaiblissement de réflexion d'entrée ($L_{ret(in)}$)	+	+		+	+
Affaiblissement de réflexion de sortie ($L_{ret(out)}$)	+	+		+	+
Planéité de l'amplitude (F_{amp})		+	+	+	+
Variation de perte d'insertion (L_{rip})		+	+	+	+
Puissance d'entrée pour 1 dB de compression ($P_{i(1dB)}$)	+	+		+	+
Distorsion d'intermodulation (P_n/P_1)		+	+	+	+
Puissance au point d'interception ($P_{n(IP)}$)	+	+		+	+
Temps de commutation (t_{on}, t_{off})		+	+	+	+

4.7 Valeurs assignées, caractéristiques et données mécaniques et environnementales

Toutes les valeurs assignées, caractéristiques et données mécaniques et environnementales applicables spécifiées en 5.10 et 5.11 de l'IEC 60747-1:2006 doivent être mentionnées dans la spécification particulière.

4.8 Informations supplémentaires

Les informations suivantes doivent être indiquées, le cas échéant, dans la spécification particulière:

- a) circuit équivalent d'entrée et de sortie: des informations détaillées concernant le type des circuits d'entrée et de sortie, les impédances d'entrée/sortie, le blocage du courant continu, les drains ouverts, etc. doivent être indiquées;
- b) protection interne: une mention indiquant si le circuit intégré contient une protection interne contre les tensions ou les champs électriques statiques importants doit être fournie;
- c) condensateurs aux bornes: si des condensateurs sont nécessaires pour le blocage du courant continu d'entrée/sortie, leurs capacités doivent être mentionnées;
- d) résistance thermique;
- e) interconnexions à d'autres types de circuits: des détails concernant les interconnexions à d'autres circuits, par exemple circuit de détection pour commande automatique de gain (CAG), amplificateurs de détection, tampon, etc., doivent être fournis le cas échéant;
- f) effets du ou des composants connectés en externe: des courbes ou des données indiquant l'effet du ou des composants connectés en externe qui influencent les caractéristiques peuvent être fournies;
- g) recommandations pour tous les dispositifs associés: par exemple, le découplage de la source d'alimentation par rapport à un dispositif haute fréquence doit être mentionné;
- h) précautions de manipulation: les précautions de manipulation spécifiques au circuit (voir également l'IEC 61340-5-1 et l'IEC TR 61340-5-2) doivent être mentionnées le cas échéant;
- i) données d'application;
- j) autres informations d'application;
- k) date de publication de la fiche technique.

5 Méthodes de mesure

5.1 Généralités

5.1.1 Précautions générales

La précision des mesures, la protection des dispositifs et de l'appareillage de mesure et la précision des circuits de mesure mentionnées en 6.3, 6.4 et 6.6 de l'IEC 60747-1:2006 doivent être appliquées. De plus, il faut veiller à utiliser des alimentations continues stabilisées et à découpler en conséquence toutes les bornes d'alimentation à la fréquence de mesure. Bien que le niveau du signal puisse être spécifié en puissance ou en tension, il est exprimé en puissance dans le présent document, sauf indication contraire. Un étalonnage correct doit être effectué sur le support de mesure et il convient de décrire la méthode d'étalonnage.

5.1.2 Impédance caractéristique

L'impédance caractéristique du système de mesure est de 50 Ω , dans les circuits représentés dans le présent document. Si elle n'est pas de 50 Ω , cela doit être stipulé dans la spécification particulière.

5.1.3 Précautions de manipulation

Lors de la manipulation de dispositifs sensibles à l'électricité statique, les précautions de manipulation indiquées dans l'IEC 61340-5-1 et l'IEC TR 61340-5-2, doivent être observées.

5.1.4 Types

Les dispositifs de ce document sont à la fois des dispositifs de type boîtier et de type puce, mesurés au moyen de supports d'essai appropriés.

5.2 Perte d'insertion (L_{ins})

5.2.1 But de l'essai

Mesurer la perte d'insertion dans les conditions spécifiées.

5.2.2 Méthodes de mesure

5.2.2.1 Généralités

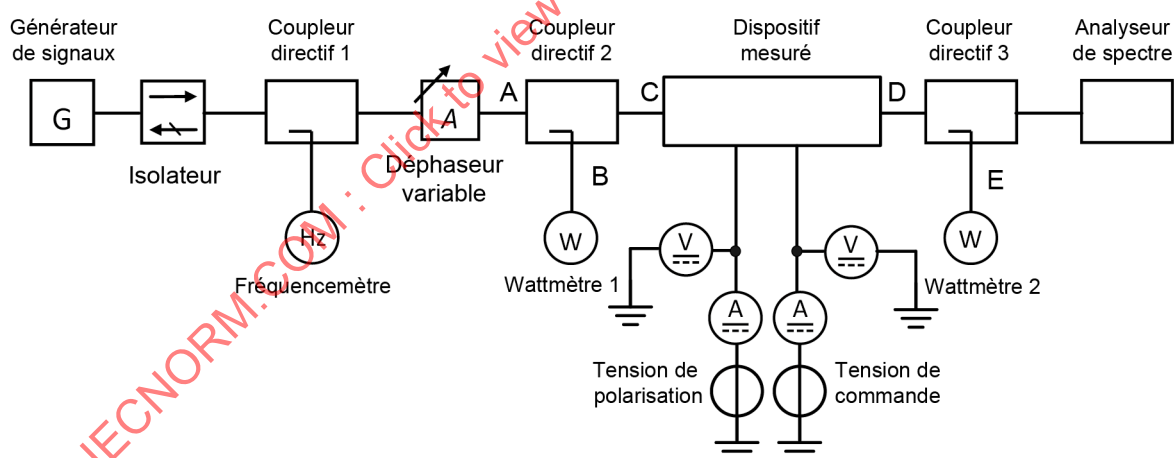
Deux méthodes de mesures sont données:

- la méthode 1, qui utilise un générateur de signaux et un analyseur de spectre;
- la méthode 2, qui utilise un analyseur de réseau.

5.2.2.2 Méthode de mesure 1

5.2.2.2.1 Schéma du circuit

Le schéma du circuit est représenté à la Figure 2.



IEC

Figure 2 – Schéma du circuit de mesure de la perte d'insertion (méthode 1)

5.2.2.2.2 Principe de mesure

La perte d'insertion, L_{ins} , est calculée d'après la puissance d'entrée, P_i , et la puissance de sortie, P_o , du dispositif mesuré à l'aide de la Formule (1) ci-après.

$$L_{ins} = P_i - P_o \quad (1)$$

P_i et P_o sont calculées à l'aide des Formules (2) et (3) ci-après:

$$P_i = P_1 - L_1 \quad (2)$$

$$P_o = P_2 + L_2 \quad (3)$$

où

P_1 est la puissance indiquée par le wattmètre 1;

P_2 est la puissance indiquée par le wattmètre 2;

L_1 est la puissance au point B, moins la puissance au point C;

L_2 est la puissance au point D, moins la puissance au point E.

P_i , P_o , P_1 et P_2 sont exprimées en dBm, L_{ins} , L_1 et L_2 sont exprimées en dB.

5.2.2.2.3 Description et exigences du circuit

L'isolateur a pour objet de permettre de maintenir constant le niveau de puissance sur le dispositif mesuré, quelle que soit la désadaptation d'impédance à l'entrée.

Les valeurs de L_1 et de L_2 doivent être mesurées au préalable.

5.2.2.2.4 Précautions à prendre

Les harmoniques ou les réponses parasites émanant du générateur de signaux sont réduites à un niveau négligeable. La perte d'insertion est mesurée sans l'influence aux accès d'entrée et de sortie.

5.2.2.2.5 Procédure de mesure

La procédure de mesure est la suivante:

- réglér la fréquence du générateur de signaux à la valeur spécifiée;
- appliquer les conditions de polarisation spécifiées;
- fournir la tension de commande de façon à correspondre à l'état spécifique pour la mesure de la perte d'insertion;
- appliquer une puissance d'entrée suffisante sur le dispositif mesuré;
- en faisant varier la puissance d'entrée, s'assurer que la variation de la puissance de sortie est identique à celle de la puissance d'entrée;
- mesurer la valeur P_1 au moyen du wattmètre 1;
- mesurer la valeur P_2 au moyen du wattmètre 2;
- calculer la perte d'insertion L_{ins} ou L_{ref} à l'aide des Formules (1), (2) et (3).

5.2.2.2.6 Conditions spécifiées

Les conditions spécifiées sont les suivantes:

- température ambiante ou température du point de référence;
- conditions de polarisation;
- tensions de commande;
- fréquence;
- puissance d'entrée.

5.2.2.3 Méthode de mesure 2

5.2.2.3.1 Schéma du circuit

Le schéma du circuit est représenté à la Figure 3.

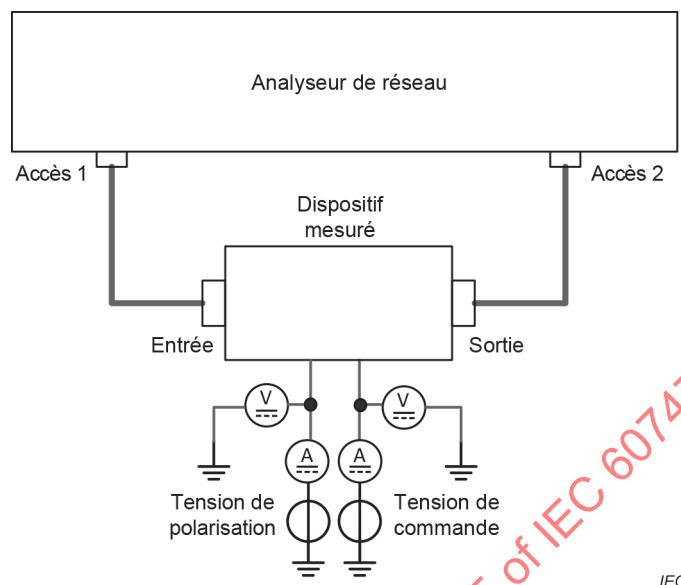


Figure 3 – Schéma du circuit de mesure des paramètres de diffusion

5.2.2.3.2 Principe de mesure

La perte d'insertion du déphaseur est déterminée d'après le paramètre de diffusion, S_{21} , mesuré qui est défini comme le coefficient de transmission directe. La perte d'insertion est calculée à l'aide de la Formule (4) ci-dessous:

$$L_{\text{ins}} = -20 \log(|S_{21}|) \quad (4)$$

où

L_{ins} est la valeur numérique de la perte d'insertion, exprimée en dB.

NOTE La définition des paramètres de diffusion est donnée en 7.4.3.10.2.2 de l'IEC 60747-4:2007.

5.2.2.3.3 Description et exigences du circuit

Le montage de mesure est représenté à la Figure 3. L'accès d'entrée du dispositif mesuré est connecté à l'accès 1 de l'analyseur de réseau et l'accès de sortie est connecté à l'accès 2.

5.2.2.3.4 Précautions à prendre

Il convient de ramener les harmoniques ou les réponses parasites émanant du générateur de signaux de l'analyseur de réseau à un niveau négligeable. La perte d'insertion doit être mesurée sans l'influence aux accès d'entrée et de sortie.

5.2.2.3.5 Procédure de mesure

La procédure de mesure est la suivante:

- a) régler la fréquence de l'analyseur de réseau à la valeur spécifiée;
- b) régler la puissance de sortie de l'analyseur de réseau à une valeur appropriée permettant d'appliquer la puissance d'entrée spécifiée au dispositif mesuré;
- c) effectuer un étalonnage afin d'éliminer les erreurs systématiques survenant au niveau de l'analyseur de réseau, du câble et des connecteurs;
- d) connecter le dispositif mesuré comme indiqué à la Figure 3;
- e) appliquer les conditions de polarisation spécifiées;
- f) fournir la tension de commande de façon à correspondre à l'état spécifique pour la mesure de la perte d'insertion;
- g) calculer la perte d'insertion à l'aide de la Formule (4).

5.2.2.3.6 Conditions spécifiées

Les conditions spécifiées sont les suivantes:

- température ambiante ou température du point de référence;
- conditions de polarisation;
- tensions de commande;
- fréquence;
- puissance d'entrée.

5.3 Valeur de déphasage (S_{ph})

5.3.1 But de l'essai

Mesurer la valeur du déphasage dans les conditions spécifiées au moyen d'un analyseur de réseau.

5.3.2 Schéma du circuit

Voir le schéma du circuit en 5.2.2.3.1.

5.3.3 Principe de mesure

La valeur de déphasage est calculée à l'aide de la Formule (5) ci-dessous:

$$S_{ph} = \theta_{phi} - \theta_{ins} \quad (5)$$

où

θ_{phi} est la phase mesurée à l'état de déphasage indiqué par l'analyseur de réseau;

θ_{ins} est la phase mesurée à l'état de référence indiqué par l'analyseur de réseau;

θ_{phi} , θ_{ins} et S_{ph} sont exprimés en degrés.

NOTE La définition des paramètres de diffusion est donnée en 7.4.3.10.2.2 de l'IEC 60747-4:2007.

5.3.4 Description et exigences du circuit

Voir la description et les exigences du circuit en 5.2.2.3.3.

5.3.5 Précautions à prendre

Il convient de ramener les harmoniques ou les réponses parasites émanant du générateur de signaux de l'analyseur de réseau à un niveau négligeable. La valeur du déphasage doit être mesurée sans l'influence aux accès d'entrée et de sortie.

5.3.6 Procédure de mesure

La procédure de mesure est la suivante:

- a) régler la fréquence de l'analyseur de réseau à la valeur spécifiée;
- b) régler la puissance de sortie de l'analyseur de réseau à une valeur appropriée permettant d'appliquer la puissance d'entrée spécifiée au dispositif mesuré;
- c) effectuer un étalonnage afin d'éliminer les erreurs systématiques survenant au niveau de l'analyseur de réseau, du câble et des connecteurs;
- d) connecter le dispositif mesuré comme indiqué à la Figure 3;
- e) appliquer les conditions de polarisation spécifiées;
- f) fournir la tension de commande de façon à correspondre à l'état de référence;
- g) mesurer la phase dans l'état de référence au moyen de l'analyseur de réseau;
- h) faire varier la tension de commande de façon à correspondre à l'état de déphasage;
- i) mesurer la phase dans l'état de déphasage au moyen de l'analyseur de réseau;
- j) calculer la valeur de déphasage à l'aide de la Formule (5).

5.3.7 Conditions spécifiées

Voir les conditions spécifiées en 5.2.2.3.6.

5.4 Plage de déphasage (R_{ph})

5.4.1 But de l'essai

Mesurer la plage de déphasage dans les conditions spécifiées au moyen d'un analyseur de réseau.

5.4.2 Schéma du circuit

Voir le schéma du circuit en 5.2.2.3.1.

5.4.3 Principe de mesure

La plage de déphasage, R_{ph} , est la différence en degrés entre la phase dans l'état de déphasage maximal, $\theta_{ph,max}$, qui est fourni par la commande du déphaseur et la phase dans l'état de référence, θ_{ins} , voir la Formule (6) ci-dessous:

$$R_{ph} = \theta_{ph,max} - \theta_{ins} \quad (6)$$

R_{ph} , $\theta_{ph,max}$ et θ_{ins} sont exprimées en degrés.

5.4.4 Description et exigences du circuit

Voir la description et les exigences du circuit en 5.2.2.3.3.

5.4.5 Précautions à prendre

Il convient de ramener les harmoniques ou les réponses parasites émanant du générateur de signaux de l'analyseur de réseau à un niveau négligeable. La plage de déphasage doit être mesurée sans l'influence aux accès d'entrée et de sortie.

5.4.6 Procédure de mesure

La procédure de mesure est la suivante:

- a) régler la fréquence de l'analyseur de réseau à la valeur spécifiée;
- b) régler la puissance de sortie de l'analyseur de réseau à une valeur appropriée permettant d'appliquer la puissance d'entrée spécifiée au dispositif mesuré;
- c) effectuer un étalonnage afin d'éliminer les erreurs systématiques survenant au niveau de l'analyseur de réseau, du câble et des connecteurs;
- d) connecter le dispositif mesuré comme indiqué à la Figure 3;
- e) appliquer les conditions de polarisation spécifiées;
- f) fournir la tension de commande de façon à correspondre à l'état de référence;
- g) mesurer la phase dans l'état de référence au moyen de l'analyseur de réseau;
- h) modifier la tension de commande de façon à être à l'état de déphasage maximal en appliquant la tension de commande spécifiée;
- i) mesurer la phase dans l'état de déphasage maximal au moyen de l'analyseur de réseau;
- j) calculer la plage de déphasage à l'aide de la Formule (6).

5.4.7 Conditions spécifiées

Voir les conditions spécifiées en 5.2.2.3.6.

5.5 Précision du déphasage (S_{acc})

5.5.1 But de l'essai

Mesurer la précision de déphasage dans les conditions spécifiées au moyen d'un analyseur de réseau.

5.5.2 Schéma du circuit

Voir le schéma du circuit en 5.2.2.3.1.

5.5.3 Principe de mesure

La précision de déphasage, S_{acc} , de l'état de déphasage spécifié est calculée à l'aide de la Formule (7) ci-dessous:

$$S_{acc} = S_{ph} - S_{nom} \quad (7)$$

où

S_{ph} est la valeur de déphasage de l'état de déphasage spécifié;

S_{nom} est la valeur nominale du déphasage de l'état de déphasage spécifié;

S_{acc} , S_{ph} et S_{nom} sont exprimées en degrés.

5.5.4 Description et exigences du circuit

Voir la description et les exigences du circuit en 5.2.2.3.3.

5.5.5 Précautions à prendre

Il convient de ramener les harmoniques ou les réponses parasites émanant du générateur de signaux de l'analyseur de réseau à un niveau négligeable. La précision de déphasage doit être mesurée sans l'influence aux accès d'entrée et de sortie.

5.5.6 Procédure de mesure

La procédure de mesure est la suivante:

- a) régler la fréquence de l'analyseur de réseau à la valeur spécifiée;
- b) régler la puissance de sortie de l'analyseur de réseau à une valeur appropriée permettant d'appliquer la puissance d'entrée spécifiée au dispositif mesuré;
- c) effectuer un étalonnage afin d'éliminer les erreurs systématiques survenant au niveau de l'analyseur de réseau, du câble et des connecteurs;
- d) connecter le dispositif mesuré comme indiqué à la Figure 3;
- e) appliquer les conditions de polarisation spécifiées;
- f) faire varier la tension de commande de façon à correspondre à l'état de référence;
- g) mesurer la phase dans l'état de référence au moyen de l'analyseur de réseau;
- h) faire varier la tension de commande de façon à correspondre à l'état de déphasage spécifié;
- i) mesurer la phase dans l'état de déphasage spécifié au moyen de l'analyseur de réseau;
- j) calculer la précision du déphasage à l'aide de la Formule (7).

5.5.7 Conditions spécifiées

Voir les conditions spécifiées en 5.2.2.3.6.

5.6 Valeur efficace de la précision du déphasage ($S_{\text{acc}(\text{eff})}$)

5.6.1 But de l'essai

Mesurer la valeur efficace de la précision du déphasage dans des conditions spécifiées au moyen d'un analyseur de réseau.

5.6.2 Schéma du circuit

Voir le schéma du circuit en 5.2.2.3.1.

5.6.3 Principe de mesure

La valeur efficace de la précision du déphasage, $S_{\text{acc}(\text{eff})}$ est calculée à l'aide de la Formule (8) ci-dessous:

$$S_{\text{acc}}(\text{RMS}) = \sqrt{\frac{\sum_{i=1}^N S_{\text{acc}(i)}^2}{N}} \quad (8)$$

où

$S_{\text{acc}(i)}$ est la précision du déphasage de l'état i ;

$N = 1,2,2^m$ est le nombre total d'états de déphasage pour un déphaseur à m -bits;

$S_{\text{acc}(i)}$ et $S_{\text{acc}(\text{eff})}$ sont exprimées en degrés.

5.6.4 Description et exigences du circuit

Voir la description et les exigences du circuit en 5.2.2.3.3.

5.6.5 Précautions à prendre

Il convient de ramener les harmoniques ou les réponses parasites émanant du générateur de signaux de l'analyseur de réseau à un niveau négligeable. La valeur efficace de la précision du déphasage doit être mesurée sans l'influence aux accès d'entrée et de sortie.

5.6.6 Procédure de mesure

La procédure de mesure est la suivante:

- réglér la fréquence de l'analyseur de réseau à la valeur spécifiée;
- réglér la puissance de sortie de l'analyseur de réseau à une valeur appropriée permettant d'appliquer la puissance d'entrée spécifiée au dispositif mesuré;
- effectuer un étalonnage afin d'éliminer les erreurs systématiques survenant au niveau de l'analyseur de réseau, du câble et des connecteurs;
- connecter le dispositif mesuré comme indiqué à la Figure 3;
- appliquer les conditions de polarisation spécifiées;
- faire varier la tension de commande de façon à correspondre à l'état de référence;
- mesurer la phase dans l'état de référence au moyen de l'analyseur de réseau;
- faire varier la tension de commande de façon à correspondre à l'état de déphasage spécifié;
- mesurer la phase dans le déphasage spécifié au moyen de l'analyseur de réseau;
- calculer la précision du déphasage à l'aide de la Formule (7);

- k) faire varier la tension de commande et répéter la procédure de mesure de h) à j) afin d'obtenir $S_{acc(i)}$ pour tous les états de déphasage;
- l) calculer la valeur efficace de la précision du déphasage à l'aide de la Formule (8).

5.6.7 Conditions spécifiées

Les conditions spécifiées sont les suivantes:

- température ambiante ou température du point de référence;
- conditions de polarisation;
- tensions de commande;
- fréquence;
- puissance d'entrée;
- nombre de bits du déphaseur;
- nombre d'états de déphasage du déphaseur.

5.7 Affaiblissement de réflexion d'entrée ($L_{ret(in)}$)

5.7.1 But de l'essai

Mesurer l'affaiblissement de réflexion d'entrée dans les conditions spécifiées.

5.7.2 Méthodes de mesure

5.7.2.1 Généralités

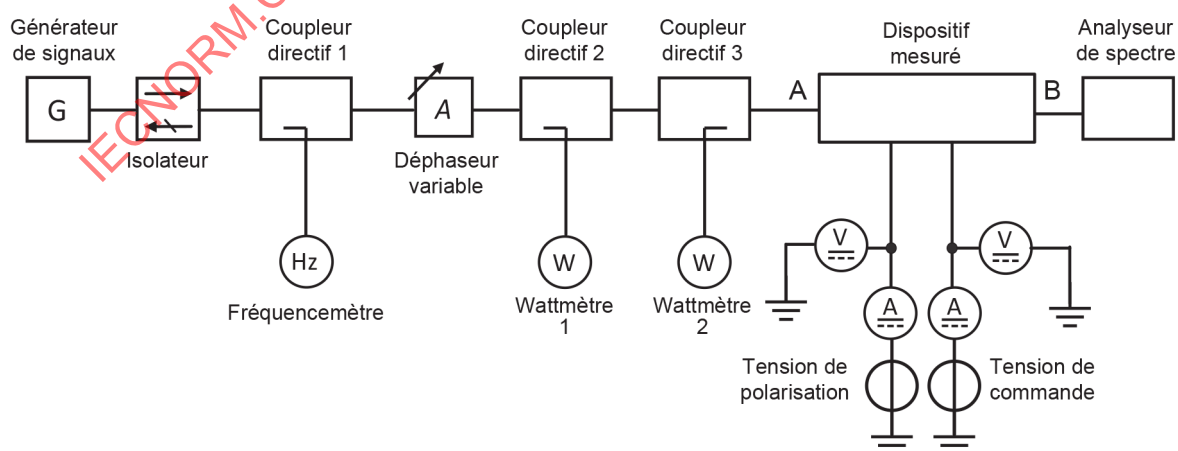
Deux méthodes de mesures sont données:

- la méthode 1, qui utilise un générateur de signaux et un analyseur de spectre;
- la méthode 2, qui utilise un analyseur de réseau.

5.7.2.2 Méthode de mesure 1

5.7.2.2.1 Schéma du circuit

Le schéma du circuit est représenté à la Figure 4. L'accès d'entrée du dispositif mesuré est connecté au point A, et l'accès de sortie est connecté au point B.



IEC

NOTE Le coupleur directif 2 et le coupleur directif 3 sont raccordés en sens opposé.

Figure 4 – Schéma du circuit de mesure de l'affaiblissement de réflexion (méthode 1)

5.7.2.2.2 Principe de mesure

L'affaiblissement de réflexion d'entrée est calculé à l'aide de la Formule (9) ci-dessous:

$$L_{\text{ret(in)}} = P_{m2}(|\Gamma|=1) - P_{m2} \quad (9)$$

où

$P_{m2}(|\Gamma|=1)$ est la puissance indiquée par le wattmètre 2, lorsque la ligne au point A est soit court-circuitée, soit en circuit ouvert;

P_{m2} est la puissance indiquée par le wattmètre 2, lorsque le dispositif mesuré est inséré entre le point A et le point B.

$P_{m2}(|\Gamma|=1)$ et P_{m2} sont exprimées en dBm, $L_{\text{ret(in)}}$ est exprimée en dB.

5.7.2.2.3 Description et exigences du circuit

L'isolateur a pour objet de permettre de maintenir constant le niveau de puissance sur le dispositif mesuré, quelle que soit la désadaptation d'impédance à l'entrée.

La directivité du coupleur directif est suffisante pour éviter une erreur excessive dans la valeur de l'affaiblissement de réflexion du dispositif mesuré.

5.7.2.2.4 Précautions à prendre

Il convient de ramener les harmoniques ou les réponses parasites émanant du générateur de signaux à un niveau négligeable. L'affaiblissement de réflexion d'entrée doit être mesuré sans l'influence aux accès d'entrée et de sortie.

5.7.2.2.5 Procédure de mesure

La procédure de mesure est la suivante:

- réglér la fréquence et la puissance du générateur de signaux aux valeurs spécifiées;
- déconnecter les points A et B;
- mettre la ligne au point A en court-circuit ou en circuit ouvert;
- mesurer la valeur $P_{m2}(|\Gamma|=1)$ au moyen du wattmètre 2;
- insérer le dispositif mesuré entre les points A et B;
- appliquer la polarisation dans les conditions spécifiées;
- fournir la tension de commande spécifiée;
- mesurer la valeur P_{m2} au moyen du wattmètre 2;
- calculer l'affaiblissement de réflexion d'entrée à l'aide de la Formule (9).

5.7.2.2.6 Conditions spécifiées

Voir les conditions spécifiées en 5.2.2.2.6.

5.7.2.3 Méthode de mesure 2

5.7.2.3.1 Schéma du circuit

Voir le schéma du circuit en 5.2.2.3.1.

5.7.2.3.2 Principe de mesure

L'affaiblissement de réflexion d'entrée du déphaseur est calculé d'après le paramètre de diffusion, S_{11} , mesuré qui est défini comme coefficient de réflexion d'entrée. Voir la Formule (10) ci-dessous:

$$L_{\text{ret(in)}} = -20\log(|S_{11}|) \quad (10)$$

où

$L_{\text{ret(in)}}$ est la valeur numérique de l'affaiblissement de réflexion d'entrée, exprimée en dB.

NOTE La définition des paramètres de diffusion est donnée en 7.4.3.10.2.2 de l'IEC 60747-4:2007.

5.7.2.3.3 Description et exigences du circuit

Voir la description et les exigences du circuit en 5.2.2.3.3.

5.7.2.3.4 Précautions à prendre

Il convient de ramener les harmoniques ou les réponses parasites émanant du générateur de signaux de l'analyseur de réseau à un niveau négligeable. L'affaiblissement de réflexion d'entrée doit être mesuré sans l'influence aux accès d'entrée et de sortie.

5.7.2.3.5 Procédure de mesure

La procédure de mesure est la suivante:

- a) régler la fréquence de l'analyseur de réseau à la valeur spécifiée;
- b) régler la puissance de sortie de l'analyseur de réseau à une valeur appropriée permettant d'appliquer la puissance d'entrée spécifiée au dispositif mesuré;
- c) effectuer un étalonnage afin d'éliminer les erreurs systématiques survenant au niveau de l'analyseur de réseau, du câble et des connecteurs;
- d) connecter le dispositif mesuré comme indiqué à la Figure 3;
- e) appliquer les conditions de polarisation spécifiées;
- f) fournir la tension de commande spécifiée;
- g) mesurer l'affaiblissement de réflexion d'entrée au moyen de l'analyseur de réseau.

5.7.2.3.6 Conditions spécifiées

Voir les conditions spécifiées en 5.2.2.3.6.

5.8 Affaiblissement de réflexion de sortie ($L_{\text{ret(out)}}$)

5.8.1 But de l'essai

Mesurer l'affaiblissement de réflexion de sortie dans les conditions spécifiées.

5.8.2 Méthodes de mesure

5.8.2.1 Généralités

Deux méthodes de mesures sont données:

- la méthode 1, qui utilise un générateur de signaux et un analyseur de spectre;
- la méthode 2, qui utilise un analyseur de réseau.