

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

384-1

1982

AMENDEMENT 3
AMENDMENT 3

1989-04

Amendement 3

**Condensateurs fixes utilisés dans
les équipements électroniques**

**Première partie:
Spécification générique**

Amendment 3

**Fixed capacitors for use in electronic
equipment**

**Part 1:
Generic specification**

© IEC 1989 Droits de reproduction réservés — Copyright - all rights reserved

International Electrotechnical Commission

Telefax: +41 22 919 0300

3, rue de Varembe Geneva, Switzerland

e-mail: inmail@iec.ch

IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

J

*Pour prix, voir catalogue en vigueur
For price, see current catalogue*

PREFACE

La présente modification a été établie par le Comité d'Etudes No. 40 de la CEI: Condensateurs et résistances pour équipements électroniques.

Le texte de cette modification est issu des documents suivants:

Règle des Six Mois	Rapport de vote	Procédure des Deux Mois	Rapport de vote
40(BC)629 40(BC)631	40(BC)665 40(BC)667	40(BC)679	40(BC)687

Pour de plus amples renseignements, consulter les rapports de vote correspondants mentionnés dans le tableau ci-dessus.

Le numéro QC qui figure sur la page de couverture de la présente publication est le numéro de spécification dans le Système CEI d'assurance de la qualité des composants électroniques (IECQ).

Page 2

- Ajouter à la Section Quatre, les paragraphes suivants:

4.33 Montage (pour les condensateurs chips uniquement).....	60
4.34 Adhérence.....	60
4.35 Robustesse des extrémités métallisées.....	60

Page 16

- Ajouter un nouveau paragraphe 2.2.39:

2.2.39 Condensateur chipse

Condensateur fixe dont les petites dimensions et la nature ou la forme des sorties rendent approprié son montage dans les circuits hybrides et en surface des cartes imprimées.

Page 18

Paragraphe 3.1

Remplacer le texte existant par:

3.1.1 Quand ces documents sont utilisés dans le cadre d'un système d'assurance de la qualité complet tel que le Système CEI d'assurance de la qualité des composants électroniques (IECQ), avec homologation et contrôle de la conformité de la qualité, on doit suivre les procédures des paragraphes 3.4 et 3.5.

3.1.2 Quand ces documents sont utilisés à l'extérieur d'un système d'assurance de la qualité tel que le Système IECQ à des fins telles que l'épreuve d'une conception ou des essais de type, les procédures et les exigences des paragraphes 3.4.1 et 3.4.2 b) peuvent être appliquées, mais, en tous les cas, les essais et parties d'essai doivent être effectués dans l'ordre donné dans le programme d'essais.

PREFACE

This amendment has been prepared by IEC Technical Committee No. 40: Capacitors and Resistors for Electronic Equipment.

The text of this amendment is based upon the following documents:

Six Months' Rule	Report on Voting	Two Months' Procedure	Report on Voting
40(CO)629 40(CO)631	40(CO)665 40(CO)667	40(CO)679	40(CO)687

Further information can be found in the relevant Reports on Voting indicated in the table above.

The QC number that appears on the front cover of this publication is the specification number in the IEC Quality Assessment System for Electronic Components (IECQ).

Page 3

- Add in Section Four, the following sub-clauses:

4.33 Mounting (for chip capacitors only).....	61
4.34 Adhesion.....	61
4.35 Bond strength of the end face plating.....	61

Page 17

- Add a new Sub-clause 2.2.39:

2.2.39 Chip capacitor

A fixed capacitor whose small dimensions and nature or shape of terminations make it suitable for use in hybrid circuits and on printed boards.

Page 19Sub-clause 3.1

Replace the existing text by:

- 3.1.1 When these documents are being used for the purposes of a full quality assessment system such as the IEC Quality Assessment System for Electronic Components (IECQ), with Qualification Approval and Quality Conformance Inspection, the procedures of Sub-clauses 3.4 and 3.5 shall be complied with.
- 3.1.2 When these documents are used outside such quality assessment systems as the IECQ system for purposes such as design proving or type testing, the procedures and requirements of Sub-clauses 3.4.1 and 3.4.2 b) may be used, but the tests and parts of tests shall be applied in the order given in the test schedules.

Page 40Paragraphe 4.14.2

Remplacer le texte existant par:

4.14.2 Sauf prescrit par la spécification applicable, les condensateurs doivent être soumis à l'un des essais suivants comme prescrit par la spécification applicable:

- a) Tous les condensateurs à l'exception de ceux des articles b) et c) ci-après:

Méthode 1A de l'essai Tb de la Publication 68-2-20 (1979) de la CEI, avec une durée de 5 s ou 10 s, comme spécifié dans la spécification particulière.

Profondeur d'immersion à partir du plan d'appui: $2^{+0}_{-0,5}$ mm en utilisant un écran isolant du point de vue thermique de $1,5 \pm 0,5$ mm d'épaisseur.

- b) Condensateurs décrits dans la spécification particulière comme non conçus pour l'utilisation sur cartes imprimées:

Méthode 1B de l'essai Tb de la Publication 68-2-20 (1979) de la CEI.

Profondeur d'immersion à partir du corps du composant $3,5^{+0}_{-0,5}$ mm.

- c) Pour les condensateurs chipses, une des méthodes du bain d'alliage suivantes doit être appliquée comme prescrit dans la spécification particulière:

Méthode 1

Le condensateur chipse doit être tenu par une petite pince en acier inoxydable comme indiqué en figure 1. Aucune partie de la pince ne doit être en contact avec les extrémités métallisées du condensateur.

Le condensateur chipse, tenu comme décrit ci-dessus, doit être immergé dans un flux non activé comportant 0,2% de chlorure pendant 2 s environ. Ensuite on doit laisser s'égoutter l'excès de flux.

Le condensateur chipse doit alors être immergé dans le bain d'alliage, jusqu'à une profondeur de 10 mm. La température du bain doit être de 260 ± 5 °C. Le temps d'immersion de $5 \pm 0,5$ s ou 10 ± 1 s comme prescrit dans la spécification particulière.

Après un temps inférieur à 60 min les résidus de flux doivent être enlevés du condensateur en le nettoyant à l'aide d'un solvant approprié (voir Publication 68-2-45 de la CEI, paragraphe 3.1.1).

Méthode 2

Le condensateur chipse doit être tenu par un outil approprié par la partie non métallisée de son corps.

Les sorties doivent être successivement immergées de telle façon que les surfaces métallisées soient entièrement couvertes par le bain d'alliage.

Page 41Sub-clause 4.14.2

Replace the present text by:

4.14.2 Unless otherwise stated in the relevant specification, the capacitors shall undergo one of the following tests, as prescribed by the relevant specification:

a) All capacitors except those of Items b) or c) below:

Method 1A of Test Tb of IEC Publication 68-2-20 (1979), with a duration of 5 s or 10 s, as specified in the detail specification.

Depth of immersion from the seating plane $2 \begin{smallmatrix} 0 \\ -0.5 \end{smallmatrix}$ mm, using a thermal insulating screen of 1.5 ± 0.5 mm thickness.

b) Capacitors not designed for use in printed boards as indicated by the detail specification:

Method 1B of Test Tb of IEC Publication 68-2-20 (1979).

Depth of immersion from the component body: $3.5 \begin{smallmatrix} 0 \\ -0.5 \end{smallmatrix}$ mm.

c) For chip capacitors, one of the following solder bath methods shall be applied as prescribed by the detail specification.

Method 1

The chip capacitor shall be held using a small pair of stainless steel tweezers as shown in Figure 1. No part of the tweezers shall make contact with the end face plating of the chip capacitor.

The chip capacitor shall be held as described above and shall be immersed in solder flux activated with 0.2% chloride for approximately 2 s and then excess flux shall be allowed to drain.

It shall then be immersed in the solder bath to a depth of 10 mm.

The temperature of the solder bath shall be 260 ± 5 °C. The immersion time shall be 5 ± 0.5 s or 10 ± 1 s as prescribed in the detail specification.

After a maximum period of 60 min flux residues shall be removed from the chip capacitor by cleaning with a suitable solvent (see IEC Publication 68-2-45, Sub-clause 3.1.1).

Method 2

The chip capacitor shall be held by a suitable tool at its body in the non-metallized area.

The terminations shall be immersed successively in such a way that the entire metallized surfaces are covered by the solder bath.

La température du bain doit être de 260 ± 5 °C.

Le temps d'immersion: 5 ± 1 s par sortie.

Pour les condensateurs qui ne sont pas prévus pour être montés par l'une des méthodes de bain d'alliage, la spécification particulière applicable doit décrire la méthode de montage.

La durée de la reprise ne doit pas être inférieure à 1 h ni supérieure à 2 h, sauf prescription contraire de la spécification particulière, à l'exception des condensateurs chipsets, pour qui la durée de la reprise doit être 24 ± 2 h.

Paragraphe 4.14.3

- Au début ajouter une nouvelle phrase suivante:

"Pour tous les condensateurs à l'exception des condensateurs chipsets, la suite doit s'appliquer:"

- Ajouter à la fin du paragraphe, le nouvel alinéa suivant:

Les condensateurs chipsets doivent être examinés visuellement et mesurés: ils doivent répondre aux exigences comme prescrit dans la spécification applicable.

Paragraphe 4.15.1

- Au début de la phrase, remplacer:

"Les condensateurs" par "Tous les condensateurs à l'exception des condensateurs chipsets".

- Ajouter une seconde phrase rédigée ainsi:

"Les condensateurs chipsets doivent être soumis à l'essai Ta, Méthode 1 de la Publication 68-2-20 (1979) de la CEI et les modalités de l'une des méthodes décrites dans le paragraphe 4.15.3 comme prescrit par la spécification particulière.

Page 42

Ajouter le nouveau paragraphe 4.15.3 suivant:

- 4.15.3 Pour les condensateurs chipsets, l'une des méthodes du bain d'alliage suivantes, prescrite dans la spécification particulière, doit être utilisée:

4.15.3.1 Méthode 1

Le condensateur chipset doit être tenu par une petite pince en acier inoxydable comme indiqué en figure 1. Aucune partie de la pince ne doit être en contact avec les extrémités métallisées du condensateur.

Le condensateur chipset, tenu comme décrit ci-dessus, doit être immergé dans un flux non activé pendant 2 s environ. Ensuite on doit laisser s'égoutter l'excès de flux.

Le condensateur chipset étant tenu comme décrit en paragraphe 4.15.3.1, la pince est montée sur l'appareil décrit en figure 2.

Le condensateur chipset doit alors être immergé dans le bain d'alliage, jusqu'à une profondeur de 10 mm. La température du bain doit être de 235 ± 5 °C et le temps d'immersion de $2 \pm 0,5$ s.

The solder bath temperature shall be 260 ± 5 °C.

Immersion time: 5 ± 1 s per surface.

For capacitors not intended to be mounted by one of the solder bath methods the relevant detail specification shall describe the method of mounting.

The period of recovery shall, unless otherwise specified by the detail specification, be not less than 1 h nor more than 2 h, except for chip capacitors, for which the period of recovery shall be 24 ± 2 h.

Sub-clause 4.14.3

- At the beginning insert a new sentence as follows:

"For all capacitors, except chip capacitors, the following shall apply:"

- Add at the end of the sub-clause the following new paragraph:

Chip capacitors shall be visually examined and measured and shall meet the requirements as prescribed in the relevant specification.

Sub-clause 4.15.1

- At the beginning of the sentence replace:

"Capacitors" by "All capacitors except chip capacitors"

- Add a second sentence as follows:

Chip capacitors shall be tested in accordance with Test Ta, Method 1 of IEC 68-2-20 (1979) and the details of one of the solder bath methods described in Sub-clause 4.15.3 as prescribed in the detail specification.

Page 43

Add a new Sub-clause 4.15.3 as follows:

- 4.15.3 For chip capacitors one of the following solder bath methods shall be applied as prescribed in the detail specification.

4.15.3.1 Method 1

The chip capacitor shall be held using a small pair of stainless steel tweezers as shown in Figure 1. No part of the tweezers shall make contact with the end face plating of the chip capacitor.

The chip capacitor, held as described above, shall be immersed in non-activated soldering flux for approximately 2 s and then excess flux shall be allowed to drain.

With the chip capacitor held as described in Sub-clause 4.15.3.1. the tweezers shall be mounted on the immersion test apparatus as shown in Figure 2.

The chip capacitor shall then be immersed in the solder bath to a depth of 10 mm. The temperature of the solder bath shall be 235 ± 5 °C. The immersion time shall be 2 ± 0.5 s.

Détail selon "A"
de la figure 2

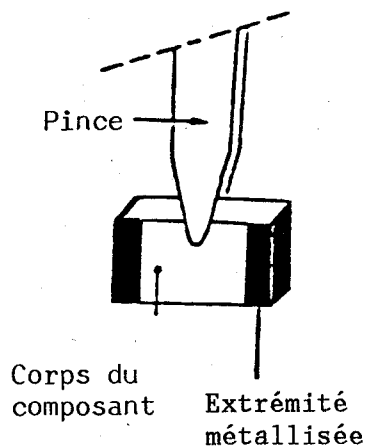


Figure 1

Exemple:

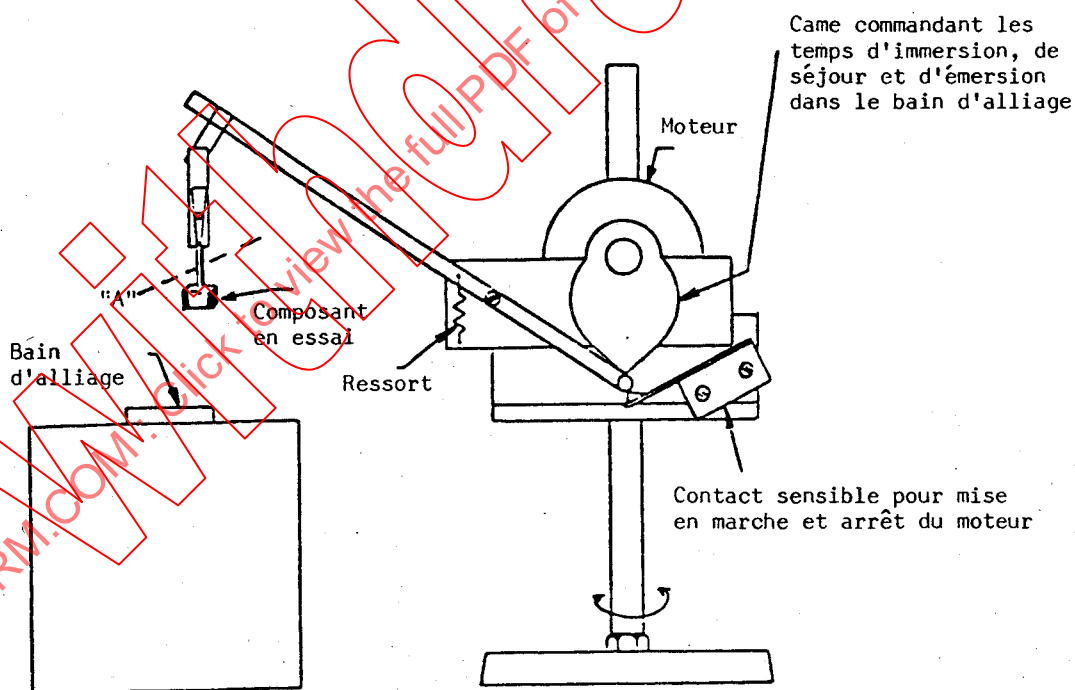


Figure 2

Après un temps inférieur à 60 min les résidus de flux doivent être enlevés du condensateur chipse en le nettoyant à l'aide d'un solvant approprié (voir Publication 68-2-45 de la CEI, paragraphe 3.1.1).

Detail at "A"
of Figure 2

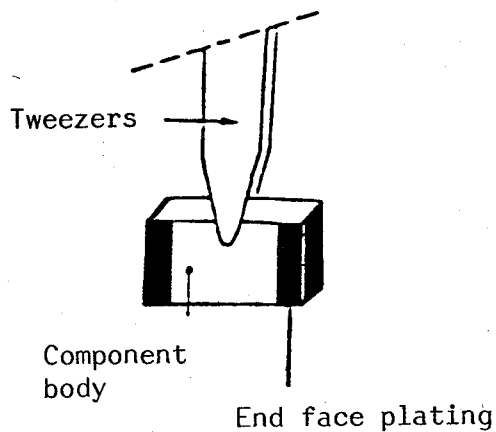


Figure 1

Example:

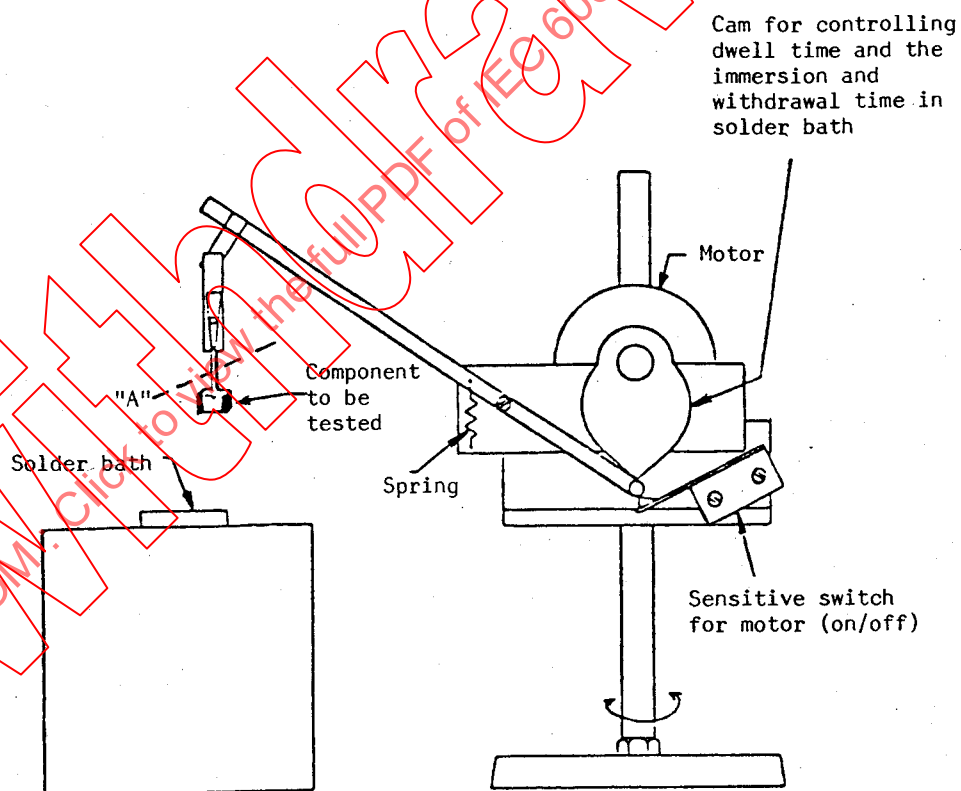


Figure 2

After a maximum period of 60 min, flux residue shall be removed from the chip capacitor by cleaning with a suitable solvent (see IEC Publication 68-2-45, Sub-clause 3.1.1).

4.15.3.2 Méthode 2

Le condensateur chipse doit être tenu par un outil approprié par la partie non métallisée de son corps.

Les sorties doivent être successivement immergées de telle façon que les surfaces métallisées soient entièrement couvertes par le bain d'alliage.

La température du bain doit être de 235 ± 5 °C.

Le temps d'immersion: $2 \pm 0,5$ s par sortie.

4.15.3.3 Examen, mesures et exigences finals

Les condensateurs chipses doivent répondre aux exigences spécifiées dans la spécification particulière.

Page 60

Ajouter les nouveaux paragraphes suivants:

4.33 Montage (pour les condensateurs chipses uniquement)

- 4.33.1 Les condensateurs chipses doivent être montés sur un substrat approprié, la méthode de montage dépend de la construction du condensateur. Le matériau du substrat doit être normalement une carte imprimée en verre époxy de 1,6 mm d'épaisseur (comme définit dans la Publication 249-2 de la CEI, spécification No. 5) ou un substrat d'alumine d'épaisseur 0,635 mm. Il ne doit pas affecter le résultat des essais ou des mesures. La spécification particulière indique le matériau à utiliser pour les mesures électriques.

Le substrat doit comporter des zones de report métallisées convenablement espacées permettant le montage des condensateurs chipses et leur raccordement électrique. Les détails doivent être spécifiés dans la spécification particulière.

Des exemples de substrats destinés aux essais électriques et mécaniques sont donnés aux figures 3 et 4. Si une autre méthode de montage est utilisée, elle doit être décrite de façon claire en spécification particulière.

- 4.33.2 Lorsque la spécification particulière prescrit un soudage à la vague, une colle appropriée dont les propriétés peuvent être données dans la spécification particulière doit être utilisée pour fixer le composant sur le substrat avant le soudage.

Des petits points de colle doivent être appliqués entre les conducteurs du substrat au moyen d'un système approprié assurant des résultats répétitifs.

Les condensateurs chipses doivent être placés sur les points de colle à l'aide d'une petite pince. Pour s'assurer qu'il n'y a pas de colle sur les conducteurs, les condensateurs chipses ne doivent plus alors être bougés.

Le substrat avec les condensateurs chipses doit être chauffé dans un four à 100 °C pendant 15 min.

Le substrat doit être soudé à la vague. L'appareil doit être réglé pour obtenir une température de préchauffage de 80 °C à 100 °C, une température du bain de soudure de 250 °C et un temps de soudage de 5 s.

L'opération de soudage doit être répétée une nouvelle fois (deux cycles au total).

4.15.3.2 Method 2

The chip capacitor shall be held by a suitable tool at their bodies in the non-metallized area.

The terminations shall then be immersed successively so that the entire metallized surfaces are covered by the solder bath.

Bath temperature shall be 235 ± 5 °C.

Immersion time: 2 ± 0.5 s per surface.

4.15.3.3 Final inspection, measurements and requirements

The chip capacitors shall meet the requirements as prescribed in the relevant specification.

Page 61

Add the following new sub-clauses:

4.33 Mounting (for chip capacitors only)

- 4.33.1 Chip capacitors shall be mounted on a suitable substrate, the method of mounting will depend on the capacitor construction. The substrate material shall normally be a 1.6 mm thick epoxy glass laminated printed board (as defined in IEC Publication 249-2, Specification No. 5) or an 0.635 mm alumina substrate and shall not affect the result of any test or measurement. The detail specification shall indicate which material is to be used for the electrical measurements.

The substrate shall have metallized land areas of proper spacing to permit mounting of chip capacitors and shall provide electrical connection to the chip capacitor terminals. The details shall be specified in the detail specification.

Examples of test substrates for mechanical and electrical tests are shown in Figures 3 and 4 respectively.

If another method of mounting applies, the method should be clearly described in the detail specification.

- 4.33.2 When the detail specification specifies wave soldering, a suitable glue, details of which may be specified in the detail specification, shall be used to fasten the component to the substrate before soldering is performed.

Small dots of the glue shall be applied between the conductors of the substrate by means of a suitable device securing repeatable results.

The chip capacitors shall be placed on the dots using tweezers. To ensure that no glue is applied to the conductors, the chip capacitors shall not be moved about.

The substrate with the chip capacitors shall be heat-treated in an oven at 100 °C for 15 min.

The substrate shall be soldered in a wave soldering apparatus. The apparatus shall be adjusted to have a pre-heating temperature of 80 °C to 100 °C, a solder bath at 250 °C and a soldering time of 5 s.

The soldering operation shall be repeated once more (two cycles in total).

Le substrat doit être nettoyé pendant 3 min dans un solvant approprié (voir Publication 68-2-45 de la CEI, paragraphe 3.1.1).

4.33.3 Lorsque la spécification particulière prescrit un soudage par fusion, la procédure de montage suivante doit être appliquée:

- a) L'alliage utilisé, sous forme de pâte ou de préforme doit être un eutectique Sn/Pb comportant au moins 2% d'argent avec un flux non activé comme le prescrit la Publication 68-2-20 (1979) de la CEI: Essai T: Soudure. D'autres alliages tels que 60/40 ou 63/37 peuvent être utilisés lorsque la constitution des condensateurs chips comporte une couche barrière.
- b) Le condensateur chipse doit être ensuite placé sur les zones métallisées du substrat d'essai de sorte qu'il y ait contact entre le condensateur chipse et les zones métallisées.
- c) Le substrat doit être ensuite placé dans ou sur un système de chauffage approprié (alliage en fusion, plaque chauffante, four à tunnel etc.). La température du système doit être maintenue entre 215 °C et 260 °C jusqu'à ce que l'alliage fonde formant une soudure homogène. Le temps ne doit pas être supérieur à 10 s.

- Notes 1. -Le flux doit être enlevé à l'aide d'un solvant approprié (voir Publication 68-2-45 de la CEI, paragraphe 3.1.1). Toute manipulation ultérieure doit être telle qu'il n'y ait pas de contamination. On doit prendre soin de maintenir une propreté suffisante dans les chambres d'essai et pendant les mesures après essais.
2. -La spécification particulière peut exiger une gamme de température plus restreinte.
3. -Si le soudage en phase vapeur est appliqué, la même méthode peut être utilisée avec les températures adaptées.

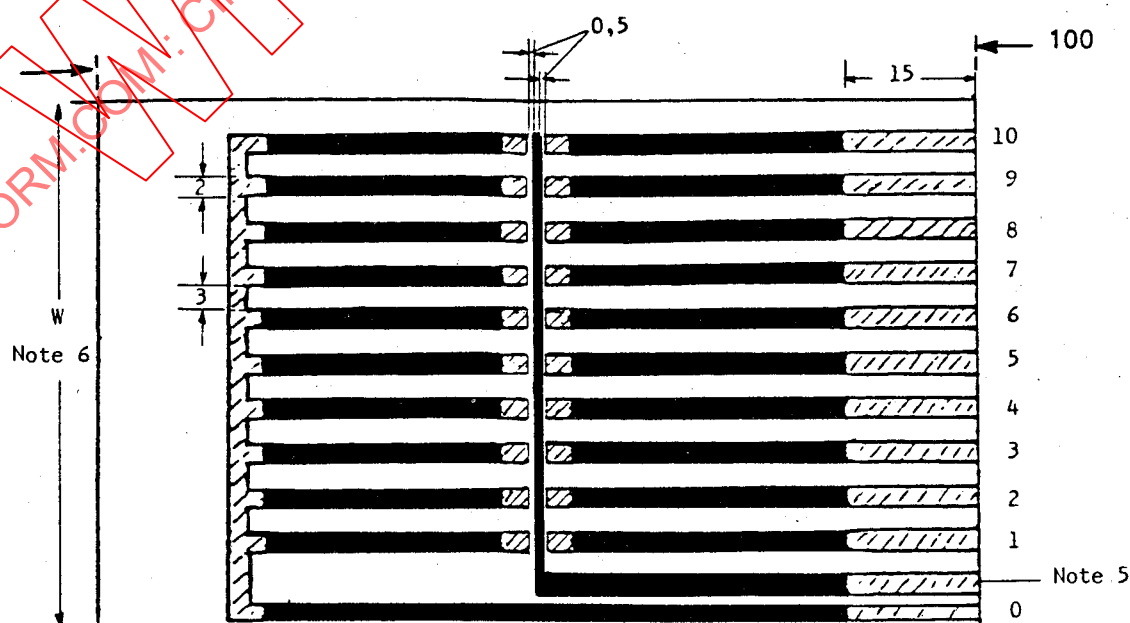


Figure 3: Substrat approprié pour les essais mécaniques et électriques

The substrate shall be cleaned for 3 min in a suitable solvent.
(see IEC Publication 68-2-45, Sub-clause 3.1.1).

4.33.3 When the detail specification specifies reflow soldering, the following mounting procedure applies:

- a) The solder used in preform or paste form shall be silver bearing (2% minimum) eutectic Sn/Pb solder together with a non-activated flux as stated in IEC Publication 68-2-20 (1979): Test T: Soldering. Alternative solders such as 60/40 or 63/37 may be used on chips whose construction includes solder leach barriers.
- b) The chip capacitor shall then be placed across the metallized land areas of the test substrate so as to make contact between chip and substrate land areas.
- c) The substrate shall then be placed in or on a suitable heating system (molten solder, hot plate, tunnel oven etc.). The temperature of the unit shall be maintained between 215 °C and 260 °C until the solder melts and reflows forming a homogeneous solder bond, but for not longer than 10 s.

Notes 1. -Flux shall be removed by a suitable solvent (see IEC Publication 68-2-45, Sub-clause 3.1.1). All subsequent handling shall be such as to avoid contamination. Care shall be taken to maintain cleanliness in test chambers and during post-test measurements.

2. -The detail specification may require a more restricted temperature range.

3. -If vapour phase soldering is applied, the same method may be used with the temperatures adapted.

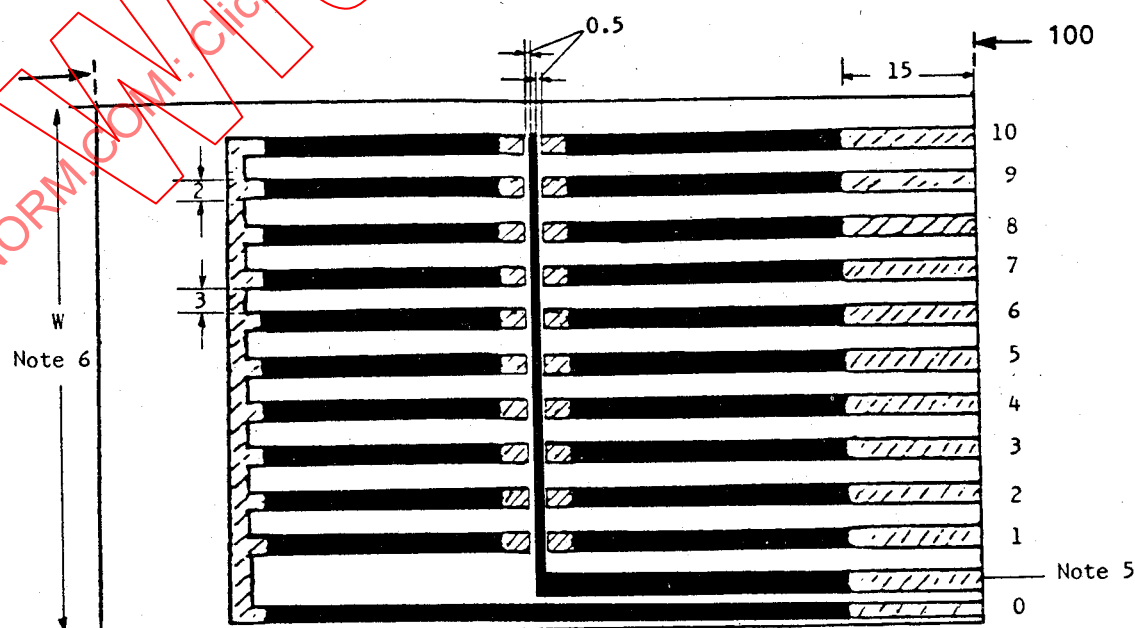


Figure 3: Suitable substrate for mechanical and electrical tests

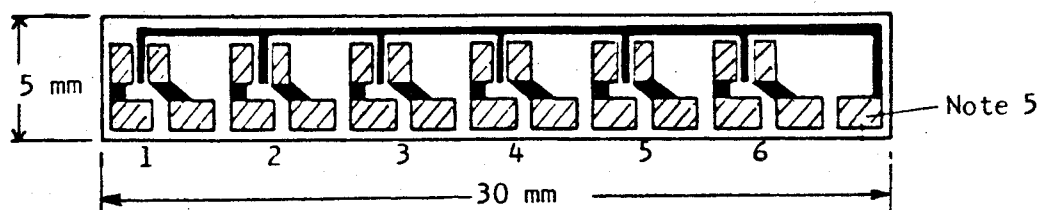


Figure 4: Substrat approprié pour les essais électriques

Notes relatives aux figures 3 et 4

- 1)  Zones soudables
 Ne doit pas être soudable
(recouvert par un vernis non soudable)
- 2) Toutes les dimensions sont en millimètres
Tolérances: moyennes
- 3) Matériau: Figure 3: Verre époxy FR 4
Epaisseur: $1,6 \pm 0,1$ mm
Figure 4: Alumine pure à 98%
Epaisseur nominale: 0,635 mm
- 4) Les dimensions qui ne sont pas données ou qui ne sont pas adaptées pour un type de composant spécifique doivent être prescrites dans la spécification particulière en fonction de la conception et de la dimension des composants à essayer.
- 5) Ce conducteur peut être omis ou utilisé comme électrode de garde.
- 6) La dimension W dépend de la conception de l'appareil d'essai.

4.34 Adhérence

4.34.1 Conditions d'essai

Le condensateur chipse doit être monté décrit au paragraphe 4.33.

- 4.34.2 Une force de 5 N doit être appliquée au centre de la face du condensateur perpendiculairement au plan du substrat et parallèle à la ligne joignant les centres des sorties. La direction de la force doit être perpendiculaire à la face d'application. Cette force doit être appliquée au corps du condensateur de façon progressive, sans choc, et doit être maintenue pendant 10 ± 1 s.

4.34.3 Exigences

Les condensateurs chipses, montés sur leur substrat, doivent être examinés visuellement; il ne doit pas y avoir de dommage visible.