

CONSOLIDATED VERSION

VERSION CONSOLIDÉE



**Mechanical standardization of semiconductor devices –
Part 4: Coding system and classification into forms of package outlines for
semiconductor device packages**

**Normalisation mécanique des dispositifs à semiconducteurs –
Partie 4: Système de codification et classification en formes des structures des
boîtiers pour dispositifs à semiconducteurs**



THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2018 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester. If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'IEC ou du Comité national de l'IEC du pays du demandeur. Si vous avez des questions sur le copyright de l'IEC ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de l'IEC de votre pays de résidence.

IEC Central Office
3, rue de Varembe
CH-1211 Geneva 20
Switzerland

Tel.: +41 22 919 02 11
info@iec.ch
www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigenda or an amendment might have been published.

IEC Catalogue - webstore.iec.ch/catalogue

The stand-alone application for consulting the entire bibliographical information on IEC International Standards, Technical Specifications, Technical Reports and other documents. Available for PC, Mac OS, Android Tablets and iPad.

IEC publications search - webstore.iec.ch/advsearchform

The advanced search enables to find IEC publications by a variety of criteria (reference number, text, technical committee,...). It also gives information on projects, replaced and withdrawn publications.

IEC Just Published - webstore.iec.ch/justpublished

Stay up to date on all new IEC publications. Just Published details all new publications released. Available online and also once a month by email.

Electropedia - www.electropedia.org

The world's leading online dictionary of electronic and electrical terms containing 21 000 terms and definitions in English and French, with equivalent terms in 16 additional languages. Also known as the International Electrotechnical Vocabulary (IEV) online.

IEC Glossary - std.iec.ch/glossary

67 000 electrotechnical terminology entries in English and French extracted from the Terms and Definitions clause of IEC publications issued since 2002. Some entries have been collected from earlier publications of IEC TC 37, 77, 86 and CISPR.

IEC Customer Service Centre - webstore.iec.ch/csc

If you wish to give us your feedback on this publication or need further assistance, please contact the Customer Service Centre: sales@iec.ch.

A propos de l'IEC

La Commission Electrotechnique Internationale (IEC) est la première organisation mondiale qui élabore et publie des Normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications IEC

Le contenu technique des publications IEC est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

Catalogue IEC - webstore.iec.ch/catalogue

Application autonome pour consulter tous les renseignements bibliographiques sur les Normes internationales, Specifications techniques, Rapports techniques et autres documents de l'IEC. Disponible pour PC, Mac OS, tablettes Android et iPad.

Recherche de publications IEC - webstore.iec.ch/advsearchform

La recherche avancée permet de trouver des publications IEC en utilisant différents critères (numéro de référence, texte, comité d'études,...). Elle donne aussi des informations sur les projets et les publications remplacées ou retirées.

IEC Just Published - webstore.iec.ch/justpublished

Restez informé sur les nouvelles publications IEC. Just Published détaille les nouvelles publications parues. Disponible en ligne et aussi une fois par mois par email.

Electropedia - www.electropedia.org

Le premier dictionnaire en ligne de termes électroniques et électriques. Il contient 21 000 termes et définitions en anglais et en français, ainsi que les termes équivalents dans 16 langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International (IEV) en ligne.

Glossaire IEC - std.iec.ch/glossary

67 000 entrées terminologiques électrotechniques, en anglais et en français, extraites des articles Termes et Définitions des publications IEC parues depuis 2002. Plus certaines entrées antérieures extraites des publications des CE 37, 77, 86 et CISPR de l'IEC.

Service Clients - webstore.iec.ch/csc

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions contactez-nous: sales@iec.ch.

CONSOLIDATED VERSION

VERSION CONSOLIDÉE



**Mechanical standardization of semiconductor devices –
Part 4: Coding system and classification into forms of package outlines for
semiconductor device packages**

**Normalisation mécanique des dispositifs à semiconducteurs –
Partie 4: Système de codification et classification en formes des structures des
boîtiers pour dispositifs à semiconducteurs**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 31.080.01

ISBN 978-2-8322-5532-2

**Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

IECNORM.COM : Click to view the full PDF of IEC 60191-4:2013+AMD1:2018 CSV

REDLINE VERSION

VERSION REDLINE



**Mechanical standardization of semiconductor devices –
Part 4: Coding system and classification into forms of package outlines for
semiconductor device packages**

**Normalisation mécanique des dispositifs à semiconducteurs –
Partie 4: Système de codification et classification en formes des structures des
boîtiers pour dispositifs à semiconducteurs**

CONTENTS

FOREWORD.....	3
1 Scope.....	5
2 Coding system of package outlines for semiconductor devices	5
3 Classification into forms of package outlines for semiconductor devices	5
4 Coding system for semiconductor-device packages.....	6
4.1 General	6
4.2 New descriptive codes	6
4.3 Descriptive designators.....	6
4.3.1 General remarks	6
4.3.2 Minimum descriptive designator	6
4.3.3 Terminal-position prefix.....	8
4.3.4 Package-body-material prefix.....	8
4.3.5 Package-specific feature prefix	9
4.3.6 Lead-form and terminal-count suffixes	9
4.3.7 Detailed information field	11
5 Coding system of package-outline styles.....	12
Annex A (informative) Examples of descriptive coding system application.....	15
Annex B (informative) Derivation and application of the descriptive coding system – Common package names	22
Annex C (informative) Terminology of semiconductor package outlines.....	25
Figure 1 – Descriptive coding for semiconductor device packages	7
Figure 2 – Relationship of codes to profile	10
Figure A.1 – Typical package styles and descriptive coding system (1 of 4)	17
Figure A.2 – Examples of lead forms (or terminal shapes)	21
Figure B.1 – Descriptive coding system for common name of semiconductor-device package.....	22
Table 1 – Package-outline-style codes.....	8
Table 2 – Terminal-position prefixes	9
Table 3 – Prefixes for predominant package-body material	10
Table 4 – Prefixes for package-specific features.....	10
Table 5 – Suffixes for lead form (or terminal shape).....	12
Table A.1 – Descriptive coding system application	16
Table B.1 – Basic package code and names.....	23
Table B.2 – Common package name and descriptive code examples	24
Table C.1 – Package name and parts name	26

INTERNATIONAL ELECTROTECHNICAL COMMISSION

MECHANICAL STANDARDIZATION OF SEMICONDUCTOR DEVICES –

Part 4: Coding system and classification into forms of package outlines for semiconductor device packages

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

DISCLAIMER

This Consolidated version is not an official IEC Standard and has been prepared for user convenience. Only the current versions of the standard and its amendment(s) are to be considered the official documents.

This Consolidated version of IEC 60191-4 bears the edition number 3.1. It consists of the third edition (2013-10) [documents 47D/837/FDIS and 47D/848/RVD] and its amendment 1 (2018-03) [documents 47D/897/CDV and 47D/904/RVC]. The technical content is identical to the base edition and its amendment.

In this Redline version, a vertical line in the margin shows where the technical content is modified by amendment 1. Additions are in green text, deletions are in strikethrough red text. A separate Final version with all changes accepted is available in this publication.

International Standard IEC 60191-4 has been prepared by subcommittee 47D: Semiconductor devices packaging, of IEC technical committee 47: Semiconductor devices.

This third edition constitutes a technical revision.

This edition includes the following significant technical changes with respect to the previous edition:

- a) Material code "S" is added to indicate a silicon based package.
- b) Description of "WL" is added to be used for general use.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all the parts in the IEC 60191 series, published under the general title *Mechanical standardization of semiconductor devices*, can be found on the IEC website.

The committee has decided that the contents of the base publication and its amendment will remain unchanged until the stability date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IMPORTANT – The 'colour inside' logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

MECHANICAL STANDARDIZATION OF SEMICONDUCTOR DEVICES –

Part 4: Coding system and classification into forms of package outlines for semiconductor device packages

1 Scope

This part of IEC 60191 specifies a method for the designation of package outlines and for the classification of forms of package outlines for semiconductor devices and a systematic method for generating universal descriptive designators for semiconductor device packages.

The descriptive designator provides a useful communication tool but has no implied control for assuring package interchangeability.

2 Coding system of package outlines for semiconductor devices

The following coding system will be used in the publications concerning mechanical standardization:

- first: a three-digit serial number (000 to 999);
- second: a single reference letter indicating the form as shown in Table 1;
- third: a two-digit serial number (00 to 99) to indicate a variant of an outline drawing. The use of prefix P to indicate a provisional drawing remains unchanged.

Examples

- 101A00
- 050G13
- P 101F01

3 Classification into forms of package outlines for semiconductor devices

The package outline drawings for semiconductor devices are classified into forms according to the following scheme:

- form A: single-ended
- form B: heat-sink-mounted
- form C: stud-mounted
- form D: axial-leaded
- form E: surface-mounted
- form F: single-ended, heat-sink-mounted
- form G: dual and quad in-line
- form H: axial lead-less.

4 Coding system for semiconductor-device packages

4.1 General

The standard coding system is a method for identifying the physical features of an electronic device package family. The system is predicated upon a minimum two-character designator, which indicates the package outline style. This designator can be extended, through the use of optional, user-selected fields, to provide additional package information such as terminal position and count, terminal form, package shape, and predominant body material.

4.2 New descriptive codes

If a new package that does not conform to one of the designated field character codes is being proposed, a new code may be recommended for standardization.

4.3 Descriptive designators

4.3.1 General remarks

The package outline style code is the only compulsory field within this descriptive designation system. Additional information may be provided using optional prefixes and suffixes described by the system. In general, these fields are independent of one another. Unless otherwise indicated herein, the users of this system may pick and choose which of these fields they wish to implement for their specific application (see Figure 1). The descriptive designator may be extended with additional information, provided this information is separated from the descriptive designator by a slash (/) (see 4.3.7).

NOTE Basic package codes and names are presented in Table B.1.

4.3.2 Minimum descriptive designator

The minimum descriptive designator is a two-letter code that classifies device packages into standard package outline styles. These styles identify general external physical features. Common two-letter descriptive codes or abbreviations are included, such as CC, FP, SO, GA.

Figure A.1 shows two-letter codes for various device package outline styles and depicts examples of each. Table 1 lists the two-letter package-outline-style codes described in Clause 5.

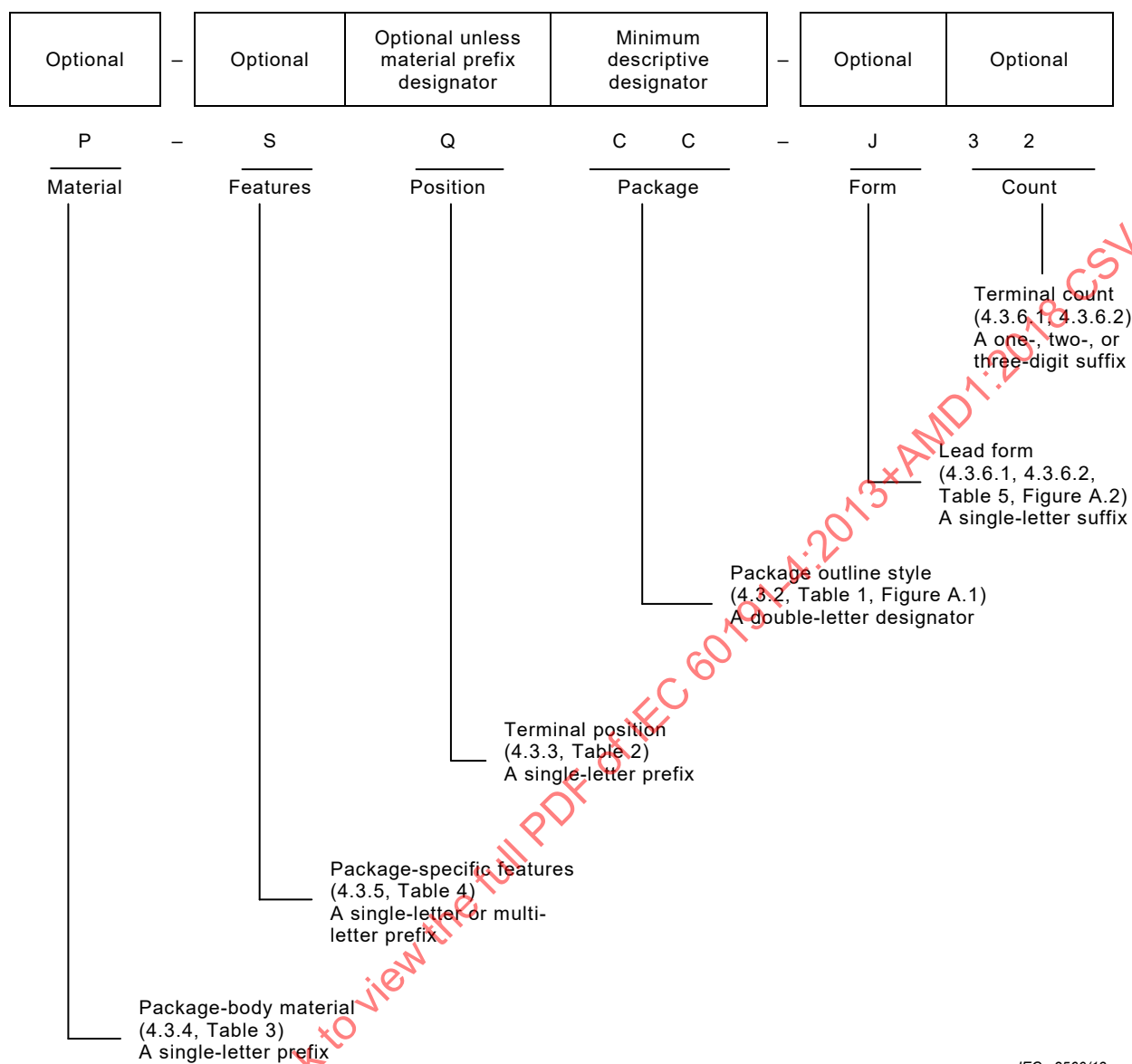


Figure 1 – Descriptive coding for semiconductor device packages

Table 1 – Package-outline-style codes

Form	Code	Outline style
E	CC	Chip-carrier package
B	CP	Clamped package (press-pack)
A	CY	Cylinder or can package
D/E	DB	Disk-button package
F	FM	Flange-mount package
A	FO	Fibre optic device package
E	FP	Flatpack package
G	GA	Grid-array package
G	IL	In-line package. The preferred designator is IP.
G	IP	In-line package or inserted package. Restrict to DIP/SIP/ZIP.
D/H	LF	Long-form horizontal package
	MA	Microelectronic assembly
B	MP	Power module package
	MW	Microwave package
B	PF	Press-fit package
C	PM	Post-(stud-) mount package
E	SO*	Small-outline package
A	SS	Special-shape package
	UC	Uncased chip
	VP	Vertical surface-mount package
	XA-XZ	Non-defined family; vendor or user option
* Industry practice sometimes uses "P" for "package" in the location normally occupied by this field (except that there is no preceding hyphen), for example SOP.		

4.3.3 Terminal-position prefix

The two-letter, package-outline-style code may be supplemented with a single-letter prefix that identifies the physical terminal positions or, if applicable, the interconnect land pattern. Examples of three-letter designators include common acronyms or abbreviations, such as DIP, LCC (QCC preferred), PGA, QFP, SIP, ZIP.

NOTE 1 A terminal is defined as an externally available point of connection.

NOTE 2 The proper terminal-position prefix is determined by the interconnect land structure. For example, the code for a single row of terminals formed into a staggered configuration would be "Z".

Table 2 gives a list of one-letter, terminal-position prefix codes.

4.3.4 Package-body-material prefix

The three-letter descriptive designator (see 4.3.2) may be further supplemented by a single-letter prefix that identifies the predominant package-body material. This prefix shall not be used unless the terminal-position prefix described in 4.3.2 is also used. Examples of such four-letter descriptive designators include common acronyms or abbreviations, such as CDIP, PDIP, PLCC (PQCC preferred), MELF, PQFP.

Table 3 gives a list of one-letter package-body-material prefix codes.

If the package-body material is other than one of those defined in Table 3, the letter "X" shall be used within the descriptive designator to signify a special or new material and shall later be replaced with an IEC-approved code.

4.3.5 Package-specific feature prefix

Package-specific features may be described through the use of a multiletter prefix. The package-specific feature prefix shall be set off from the following portion of the descriptive designator by a dash (–).

Table 4 gives a list of package-specific feature prefix codes. Figure 2 shows the relationship of codes to profile and pitch.

4.3.6 Lead-form and terminal-count suffixes

4.3.6.1 General lead-form and number of terminals

The general lead form (or terminal shape) and/or the number of terminals on a package may be described through the use of two fields, the lead-form suffix and the terminal-count suffix. These two fields shall be set off from the preceding portion of the descriptive designator by a dash (–).

Users of this system may choose to use the lead-form suffix, or the terminal-count suffix, or both. If the lead-form suffix is used in conjunction with the terminal-count suffix, it shall precede the terminal-count suffix.

Table 2 – Terminal-position prefixes

Code	Name	Position a) b)
A	Axial	Terminals extend from both ends in the direction of the major axis of a cylindrical or elliptical package
B	Bottom	Terminals extend from the bottom of the package
D	Double	Terminals are on opposite sides of a square or rectangular package or located in two parallel rows
E	End	Terminals are package endcaps having a circular or elliptical cross-section
L	Lateral	Terminals are on the four sides of a square or rectangular package The preferred name is "quad", code Q
P	Perpendicular	Terminals are perpendicular to the seating plane on a square or rectangular package. Restrict to PGA family
Q	Quad	Terminals are on four sides of a square or rectangular package or located in four parallel rows
R	Radial	Terminals extended radially from the periphery of a cylindrical or spherical package
S	Single	Terminals are on one surface of a square or rectangular package in a single row
T	Triple	Terminals are on three sides of a square or rectangular package
U	Upper	Terminals are perpendicular to and opposite the seating plane, and are on one surface of a package
X	Other	Terminal positions are other than those described
Z	Zig-zag	Terminals are on one surface of a square or rectangular package arranged in a staggered configuration

a) These descriptions assume the seating plane in the bottom of the package.

b) Reference to package shape does not take into account flanges, notches or other irregularities.

Table 3 – Prefixes for predominant package-body material

Code	Material
C	Ceramic, metal-sealed co-fired
G	Ceramic, glass-sealed
L	Glass
M	Metal
P	Plastic (including epoxy)
S	Silicon
T	Tape
X	Other

Table 4 – Prefixes for package-specific features

Order	Functional classification	Code	Package-specific feature
1	Outline addition	H	Integral heat slug
		D	Transparent window
		P	Piggyback or Terminal for stack
2	Seating height	None	Standard profile (1,70 mm < none)
		L	Low profile (1,20 mm < L ≤ 1,70 mm)
		T	Thin profile (1,00 mm < T ≤ 1,20 mm)
		V	Very thin profile (0,80 mm < V ≤ 1,00 mm)
		W	Very, very thin profile (0,65 mm < W ≤ 0,80 mm)
		U	Ultra thin profile (0,50 mm < U ≤ 0,65 mm)
		X	Extremely thin profile (X ≤ 0,50 mm)
3	Terminal pitch and position	S	Shrink pitch (< basic pitch) (restricted to DIP, SIP, SOP families)
			SDIP (1,778 mm pitch)
			SZIP (1,778 mm and 1,27 mm pitch)
			SSOP (1,0 mm, 0,8 mm, 0,65 mm, 0,5 mm and 0,4 mm pitch)
		F	Fine pitch (QFP at ≤ 0,50 mm pitch and ≤ 0,80 mm pitch for BGA and LGA)
		I	Interstitial pitch (staggered leads)

$$\boxed{X} \leq 0,50 \text{ mm} < \boxed{U} \leq 0,65 \text{ mm} < \boxed{W} \leq 0,80 \text{ mm} < \boxed{V} \leq 1,00 \text{ mm}$$

$$< \boxed{T} \leq 1,20 \text{ mm} < \boxed{L} \leq 1,70 \text{ mm} < \boxed{\text{No code}}$$

IEC 2561/13

Figure 2 – Relationship of codes to profile**4.3.6.2 Lead-form suffix**

The lead-form suffix is a one-letter suffix that identifies the standard form or shape of the lead. Table 5 gives a list of one-letter, lead-form suffix codes.

If more than one type of terminal is present, the terminals carrying the principal current determine the lead-form code. If one of these terminals is a mounting stud or flange, its shape

shall not govern the choice of lead-form (or terminal-shape) suffix because that has already been described by the package-outline-style code. If the lead form is other than one of those defined in Table 5, the letter "X" shall be used within the descriptive designator to signify a special or new lead form and shall later be replaced with an IEC-approved code. Examples are illustrated in Figure A.2.

4.3.6.3 Terminal-count suffix

The terminal-count suffix is a numeric field used to identify the number of terminals on the device package. If there is more than one type of terminal, the terminal count shall include only those terminals that were used to determine the lead-form suffix in accordance with 4.3.6.1. If the terminal count (including terminals not used) is less than the number of available terminal positions, the latter may be added in parentheses, for example 20(26) and 168(289).

4.3.7 Detailed information field

A slash (/), followed by a supplemental one- to twenty-character detailed information field, may be added to the descriptive designator. The field may contain the IEC designation or some other user-specified coding scheme.

The slash (/) shall signify the beginning of the supplementary detailed information field. There shall be no space character between the slash (/) and adjacent fields.

Table 5 – Suffixes for lead form (or terminal shape)

Code	Form/shape	Description (see Figure A.2)
A	Screw	A threaded hole for a screw on the top of the package
B	Butt or ball	A short lead or solder ball intended for attachment perpendicular to the land structure
C	C-bend	A "C"-shaped compliant or non-compliant lead bent down and under the body of the package
D	Solder lug	A lug terminal on the package
E	Fast-on plug	A fast-on plug extending from the body of the package
F	Flat	A compliant or non-compliant, non-formed flat lead that extends away from the body of the package
G	Gull wing	A compliant lead bent down from the body of the package with a foot at the end pointing away from the package
H	High-current cable	A lug terminal at the end of a flexible lead
I	Insulated	A flat lead formed by depositing a thin conductor on a supporting insulating film
J	"J" bend	A "J"-shaped compliant lead bent down and back under the body of the package
L	"L" bend	An "L"-shaped compliant lead intended for surface mounting
N	No lead	Metallized terminal pads located on the body of the package
P*	Pin or peg	A tempered lead extending from the body of the package and intended for attachment to a plated through-hole in the land structure
Q	Quick-connect	A tab-like terminal extending from the body of the package
R	Wrap-around	A metallized non-compliant terminal wrapped around the package body
S	"S" bend	An "S"-shaped compliant lead bent under the body of the package
T	Through-hole	A terminal with flat or V-shaped cross-section intended for attachment to a plated through-hole in the land structure
U	"J" inverted	A "J"-shaped compliant or non-compliant lead bent down from the body of the package with the curved end pointing away from the package
W	Wire	An untempered wire lead extending from the body of the package
X	Other	A lead form or terminal shape other than those defined
Y	Screw	A threaded hole

* Industry practice sometimes uses "P" for "package" in the location normally occupied by this field (except that there is no preceding hyphen), for example SOP.

5 Coding system of package-outline styles

- **CC, chip carrier:** A low-profile package whose chip cavity or mounting area occupies a major portion of the package area and whose terminals consist of metal pad surfaces (on the leadless versions) or leads formed around the sides and under the package or out from the package (on leaded versions).

NOTE 1 The body of the chip carrier, usually square or of low aspect ratio, is similar to that of a flatpack.

NOTE 2 When leads extend out from the package, the preferred term is "flatpack" (see FP).

- **CP, clamped package (press-pack):** Package, for high-current devices, in the form of a cylinder with a plane, circular, high-current terminal at each end, intended to be clamped against or between two busbars acting as heat sinks.
- **CY, cylinder or can:** Generally cylindrical package. It usually has terminals that exit from one end, parallel to the central axis of the package and is mounted perpendicular to the seating plane.

- **DB, disk-button:** Low-profile package that looks like a disk or button. It usually has terminals that exit radially from the periphery of the package like the spokes of a wheel or from the disk centre. Terminals may be formed into a variety of shapes.
- **FO, fibre optic:** Microcircuit package that has one or more fibre-optic connectors. Its terminals may exit from, or attach to, any surface of the package and may be formed in a variety of lead shapes.

NOTE 3 The fibre-optic connectors are considered to be terminals.

- **FM, flange mount:** Package that has a flange-mounted heat sink that is an integral part of the package and provides mechanical mounting to a packaging interconnect structure or cold plate. It usually has terminals that exit from, or attach to, any surface of the package in a variety of forms.
- **FP, flatpack:** Low-profile package whose leads project parallel to, and are designed primarily to be attached parallel to, the seating plane.

NOTE 4 The leads originate typically at either two or four sides of a package.

NOTE 5 The body of the flatpack is similar to that of a chip carrier.

NOTE 6 Leads can be formed generally away from the package body. If the leads are formed back towards the package body, the correct term is "chip carrier" (see CC).

- **GA, grid array:** Low-profile package whose terminals are located on one surface in a matrix of at least three rows and three columns; terminals may be missing from some row-column intersections.
- **IP (or IL), in-line package:** Rectangular package having one row or two or more parallel rows of leads designed primarily for insertion mounting perpendicular to the seating plane.

NOTE 7 The leads can all emerge from a single side or from two parallel sides with the leads formed to produce parallel rows.

NOTE 8 The preferred code is "IP".

- **LF, (long-form) package:** Cylindrical or elliptical tubular package having terminal end-caps or axial leads. Its long-form body is usually mounted parallel to the mounting plane.
- **MA, microelectronic assembly:** Assembly of unpackaged (uncased) microcircuits and/or packaged microcircuits, which may also include discrete devices, so constructed on a packaging interconnect structure that for the purpose of specification, testing, commerce, and maintenance, the package is considered to be an indivisible component. The passive and/or active discrete and microelectronic devices may be mounted on either one or two sides of the packaging interconnect structure, and the external terminals usually exit from one side of the assembly. A variety of package sizes, shapes, and external terminal forms are possible.
- **MP, (power) module package:** Package designed for housing two or more power semiconductor chips having a mounting base which is not a terminal, and several screw and/or fast-on or pin terminals on the surface opposite the mounting base.
- **MW, microwave package:** Package specially designed to provide device operation at microwave frequencies.

NOTE 9 "Specially designed" includes, but is not limited to, microwave cavities or terminals with controlled common-element impedance.

- **PF, press fit:** Round or elliptical package whose mechanical mounting area is pressed into the packaging interconnect structure or cold plate for purposes of thermal and electrical connection. Its external terminals may take on a variety of forms.
- **PM, post or stud mount:** Package whose mechanical mounting device is a threaded stud, threaded hole, or post for mounting to the packaging and interconnect structure or cold plate. A variety of package shapes and external terminal forms are possible.
- **SO, small outline:** Low-profile rectangular surface-mount component package. Its chip (die) is bonded to an inner land contact area, primarily a lead frame. External terminals exit parallel to the seating plane on two opposite sides of the moulded, flat package.

NOTE 10 The lead form is usually gull wing but other lead forms are possible.

NOTE 11 This term is deprecated in favour of "chip carrier" (see CC) or "flatpack" (see FP), depending on the lead form.

- **SS, special-shape package:** Miniature component package whose devices require a special shape. Its terminals may project from one or more surfaces.

NOTE 12 Mechanical mounting and terminal attachment may require special techniques.

- **UC, uncased chip:** Uncased, microminiature chip (die). Usually the chip has bonding pads, bumps, etc., that are bonded to pads or lands on a lead-frame, tape, or substrate.
- **VP, vertical surface-mount package:** Surface-mount package intended to be mounted perpendicular to the seating plane. Terminals are located in one or more parallel rows. The package may include supporting posts (for insertion through the seating surface) or pedestals (for attachment to the seating surface).
- **XA-XZ, non-defined family:** Electronic device package that does not fall under any of the other IEC-approved package-style families.

These vendor- or user-specified package-outline-style codes are temporary and should later be replaced with an IEC-approved code. They may be reused and so have no unique, fixed meanings.

- **WL, Wafer-level array:** A chip-scale package whose size is generally equal to the size of the semiconductor device it contains and that is formed by processing on a complete wafer rather than on an individual device.

IECNORM.COM : Click to view the full PDF of IEC 60191-4:2013+AMD1:2018 CSV

Annex A (informative)

Examples of descriptive coding system application

Table A.1 lists some examples of applications of the descriptive coding system. It does not demonstrate all possible combinations of package-outline-style codes, prefixes and suffixes.

Figure A.1 shows the two-letter codes for device package outline styles and depicts examples of typical four-letter designators.

Figure A.2 illustrates the one-letter lead-form (or terminal-shape) codes shown in Table 5.

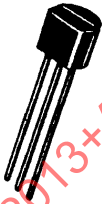
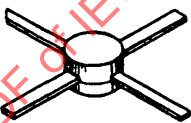
IECNORM.COM : Click to view the full PDF of IEC 60191-4:2013+AMD1:2018 CSV

Table A.1 – Descriptive coding system application

Common package designation	Package outline style	Typical descriptive coding system	Complete descriptive designator example
CCC	CC	CC, QCC or GQCC	GQCC-J68
LCC	CC	CC, LCC ^{a)} , R-LCC, or R-LCC-N	R-CLCC-N32
LCC	CC	CC, LCC ^{a)} , or CLCC-N	CLCC-N32
PLCC	CC	PLCC ^{b)} or PQCC-68	PQCC-J68
TO-5	CY	CY-3, BCY, or MBCY	MBCY-W3
TO-92	CY	CY-3, BCY, or PBCY	PBCY-W3
TO-224	DB	DB-3, RDB, or PRDB	PRDB-F3
TO-234	DB	DB-3, RDB, or CRDB	CRDB-F3
MO-025	FM	FM-11 or MBFM	MBFM-P11
TO-3	FM	FM-2 or MBFM	MBFM-P2
TO-220	FM	FM-3, SFM, or PSFM	PSFM-T3
FP	FP	FP, R-FP or DFP	GDFP-F24
FP	FP	FP, S-FP, or QFP	PQFP-G28
BGA	GA	BGA, BGA-340	E-BGA-B340(484)
PGA	GA	PGA or PGA-108	CPGA-P108(144)
CerDIP	IP	DIP, GDIP, or GDIP-18	GDIP-T18
DIP	IP	DIP, PDIP, or DIP-14	PDIP-T14
QDI	IP	DIP or PDIP	PDIP-T44
SIP	IP	SIP, PSIP, or SIP-11	PSIP-T11
ZIP	IP	ZIP, PZIP, or ZIP-15	PZIP-T15
MO-02	IP	DIP or PDIP	PDIP-T16
MELF	LF	MELF	MELF-R2
Axial lead	LF	ALF	LALF-W2
DO-209	PF	PF or MUPF	MUPF-D1
DO-4	PM	PM or UPM	MUPM-D1
TO-209	PM	PM, UPM, or MUPM	MUPM-H2
SO	SO	SO, DSO, or PDSO	PDSO-G8
SOIC	SO	SO, DSO, or PDSO	PDSO-G14
SOJ	SO	SO-J or SO-J24	PDSO-J24(28)
SOL	SO	DSO or PDSO	PDSO-G20
SOT-23	SO	DSO or PDSO	PDSO-G3
SOT-89	SO	SSO or PSSO	PSSO-F3
TO-244	FM	UFM or PUFM	R-PUFM-Y2
TAB	UC	UC-I, QUC-I	PQUC-I

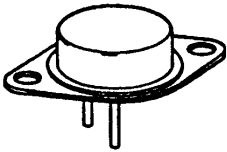
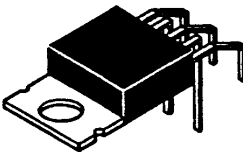
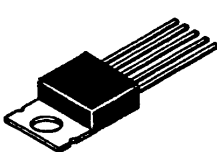
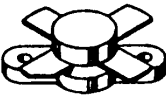
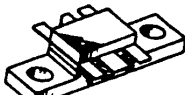
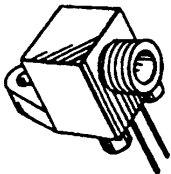
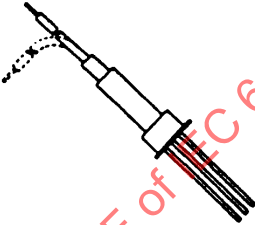
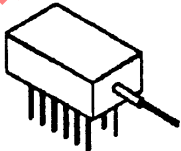
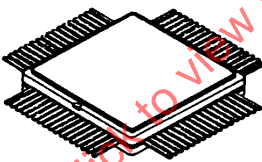
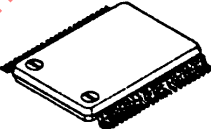
^{a)} The "L" in "LCC" means "lateral", not "with or without lead". Whether an LCC is with or without a lead can be determined from a more complete descriptive designator. For example, an "N" suffix would indicate that the package is without lead, a "J" suffix would indicate that the package has a lead.

^{b)} The use of "L" ("lateral") in LCC is discouraged in favour of "Q" (quad). Thus, the preferred descriptive designator for PLCC is PQCC.

Package outline style and code	Examples	Form
CC Chip carrier	   PQCC-J (PLCC-J) CQCC-N (CLCC-N) CQCC-J (CLCC-J)	E
CY Cylinder	   MBCY-W MBCY-W PBCY-W	A
DB Disk button	    PADB-W LRDB-F GRDB-F PRDB-F	D and E
CP Clamped package	 CECP-N	B

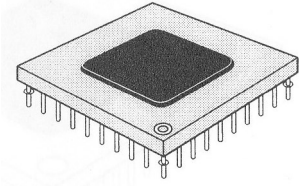
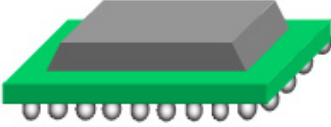
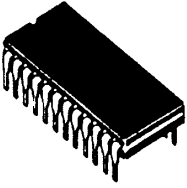
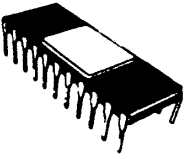
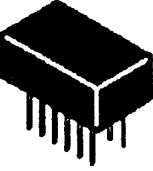
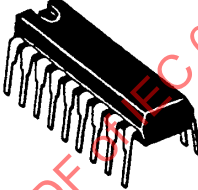
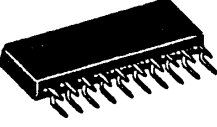
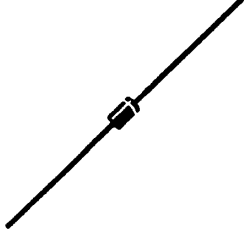
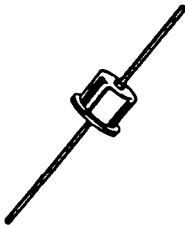
IEC 2562/13

Figure A.1 – Typical package styles and descriptive coding system (1 of 4)

Package outline style and code	Examples	Form
FM Flange mount	    	F
FO Fibre optic	  	A
FP Flatpack	   	E

IEC 2563/13

Figure A.1 (2 of 4)

Package outline style and code	Examples	Form
GA Grid array	 CPGA-P  PBGA-B	G
IP In-line	 GDIP-T  CDIP-T  PSIP-W  PDIP-P  PDIP-T  PZIP-T	G
LF Long form	 MELF-N LELF-N  PALF-W  MALF-W	H and D

IEC 2564/13

Figure A.1 (3 of 4)

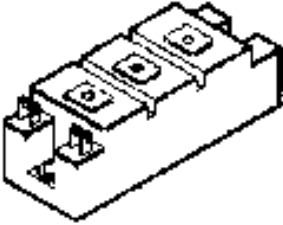
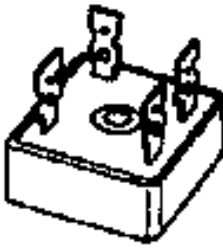
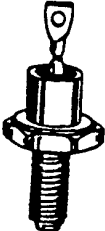
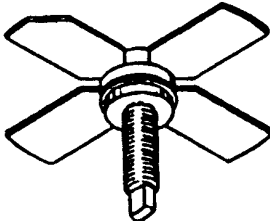
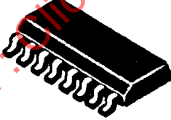
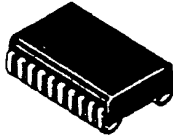
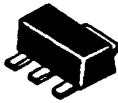
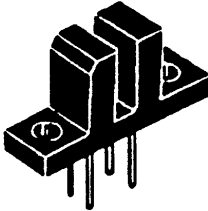
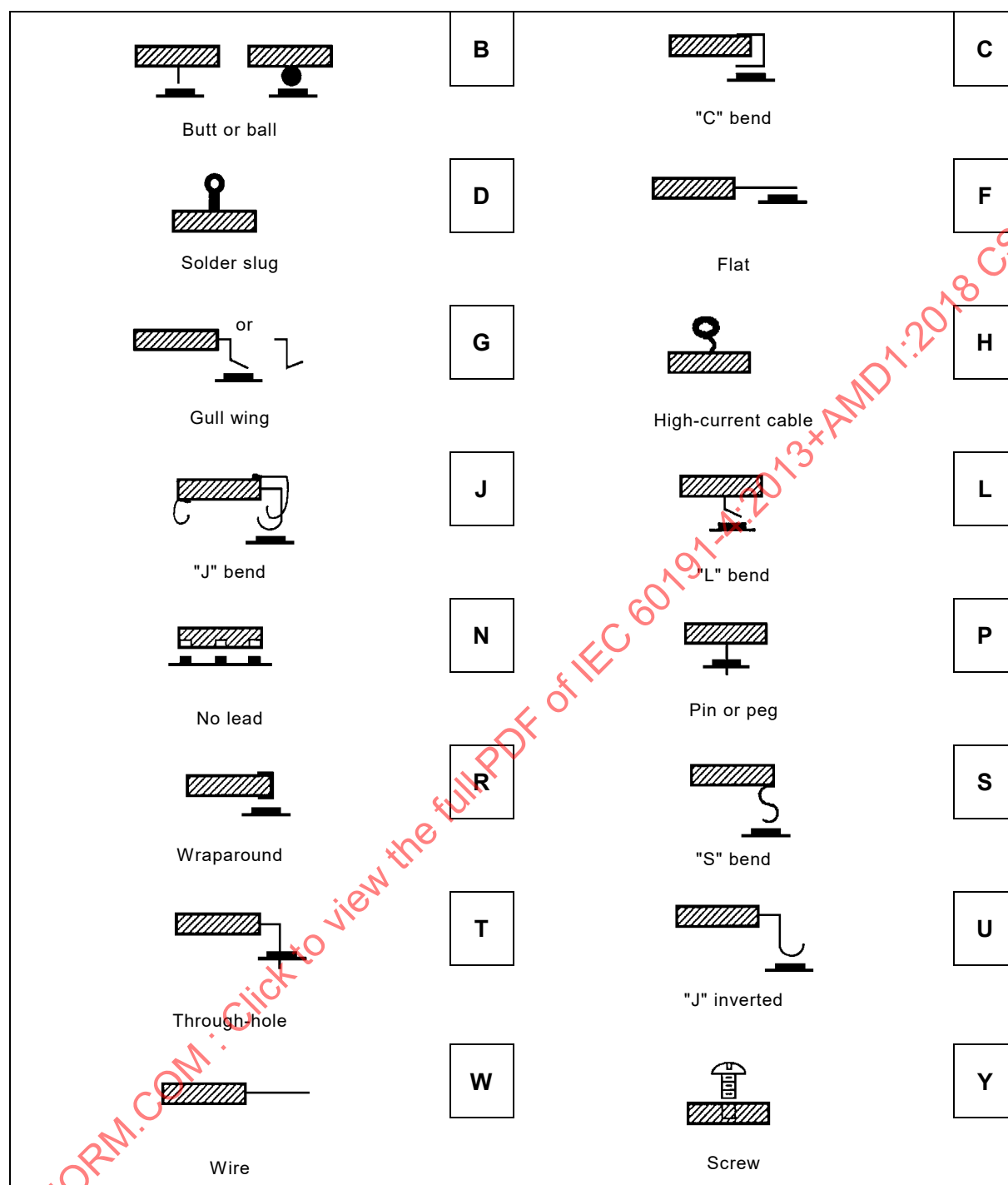
Package outline style and code	Examples	Form
MP Power module	  PUMP-A3 MUMP-E4	B
PF Press fit	 MUPF-D	B
PM Post/stud mount	   MUPM-D MUPM-D CRPM-F	C
SO Small outline	   PDSO-G PDSO-J PSSO-F	E
SS Special shape	 PDSS-W	A

Figure A.1 (4 of 4)



Body of package



Land structure

IEC 2566/13

Figure A.2 – Examples of lead forms (or terminal shapes)

Annex B (informative)

Derivation and application of the descriptive coding system – Common package names

Common package names or abbreviations are often used to directly indicate the form of package in marketing or advertising fields. The descriptive coding for them is to be simplified and modified from the formal coding system for easier usage.

The structure of a common package code consists of a package-body-material code and derived package code being set off by a dash (-) between them.

The package-body-material code is referred to in 4.3.4.

The derived package code is created from the package outline style code (4.3.2) by the addition of a terminal-position code (4.3.3) or lead-form code (4.3.6.2) and optionally the package-specific feature code (4.3.5).

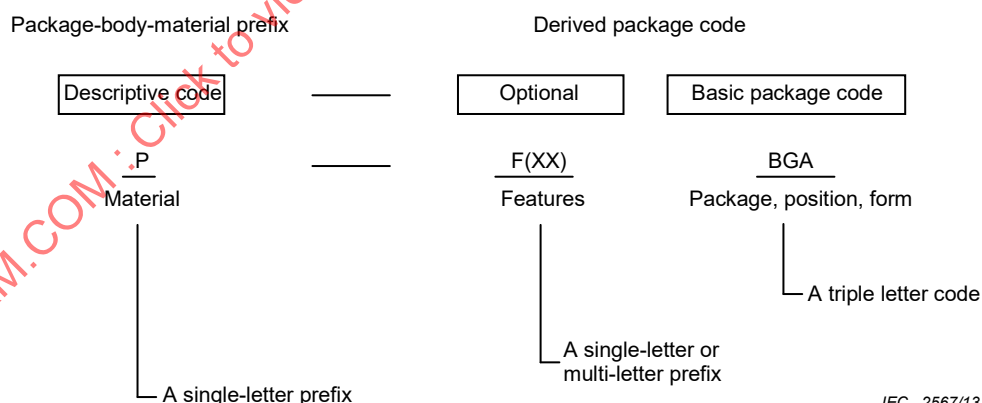
The basic package code consisting of three characters which shows package outline style code by addition of a terminal-position code or lead-form code is generally used in marketing or advertising fields.

To prevent confusion due to minor differences between the common package code and the formal code, it is required to list them in IEC 60191-4.

Figure B.1 shows the descriptive coding structure for common package names.

Table B.1 gives a list of basic package codes and names.

Table B.2 gives a list of some examples of common package names and descriptive codes.



**Figure B.1 – Descriptive coding system for common name
of semiconductor-device package**

Table B.1 – Basic package code and names

Basic package code	Basic package name	Description
BGA	Ball Grid Array Package	Package having balls or bumps on top or bottom face in a matrix of at least three rows and three columns.
DIP	Dual Inline Package	Package having leads in parallel rows on two opposite sides of the body for through-hole insertion.
DTP	Dual Tape Carrier Package	Tape carrier package having flat leads on two opposite sides of the body.
LGA	Land Grid Array Package	Package having lands on top or bottom face in a matrix layout of at least three rows and three columns.
PGA	Pin Grid Array Package	Package having pins on top or bottom face in a matrix layout of at least three rows and three columns.
QFF	Quad Flat F-Leaded Package	Package having unformed leads on four sides of the body.
QFI	Quad Flat I-Leaded Package	Package having I-shaped leads on four sides of the body.
QFJ	Quad Flat J-Leaded Package	Package having J-shaped leads on four sides of the body.
QFN	Quad Flat No Lead Package	Package having single-inline terminal pads along four edges of the bottom face. The terminal pads may or may not be exposed on package sides.
QFP	Quad Flat Package	Package having gull-wing-shaped leads on four sides of the body.
QTP	Quad Tape Carrier Package	Tape carrier package having flat leads on four side of the body.
SIP	Single Inline Package	Package having leads on single side of the body.
SOF	Small Outline F-Leaded Package	Package having unformed leads on two opposite sides of the body.
SOI	Small Outline I-Leaded Package	Package having I-shaped leads on two opposite sides of the body.
SOJ	Small Outline J-Leaded Package	Package having J-shaped leads on two opposite sides of the body.
SON	Small Outline No Lead Package	Package having single-inline terminal pads along two opposite edges of the bottom face. The terminal pads may or may not be exposed on package sides.
SOP	Small Outline Package	Package having gull-wing-shaped leads on two opposite sides of the body.
SVP	Surface Vertical Package	Package having L-shaped leads on a single side of the body.
ZIP	Zigzag Inline Package	Package having zig-zag formed leads on a single side of the body.

Table B.2 – Common package name and descriptive code examples

Basic package code	Common package code	Common package name
BGA	P-BGA	Plastic BGA
	T-BGA	Tape BGA
	C-BGA	Ceramic BGA
DIP	P-DIP	Plastic DIP
	C-DIP	Ceramic DIP
	G-DIP	Glass sealed ceramic DIP
FBGA	P-FBGA	Plastic fine pitch BGA
	P-PFBGA	Plastic Fine pitch BGA with Terminal for stack
	T-FBGA	Tape fine pitch BGA
	C-FBGA	Ceramic fine pitch BGA
	S-FBGA	Silicon fine pitch BGA
FLGA	S-FLGA	Silicon fine pitch LGA
FQFP	P-FQFP	Plastic fine pitch QFP
	C-FQFP	Ceramic fine pitch QFP
LQFP	P-LQFP	Plastic low profile QFP
	C-LQFP	Ceramic low profile QFP
	G-LQFP	Glass sealed ceramic low profile QFP
PGA	P-PGA	Plastic PGA
	C-PGA	Ceramic PGA
SOJ	P-SOJ	Plastic SOJ
SSOP	P-SSOP	Plastic SSOP
TQFP	P-TQFP	Plastic thin QFP
	C-TQFP	Ceramic thin QFP
TSOP	P-TSOP	Plastic TSOP
TSSOP	P-TSSOP	Plastic TSSOP
VQFN	P-VQFN	Plastic very thin QFN

Annex C (informative)

Terminology of semiconductor package outlines

To prevent misuse, misunderstanding and confusion of terminology of semiconductor package outline, correct terms and descriptions are required to be indicated in the international standards.

Correct terms and descriptions of semiconductor package outline including package code variations are listed in Table C.1.

IECNORM.COM : Click to view the full PDF of IEC 60191-4:2013+AMD1:2018 CSV

Table C.1 – Package name and parts name

Classification	Term	Description
Package name	Ball Grid Array Package (BGA)	A package with the balls or bumps placed in a row of 3 x 3 or more, or in grid, on the upper or lower side of its body
Package name	Low Profile Ball Grid Array Package (LBGA)	BGA with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Ball Grid Array Package (TBGA)	BGA with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Very Thin Ball Grid Array Package (VBGA)	BGA with the seated height of over 0,8 mm and up to 1,0 mm
Package name	Very-very Thin Ball Grid Array Package (WBGA)	BGA with the seated height of over 0,65 mm and up to 0,8 mm
Package name	Ultra-thin Ball Grid Array Package (UBGA)	BGA with the seated height of over 0,5 mm and up to 0,65 mm
Package name	Extra Thin Ball Grid Array Package (XBGA)	BGA with the seated height of up to 0,5 mm
Package name	Heat Sink Ball Grid Array Package (HBGA)	BGA with a heat sink
Package name	Heat Sink Low Profile Ball Grid Array Package (HLBGA)	LBGA with a heat sink
Package name	Heat Sink Thin Ball Grid Array Package (HTBGA)	TBGA with a heat sink
Package name	Heat Sink Very Thin Ball Grid Array Package (HVBGA)	VBGA with a heat sink
Package name	Heat Sink Very-very Thin Ball Grid Array Package (HWBGA)	WBGA with a heat sink
Package name	Heat Sink Ultra-thin Ball Grid Array Package (HUBGA)	UBGA with a heat sink
Package name	Heat Sink Extra Thin Ball Grid Array Package (HXBGA)	XBGA with a heat sink
Package name	Fine Pitch Ball Grid Array Package (FBGA)	BGA with the terminal pitch of up to 0,8 mm
Package name	Low Profile Fine Pitch Ball Grid Array Package (LFBGA)	FBGA with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Fine Pitch Ball Grid Array Package (TFBGA)	FBGA with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Very Thin Fine Pitch Ball Grid Array Package (VFBGA)	FBGA with the seated height of over 0,8 mm and up to 1,0 mm
Package name	Very-very Thin Fine Pitch Ball Grid Array Package (WFBGA)	FBGA with the seated height of over 0,65 mm and up to 0,8 mm

Classification	Term	Description
Package name	Ultra-thin Fine Pitch Ball Grid Array Package (UFBGA)	FBGA with the seated height of over 0,5 mm and up to 0,65 mm
Package name	Extra Thin Fine Pitch Ball Grid Array Package (XFBGA)	FBGA with the seated height of up to 0,5 mm
Package name	Terminal for stack Fine Pitch Ball Grid Array Package (PFBGA)	FBGA with the terminals for layer stack
Package name	Terminal for stack Low Profile Fine Pitch Ball Grid Array Package (PLFBGA)	LFBGA with the terminals for layer stack
Package name	Terminal for stack Thin Fine Pitch Ball Grid Array Package (PTFBGA)	TFBGA with the terminals for layer stack
Package name	Terminal for stack Very Thin Fine Pitch Ball Grid Array Package (PVFBGA)	VFBGA with the terminals for layer stack
Package name	Terminal for stack Very-very Thin Fine Pitch Ball Grid Array Package (PWFBGA)	WFBGA with the terminals for layer stack
Package name	Terminal for stack Ultra-thin Fine Pitch Ball Grid Array Package (PUFBGA)	UFBGA with the terminals for layer stack
Package name	Terminal for stack Extra Thin Fine Pitch Ball Grid Array Package (PXFPGA)	XFBGA with the terminals for layer stack
Package name	Interstitial Ball Grid Array Package (IBGA)	Interstitial BGA
Package name	Plastic Ball Grid Array Package (P-BGA)	Plastic BGA
Package name	Ceramic Ball Grid Array Package (C-BGA)	Ceramic BGA
Package name	Silicon Fine Pitch Ball Grid Array Package (S-FBGA)	Silicon FBGA
Package name	Dual Inline Package (DIP)	A package with the leads extended from the two sides of its body and used for through-hole mounting
Package name	Shrink Dual Inline Package (SDIP)	Shrink DIP
Package name	Heat Sink Dual Inline Package (HDIP)	DIP with a heat sink
Package name	Heat Sink Shrink Dual Inline Package (HSDIP)	SDIP with a heat sink
Package name	Piggyback Dual Inline Package (PDIP)	Piggyback DIP
Package name	Plastic Dual Inline Package (P-DIP)	Plastic DIP

Classification	Term	Description
Package name	Ceramic Dual Inline Package (C-DIP)	Ceramic DIP
Package name	Glass-Sealed Ceramic Dual Inline Package (G-DIP)	Glass-sealed ceramic DIP
Package name	Glass-Sealed Ceramic Window Dual Inline Package (G-DDIP)	Glass-sealed ceramic DIP with a window
Package name	Dual Tape Carrier Package (DTP)	A package with the leads extended from the two sides of its body and consisting of the tapes
Package name	Dual Tape Carrier Package Type 1 (DTP(1))	DTP Type-1
Package name	Dual Tape Carrier Package Type 2 (DTP(2))	DTP Type-2
Package name	Land Grid Array Package (LGA)	A package, without pins and with the lands placed in a row of 3 x 3 or more, or in grid, on the upper or lower side of its body
Package name	Low Profile Land Grid Array Package (LLGA)	LGA with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Land Grid Array Package (TLGA)	LGA with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Very Thin Land Grid Array Package (VLGA)	LGA with the seated height of over 0,8 mm and up to 1,0 mm
Package name	Very-very Thin Land Grid Array Package (WLGA)	LGA with the seated height of over 0,65 mm and up to 0,8 mm
Package name	Ultra-thin Land Grid Array Package (ULGA)	LGA with the seated height of over 0,5 mm and up to 0,65 mm
Package name	Extra Thin Land Grid Array Package (XLGA)	LGA with the seated height of up to 0,5 mm
Package name	Heat Sink Land Grid Array Package (HLGA)	LGA with a heat sink
Package name	Heat Sink Low Profile Land Grid Array Package (HLLGA)	LLGA with a heat sink
Package name	Heat Sink Thin Land Grid Array Package (HTLGA)	TLGA with a heat sink
Package name	Heat Sink Very Thin Land Grid Array Package (HVLGA)	VLGA with a heat sink
Package name	Heat Sink Very-very Thin Land Grid Array Package (HWLGA)	WLGA with a heat sink
Package name	Heat Sink Ultra-thin Land Grid Array Package (HULGA)	ULGA with a heat sink

Classification	Term	Description
Package name	Heat Sink Extra Thin Land Grid Array Package (HXLGA)	XLGA with a heat sink
Package name	Fine Pitch Land Grid Array Package (FLGA)	LGA with the terminal pitch of up to 0,8 mm
Package name	Low Profile Fine Pitch Land Grid Array Package (LFLGA)	FLGA with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Fine Pitch Land Grid Array Package (TFLGA)	FLGA with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Very Thin Fine Pitch Land Grid Array Package (VFLGA)	FLGA with the seated height of over 0,8 mm and up to 1,0 mm
Package name	Very-very Thin Fine Pitch Land Grid Array Package (WFLGA)	FLGA with the seated height of over 0,65 mm and up to 0,8 mm
Package name	Ultra-thin Fine Pitch Land Grid Array Package (UFLGA)	FLGA with the seated height of over 0,5 mm and up to 0,65 mm
Package name	Extra Thin Fine Pitch Land Grid Array Package (XFLGA)	FLGA with the seated height of up to 0,5 mm
Package name	Interstitial Land Grid Array Package (ILGA)	Interstitial LGA
Package name	Plastic Land Grid Array Package (P-LGA)	Plastic LGA
Package name	Ceramic Land Grid Array Package (C-LGA)	Ceramic LGA
Package name	Silicon Fine Pitch Land Grid Array Package (S-FLGA)	Silicon FLGA
Package name	Pin Grid Array Package (PGA)	A package with the pins placed in a row of 3 x 3 or more, or in grid, on the upper or lower side of its body
Package name	Shrink Pin Grid Array Package (SPGA)	Shrink PGA
Package name	Interstitial Pin Grid Array Package (IPGA)	Interstitial PGA
Package name	Heat Sink Pin Grid Array Package (HPGA)	PGA with a heat sink
Package name	Ceramic Pin Grid Array Package (C-PGA)	Ceramic PGA
Package name	Glass-Sealed Ceramic Pin Grid Array Package (G-PGA)	Glass-sealed ceramic PGA
Package name	Plastic Pin Grid Array Package (P-PGA)	Plastic PGA
Package name	Quad Flat F-Leaded Package (QFF)	A package with non-formed leads extended from the four sides of its body

Classification	Term	Description
Package name	Plastic Quad Flat F-Leaded Package (P-QFF)	Plastic QFF
Package name	Glass-Sealed Ceramic Quad Flat F-Leaded Package (G-QFF)	Glass-sealed ceramic QFF
Package name	Quad Flat I-Leaded Package (QFI)	A package with leads formed like the letter "I" and extended from the four sides of its body
Package name	Plastic Quad Flat I-Leaded Package (P-QFI)	Plastic QFI
Package name	Quad Flat J-Leaded Package (QFJ)	A package with leads formed like the letter "J" and extended from the four sides of its body
Package name	Plastic Quad Flat J-Leaded Package (P-QFJ)	Plastic QFJ
Package name	Ceramic Quad Flat J-Leaded Package (C-QFJ)	Ceramic QFJ
Package name	Glass-Sealed Ceramic Quad Flat J-Leaded Package (G-QFJ)	Glass-sealed ceramic QFJ
Package name	Glass-Sealed Ceramic Window Quad Flat J-Leaded Package (G-DQFJ)	Glass-sealed ceramic QFJ with a window
Package name	Quad Flat No Lead Package (QFN)	A package with only one row of terminals on each side of the four sides and on the bottom
Package name	Low Profile Quad Flat No Lead Package (LQFN)	QFN with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Quad Flat No Lead Package (TQFN)	QFN with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Very Thin Quad Flat No Lead Package (VQFN)	QFN with the seated height of over 0,8 mm and up to 1,0 mm
Package name	Very-very Thin Quad Flat No Lead Package (WQFN)	QFN with the seated height of over 0,65 mm and up to 0,8 mm
Package name	Ultra-thin Quad Flat No Lead Package (UQFN)	QFN with the seated height of over 0,5 mm and up to 0,65 mm
Package name	Extra Thin Quad Flat No Lead Package (XQFN)	QFN with the seated height up to 0,5 mm
Package name	Heat Sink Quad Flat No Lead Package (HQFN)	QFN with a heat sink
Package name	Heat Sink Low Profile Quad Flat No Lead Package (HLQFN)	LQFN with a heat sink
Package name	Heat Sink Thin Quad Flat No Lead Package (HTQFN)	TQFN with a heat sink
Package name	Heat Sink Very Thin Quad Flat No Lead Package (HVQFN)	VQFN with a heat sink

Classification	Term	Description
Package name	Heat Sink Very-very Thin Quad Flat No Lead Package (HWQFN)	WQFN with a heat sink
Package name	Heat Sink Ultra-thin Quad Flat No Lead Package (HUQFN)	UQFN with a heat sink
Package name	Heat Sink Extra Thin Quad Flat No Lead Package (HXQFN)	XQFN with a heat sink
Package name	Interstitial Quad Flat No Lead Package (IQFN)	QFN with the terminals arranged in a zigzag alignment (the zigzag alignment is considered as one row)
Package name	Plastic Quad Flat No Lead Package (P-QFN)	Plastic QFN
Package name	Ceramic Quad Flat No Lead Package (C-QFN)	Ceramic QFN
Package name	Silicon Quad Flat No Lead Package (S-QFN)	Silicon QFN
Package name	Quad Flat Package (QFP)	A package with leads formed in gull-wing shape and extended from the four sides of its body
Package name	Low Profile Quad Flat Package (LQFP)	QFP with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Quad Flat Package (TQFP)	QFP with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Very Thin Quad Flat Package (VQFP)	QFP with the seated height of over 0,8 mm and up to 1,0 mm
Package name	Very-very Thin Quad Flat Package (WQFP)	QFP with the seated height of over 0,65 mm and up to 0,8 mm
Package name	Heat Sink Quad Flat Package (HQFP)	QFP with a heat sink
Package name	Heat Sink Low Profile Quad Flat Package (HLQFP)	LQFP with a heat sink
Package name	Heat Sink Thin Quad Flat Package (HTQFP)	TQFP with a heat sink
Package name	Fine-pitch Quad Flat Package (FQFP)	QFP with the terminal pitch of up to 0,5 mm
Package name	Plastic Quad Flat Package (P-QFP)	Plastic QFP
Package name	Ceramic Quad Flat Package (C-QFP)	Ceramic QFP
Package name	Glass-Sealed Ceramic Quad Flat Package (G-QFP)	Glass-sealed ceramic QFP
Package name	Quad Tape Carrier Package (QTP)	A package with the leads extended from the four sides of its body and consisting of the tapes

Classification	Term	Description
Package name	Single Inline Package (SIP)	A package with the a row of leads extended from one side of its body
Package name	Heat Sink Single Inline Package (HSIP)	SIP with a heat sink
Package name	Plastic Single Inline Package (P-SIP)	Plastic SIP
Package name	Small Outline F-Leaded Package (SOF)	A package with non-formed leads extended from the two sides of its body
Package name	Small Outline I-Leaded Package (SOI)	A package with leads formed like the letter "I" and extended from the two sides of its body
Package name	Small Outline J-Leaded Package (SOJ)	A package with leads formed like the letter "J" and extended from the two sides of its body
Package name	Plastic Small Outline J-Leaded Package (P-SOJ)	Plastic SOJ
Package name	Ceramic Small Outline J-Leaded Package (C-SOJ)	Ceramic SOJ
Package name	Glass-Sealed Ceramic Small Outline J-Leaded Package (G-SOJ)	Glass-sealed ceramic SOJ
Package name	Glass-Sealed Ceramic Window Small Outline J-Leaded Package (G-DSOJ)	Glass-sealed ceramic SOJ with a window
Package name	Small Outline No Lead Package (SON)	A package with only one row of terminals on each side of the two sides and on the bottom
Package name	Low Profile Small Outline No Lead Package (LSON)	SON with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Small Outline No Lead Package (TSON)	SON with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Very Thin Small Outline No Lead Package (VSON)	SON with the seated height of over 0,8 mm and up to 1,0 mm
Package name	Very-very Thin Small Outline No Lead Package (WSON)	SON with the seated height of over 0,65 mm and up to 0,8 mm
Package name	Ultra-thin Small Outline No Lead Package (USON)	SON with the seated height of over 0,5 mm and up to 0,65 mm
Package name	Extra Thin Small Outline No Lead Package (XSON)	SON with the seated height of up to 0,5 mm
Package name	Heat Sink Small Outline No Lead Package (HSON)	SON with a heat sink
Package name	Heat Sink Low Profile Small Outline No Lead Package (HLSON)	LSON with a heat sink

Classification	Term	Description
Package name	Heat Sink Thin Small Outline No Lead Package (HTSON)	TSOSON with a heat sink
Package name	Heat Sink Very Thin Small Outline No Lead Package (HVSON)	VSON with a heat sink
Package name	Heat Sink Very-very Thin Small Outline No Lead Package (HWSON)	WSON with a heat sink
Package name	Heat Sink Ultra-thin Small Outline No Lead Package (HUSON)	USON with a heat sink
Package name	Heat Sink Extra Thin Small Outline No Lead Package (HXSON)	XSON with a heat sink
Package name	Plastic Small Outline No Lead Package (P-SON)	Plastic SON
Package name	Ceramic Small Outline No Lead Package (C-SON)	Ceramic SON
Package name	Small Outline Package (SOP)	A package with leads formed in gull-wing shape and extended from the two sides of its body
Package name	Low Profile Small Outline Package (LSOP)	SOP with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Small Outline Package Type 1 (TSOP(1))	Type-1 SOP with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Thin Small Outline Package Type 2 (TSOP(2))	Type-2 SOP with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Shrink Small Outline Package (SSOP)	Shrink SOP
Package name	Low Profile Shrink Small Outline Package (LSSOP)	SSOP with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Shrink Small Outline Package (TSSOP)	SSOP with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Heat Sink Small Outline Package HSOP	SOP with a heat sink
Package name	Heat Sink Low Profile Small Outline Package (HLSOP)	LSOP with a heat sink
Package name	Heat Sink Thin Shrink Small Outline Package (HTSSOP)	TSSOP with a heat sink
Package name	Plastic Small Outline Package (P-SOP)	Plastic SOP
Package name	Ceramic Small Outline Package (C-SOP)	Ceramic SOP
Package name	Glass-Sealed Ceramic Small Outline Package (G-SOP)	Glass-sealed ceramic SOP

Classification	Term	Description
Package name	Surface Vertical Package (SVP)	A package with the leads extended from one side of its body and formed like the letter "L"
Package name	Plastic Surface Vertical Package (P-SVP)	Plastic SVP
Package name	Zigzag Inline Package (ZIP)	A package with the leads extended from one side of its body and folded in zigzag positions inside of its body
Package name	Heat Sink Zigzag Inline Package (HZIP)	ZIP with a heat sink
Package name	Shrink Zigzag Inline Package (SZIP)	Shrink ZIP
Package name	Plastic Zigzag Inline Package (P-ZIP)	Plastic ZIP
Undefined package name	Ceramic Leaded Chip Carrier (CLCC) Leadless Chip Carrier (LCC)	[Unrecommended term] A name for the outline of a ceramic package with the terminals buried in its body. This name was used in the 1980's in the U.S. The official JEITA name is C-QFN.
Undefined package name	Plastic Leaded Chip Carrier (PLCC)	[Unrecommended term] A name for a plastic package with the leads formed like the letter "J". This name was used in the 1980's in the U.S. The official JEITA name is P-QFJ.
Undefined package name	Ceramic Dual Inline Package (CERDIP)	[Unrecommended term] A colloquial term for a glass-sealed ceramic package with the DIP outline. The official JEITA name is G-DIP.
Undefined package name	Tape Carrier Package (TCP)	A name for a package which is made of flexible film and manufactured by TAB connection. A collective term for the packages named as DTP and QTP by JEITA, for the liquid crystal display driver IC packages and other appropriate packages.
Undefined package name	Hybrid IC	A ceramic or glass epoxy IC on which multiple semiconductor devices, packages, and passive devices are loaded, and which makes up a small system circuit. As the terminals for external connection can be mounted by soldering like a package, this is called IC. (Related term: module)
Undefined package name	Chip Size Package (CSP)	[Unrecommended term] A package with almost the same outline dimensions with a semiconductor chip. As this term describes the characteristics of the package and does not refer to the shape, the use of this term is not recommended. This term is used for the name of packages represented by FBGA.
Undefined package name	Multi Chip Module (MCM)	An electronic circuit module on which more than one IC is mounted. Variations such as –C, –Si, and –L, according to the board material, were proposed.
Undefined package name	Multi Chip Package (MCP)	A package on which multiple IC chips of the same type or of different types are loaded.

Classification	Term	Description
Undefined package name	Module	Although this term is commonly used in English, it is usually interpreted as a product consisting of a group made up by semiconductor device, passive device, connector, inductor, filter, etc. as a part of its system, in the field of semiconductor package. A module is part of the function to make up the system.
Undefined package name	System in Package (SiP)	A product which embeds multiple chips to realize one function in the electronic circuit system in one package. While the MCP seals multiple chips into one package, SiP has a unique package that can provide certain system function. This is a collective term covering PoP and PiP.
Undefined package name	Package on Package (PoP, POP)	A composite package made by connecting multiple packages at the terminals and integrating them. Unlike PiP, PoP can be identified as a stacked package of multiple packages from its external shape.
Undefined package name	Package in Package (PiP, PIP)	A package of which multiple packages are sealed inside. Unlike PoP, it is usually impossible to identify this package as PiP from its external shape.
Undefined package name	Flip Chip Ball Grid Array Package (FC-BGA)	A colloquial name for the BGA where semiconductor chips are connected face down to its board via the connecting bump. As the classification of the official names does not allow the classification according to the method for internal connection, this term shall not be used as the outline name.
Undefined package name	TAB-Ball Grid Array Package (T-BGA)	BGA with TAB
Undefined package name	Ceramic-Column Grid Array Package (C-CGA)	
Undefined package name	Wafer Level Chip Size Package (WL-CSP)	[Unrecommended term] A package which has the same dimensions as the chip and which is manufactured by performing rewiring, sealing, and mounting of external terminals at the state of a wafer and by cutting into pieces in the final process. As the classification of the official names does not allow the classification according to the manufacturing method, this term shall not be used as the outline name.
Undefined package name	TO-XXX (XXX is numeric character)	[Unrecommended term] Number registered in the Outline Dimensions Table for Transistors set by the JEDEC standards. Individual semiconductor is numbered as SC-YYY in JEITA (YYY is numeric character). (Ex. TO-220 is SC-46 in JEITA)
Undefined package name	DO-XXX (XXX is numeric character)	[Unrecommended term] Number registered in the Outline Dimensions Table for Diodes set by the JEDEC standards. Individual semiconductor is numbered as SC-YYY in JEITA (YYY is numeric character). (Ex. DO-35 is SC-40 in JEITA)

Classification	Term	Description
Undefined package name	MO-XXX (XXX is numeric character)	[Unrecommended term] Number registered in the Outline Dimensions Table for Electronics Parts set by the JEDEC standards.
Package parts name	Terminal	A collective term for electrodes for external connection such as lead, pin, land, bump and ball.
Package parts name	Package body	A component of a package, excluding a terminal.
Package parts name	Visual index	This index is established for setting the device location, position and direction. The index uses reference shapes with which the location of the first terminal can be visually identified. (Mark, chamfer, notch, tab, dent, etc.)
Package parts name	Mechanical index	This index is established for setting the device location, position and direction to identify them mechanically, optically, electrically, and pneumatically. (Tab, notch, flat, groove, key, etc.)
Package parts name	Gate burr	Resin remaining at the resin supply inlet on the resin molded package, without being completely removed. (This refers to the condition.)
Package parts name	Terminal finish	Plating or other method for a terminal to keep good junction with a seating surface during the mounting of devices.
Package parts name	Cavity	Dents that are made on the package body to load the chips.
Package parts name	Flange	A part used for mounting to a board that is attached to the package body of a through hole mount package mainly for individual semiconductor. Or, a part projecting from a package in terms of the structure.
Package parts name	Stand	A part used for mounting to a board that is attached to the package body of a surface mount package mainly for individual semiconductor.
Package parts name	Gull wing lead	A lead form of IC package that has the shape of gull wing. It is also called "L-lead".
Package parts name	J lead	A lead that is shaped like the letter "J" and molded inside of the IC package.
Package parts name	I lead (Butt lead)	A shape of the semiconductor package terminal whose leads are shaped like the letter "I". The synonym of "I-lead".
Package parts name	Bump	An electrode terminal of a raised shape.
Package parts name	Chip, die, pellet	A part made by cutting a semiconductor board (wafer) that formed an electronic circuit into pieces
Package parts name	Die pad	An area to load chips. It is also called "Island", "Tab", and "Die stage".
Package parts name	Bonding pad	An electrode which is installed on a chip.
Package parts name	Heat sink	A heat content member for temporarily accumulating the heat generated from the chip.
Package parts name	Heat spreader (radiator plate)	A heat transmitting member for diffusing the heat generated from the chip.

Classification	Term	Description
Package parts name	Heat releasing fin	A member for releasing the heat to the air.
Package parts name	Header	A metal plate on the upper part of the individual semiconductor for releasing the heat of for mounting.
Package parts name	Interstitial	A row of terminals that cannot be put on a regular terminal pitch. Zigzag alignment and stagger mean the same.
Package parts name	Index	Place where a location pin is indicated
Package parts name	Interposer	A part that is located between the chip and the mounting board to realign and electrically connect the terminals.
Package parts name	TAB	Tape Automated Bonding
Package parts name	BTC	Bottom Termination Components
Package parts name	C4 FC	C4 (controlled collapse chip connection) Flip Chip
Term for package drawings	Package outline drawing	A package outline drawing which specifies the dimensions necessary for the mechanical interchangeability to mount a device.
Term for package drawings	Seating plane	A plane which contacts with a package body or the terminal, when mounting a device.
Term for package drawings	Base plane	A plane going through the lowest point of the package body which is parallel to the seating plane.
Term for package drawings	Reference plane	A plane which is displaced parallel to the seating plane by certain distance.
Term for package drawings	Index area	An area where all indexes are located.
Term for package drawings	Terminal row	A straight row of terminals.
Term for package drawings	Mold burr	Resin remaining on the package body, after generated during the molding of the resin molded package and caked between the lead frame and the package body.
Term for package drawings	Pattern of terminal position area	A range for placing the terminals with consideration to the terminal location tolerance, when mounting a surface mount package.
Term for package drawings	Nominal dimensions	The dimensions that are important in the packaging design and are the most appropriate and typical ones to express the variation of the package.
Term for package drawings	Standoff	Clearance between the seating plane and the base plane.
Term for package drawings	Coplanarity (Uniformity of the lowest plane of the terminals)	The maximum value for the distance between the lowest point of all terminals and the seating plane.
Term for package drawings	Datum	A theoretically exact geometrical reference established for controlling the tolerance zone when specifying a geometrical tolerance for a related feature.

Classification	Term	Description
Term for package drawings	Maximum material requirement	An allowable limit size where the actual size of a feature is at its maximum no matter where it is placed on the feature.

IECNORM.COM : Click to view the full PDF of IEC 60191-4:2013+AMD1:2018 CSV

IECNORM.COM : Click to view the full PDF of IEC 60191-4:2013+AMD1:2018 CSV

SOMMAIRE

AVANT-PROPOS	41
1 Domaine d'application	43
2 Système de codification des structures des boîtiers pour dispositifs à semiconducteurs	43
3 Classification en formes des structures des boîtiers pour dispositifs à semiconducteurs	43
4 Système de codification des boîtiers pour dispositifs à semiconducteurs	44
4.1 Généralités	44
4.2 Nouveaux codes descriptifs	44
4.3 Codes de désignation descriptifs	44
4.3.1 Remarques générales	44
4.3.2 Code de désignation descriptif minimal	44
4.3.3 Préfixe donnant la position des broches	46
4.3.4 Préfixe donnant le matériau du corps du boîtier	46
4.3.5 Préfixe de caractéristique spécifique à un boîtier	47
4.3.6 Suffixes de forme de connexion et de nombre de broches	47
4.3.7 Zone d'information détaillée	49
5 Système de codification des modèles de structure de boîtiers	50
Annexe A (informative) Exemples d'applications du système de codification descriptive	53
Annexe B (informative) Dérivation et application du système de codification descriptive – Noms courants de boîtiers	60
Annexe C (informative) Terminologie des structures des boîtiers pour dispositifs à semiconducteurs	63
Figure 1 – Codification descriptive pour les boîtiers de dispositifs à semiconducteurs	45
Figure 2 – Relations entre codes et épaisseur	48
Figure A.1 – Modèles types de boîtiers et système de codification descriptive (1 sur 4)	55
Figure A.2 – Exemples de formes de connexions (ou de broches)	59
Figure B.1 – Système de codification descriptive pour un nom courant de boîtier de dispositif à semiconducteurs	60
Tableau 1 – Codes de modèles de structures de boîtiers	46
Tableau 2 – Préfixes pour la position des broches	47
Tableau 3 – Préfixes indiquant le matériau principal du corps du boîtier	48
Tableau 4 – Préfixes pour les caractéristiques particulières des boîtiers	48
Tableau 5 – Suffixes de formes de connexions (ou de broches)	50
Tableau A.1 – Application du système de codification descriptive	54
Tableau B.1 – Noms et codes des boîtiers principaux	61
Tableau B.2 – Exemples de noms de boîtiers courants et de codes descriptifs	62
Tableau C.1 – Noms de boîtier et noms de partie de boîtier	64

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

NORMALISATION MÉCANIQUE DES DISPOSITIFS À SEMICONDUCTEURS –

Partie 4: Système de codification et classification en formes des structures des boîtiers pour dispositifs à semiconducteurs

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

DÉGAGEMENT DE RESPONSABILITÉ

Cette version consolidée n'est pas une Norme IEC officielle, elle a été préparée par commodité pour l'utilisateur. Seules les versions courantes de cette norme et de son(ses) amendement(s) doivent être considérées comme les documents officiels.

Cette version consolidée de l'IEC 60191-4 porte le numéro d'édition 3.1. Elle comprend la troisième édition (2013-10) [documents 47D/837/FDIS et 47D/848/RVD] et son amendement 1 (2018-03) [documents 47D/897/CDV et 47D/904/RVC] Le contenu technique est identique à celui de l'édition de base et à son amendement.

Dans cette version Redline, une ligne verticale dans la marge indique où le contenu technique est modifié par l'amendement 1. Les ajouts sont en vert, les suppressions sont en rouge, barrées. Une version Finale avec toutes les modifications acceptées est disponible dans cette publication.

La Norme internationale IEC 60191-4 a été établie par le sous-comité 47D: Boîtiers des dispositifs à semi-conducteurs, du comité d'études 47 de l'IEC: Dispositifs à semiconducteurs.

Cette troisième édition constitue une révision technique.

Cette édition inclut les modifications techniques majeures suivantes par rapport à l'édition précédente:

- a) Un matériau désigné par le code «S» est ajouté pour indiquer un boîtier à base de silicium.
- b) La description de "WL" qui est ajoutée est destinée à un usage général.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 2.

Une liste de toutes les parties de la série IEC 60191, publiées sous le titre général *Normalisation mécanique des dispositifs à semiconducteurs*, peut être consultée sur le site web de l'IEC.

Le comité a décidé que le contenu de la publication de base et de son amendement ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

IMPORTANT – Le logo "colour inside" qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.

NORMALISATION MÉCANIQUE DES DISPOSITIFS À SEMICONDUCTEURS –

Partie 4: Système de codification et classification en formes des structures des boîtiers pour dispositifs à semiconducteurs

1 Domaine d'application

La présente partie de l'IEC 60191 spécifie une méthode pour la désignation des structures des boîtiers et pour la classification des formes des structures de boîtiers des dispositifs à semiconducteurs, ainsi qu'une méthode générale pour établir des codes de désignation descriptifs universels pour les boîtiers à semiconducteurs.

Le code de désignation descriptif fournit un outil de communication utile mais n'intègre pas de contrôle permettant d'assurer l'interchangeabilité des boîtiers.

2 Système de codification des structures des boîtiers pour dispositifs à semiconducteurs

Le système de codification suivant sera utilisé dans les publications concernant la normalisation mécanique:

- premièrement: un numéro d'ordre à trois chiffres (de 000 à 999);
- deuxièmement: une seule lettre de référence indiquant la forme comme indiqué dans le Tableau 1;
- troisièmement: un numéro d'ordre à deux chiffres (de 00 à 99) indiquant une variante d'une structure de boîtier. L'utilisation du préfixe P pour indiquer un dessin provisoire demeure inchangée.

Exemples

- 101A00
- 050G13
- P 101F01

3 Classification en formes des structures des boîtiers pour dispositifs à semiconducteurs

Les dessins des structures des boîtiers pour dispositifs à semiconducteurs sont classés en formes selon le principe suivant:

- forme A: sorties d'un seul côté
- forme B: montage sur dissipateur thermique
- forme C: sorties droites
- forme D: sorties axiales
- forme E: montage en surface
- forme F: radiateur monté sur l'embase, sorties d'un seul côté
- forme G: deux ou quatre rangées de sorties
- forme H: sans sorties axiales.

4 Système de codification des boîtiers pour dispositifs à semiconducteurs

4.1 Généralités

Le système de codification normalisé est une méthode permettant d'identifier les caractéristiques physiques d'une famille de boîtiers de dispositifs électroniques. Le système est fondé sur un code de désignation de deux caractères au minimum indiquant le modèle de structure du boîtier. Ce code de désignation peut être étendu avec l'utilisation de champs facultatifs choisis par l'utilisateur, pour fournir des informations supplémentaires sur les boîtiers telles que la position et le nombre des broches, leur forme, la forme du boîtier et le matériau de composition principal du boîtier.

4.2 Nouveaux codes descriptifs

Si un nouveau boîtier, qui ne correspond pas à un des codes de désignation, est proposé, un nouveau code peut être recommandé pour être normalisé.

4.3 Codes de désignation descriptifs

4.3.1 Remarques générales

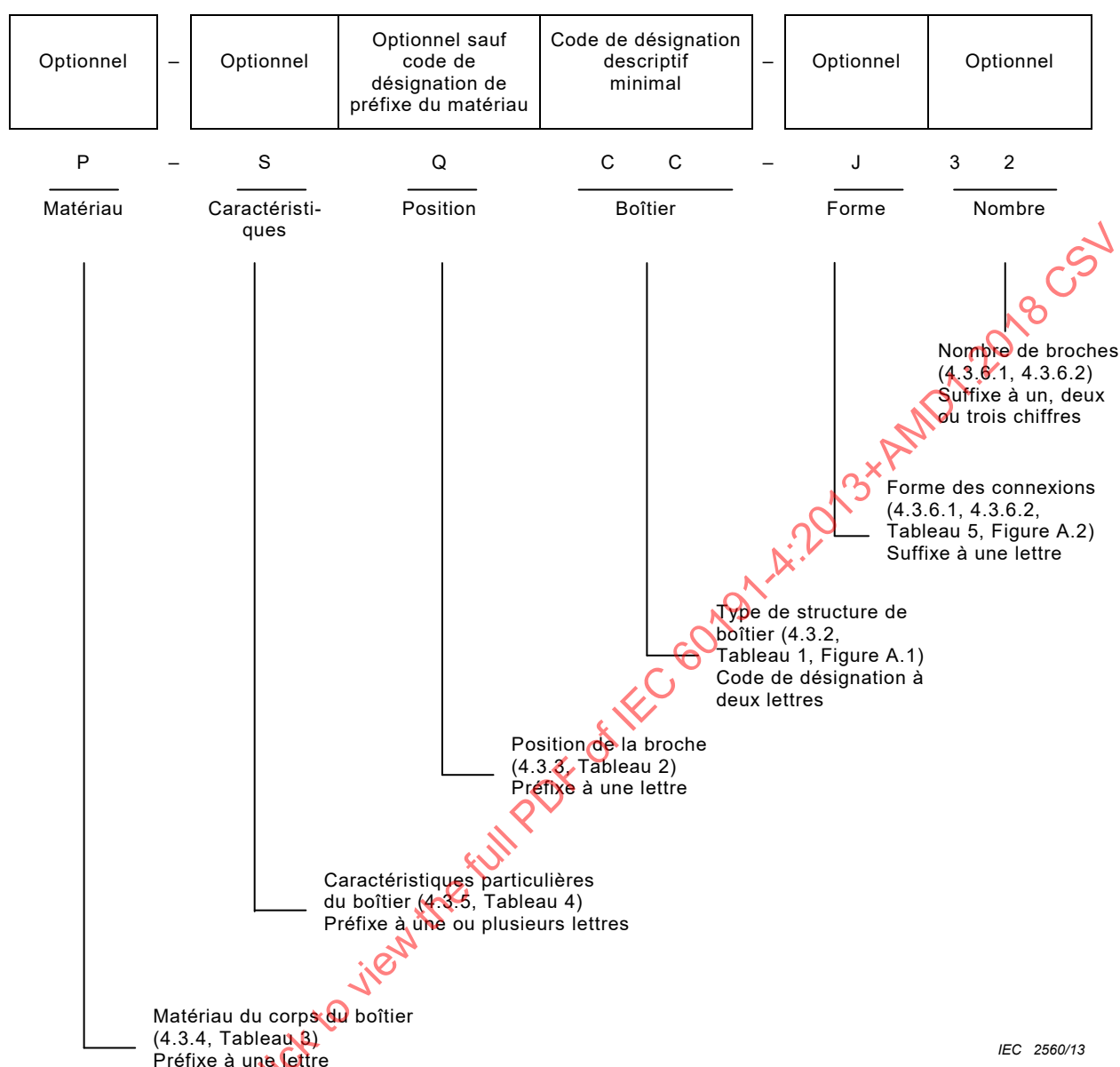
Le code de type de boîtier est le seul domaine obligatoire dans ce système d'identification. Les informations supplémentaires peuvent être fournies par des préfixes et des suffixes optionnels décrits par le système. En général, ces domaines sont indépendants les uns des autres. Sauf spécifications contraires, les utilisateurs de ce système peuvent choisir le domaine dans lequel ils aimeraient développer leur application particulière (voir Figure 1). Le code de désignation descriptif peut être étendu à des informations supplémentaires, pourvu que ces informations soient séparées du code de désignation descriptif par une barre oblique (/) (voir 4.3.7).

NOTE Le Tableau B.1 présente les codes et noms de boîtiers de base.

4.3.2 Code de désignation descriptif minimal

Le code de désignation descriptif minimal est un code à deux lettres qui classe les boîtiers en modèles de structures de boîtiers normalisés. Ces modèles identifient les caractéristiques physiques externes générales. Les codes descriptifs ou les abréviations courants à deux lettres sont inclus; par exemple CC, FP, SO, GA.

La Figure A.1 indique des codes à deux lettres pour différents modèles de structures de boîtiers ainsi que des exemples décrivant chacun d'entre eux. Le Tableau 1 donne la liste des codes de modèles de structures de boîtiers à deux lettres décrits à l'Article 5.



IEC 2560/13

Figure 1 – Codification descriptive pour les boîtiers de dispositifs à semiconducteurs

Tableau 1 – Codes de modèles de structures de boîtiers

Forme	Code	Modèle de boîtier
E	CC	Boîtier porte puce
B	CP	Boîtier pressé
A	CY	Boîtier cylindrique
D/E	DB	Boîtier bouton
F	FM	Boîtier à fixation par brides
A	FO	Boîtier pour dispositif à fibre optique
E	FP	Boîtier plat
G	GA	Boîtier matriciel
G	IL	Boîtier à connexions en ligne. Le code de désignation préférentiel est IP.
G	IP	Boîtier à connexions en ligne ou enfichable. Limité à DIP/SIP/ZIP.
D/H	LF	Boîtier horizontal à forme allongée
	MA	Microassemblage
B	MP	Boîtier de puissance
	MW	Boîtier hyperfréquences
B	PF	Boîtier à compression
C	PM	Boîtier à sorties droites
E	SO*	Boîtier de petite dimension
A	SS	Boîtier de forme spéciale
	UC	Pastille nue
	VP	Boîtier pour montage en surface vertical
	XA-XZ	Famille non définie; option de l'utilisateur ou du fournisseur

* Dans la pratique de l'industrie, on utilise parfois «P» pour «boîtiers» à l'endroit normalement occupé par cette zone (excepté qu'il n'est pas précédé par un tiret), par exemple SOP.

4.3.3 Préfixe donnant la position des broches

Le code de modèle de structure de boîtier à deux lettres peut être complété par un préfixe à une lettre identifiant les positions physiques des broches ou, si applicable, le plan de zone d'interconnexion. Des exemples de codes de désignation à trois lettres incluent des abréviations ou des sigles d'usage courant, par exemple DIP, LCC (de préférence QCC), PGA, QFP, SIP, ZIP.

NOTE 1 Une broche est définie comme un point de connexion qui peut être atteint extérieurement.

NOTE 2 Le préfixe de position de broche correct est déterminé par les structures où se trouvent les broches. Par exemple, le code pour une seule rangée de broches disposées en zigzag serait «Z».

Le Tableau 2 donne une liste de codes de préfixes à une lettre fixant la position des broches.

4.3.4 Préfixe donnant le matériau du corps du boîtier

Le code de désignation descriptif à trois lettres (voir 4.3.2) peut être augmenté d'un préfixe à une lettre identifiant le matériau principal du corps du boîtier. Ce préfixe ne doit être utilisé que si le préfixe de position des broches décrit en 4.3.2 est également utilisé. Les exemples de tels codes de désignation descriptifs à quatre lettres incluent des abréviations ou sigles d'usage courant, par exemple CDIP, PDIP, PLCC (de préférence PQCC), MELF, PQFP.

Le Tableau 3 donne une liste de codes de préfixes à une lettre pour le matériau du corps du boîtier.

Si le matériau du corps du boîtier n'est pas l'un de ceux définis au Tableau 3, la lettre «X» doit être utilisée dans le code de désignation descriptif pour indiquer un matériau nouveau ou particulier et doit être remplacée ultérieurement par un code approuvé par l'IEC.

4.3.5 Préfixe de caractéristique spécifique à un boîtier

Les caractéristiques spécifiques à un boîtier peuvent être décrites par un préfixe à plusieurs lettres. Le préfixe de caractéristiques spécifiques à un boîtier doit être séparé de la suite du code de désignation descriptif par un tiret (–).

Le Tableau 4 donne la liste des codes de préfixes de caractéristiques spécifiques à un boîtier. La Figure 2 montre la relation des codes avec l'épaisseur et le pas.

4.3.6 Suffixes de forme de connexion et de nombre de broches

4.3.6.1 Forme générale de connexion et nombre de broches

La forme générale des connexions (ou forme des broches) et/ou le nombre de broches sur un boîtier peuvent être décrits à travers l'utilisation de deux zones: le suffixe de forme de connexion et le suffixe de nombre de broches. Ces deux zones doivent être séparées de la précédente partie du code de désignation descriptif par un tiret (–).

Les utilisateurs de ce système peuvent choisir d'utiliser le suffixe de forme de connexion, ou le suffixe de nombre de broches, ou les deux. Si le suffixe de forme de connexion est utilisé conjointement au suffixe de nombre de broches, il doit précéder le suffixe de nombre de broches.

Tableau 2 – Préfixes pour la position des broches

Code	Nom	Position ^{a) b)}
A	Axial	Broches dépassant des deux extrémités dans le sens de l'axe principal d'un boîtier cylindrique ou elliptique
B	Fond	Broches dépassant du fond du boîtier
D	Double	Les broches sont situées sur les bords opposés d'un boîtier rectangulaire ou carré, ou sur deux rangées parallèles
E	Extrémité	Les broches sont des bouchons de boîtier ayant une section circulaire ou elliptique
L	Latéral	Les broches sont situées sur les quatre côtés d'un boîtier carré ou rectangulaire Le nom préférentiel est «quad», code Q
P	Perpendiculaire	Les broches sont perpendiculaires au plan de siège sur un boîtier carré ou rectangulaire. Limité à la famille PGA
Q	Quad	Les broches sont situées sur les quatre côtés d'un boîtier carré ou rectangulaire ou sur quatre rangées parallèles
R	Radial	Les broches dépassent radialement de la périphérie d'un boîtier cylindrique ou sphérique
S	Unique	Les broches sont situées sur une face d'un boîtier carré ou rectangulaire sur une seule rangée
T	Triple	Les broches sont situées sur trois côtés d'un boîtier carré ou rectangulaire
U	Supérieur	Les broches sont perpendiculaires et opposées au plan de siège et situées sur une face du boîtier
X	Autres	Les positions des broches sont différentes de celles décrites
Z	Zigzag	Les broches sont situées sur une face du boîtier carré ou rectangulaire, disposées en zigzag

a) Ces descriptions sont faites en considérant que le plan de siège est le fond du boîtier.

b) La référence à la forme du boîtier ne prend pas en compte les rebords, les encoches ou toutes autres irrégularités.

Tableau 3 – Préfixes indiquant le matériau principal du corps du boîtier

Code	Matériau
C	Céramique co-cuite scellement métal
G	Céramique, scellement verre
L	Verre
M	Métal
P	Plastique (incluant l'époxyde)
S	Silicium
T	Bande
X	Autre

Tableau 4 – Préfixes pour les caractéristiques particulières des boîtiers

Ordre	Classification fonctionnelle	Code	Caractéristique particulière du boîtier
1	Complément concernant la structure	H	Radiateur intégré
		D	A fenêtre transparente
		P	Piggyback ou broche pour empilage
2	Hauteur d'appui	Néant	Profil normal ($1,70 \text{ mm} < \text{néant}$)
		L	Faible hauteur ($1,20 \text{ mm} < L \leq 1,70 \text{ mm}$)
		T	Mince ($1,00 \text{ mm} < T \leq 1,20 \text{ mm}$)
		V	Très mince ($0,80 \text{ mm} < V \leq 1,00 \text{ mm}$)
		W	Très, très mince ($0,65 \text{ mm} < W \leq 0,80 \text{ mm}$)
		U	Ultra mince ($0,50 \text{ mm} < U \leq 0,65 \text{ mm}$)
		X	Extrêmement mince ($X \leq 0,50 \text{ mm}$)
3	Pas et position des broches	S	Pas réduit ($< \text{pas de base}$) (réservé aux familles DIP, SIP, SOP)
			SDIP (pas de 1,778 mm)
			SZIP (pas de 1,778 mm et 1,27 mm)
			SSOP (pas de 1,0 mm, 0,8 mm, 0,65 mm, 0,5 mm et 0,4 mm)
		F	Pas fin (QFP $\leq 0,50 \text{ mm}$ et $\leq 0,80 \text{ mm}$ pour BGA et LGA)
		I	Pas interstitiel (connexions étalées)

$$\boxed{X} \leq 0,50 \text{ mm} < \boxed{U} \leq 0,65 \text{ mm} < \boxed{W} \leq 0,80 \text{ mm} < \boxed{V} \leq 1,00 \text{ mm}$$

$$< \boxed{T} \leq 1,20 \text{ mm} < \boxed{L} \leq 1,70 \text{ mm} < \boxed{\text{sans code}}$$

IEC 2561/13

Figure 2 – Relations entre codes et épaisseur

4.3.6.2 Suffixe de forme de connexion

Le suffixe de forme de connexion est un suffixe à une lettre qui identifie la forme normalisée de la connexion. Le Tableau 5 donne une liste de codes de suffixes de forme de connexion à une lettre.

S'il existe dans le boîtier plus d'une forme de broche, les broches conduisant le courant principal déterminent le code de la forme de connexion. Si l'une de ces broches constitue un ergot de montage ou une bride, sa forme ne doit pas déterminer le choix du suffixe de la forme de connexion (ou forme de broche) parce que cela a déjà été décrit par le code de type de boîtier. Si la forme de connexion n'est pas l'une de celles définies au Tableau 5, la lettre «X» doit être utilisée dans le code de désignation descriptif pour indiquer une forme de connexion spéciale ou nouvelle, et doit être ultérieurement remplacée par un code approuvé par l'IEC. Des exemples sont donnés à la Figure A.2.

4.3.6.3 Suffixe de nombre de broches

Le suffixe de nombre de broches est une zone numérique destinée à identifier le nombre de broches du boîtier du dispositif. S'il y a plus d'une sorte de broche, le nombre de broches doit inclure seulement les broches utilisées pour déterminer le suffixe de forme de connexion conformément à 4.3.6.1. Si le nombre de broches (incluant les broches non utilisées) est inférieur au nombre de positions de broches disponibles, ce dernier peut être ajouté entre parenthèses, par exemple 20(26) et 168(289).

4.3.7 Zone d'information détaillée

Une barre oblique (/) suivie d'une zone d'information supplémentaire détaillée de un à vingt caractères peut être ajoutée au code de désignation descriptif. Cette zone peut contenir la désignation de l'IEC, ou tout autre code spécifié par l'utilisateur.

La barre oblique (/) doit signifier le début de la zone d'information supplémentaire détaillée. Il ne doit y avoir aucun espace entre la barre oblique (/) et les zones adjacentes.

Tableau 5 – Suffixes de formes de connexions (ou de broches)

Code	Forme	Description (voir Figure A.2)
A	Vis	Trou fileté pour vis sur le sommet du boîtier
B	Butée ou en boule	Connexion courte ou en boule destinée à un montage perpendiculaire à la plage de soudage
C	Courbure en «C»	Une connexion en «C», souple ou non souple, dont la courbure amène la broche sous le corps du boîtier
D	A œillet pour brasage	Une broche avec œillet sur le boîtier
E	Connexion à insertion rapide	Une connexion à insertion rapide sortant du corps du boîtier
F	Plat	Une connexion, souple ou non souple, plate, non formée, qui sort du corps du boîtier
G	Aile de mouette	Une connexion souple repliée sous le corps du boîtier avec une extrémité pointant à l'extérieur du boîtier
H	Broche flexible pour courant fort	Une broche avec œillet à l'extrémité d'une connexion flexible
I	Isolée	Une connexion plate formée par le dépôt d'un conducteur mince sur un film support isolant
J	Courbure en «J»	Une connexion en «J», souple, dont la courbure ramène la broche sous le corps du boîtier
L	Courbure en «L»	Une connexion en «L» souple pour montage en surface
N	Sans connexion	Plages métallisées situées sur le corps du boîtier
P*	Epingle	Une connexion trempée sortant du corps du boîtier et destinée à être montée à un trou métallisé dans la plage de soudage
Q	Connexion rapide	Broche de type TAB sortant du corps du boîtier
R	Enroulée	Broche métallisée non souple enroulée autour du corps du boîtier
S	Courbure en «S»	Une connexion en «S», souple, dont la courbure amène la broche sous le corps du boîtier
T	Trou métallisé	Broche plate ou en forme de V destinée à être fixée à un trou métallisé dans la plage de soudage
U	«J» inversé	Une connexion en «J», souple ou non souple, dont la courbure amène la broche sous le corps du boîtier et dont l'extrémité courbée pointe vers l'extérieur du boîtier
W	Fil	Une connexion en fil non trempé sortant du corps du boîtier
X	Autre	Forme de connexion ou de broche autre que celles définies
Y	Vis	Trou fileté

* Dans la pratique de l'industrie, on utilise parfois «P» pour «boîtier» à l'endroit normalement occupé par cette zone (excepté qu'il n'est pas précédé par un tiret), par exemple SOP.

5 Système de codification des modèles de structure de boîtiers

CC, boîtier porte puce: Boîtier de faible hauteur dont la cavité de la puce ou la zone de montage occupe la plus grande partie de la zone de boîtier et dont les broches sont constituées par des surfaces de pastilles métalliques (sur la version sans sorties) ou de connexions préformées autour des côtés et sous le boîtier, ou à l'extérieur du boîtier (versions avec sorties).

NOTE 1 Le corps du boîtier porte puce, habituellement carré ou bas, est similaire à un boîtier plat.

NOTE 2 Lorsque les connexions sortent du boîtier, le terme préféré est «boîtier plat» (voir FP).

- **CP, boîtier pressé (press-pack):** Boîtier pour dispositifs à courant fort en forme de cylindre ayant une broche circulaire plane pour courant fort à chaque extrémité et destiné à être pressé contre ou entre deux barres omnibus servant de radiateurs.

- **CY, cylindrique:** Boîtier généralement cylindrique. Il est habituellement constitué de broches sortant d'un côté, parallèlement à l'axe central du boîtier, et monté perpendiculairement au plan de siège.
- **DB, boîtier bouton:** Boîtier de faible hauteur ayant la forme d'un disque ou d'un bouton. Il est habituellement constitué de broches sortant radialement de la périphérie du boîtier comme les rayons d'une roue ou issues du disque central. Les broches peuvent avoir différentes formes.
- **FO, fibre optique:** Boîtier microcircuit ayant un ou plusieurs connecteurs à fibres optiques. Ses broches peuvent être issues ou attachées à toute surface du boîtier et peuvent avoir une grande variété de formes au plomb.

NOTE 3 Les connecteurs à fibres optiques peuvent être considérés comme des broches.

- **FM, boîtier à fixation par brides:** Boîtier ayant comme partie intégrante un radiateur monté en rebord et fournissant un support mécanique à la structure d'encapsulation et d'interconnexion du boîtier ou à l'armature. Il a habituellement des broches issues ou attachées à toute surface de boîtier avec une grande variété de formes.
- **FP, boîtier plat:** Boîtier de faible hauteur dont les connexions émergent parallèlement et sont essentiellement conçues pour être fixées parallèlement au plan de siège.

NOTE 4 Les connexions sortent généralement de deux ou de quatre côtés du boîtier.

NOTE 5 Le corps d'un boîtier plat est similaire à celui d'un boîtier porte puce.

NOTE 6 Les connexions peuvent être préformées généralement loin du corps du boîtier. Si les connexions sont préformées repliées sous le corps du boîtier, le terme correct est alors «boîtier porte puce» (voir CC).

- **GA, boîtier matriciel:** Boîtier de faible hauteur dont les broches sont situées sur une face en matrice d'au moins trois rangées et trois colonnes. Des broches peuvent manquer à certaines intersections.
- **IP (ou IL), boîtier à connexions en ligne:** Boîtier rectangulaire ayant une rangée, deux rangées ou plus, parallèles, de connexions conçues essentiellement pour montage par insertion perpendiculairement au plan de siège.

NOTE 7 Les connexions peuvent toutes émerger d'un seul côté ou de deux côtés parallèles avec les connexions préformées pour former des rangées parallèles.

NOTE 8 Le code préférentiel est «IP».

- **LF, boîtier horizontal à forme allongée:** Boîtier tubulaire, cylindrique ou elliptique ayant des connexions recouvrant les extrémités ou des connexions axiales. Le corps allongé est ordinairement monté parallèlement au plan de siège.
- **MA, microassemblage:** Assemblage de microcircuits sans boîtier (non encapsulés), et/ou de microcircuits sous boîtier, qui peuvent aussi inclure des dispositifs discrets, assemblés sur une structure d'encapsulation et d'interconnexion, qui pour les besoins de spécification, d'essai, de vente et de maintenance, est considéré comme un composant indivisible. Les dispositifs microélectroniques et discrets passifs et/ou actifs peuvent être montés sur une ou deux faces de la structure d'encapsulation et d'interconnexion, et les broches externes émergent habituellement d'une face de l'assemblage. Toute une variété de dimensions, de formes, et formes de broche externe est possible.
- **MP, boîtier de puissance:** Boîtier destiné à recevoir deux pastilles à semiconducteurs de puissance ou plus, ayant un socle de montage qui n'est pas une broche, et plusieurs broches à vis et/ou à insertion rapide ou à contacts sur la surface opposée au socle de montage.
- **MW, boîtier hyperfréquences:** Boîtier spécialement conçu pour permettre à un dispositif de fonctionner dans le domaine des hyperfréquences.

NOTE 9 «Spécialement conçu» inclut mais n'est pas limité aux cavités à hyperfréquences et aux broches avec impédance à élément commun contrôlé.

- **PF, boîtier à compression:** Boîtier rond ou elliptique dont les zones de montage mécanique sont insérées dans la structure d'encapsulation et d'interconnexion ou

l'armature en vue de la connexion thermique et électrique. Ses broches externes peuvent avoir différentes formes.

- **PM, boîtier à sorties droites:** Boîtier dont le dispositif de montage mécanique est une vis filetée, un trou fileté ou un support pour le montage à la structure d'encapsulation et d'interconnexion ou à l'armature. Différentes formes de boîtiers et de broches externes sont possibles.
- **SO, boîtier de petite dimension:** Boîtier de faible hauteur rectangulaire à composant pour montage en surface. La puce est soudée à une zone de contact intérieure, constituant un support. Les broches extérieures sortent parallèlement au plan de siège sur deux faces opposées du boîtier plat moulé.

NOTE 10 La forme des connexions est généralement en aile de mouette mais d'autres formes sont possibles.

NOTE 11 Ce terme est abandonné au profit de celui de «boîtier porte puce» (voir CC) ou de «boîtier plat» (voir FP) selon la forme des connexions.

- **SS, boîtier de forme spéciale:** Boîtier de composants miniature dont le dispositif nécessite une forme particulière. Ses broches peuvent être issues d'une ou de plusieurs faces.

NOTE 12 Le montage mécanique et la fixation des broches peuvent nécessiter des techniques particulières.

- **UC, pastille nue:** Puce microminiature sans boîtier. Généralement, la puce a des plots de soudure, des protubérances, etc., qui sont soudés à des plots ou à des zones sur un support, une bande ou un substrat.
- **VP, boîtier pour montage en surface vertical:** Boîtier à montage en surface destiné à être monté perpendiculairement au plan de siège. Les broches sont situées sur une ou plusieurs rangées parallèles. Le boîtier peut comporter des tiges de support (pour insertion à travers le plan de siège) ou des cales (pour fixation sur le plan de siège).
- **XA-XZ, famille non définie:** Boîtier de dispositif électronique ne se rattachant à aucune famille de type de boîtier approuvée par l'IEC.

Ces codes de modèles de structures de boîtiers spécifiés par le fournisseur ou l'utilisateur sont temporaires et il convient qu'ils soient remplacés à terme par un code approuvé par l'IEC. Ils peuvent être réutilisés et de ce fait n'ont pas de signification figée unique.

- **WL, Encapsulation sur tranches:** Boîtier à puce dont la taille est généralement égale à la taille du dispositif à semiconducteurs qu'il contient et qui est formé par la transformation d'une tranche complète plutôt que sur un dispositif individuel.

Annexe A (informative)

Exemples d'applications du système de codification descriptive

Le Tableau A.1 donne quelques exemples d'applications du système de codification descriptive. Il ne présente cependant pas toutes les combinaisons possibles de codes de modèles de structures de boîtiers, de préfixes et de suffixes.

La Figure A.1 montre les codes à deux lettres pour les modèles de structures de boîtiers et donne des exemples typiques de codes de désignation à quatre lettres.

La Figure A.2 illustre les codes de forme de connexion (ou de forme de broche) à une lettre donnés au Tableau 5.

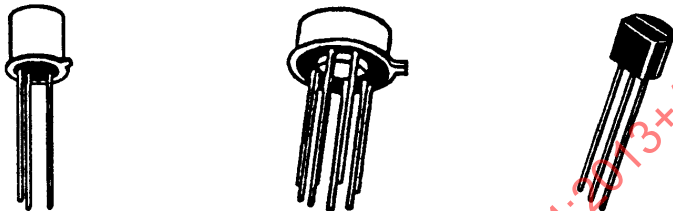
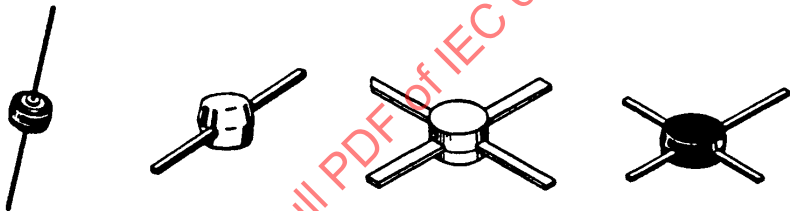
IECNORM.COM : Click to view the full PDF of IEC 60191-4:2013+AMD1:2018 CSV

Tableau A.1 – Application du système de codification descriptive

Désignation usuelle du boîtier	Modèle de structure de boîtier	Système de codification descriptive type	Exemple de codes de désignation descriptifs complets
CCC	CC	CC, QCC ou GQCC	GQCC-J68
LCC	CC	CC, LCC ^{a)} , R-LCC, ou R-LCC-N	R-CLCC-N32
LCC	CC	CC, LCC ^{a)} , ou CLCC-N	CLCC-N32
PLCC	CC	PLCC ^{b)} ou PQCC-68	PQCC-J68
TO-5	CY	CY-3, BCY, ou MBCY	MBCY-W3
TO-92	CY	CY-3, BCY, ou PBCY	PBCY-W3
TO-224	DB	DB-3, RDB, ou PRDB	PRDB-F3
TO-234	DB	DB-3, RDB, ou CRDB	CRDB-F3
MO-025	FM	FM-11 ou MBFM	MBFM-P11
TO-3	FM	FM-2 ou MBFM	MBFM-P2
TO-220	FM	FM-3, SFM, ou PSFM	PSFM-T3
FP	FP	FP, R-FP ou DFP	GDFP-F24
FP	FP	FP, S-FP, ou QFP	PQFP-G28
BGA	GA	BGA, BGA-340	E-BGA-B340(484)
PGA	GA	PGA ou PGA-108	CPGA-P108(144)
CerDIP	IP	DIP, GDIP, ou GDIP-18	GDIP-T18
DIP	IP	DIP, PDIP, ou DIP-14	PDIP-T14
QDI	IP	DIP ou PDIP	PDIP-T44
SIP	IP	SIP, PSIP, ou SIP-11	PSIP-T11
ZIP	IP	ZIP, PZIP, ou ZIP-15	PZIP-T15
MO-02	IP	DIP ou PDIP	PDIP-T16
MELF	LF	MELF	MELF-R2
Connexion axiale	LF	ALF	LALF-W2
DO-209	PF	PF ou MUPF	MUPF-D1
DO-4	PM	PM ou UPM	MUPM-D1
TO-209	PM	PM, UPM, ou MUPM	MUPM-H2
SO	SO	SO, DSO, ou PDSO	PDSO-G8
SOIC	SO	SO, DSO, ou PDSO	PDSO-G14
SOJ	SO	SO-J ou SO-J24	PDSO-J24(28)
SOL	SO	DSO ou PDSO	PDSO-G20
SOT-23	SO	DSO ou PDSO	PDSO-G3
SOT-89	SO	SSO ou PSSO	PSSO-F3
TO-244	FM	UFM ou PUFM	R-PUFM-Y2
TAB	UC	UC-I, QUC-I	PQUC-I

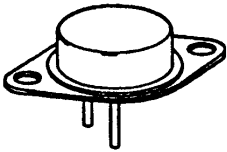
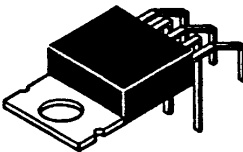
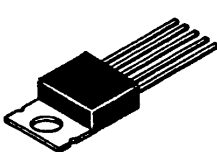
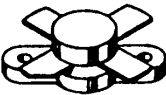
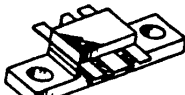
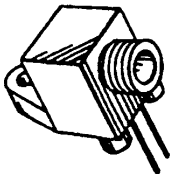
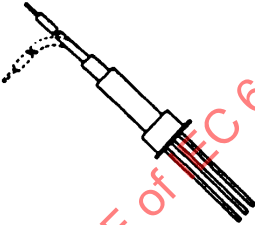
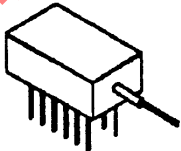
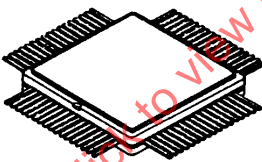
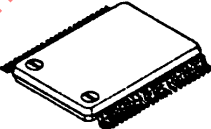
a) Le «L» de «LCC» signifie «latéral» et non «avec ou sans connexion». L'information indiquant si un LCC est avec ou sans connexion peut être donnée par un code de désignation descriptif plus complet. Par exemple un suffixe «N» indiquerait que le boîtier est sans connexion, un suffixe «J» que le boîtier est avec connexion.

b) L'utilisation de «L» («latéral») dans LCC est déconseillée au profit de «Q» (quad). De ce fait, le code de désignation descriptif préférentiel pour PLCC est PQCC.

Code et type de boîtier	Exemples	Forme
CC Boîtier porte puce	 PQCC-J (PLCC-J) CQCC-N (CLCC-N) CQCC-J (CLCC-J)	E
CY Boîtier cylindrique	 MBCY-W MBCY-W PBCY-W	A
DB Boîtier bouton	 PADB-W LRDB-F GRDB-F PRDB-F	D et E
CP Boîtier pressé	 CECP-N	B

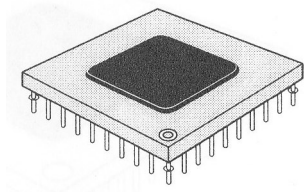
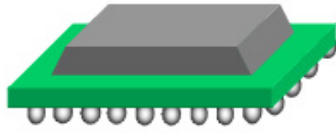
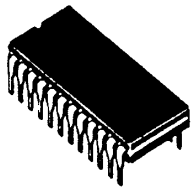
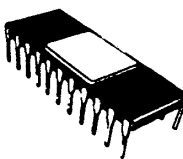
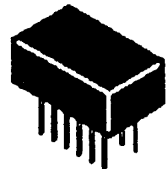
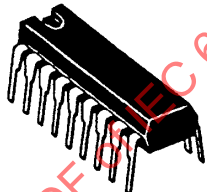
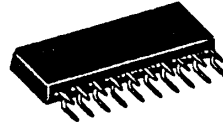
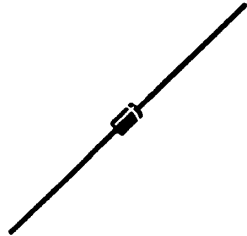
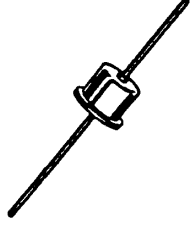
IEC 2562/13

Figure A.1 – Modèles types de boîtiers et système de codification descriptive (1 sur 4)

Code et type de boîtier	Exemples	Forme
FM Boîtier à fixation par brides	 MBFM-P  PDFM-T  PSFM-T  GRFM-F  GDFM-F	E
FO Boîtier à fibres optiques	 MXFO-W  MAFO-W  PXFO-P	A
FP Boîtier plat	 CQFP-F  PDFP-G  CDFP-F  CQFP-G	E

IEC 2563/13

Figure A.1 (2 sur 4)

Code et type de boîtier	Exemples	Forme
GA Boîtier matriciel	 CPGA-P  PBGA-B	G
IP Boîtier à connexions en ligne	 GDIP-T  CDIP-T  PSIP-W  PDIP-P  PDIP-T  PZIP-T	G
LF Boîtier horizontal à forme allongée	 MELF-N LELF-N  PALF-W  MALF-W	H et D

IEC 2564/13

Figure A.1 (3 sur 4)

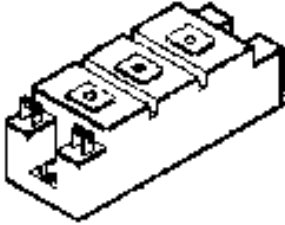
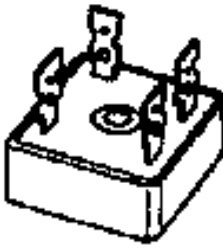
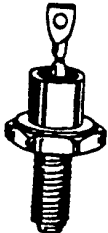
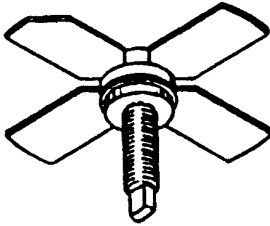
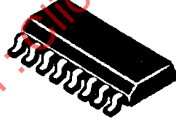
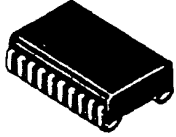
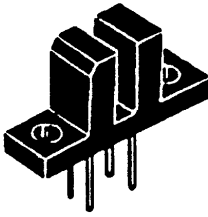
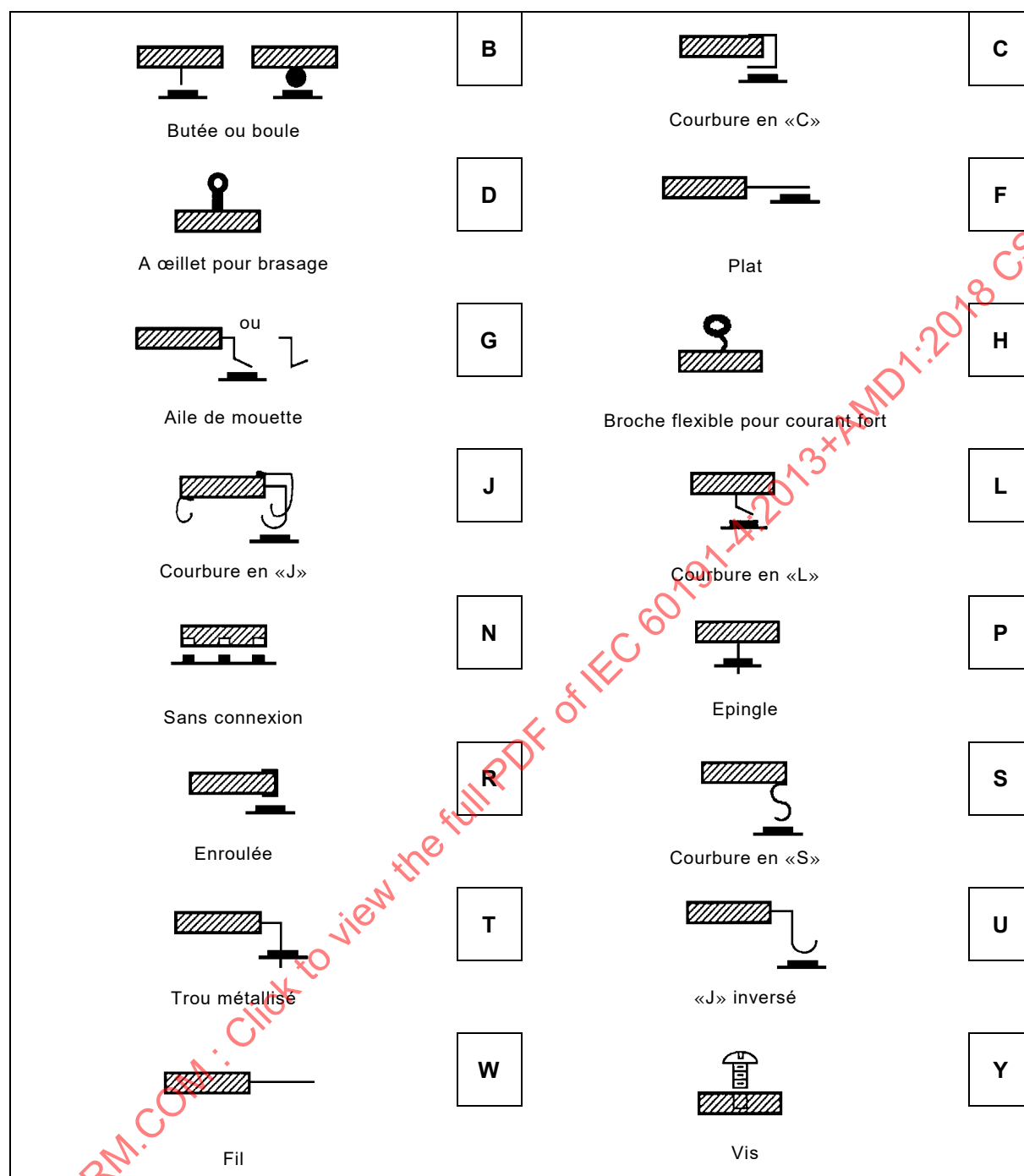
Code et type de boîtier	Exemples	Forme
MP Boîtier de puissance	 PUMP-A3  MUMP-E4	B
PF Boîtier à compression	 MUPF-D	B
PM Boîtier à sorties droites	 MUPM-D  MUPM-D  CRPM-F	C
SO Boîtier de petite dimension	 PDSO-G  PDSO-J  PSSO-F	E
SS Boîtier de forme spéciale	 PDSS-W	A

Figure A.1 (4 sur 4)



Corps du boîtier



Plage de soudage

Figure A.2 – Exemples de formes de connexions (ou de broches)

Annexe B (informative)

Dérivation et application du système de codification descriptive – Noms courants de boîtiers

Dans les domaines du marketing ou de la publicité, des noms courants de boîtiers ou des abréviations sont souvent utilisés pour indiquer directement la forme du boîtier. Leur codification descriptive doit être simplifiée et modifiée par rapport au système formel de codification, pour une application plus facile.

La structure du code pour les boîtiers courants se compose du code du matériau du corps du boîtier et d'un code dérivé, avec un tiret (-) entre les deux codes.

Se reporter à 4.3.4 pour le code du matériau du corps du boîtier.

Le code de boîtier dérivé est créé à partir du code du modèle de structure du boîtier (4.3.2), en ajoutant le code de la position des broches (4.3.3) ou celui de la forme des connexions (4.3.6.2) et, facultativement, le code de caractéristique spécifique du boîtier (4.3.5).

Le code de boîtier courant, composé de trois caractères, qui représente le code de modèle de structure de boîtier par ajout d'un code de la position des broches ou d'un code de la forme des connexions est généralement utilisé dans les domaines du marketing ou de publicité.

Pour éviter des confusions dues à des différences mineures entre le code du boîtier courant et le code formel, il est nécessaire de les répertorier dans l'IEC 60191-4.

La Figure B.1 présente la structure de codification descriptive pour les noms de boîtiers courants.

Le Tableau B.1 donne une liste de noms et de codes de boîtiers courants.

Le Tableau B.2 donne une liste de quelques exemples de noms de boîtiers courants et de codes descriptifs.

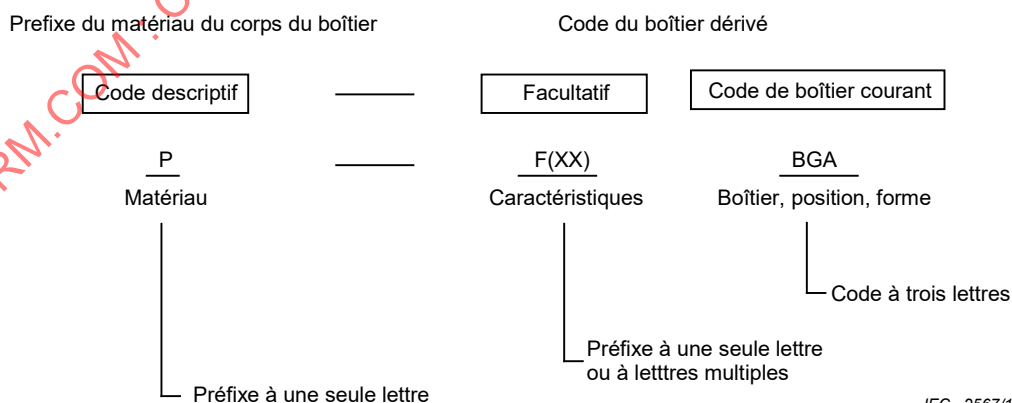


Figure B.1 – Système de codification descriptive pour un nom courant de boîtier de dispositif à semiconducteurs

Tableau B.1 – Noms et codes des boîtiers principaux

Code de boîtier courant	Nom courant du boîtier	Description
BGA	Ball Grid Array Package	Boîtier ayant des billes ou des bosses sur la partie supérieure ou inférieure dans une matrice d'au moins trois rangées et trois colonnes.
DIP	Dual Inline Package	Boîtier ayant des connexions en rangées parallèles sur deux côtés opposés du corps pour l'insertion au travers de trous.
DTP	Dual Tape Carrier Package	Boîtier porteur à bande ayant des connexions plates sur les deux cotés opposés du corps.
LGA	Land Grid Array Package	Boîtier ayant des pastilles sur la face supérieure ou inférieure dans une disposition matricielle d'au moins trois rangées et trois colonnes
PGA	Pin Grid Array Package	Boîtier ayant des contacts sur la face supérieure ou inférieure dans une disposition matricielle d'au moins trois rangées et trois colonnes.
QFF	Quad Flat F-Leaded Package	Boîtier ayant des connexions non préformées sur les quatre côtés du corps.
QFI	Quad Flat I-Leaded Package	Boîtier ayant des connexions en forme de «I» sur les quatre côtés du corps.
QFJ	Quad Flat J-Leaded Package	Boîtier ayant des connexions en forme de «J» sur les quatre côtés du corps.
QFN	Quad Flat No Lead Package	Boîtier ayant des plaquettes de broches à simple rangée de connexions le long des quatre bords de la face inférieure. Les plaquettes de broches peuvent être exposées sur les côtés du boîtier ou non.
QFP	Quad Flat Package	Boîtier ayant des connexions en forme d'aile de mouette sur les quatre côtés du corps.
QTP	Quad Tape Carrier Package	Boîtier porteur à bande ayant des connexions plates sur les quatre côtés du corps.
SIP	Single Inline Package	Boîtier présentant des connexions sur un seul côté du corps.
SOF	Small Outline F-Leaded Package	Boîtier ayant des connexions non préformées sur deux côtés opposés du corps.
SOI	Small Outline I-Leaded Package	Boîtier ayant des connexions en forme de «I» sur les deux côtés opposés du corps.
SOJ	Small Outline J-Leaded Package	Boîtier ayant des connexions en forme de «J» sur les deux côtés opposés du corps.
SON	Small Outline No Lead Package	Boîtier ayant des plaquettes de broches à simple rangée de connexions le long des deux bords opposés de la face inférieure. Les plaquettes de broches peuvent être exposées sur les côtés du boîtier ou non.
SOP	Small Outline Package	Boîtier ayant des connexions en forme d'aile de mouette sur les deux côtés opposés du corps.
SVP	Surface Vertical Package	Boîtier ayant des connexions en forme de «L» sur un seul côté du corps.
ZIP	Zigzag Inline Package	Boîtier ayant des connexions disposées en zigzag sur un seul coté du corps.

Tableau B.2 – Exemples de noms de boîtiers courants et de codes descriptifs

Code de boîtier de base	Code de boîtier courant	Nom de boîtier courant
BGA	P-BGA	BGA en plastique
	T-BGA	BGA en bande
	C-BGA	BGA en céramique
DIP	P-DIP	DIP en plastique
	C-DIP	DIP en céramique
	G-DIP	DIP en céramique, scellement verre
FBGA	P-FBGA	BGA à pas fin, en plastique
	P-PFBGA	BGA à pas fin, en plastique avec broches pour conduit
	T-FBGA	BGA à pas fin, en bande
	C-FBGA	BGA à pas fin, en céramique
	S-FBGA	BGA à pas fin, en silicium
FLGA	S-FLGA	LGA à pas fin, en silicium
FQFP	P-FQFP	QFP à pas fin, en plastique
	C-FQFP	QFP à pas fin, en céramique
LQFP	P-LQFP	QFP à faible hauteur, en plastique
	C-LQFP	QFP à faible hauteur, en céramique
	G-LQFP	QFP à faible hauteur, en céramique, scellement verre
PGA	P-PGA	PGA en plastique
	C-PGA	PGA en céramique
SOJ	P-SOJ	SOJ en plastique
SSOP	P-SSOP	SSOP en plastique
TQFP	P-TQFP	QFP mince, en plastique
	C-TQFP	QFP mince, en céramique
TSOP	P-TSOP	TSOP en plastique
TSSOP	P-TSSOP	TSSOP en plastique
VQFN	P-VQFN	QFN très mince, en plastique

Annexe C (informative)

Terminologie des structures des boîtiers pour dispositifs à semiconducteurs

Il est exigé que les termes et descriptions corrects soient indiqués dans les Normes internationales, afin d'éviter une quelconque utilisation inappropriée, incompréhension ou confusion dans la terminologie des structures des boîtiers pour dispositifs à semiconducteurs.

Les termes et descriptions corrects applicables aux structures des boîtiers pour dispositifs à semiconducteurs, comprenant les codes de variante de boîtier, sont énumérés dans le Tableau C.1.

IECNORM.COM : Click to view the full PDF of IEC 60191-4:2013+AMD1:2018 CSV

Tableau C.1 – Noms de boîtier et noms de partie de boîtier

Classification	Terme	Description
Nom de boîtier	Ball Grid Array Package (BGA)	Boîtier matriciel à billes, dont les billes ou les bosses sont disposées en au moins 3 rangées x 3 colonnes, ou en grille, sur la partie supérieure ou inférieure de son corps
Nom de boîtier	Low Profile Ball Grid Array Package (LBGA)	BGA avec une hauteur d'appui supérieure à 1,2 mm et pouvant atteindre 1,7 mm
Nom de boîtier	Thin Ball Grid Array Package (TBGA)	BGA avec une hauteur d'appui supérieure à 1,0 mm et pouvant atteindre 1,2 mm
Nom de boîtier	Very Thin Ball Grid Array Package (VBGA)	BGA avec une hauteur d'appui supérieure à 0,8 mm et pouvant atteindre 1,0 mm
Nom de boîtier	Very-very Thin Ball Grid Array Package (WBGA)	BGA avec une hauteur d'appui supérieure à 0,65 mm et pouvant atteindre 0,8 mm
Nom de boîtier	Ultra-thin Ball Grid Array Package (UBGA)	BGA avec une hauteur d'appui supérieure à 0,5 mm et pouvant atteindre 0,65 mm
Nom de boîtier	Extra Thin Ball Grid Array Package (XBGA)	BGA avec une hauteur d'appui pouvant atteindre 0,5 mm
Nom de boîtier	Heat Sink Ball Grid Array Package (HBGA)	BGA doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Low Profile Ball Grid Array Package (HLBGA)	LBGA doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Thin Ball Grid Array Package (HTBGA)	TBGA doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Very Thin Ball Grid Array Package (HVBGA)	VBGA doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Very-very Thin Ball Grid Array Package (HWBGA)	WBGA doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Ultra-thin Ball Grid Array Package (HUBGA)	UBGA doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Extra Thin Ball Grid Array Package (HXBGA)	XBGA doté d'un dissipateur thermique
Nom de boîtier	Fine Pitch Ball Grid Array Package (FBGA)	BGA avec un pas des broches pouvant atteindre 0,8 mm
Nom de boîtier	Low Profile Fine Pitch Ball Grid Array Package (LFBGA)	FBGA avec une hauteur d'appui supérieure à 1,2 mm et pouvant atteindre 1,7 mm
Nom de boîtier	Thin Fine Pitch Ball Grid Array Package (TFBGA)	FBGA avec une hauteur d'appui supérieure à 1,0 mm et pouvant atteindre 1,2 mm
Nom de boîtier	Very Thin Fine Pitch Ball Grid Array Package (VFBGA)	FBGA avec une hauteur d'appui supérieure à 0,8 mm et pouvant atteindre 1,0 mm
Nom de boîtier	Very-very Thin Fine Pitch Ball Grid Array Package (WFBGA)	FBGA avec une hauteur d'appui supérieure à 0,65 mm et pouvant atteindre 0,8 mm

Classification	Terme	Description
Nom de boîtier	Ultra-thin Fine Pitch Ball Grid Array Package (UFBGA)	FBGA avec une hauteur d'appui supérieure à 0,5 mm et pouvant atteindre 0,65 mm
Nom de boîtier	Extra Thin Fine Pitch Ball Grid Array Package (XFBGA)	FBGA avec une hauteur d'appui pouvant atteindre 0,5 mm
Nom de boîtier	Terminal for stack Fine Pitch Ball Grid Array Package (PFBGA)	FBGA avec les broches pour l'empilage de couches
Nom de boîtier	Terminal for stack Low Profile Fine Pitch Ball Grid Array Package (PLFBGA)	LFBGA avec les broches pour l'empilage de couches
Nom de boîtier	Terminal for stack Thin Fine Pitch Ball Grid Array Package (PTFBGA)	TFBGA avec les broches pour l'empilage de couches
Nom de boîtier	Terminal for stack Very Thin Fine Pitch Ball Grid Array Package (PVFBGA)	VFBGA avec les broches pour l'empilage de couches
Nom de boîtier	Terminal for stack Very-very Thin Fine Pitch Ball Grid Array Package (PWFBGA)	WFBGA avec les broches pour l'empilage de couches
Nom de boîtier	Terminal for stack Ultra-thin Fine Pitch Ball Grid Array Package (PUFBGA)	UFBGA avec les broches pour l'empilage de couches
Nom de boîtier	Terminal for stack Extra Thin Fine Pitch Ball Grid Array Package (PXFBGA)	XFBGA avec les broches pour l'empilage de couches
Nom de boîtier	Interstitial Ball Grid Array Package (IBGA)	BGA à pas interstitiel
Nom de boîtier	Plastic Ball Grid Array Package (P-BGA)	BGA en plastique
Nom de boîtier	Ceramic Ball Grid Array Package (C-BGA)	BGA en céramique
Nom de boîtier	Silicon Fine Pitch Ball Grid Array Package (S-FBGA)	FBGA en silicium
Nom de boîtier	Dual Inline Package (DIP)	Boîtier doté de connexions sur les deux côtés de son corps, utilisé pour les montages traversants
Nom de boîtier	Shrink Dual Inline Package (SDIP)	DIP de format compact
Nom de boîtier	Heat Sink Dual Inline Package (HDIP)	DIP doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Shrink Dual Inline Package (HSDIP)	SDIP doté d'un dissipateur thermique
Nom de boîtier	Piggyback Dual Inline Package (PDIP)	DIP avec Piggyback
Nom de boîtier	Plastic Dual Inline Package (P-DIP)	DIP en plastique

Classification	Terme	Description
Nom de boîtier	Ceramic Dual Inline Package (C-DIP)	DIP en céramique
Nom de boîtier	Glass-Sealed Ceramic Dual Inline Package (G-DIP)	DIP en céramique, scellement verre
Nom de boîtier	Glass-Sealed Ceramic Window Dual Inline Package (G-DDIP)	DIP en céramique à scellement verre doté d'une fenêtre
Nom de boîtier	Dual Tape Carrier Package (DTP)	Boîtier doté de connexions sur deux côtés de son corps, formant les bandes
Nom de boîtier	Dual Tape Carrier Package Type 1 (DTP(1))	DTP de type 1
Nom de boîtier	Dual Tape Carrier Package Type 2 (DTP(2))	DTP de type 2
Nom de boîtier	Land Grid Array Package (LGA)	Boîtier matriciel à pastilles, sans broches, dont les pastilles sont disposées en au moins 3 rangées x 3 colonnes, ou en grille, sur la partie supérieure ou inférieure de son corps
Nom de boîtier	Low Profile Land Grid Array Package (LLGA)	LGA avec une hauteur d'appui supérieure à 1,2 mm et pouvant atteindre 1,7 mm
Nom de boîtier	Thin Land Grid Array Package (TLGA)	LGA avec une hauteur d'appui supérieure à 1,0 mm et pouvant atteindre 1,2 mm
Nom de boîtier	Very Thin Land Grid Array Package (VLGA)	LGA avec une hauteur d'appui supérieure à 0,8 mm et pouvant atteindre 1,0 mm
Nom de boîtier	Very-very Thin Land Grid Array Package (WLGA)	LGA avec une hauteur d'appui supérieure à 0,65 mm et pouvant atteindre 0,8 mm
Nom de boîtier	Ultra-thin Land Grid Array Package (ULGA)	LGA avec une hauteur d'appui supérieure à 0,5 mm et pouvant atteindre 0,65 mm
Nom de boîtier	Extra Thin Land Grid Array Package (XLGA)	LGA avec une hauteur d'appui pouvant atteindre 0,5 mm
Nom de boîtier	Heat Sink Land Grid Array Package (HLGA)	LGA doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Low Profile Land Grid Array Package (HLLGA)	LLGA doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Thin Land Grid Array Package (HTLGA)	TLGA doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Very Thin Land Grid Array Package (HVLGA)	VLGA doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Very-very Thin Land Grid Array Package (HWLGA)	WLGA doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Ultra-thin Land Grid Array Package (HULGA)	ULGA doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Extra Thin Land Grid Array Package (HXLGA)	XLGA doté d'un dissipateur thermique

Classification	Terme	Description
Nom de boîtier	Fine Pitch Land Grid Array Package (FLGA)	LGA avec un pas des broches pouvant atteindre 0,8 mm
Nom de boîtier	Low Profile Fine Pitch Land Grid Array Package (LFLGA)	FLGA avec une hauteur d'appui supérieure à 1,2 mm et pouvant atteindre 1,7 mm
Nom de boîtier	Thin Fine Pitch Land Grid Array Package (TFLGA)	FLGA avec une hauteur d'appui supérieure à 1,0 mm et pouvant atteindre 1,2 mm
Nom de boîtier	Very Thin Fine Pitch Land Grid Array Package (VFLGA)	FLGA avec une hauteur d'appui supérieure à 0,8 mm et pouvant atteindre 1,0 mm
Nom de boîtier	Very-very Thin Fine Pitch Land Grid Array Package (WFLGA)	FLGA avec une hauteur d'appui supérieure à 0,65 mm et pouvant atteindre 0,8 mm
Nom de boîtier	Ultra-thin Fine Pitch Land Grid Array Package (UFLGA)	FLGA avec une hauteur d'appui supérieure à 0,5 mm et pouvant atteindre 0,65 mm
Nom de boîtier	Extra Thin Fine Pitch Land Grid Array Package (XFLGA)	FLGA avec une hauteur d'appui pouvant atteindre 0,5 mm
Nom de boîtier	Interstitial Land Grid Array Package (ILGA)	LGA à pas interstitiel
Nom de boîtier	Plastic Land Grid Array Package (P-LGA)	LGA en plastique
Nom de boîtier	Ceramic Land Grid Array Package (C-LGA)	LGA en céramique
Nom de boîtier	Silicon Fine Pitch Land Grid Array Package (S-FLGA)	FLGA en silicium
Nom de boîtier	Pin Grid Array Package (PGA)	Boîtier matriciel à broches, dont les broches sont disposées en au moins 3 rangées x 3 colonnes, ou en grille, sur la partie supérieure ou inférieure de son corps
Nom de boîtier	Shrink Pin Grid Array Package (SPGA)	PGA de format compact
Nom de boîtier	Interstitial Pin Grid Array Package (IPGA)	PGA à pas interstitiel
Nom de boîtier	Heat Sink Pin Grid Array Package (HPGA)	PGA doté d'un dissipateur thermique
Nom de boîtier	Ceramic Pin Grid Array Package (C-PGA)	PGA en céramique
Nom de boîtier	Glass-Sealed Ceramic Pin Grid Array Package (G-PGA)	PGA en céramique, scellement verre
Nom de boîtier	Plastic Pin Grid Array Package (P-PGA)	PGA en plastique
Nom de boîtier	Quad Flat F-Leaded Package (QFF)	Boîtier ayant des connexions non préformées sur les quatre côtés de son corps
Nom de boîtier	Plastic Quad Flat F-Leaded Package (P-QFF)	QFF en plastique

Classification	Terme	Description
Nom de boîtier	Glass-Sealed Ceramic Quad Flat F-Leaded Package (G-QFF)	QFF en céramique, scellement verre
Nom de boîtier	Quad Flat I-Leaded Package (QFI)	Boîtier à connexions en forme de «I» sur les quatre côtés de son corps
Nom de boîtier	Plastic Quad Flat I-Leaded Package (P-QFI)	QFI en plastique
Nom de boîtier	Boîtier à connexions en «J» sur les quatre côtés (QFJ)	Boîtier à connexions en forme de «J» sur les quatre côtés de son corps
Nom de boîtier	Plastic Quad Flat J-Leaded Package (P-QFJ)	QFJ en plastique
Nom de boîtier	Ceramic Quad Flat J-Leaded Package (C-QFJ)	QFJ en céramique
Nom de boîtier	Glass-Sealed Ceramic Quad Flat J-Leaded Package (G-QFJ)	QFJ en céramique, scellement verre
Nom de boîtier	Glass-Sealed Ceramic Window Quad Flat J-Leaded Package (G-DQFJ)	QFJ en céramique à scellement verre doté d'une fenêtre
Nom de boîtier	Quad Flat No Lead Package (QFN)	Boîtier avec une seule rangée de broches de chaque côté des quatre côtés et sur la face inférieure
Nom de boîtier	Low Profile Quad Flat No Lead Package (LQFN)	QFN avec une hauteur d'appui supérieure à 1,2 mm et pouvant atteindre 1,7 mm
Nom de boîtier	Thin Quad Flat No Lead Package (TQFN)	QFN avec une hauteur d'appui supérieure à 1,0 mm et pouvant atteindre 1,2 mm
Nom de boîtier	Very Thin Quad Flat No Lead Package (VQFN)	QFN avec une hauteur d'appui supérieure à 0,8 mm et pouvant atteindre 1,0 mm
Nom de boîtier	Very-very Thin Quad Flat No Lead Package (WQFN)	QFN avec une hauteur d'appui supérieure à 0,65 mm et pouvant atteindre 0,8 mm
Nom de boîtier	Ultra-thin Quad Flat No Lead Package (UQFN)	QFN avec une hauteur d'appui supérieure à 0,5 mm et pouvant atteindre 0,65 mm
Nom de boîtier	Extra Thin Quad Flat No Lead Package (XQFN)	QFN avec une hauteur d'appui pouvant atteindre 0,5 mm
Nom de boîtier	Heat Sink Quad Flat No Lead Package (HQFN)	QFN doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Low Profile Quad Flat No Lead Package (HLQFN)	LQFN doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Thin Quad Flat No Lead Package (HTQFN)	TQFN doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Very Thin Quad Flat No Lead Package (HVQFN)	VQFN doté d'un dissipateur thermique

Classification	Terme	Description
Nom de boîtier	Heat Sink Very-very Thin Quad Flat No Lead Package (HWQFN)	WQFN doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Ultra-thin Quad Flat No Lead Package (HUQFN)	UQFN doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Extra Thin Quad Flat No Lead Package (HXQFN)	XQFN doté d'un dissipateur thermique
Nom de boîtier	Interstitial Quad Flat No Lead Package (IQFN)	QFN dont les broches sont disposées en zigzag (la disposition en zigzag est considérée comme une seule et même rangée)
Nom de boîtier	Plastic Quad Flat No Lead Package (P-QFN)	QFN en plastique
Nom de boîtier	Ceramic Quad Flat No Lead Package (C-QFN)	QFN en céramique
Nom de boîtier	Silicon Quad Flat No Lead Package (S-QFN)	QFN en silicium
Nom de boîtier	Quad Flat Package (QFP)	Boîtier à connexions en forme d'aile de mouette sur les quatre côtés de son corps
Nom de boîtier	Low Profile Quad Flat Package (LQFP)	QFP avec une hauteur d'appui supérieure à 1,2 mm et pouvant atteindre 1,7 mm
Nom de boîtier	Thin Quad Flat Package (TQFP)	QFP avec une hauteur d'appui supérieure à 1,0 mm et pouvant atteindre 1,2 mm
Nom de boîtier	Very Thin Quad Flat Package (VQFP)	QFP avec une hauteur d'appui supérieure à 0,8 mm et pouvant atteindre 1,0 mm
Nom de boîtier	Very-very Thin Quad Flat Package (WQFP)	QFP avec une hauteur d'appui supérieure à 0,65 mm et pouvant atteindre 0,8 mm
Nom de boîtier	Heat Sink Quad Flat Package (HQFP)	QFP doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Low Profile Quad Flat Package (HLQFP)	LQFP doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Thin Quad Flat Package (HTQFP)	TQFP doté d'un dissipateur thermique
Nom de boîtier	Fine-pitch Quad Flat Package (FQFP)	QFP avec un pas des broches pouvant atteindre 0,5 mm
Nom de boîtier	Plastic Quad Flat Package (P-QFP)	QFP en plastique
Nom de boîtier	Ceramic Quad Flat Package (C-QFP)	QFP en céramique
Nom de boîtier	Glass-Sealed Ceramic Quad Flat Package (G-QFP)	QFP en céramique, scellement verre
Nom de boîtier	Quad Tape Carrier Package (QTP)	Boîtier doté de connexions sur les quatre côtés de son corps, formant les bandes

Classification	Terme	Description
Nom de boîtier	Single Inline Package (SIP)	Boîtier doté d'une rangée de connexions sur un seul côté de son corps
Nom de boîtier	Heat Sink Single Inline Package (HSIP)	SIP doté d'un dissipateur thermique
Nom de boîtier	Plastic Single Inline Package (P-SIP)	SIP en plastique
Nom de boîtier	Small Outline F-Leaded Package (SOF)	Boîtier ayant des connexions non préformées sur deux côtés de son corps
Nom de boîtier	Small Outline I-Leaded Package (SOI)	Boîtier à connexions en forme de «I» sur deux côtés de son corps
Nom de boîtier	Small Outline J-Leaded Package (SOJ)	Boîtier à connexions en forme de «J» sur deux côtés de son corps
Nom de boîtier	Plastique Small Outline J-Leaded Package (P-SOJ)	SOJ en plastique
Nom de boîtier	Ceramic Small Outline J-Leaded Package (C-SOJ)	SOJ en céramique
Nom de boîtier	Glass-Sealed Ceramic Small Outline J-Leaded Package (G-SOJ)	SOJ en céramique, scellement verre
Nom de boîtier	Glass-Sealed Ceramic Window Small Outline J-Leaded Package (G-DSOJ)	SOJ en céramique à scellement verre doté d'une fenêtre
Nom de boîtier	Small Outline No Lead Package (SON)	Boîtier avec une seule rangée de broches de chaque côté des deux côtés et sur la face inférieure
Nom de boîtier	Low Profile Small Outline No Lead Package (LSON)	SON avec une hauteur d'appui supérieure à 1,2 mm et pouvant atteindre 1,7 mm
Nom de boîtier	Thin Small Outline No Lead Package (TSON)	SON avec une hauteur d'appui supérieure à 1,0 mm et pouvant atteindre 1,2 mm
Nom de boîtier	Very Thin Small Outline No Lead Package (VSON)	SON avec une hauteur d'appui supérieure à 0,8 mm et pouvant atteindre 1,0 mm
Nom de boîtier	Very-very Thin Small Outline No Lead Package (WSON)	SON avec une hauteur d'appui supérieure à 0,65 mm et pouvant atteindre 0,8 mm
Nom de boîtier	Ultra-thin Small Outline No Lead Package (USON)	SON avec une hauteur d'appui supérieure à 0,5 mm et pouvant atteindre 0,65 mm
Nom de boîtier	Extra Thin Small Outline No Lead Package (XSON)	SON avec une hauteur d'appui pouvant atteindre 0,5 mm
Nom de boîtier	Heat Sink Small Outline No Lead Package (HSON)	SON doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Low Profile Small Outline No Lead Package (HLSON)	LSON doté d'un dissipateur thermique

Classification	Terme	Description
Nom de boîtier	Heat Sink Thin Small Outline No Lead Package (HTSON)	TSON doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Very Thin Small Outline No Lead Package (HVSON)	VSON doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Very-very Thin Small Outline No Lead Package (HWSON)	WSON doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Ultra-thin Small Outline No Lead Package (HUSON)	USON doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Extra Thin Small Outline No Lead Package (HXSON)	XSON doté d'un dissipateur thermique
Nom de boîtier	Plastic Small Outline No Lead Package (P-SON)	SON en plastique
Nom de boîtier	Ceramic Small Outline No Lead Package (C-SON)	SON en céramique
Nom de boîtier	Small Outline Package (SOP)	Boîtier à connexions en forme d'aile de mouette sur deux côtés de son corps
Nom de boîtier	Low Profile Small Outline Package (LSOP)	SOP avec une hauteur d'appui supérieure à 1,2 mm et pouvant atteindre 1,7 mm
Nom de boîtier	Thin Small Outline Package Type 1 (TSOP(1))	SOP de type 1 avec une hauteur d'appui supérieure à 1,0 mm et pouvant atteindre 1,2 mm
Nom de boîtier	Thin Small Outline Package Type 2 (TSOP(2))	SOP de type 2 avec une hauteur d'appui supérieure à 1,0 mm et pouvant atteindre 1,2 mm
Nom de boîtier	Shrink Small Outline Package (SSOP)	SOP de format compact
Nom de boîtier	Low Profile Shrink Small Outline Package (LSSOP)	SSOP avec une hauteur d'appui supérieure à 1,2 mm et pouvant atteindre 1,7 mm
Nom de boîtier	Thin Shrink Small Outline Package (TSSOP)	SSOP avec une hauteur d'appui supérieure à 1,0 mm et pouvant atteindre 1,2 mm
Nom de boîtier	Heat Sink Small Outline Package (HSOP)	SOP doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Low Profile Small Outline Package (HLSOP)	LSOP doté d'un dissipateur thermique
Nom de boîtier	Heat Sink Thin Shrink Small Outline Package (HTSSOP)	TSSOP doté d'un dissipateur thermique
Nom de boîtier	Plastic Small Outline Package (P-SOP)	SOP en plastique
Nom de boîtier	Ceramic Small Outline Package (C-SOP)	SOP en céramique
Nom de boîtier	Glass-Sealed Ceramic Small Outline Package (G-SOP)	SOP en céramique, scellement verre

Classification	Terme	Description
Nom de boîtier	Surface Vertical Package (SVP)	Boîtier doté de connexions en forme de «L» sur un côté de son corps
Nom de boîtier	Plastic Surface Vertical Package (P-SVP)	SVP en plastique
Nom de boîtier	Zigzag Inline Package (ZIP)	Boîtier doté de connexions sur un côté de son corps, insérées dans celui-ci selon une disposition en zigzag
Nom de boîtier	Heat Sink Zigzag Inline Package (HZIP)	ZIP doté d'un dissipateur thermique
Nom de boîtier	Shrink Zigzag Inline Package (SZIP)	ZIP de format compact
Nom de boîtier	Plastic Zigzag Inline Package (P-ZIP)	ZIP en plastique
Nom de boîtier non défini	Ceramic Leaded Chip Carrier (CLCC) Leadless Chip Carrier (LCC)	[Terme non recommandé] Nom donné à la structure d'un boîtier en céramique dont les broches sont enfichées dans son corps. Ce nom était utilisé dans les années 1980 aux Etats-Unis. Le nom officiel donné par l'association japonaise des industries électroniques et des technologies de l'information (JEITA, Japan Electronics and Information Technology industries Association) est C-QFN.
Nom de boîtier non défini	Plastic Leaded Chip Carrier (PLCC)	[Terme non recommandé] Nom donné à un boîtier en plastique dont les connexions sont en forme de «J». Ce nom était utilisé dans les années 1980 aux Etats-Unis. Le nom officiel donné par la JEITA est P-QFJ.
Nom de boîtier non défini	Ceramic Dual Inline Package (CERDIP)	[Terme non recommandé] Terme familier désignant un boîtier en céramique, scellement verre, adoptant la structure DIP. Le nom officiel donné par la JEITA est G-DIP.
Nom de boîtier non défini	Tape Carrier Package (TCP)	Nom donné à un boîtier constitué de film souple et fabriqué à partir d'une connexion à transport automatique sur bande (TAB, Tape Automated Bonding). Il s'agit d'un terme désignant collectivement les boîtiers désignés par la JEITA sous les codes DTP et QTP, pour les boîtiers de circuit intégré destinés aux cartes des écrans à cristaux liquides, et les autres boîtiers appropriés.
Nom de boîtier non défini	Hybrid IC	Circuit intégré en céramique ou en époxyde avec fibre de verre accueillant plusieurs dispositifs à semiconducteurs, boîtiers et dispositifs passifs, et constituant un circuit système de faible envergure. La désignation de circuit intégré (IC, Integrated Circuit) découle du fait que les broches pour connexion externe peuvent être montées par soudage, comme pour un boîtier. (Terme connexe: module)

Classification	Terme	Description
Nom de boîtier non défini	Chip Size Package (CSP)	[Terme non recommandé] Boîtier dont les dimensions d'encombrement restent quasiment identiques lorsqu'il est équipé d'une puce à semiconducteurs. Comme ce terme décrit les caractéristiques du boîtier et qu'il ne fait pas référence à sa forme, son usage n'est pas recommandé. Ce terme est utilisé pour désigner les boîtiers regroupés sous le code de boîtier de base FBGA.
Nom de boîtier non défini	Multi Chip Module (MCM)	Un module de circuit électronique sur lequel sont montés plusieurs circuits intégrés. Des variantes ont été proposées en fonction du matériau de la carte, par exemple –C, –Si et –L.
Nom de boîtier non défini	Multi Chip Package (MCP)	Boîtier comportant plusieurs puces de circuit intégré du même type ou de types différents.
Nom de boîtier non défini	Module	Bien que ce terme soit d'usage répandu en langue anglaise, il est généralement interprété, dans le contexte des boîtiers pour dispositifs à semiconducteurs, comme un produit constitutif d'un système, composé d'un groupe de dispositifs à semiconducteurs, de dispositifs passifs, de connecteurs, de bobines d'inductance, de filtres, etc. Un module est une partie de la fonction définissant le système.
Nom de boîtier non défini	System in Package (SiP)	Produit intégrant plusieurs puces dans un seul boîtier, pour réaliser une fonction du circuit système électronique. Alors qu'un boîtier MCP renferme plusieurs puces différentes, un boîtier SiP est un boîtier exclusif pouvant assumer des fonctions systèmes spécifiques. Il s'agit d'une désignation collective englobant les boîtiers PoP et PiP.
Nom de boîtier non défini	Package on Package (PoP, POP)	Boîtier composite consistant en la connexion de plusieurs boîtiers via leurs broches, et en l'intégration de ces boîtiers. Contrairement à un boîtier PiP, un boîtier PoP peut être identifié comme un boîtier consistant en un empilage de plusieurs boîtiers à partir de son aspect extérieur.
Nom de boîtier non défini	Package in Package (PiP, PIP)	Boîtier renfermant à l'intérieur plusieurs boîtiers. Contrairement à un boîtier PoP, il est généralement impossible d'identifier un boîtier comme étant un boîtier PiP à partir de son aspect extérieur.
Nom de boîtier non défini	Flip Chip Ball Grid Array Package (FC-BGA)	Terme familier désignant un boîtier matriciel à billes dans lequel les puces à semiconducteurs sont connectées face vers le bas à sa carte, par l'intermédiaire de la bosse de contact. Comme la classification des noms officiels ne permet pas d'effectuer de classement en fonction du mode de connexion interne, ce terme ne doit pas être utilisé comme nom de structure.
Nom de boîtier non défini	TAB-Ball Grid Array Package (T-BGA)	BGA avec connexion TAB

Classification	Terme	Description
Nom de boîtier non défini	Ceramic-Column Grid Array Package (C-CGA)	
Nom de boîtier non défini	Wafer Level Chip Size Package (WL-CSP)	[Terme non recommandé] Boîtier de mêmes dimensions que la puce et fabriqué en redistribuant, en scellant et en fixant des broches externes à l'état de tranche, puis en coupant en morceaux lors du traitement final. Comme la classification des noms officiels ne permet pas d'effectuer de classement en fonction du mode de fabrication, ce terme ne doit pas être utilisé comme nom de structure.
Nom de boîtier non défini	TO-XXX (XXX désignant une valeur numérique)	[Terme non recommandé] Numéro défini dans le tableau des dimensions extérieures des transistors, établi par les normes du conseil de normalisation des dispositifs électroniques (JEDEC, Joint Electron Device Engineering Council). Un semiconducteur individuel est numéroté sous la forme SC-YYY par la JEITA (YYY désignant une valeur numérique). (Exemple: TO-220 devient SC-46 selon les désignations de la JEITA.)
Nom de boîtier non défini	DO-XXX (XXX désignant une valeur numérique)	[Terme non recommandé] Numéro défini dans le tableau des dimensions extérieures des diodes, établi par les normes du JEDEC. Un semiconducteur individuel est numéroté sous la forme SC-YYY par la JEITA (YYY désignant une valeur numérique). (Exemple: DO-35 devient SC-40 selon les désignations de la JEITA.)
Nom de boîtier non défini	MO-XXX (XXX désignant une valeur numérique)	[Terme non recommandé] Numéro défini dans le tableau des dimensions extérieures des pièces électroniques, établi par les normes du JEDEC.
Nom de partie de boîtier	Broche	Terme désignant collectivement les électrodes pour connexion externe telles que les connexions, broches, pastilles, bossés et billes.
Nom de partie de boîtier	Corps de boîtier	Composant d'un boîtier, excluant les broches.
Nom de partie de boîtier	Détrompeur visuel	Ce détrompeur permet de déterminer l'emplacement du dispositif, sa position et son sens. Il consiste en des formes de référence à partir desquelles l'emplacement de la première broche peut être identifié visuellement (marque, chanfrein, encoche, languette, enfoncement, etc.).
Nom de partie de boîtier	Détrompeur mécanique	Ce détrompeur permet de déterminer l'emplacement du dispositif, sa position et son sens, afin de l'identifier d'un point de vue mécanique, optique, électrique et pneumatique (languette, encoche, partie plane, rainure, touche, etc.).
Nom de partie de boîtier	Bavure aux orifices d'injection	Résine résiduelle au niveau de l'orifice d'injection de résine sur le boîtier en résine moulée, qui n'est pas complètement éliminé (ce terme fait référence à l'état du boîtier).
Nom de partie de boîtier	Finition de broche	Revêtement ou autre méthode permettant à une broche de conserver un contact de qualité avec la surface d'appui, lors de la fixation des dispositifs.

Classification	Terme	Description
Nom de partie de boîtier	Cavité	Enfoncements réalisés sur le corps du boîtier pour insérer les puces.
Nom de partie de boîtier	Bride	Partie utilisée pour la fixation à une carte, qui est reliée au corps d'un boîtier pour montage traversant, et principalement destinée aux semiconducteurs individuels. Ou bien partie saillante dans la structure d'un boîtier.
Nom de partie de boîtier	Support	Partie utilisée pour la fixation à une carte, qui est reliée au corps d'un boîtier pour montage en surface, et principalement destinée aux semiconducteurs individuels.
Nom de partie de boîtier	Connexion en aile de mouette	Forme des connexions d'un boîtier de circuit intégré, qui rappelle une aile de mouette. Egalement désignée sous l'appellation «connexion en L».
Nom de partie de boîtier	Connexion en J	Connexion dont la forme rappelle la lettre «J», qui est moulée à l'intérieur du boîtier de circuit intégré.
Nom de partie de boîtier	Connexion en I (connexion en butée)	Forme de la broche de boîtier pour dispositif à semiconducteurs, dont la forme des connexions rappelle la lettre «I». Synonyme de «connexion en I».
Nom de partie de boîtier	Bosse	Une broche d'électrode de forme surélevée.
Nom de partie de boîtier	Puce, grain	Partie fabriquée en coupant en morceaux une carte de dispositifs à semiconducteurs (tranche) qui formait un circuit électronique
Nom de partie de boîtier	Plaquette de fixation de puce	Zone hébergeant les puces. Egalement appelée «Ile», «Languette», «Étage de puce».
Nom de partie de boîtier	Plaquette de collage	Electrode installée sur une puce
Nom de partie de boîtier	Dissipateur thermique	Elément d'accumulation énergétique récupérant la chaleur générée par la puce.
Nom de partie de boîtier	Diffuseur de chaleur (plaque radiateur)	Elément de transfert thermique, diffusant la chaleur générée par la puce.
Nom de partie de boîtier	Ventilateur diffuseur de chaleur	Elément évacuant la chaleur dans l'air.
Nom de partie de boîtier	Tête	Plaque métallique sur la partie supérieure du semiconducteur individuel, servant à évacuer la chaleur ou à des fins de fixation.
Nom de partie de boîtier	Interstitial	Caractérise une rangée de broches ne pouvant pas être disposées selon un pas régulier. Les concepts de disposition en zigzag et de connexions étalées ont la même signification.
Nom de partie de boîtier	Détrompeur	Emplacement où une broche de localisation est indiquée.
Nom de partie de boîtier	Interposeur	Partie située entre la puce et la carte de montage, pour réaligner et assurer la liaison électrique des broches.
Nom de partie de boîtier	TAB	Tape Automated Bonding, connexion à transport automatique sur bande.
Nom de partie de boîtier	BTC	Bottom Termination Components, composants à connexions en face inférieure.

Classification	Terme	Description
Nom de partie de boîtier	C4 FC	Controlled Collapse Chip Connection (C4) Flip Chip, puce retournée à connexion de puce à déformation régulée.
Terme applicable aux dessins de boîtier	Dessin de structure de boîtier	Dessin de structure qui spécifie les dimensions nécessaires pour assurer l'interchangeabilité mécanique permettant de fixer un dispositif.
Terme applicable aux dessins de boîtier	Plan de siège	Plan en contact avec le corps ou la broche d'un boîtier, lors de la fixation d'un dispositif.
Terme applicable aux dessins de boîtier	Plan de base	Plan passant par le point le plus bas du corps du boîtier, et parallèle au plan de siège.
Terme applicable aux dessins de boîtier	Plan de référence	Plan parallèle au plan de siège et présentant un écartement donné par rapport à celui-ci.
Terme applicable aux dessins de boîtier	Aire d'index	Zone où sont situés tous les détrompeurs.
Terme applicable aux dessins de boîtier	Rangée de broches	Ligne droite de broches.
Terme applicable aux dessins de boîtier	Bavure de moulage	Résine résiduelle au niveau du corps du boîtier, après génération du boîtier par moulage de résine et cuisson entre le support de connexions et le corps du boîtier.
Terme applicable aux dessins de boîtier	Schéma de positionnement des broches	Plage pour la disposition des broches intégrant une tolérance de positionnement des broches, pour la fixation d'un boîtier à montage en surface.
Terme applicable aux dessins de boîtier	Dimensions nominales	Les dimensions qui sont importantes pour la conception de boîtier, et qui sont les plus appropriées et les plus typiques pour spécifier la variante de boîtier.
Terme applicable aux dessins de boîtier	Distance de sécurité	Ecart entre le plan de siège et le plan de base.
Terme applicable aux dessins de boîtier	Coplanarité (uniformité du plan le plus bas pour l'ensemble des broches)	Distance maximale entre le point le plus bas de l'ensemble des broches et le plan de siège.
Terme applicable aux dessins de boîtier	(de) référence	Référence géométrique théoriquement exacte, définie pour contrôler la plage de tolérance lorsqu'une tolérance géométrique est spécifiée pour une caractéristique donnée.
Terme applicable aux dessins de boîtier	Exigence maximale relative à la matière	Taille limite autorisée à laquelle la valeur effective d'une caractéristique correspond à sa valeur maximale, quel que soit son positionnement pour cette caractéristique.

FINAL VERSION**VERSION FINALE**

**Mechanical standardization of semiconductor devices –
Part 4: Coding system and classification into forms of package outlines for
semiconductor device packages**

**Normalisation mécanique des dispositifs à semiconducteurs –
Partie 4: Système de codification et classification en formes des structures des
boîtiers pour dispositifs à semiconducteurs**

CONTENTS

FOREWORD.....	3
1 Scope.....	5
2 Coding system of package outlines for semiconductor devices	5
3 Classification into forms of package outlines for semiconductor devices	5
4 Coding system for semiconductor-device packages.....	6
4.1 General	6
4.2 New descriptive codes	6
4.3 Descriptive designators.....	6
4.3.1 General remarks	6
4.3.2 Minimum descriptive designator	6
4.3.3 Terminal-position prefix.....	8
4.3.4 Package-body-material prefix.....	8
4.3.5 Package-specific feature prefix	9
4.3.6 Lead-form and terminal-count suffixes	9
4.3.7 Detailed information field	11
5 Coding system of package-outline styles.....	12
Annex A (informative) Examples of descriptive coding system application.....	15
Annex B (informative) Derivation and application of the descriptive coding system – Common package names	22
Annex C (informative) Terminology of semiconductor package outlines.....	25
Figure 1 – Descriptive coding for semiconductor device packages	7
Figure 2 – Relationship of codes to profile	10
Figure A.1 – Typical package styles and descriptive coding system (1 of 4)	17
Figure A.2 – Examples of lead forms (or terminal shapes)	21
Figure B.1 – Descriptive coding system for common name of semiconductor-device package	22
Table 1 – Package-outline-style codes.....	8
Table 2 – Terminal-position prefixes	9
Table 3 – Prefixes for predominant package-body material	10
Table 4 – Prefixes for package-specific features.....	10
Table 5 – Suffixes for lead form (or terminal shape).....	12
Table A.1 – Descriptive coding system application	16
Table B.1 – Basic package code and names.....	23
Table B.2 – Common package name and descriptive code examples	24
Table C.1 – Package name and parts name	26

INTERNATIONAL ELECTROTECHNICAL COMMISSION

MECHANICAL STANDARDIZATION OF SEMICONDUCTOR DEVICES –

Part 4: Coding system and classification into forms of package outlines for semiconductor device packages

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

DISCLAIMER

This Consolidated version is not an official IEC Standard and has been prepared for user convenience. Only the current versions of the standard and its amendment(s) are to be considered the official documents.

This Consolidated version of IEC 60191-4 bears the edition number 3.1. It consists of the third edition (2013-10) [documents 47D/837/FDIS and 47D/848/RVD] and its amendment 1 (2018-03) [documents 47D/897/CDV and 47D/904/RVC]. The technical content is identical to the base edition and its amendment.

This Final version does not show where the technical content is modified by amendment 1. A separate Redline version with all changes highlighted is available in this publication.

International Standard IEC 60191-4 has been prepared by subcommittee 47D: Semiconductor devices packaging, of IEC technical committee 47: Semiconductor devices.

This third edition constitutes a technical revision.

This edition includes the following significant technical changes with respect to the previous edition:

- a) Material code "S" is added to indicate a silicon based package.
- b) Description of "WL" is added to be used for general use.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all the parts in the IEC 60191 series, published under the general title *Mechanical standardization of semiconductor devices*, can be found on the IEC website.

The committee has decided that the contents of the base publication and its amendment will remain unchanged until the stability date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IMPORTANT – The 'colour inside' logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

MECHANICAL STANDARDIZATION OF SEMICONDUCTOR DEVICES –

Part 4: Coding system and classification into forms of package outlines for semiconductor device packages

1 Scope

This part of IEC 60191 specifies a method for the designation of package outlines and for the classification of forms of package outlines for semiconductor devices and a systematic method for generating universal descriptive designators for semiconductor device packages.

The descriptive designator provides a useful communication tool but has no implied control for assuring package interchangeability.

2 Coding system of package outlines for semiconductor devices

The following coding system will be used in the publications concerning mechanical standardization:

- first: a three-digit serial number (000 to 999);
- second: a single reference letter indicating the form as shown in Table 1;
- third: a two-digit serial number (00 to 99) to indicate a variant of an outline drawing. The use of prefix P to indicate a provisional drawing remains unchanged.

Examples

- 101A00
- 050G13
- P 101F01

3 Classification into forms of package outlines for semiconductor devices

The package outline drawings for semiconductor devices are classified into forms according to the following scheme:

- form A: single-ended
- form B: heat-sink-mounted
- form C: stud-mounted
- form D: axial-leaded
- form E: surface-mounted
- form F: single-ended, heat-sink-mounted
- form G: dual and quad in-line
- form H: axial lead-less.

4 Coding system for semiconductor-device packages

4.1 General

The standard coding system is a method for identifying the physical features of an electronic device package family. The system is predicated upon a minimum two-character designator, which indicates the package outline style. This designator can be extended, through the use of optional, user-selected fields, to provide additional package information such as terminal position and count, terminal form, package shape, and predominant body material.

4.2 New descriptive codes

If a new package that does not conform to one of the designated field character codes is being proposed, a new code may be recommended for standardization.

4.3 Descriptive designators

4.3.1 General remarks

The package outline style code is the only compulsory field within this descriptive designation system. Additional information may be provided using optional prefixes and suffixes described by the system. In general, these fields are independent of one another. Unless otherwise indicated herein, the users of this system may pick and choose which of these fields they wish to implement for their specific application (see Figure 1). The descriptive designator may be extended with additional information, provided this information is separated from the descriptive designator by a slash (/) (see 4.3.7).

NOTE Basic package codes and names are presented in Table B.1.

4.3.2 Minimum descriptive designator

The minimum descriptive designator is a two-letter code that classifies device packages into standard package outline styles. These styles identify general external physical features. Common two-letter descriptive codes or abbreviations are included, such as CC, FP, SO, GA.

Figure A.1 shows two-letter codes for various device package outline styles and depicts examples of each. Table 1 lists the two-letter package-outline-style codes described in Clause 5.

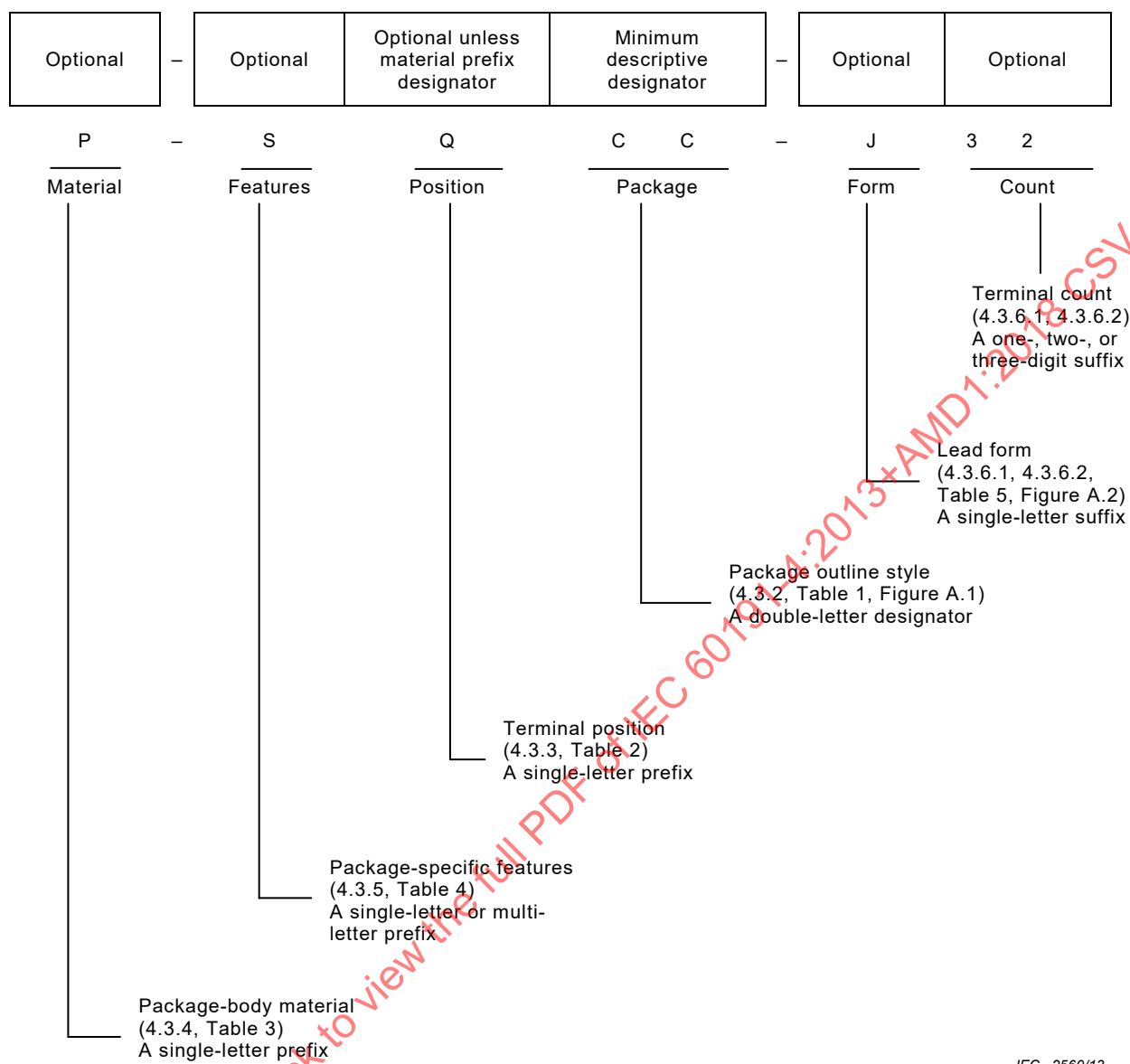


Figure 1 – Descriptive coding for semiconductor device packages

Table 1 – Package-outline-style codes

Form	Code	Outline style
E	CC	Chip-carrier package
B	CP	Clamped package (press-pack)
A	CY	Cylinder or can package
D/E	DB	Disk-button package
F	FM	Flange-mount package
A	FO	Fibre optic device package
E	FP	Flatpack package
G	GA	Grid-array package
G	IL	In-line package. The preferred designator is IP.
G	IP	In-line package or inserted package. Restrict to DIP/SIP/ZIP.
D/H	LF	Long-form horizontal package
	MA	Microelectronic assembly
B	MP	Power module package
	MW	Microwave package
B	PF	Press-fit package
C	PM	Post-(stud-) mount package
E	SO*	Small-outline package
A	SS	Special-shape package
	UC	Uncased chip
	VP	Vertical surface-mount package
	XA-XZ	Non-defined family; vendor or user option
* Industry practice sometimes uses "P" for "package" in the location normally occupied by this field (except that there is no preceding hyphen), for example SOP.		

4.3.3 Terminal-position prefix

The two-letter, package-outline-style code may be supplemented with a single-letter prefix that identifies the physical terminal positions or, if applicable, the interconnect land pattern. Examples of three-letter designators include common acronyms or abbreviations, such as DIP, LCC (QCC preferred), PGA, QFP, SIP, ZIP.

NOTE 1 A terminal is defined as an externally available point of connection.

NOTE 2 The proper terminal-position prefix is determined by the interconnect land structure. For example, the code for a single row of terminals formed into a staggered configuration would be "Z".

Table 2 gives a list of one-letter, terminal-position prefix codes.

4.3.4 Package-body-material prefix

The three-letter descriptive designator (see 4.3.2) may be further supplemented by a single-letter prefix that identifies the predominant package-body material. This prefix shall not be used unless the terminal-position prefix described in 4.3.2 is also used. Examples of such four-letter descriptive designators include common acronyms or abbreviations, such as CDIP, PDIP, PLCC (PQCC preferred), MELF, PQFP.

Table 3 gives a list of one-letter package-body-material prefix codes.

If the package-body material is other than one of those defined in Table 3, the letter "X" shall be used within the descriptive designator to signify a special or new material and shall later be replaced with an IEC-approved code.

4.3.5 Package-specific feature prefix

Package-specific features may be described through the use of a multiletter prefix. The package-specific feature prefix shall be set off from the following portion of the descriptive designator by a dash (–).

Table 4 gives a list of package-specific feature prefix codes. Figure 2 shows the relationship of codes to profile and pitch.

4.3.6 Lead-form and terminal-count suffixes

4.3.6.1 General lead-form and number of terminals

The general lead form (or terminal shape) and/or the number of terminals on a package may be described through the use of two fields, the lead-form suffix and the terminal-count suffix. These two fields shall be set off from the preceding portion of the descriptive designator by a dash (–).

Users of this system may choose to use the lead-form suffix, or the terminal-count suffix, or both. If the lead-form suffix is used in conjunction with the terminal-count suffix, it shall precede the terminal-count suffix.

Table 2 – Terminal-position prefixes

Code	Name	Position a) b)
A	Axial	Terminals extend from both ends in the direction of the major axis of a cylindrical or elliptical package
B	Bottom	Terminals extend from the bottom of the package
D	Double	Terminals are on opposite sides of a square or rectangular package or located in two parallel rows
E	End	Terminals are package endcaps having a circular or elliptical cross-section
L	Lateral	Terminals are on the four sides of a square or rectangular package The preferred name is "quad", code Q
P	Perpendicular	Terminals are perpendicular to the seating plane on a square or rectangular package. Restrict to PGA family
Q	Quad	Terminals are on four sides of a square or rectangular package or located in four parallel rows
R	Radial	Terminals extended radially from the periphery of a cylindrical or spherical package
S	Single	Terminals are on one surface of a square or rectangular package in a single row
T	Triple	Terminals are on three sides of a square or rectangular package
U	Upper	Terminals are perpendicular to and opposite the seating plane, and are on one surface of a package
X	Other	Terminal positions are other than those described
Z	Zig-zag	Terminals are on one surface of a square or rectangular package arranged in a staggered configuration

a) These descriptions assume the seating plane in the bottom of the package.

b) Reference to package shape does not take into account flanges, notches or other irregularities.

Table 3 – Prefixes for predominant package-body material

Code	Material
C	Ceramic, metal-sealed co-fired
G	Ceramic, glass-sealed
L	Glass
M	Metal
P	Plastic (including epoxy)
S	Silicon
T	Tape
X	Other

Table 4 – Prefixes for package-specific features

Order	Functional classification	Code	Package-specific feature
1	Outline addition	H	Integral heat slug
		D	Transparent window
		P	Piggyback or Terminal for stack
2	Seating height	None	Standard profile (1,70 mm < none)
		L	Low profile (1,20 mm < L ≤ 1,70 mm)
		T	Thin profile (1,00 mm < T ≤ 1,20 mm)
		V	Very thin profile (0,80 mm < V ≤ 1,00 mm)
		W	Very, very thin profile (0,65 mm < W ≤ 0,80 mm)
		U	Ultra thin profile (0,50 mm < U ≤ 0,65 mm)
		X	Extremely thin profile (X ≤ 0,50 mm)
3	Terminal pitch and position	S	Shrink pitch (< basic pitch) (restricted to DIP, SIP, SOP families)
			SDIP (1,778 mm pitch)
			SZIP (1,778 mm and 1,27 mm pitch)
			SSOP (1,0 mm, 0,8 mm, 0,65 mm, 0,5 mm and 0,4 mm pitch)
		F	Fine pitch (QFP at ≤ 0,50 mm pitch and ≤ 0,80 mm pitch for BGA and LGA)
		I	Interstitial pitch (staggered leads)

$$\boxed{X} \leq 0,50 \text{ mm} < \boxed{U} \leq 0,65 \text{ mm} < \boxed{W} \leq 0,80 \text{ mm} < \boxed{V} \leq 1,00 \text{ mm}$$

$$< \boxed{T} \leq 1,20 \text{ mm} < \boxed{L} \leq 1,70 \text{ mm} < \boxed{\text{No code}}$$

IEC 2561/13

Figure 2 – Relationship of codes to profile**4.3.6.2 Lead-form suffix**

The lead-form suffix is a one-letter suffix that identifies the standard form or shape of the lead. Table 5 gives a list of one-letter, lead-form suffix codes.

If more than one type of terminal is present, the terminals carrying the principal current determine the lead-form code. If one of these terminals is a mounting stud or flange, its shape

shall not govern the choice of lead-form (or terminal-shape) suffix because that has already been described by the package-outline-style code. If the lead form is other than one of those defined in Table 5, the letter "X" shall be used within the descriptive designator to signify a special or new lead form and shall later be replaced with an IEC-approved code. Examples are illustrated in Figure A.2.

4.3.6.3 Terminal-count suffix

The terminal-count suffix is a numeric field used to identify the number of terminals on the device package. If there is more than one type of terminal, the terminal count shall include only those terminals that were used to determine the lead-form suffix in accordance with 4.3.6.1. If the terminal count (including terminals not used) is less than the number of available terminal positions, the latter may be added in parentheses, for example 20(26) and 168(289).

4.3.7 Detailed information field

A slash (/), followed by a supplemental one- to twenty-character detailed information field, may be added to the descriptive designator. The field may contain the IEC designation or some other user-specified coding scheme.

The slash (/) shall signify the beginning of the supplementary detailed information field. There shall be no space character between the slash (/) and adjacent fields.

Table 5 – Suffixes for lead form (or terminal shape)

Code	Form/shape	Description (see Figure A.2)
A	Screw	A threaded hole for a screw on the top of the package
B	Butt or ball	A short lead or solder ball intended for attachment perpendicular to the land structure
C	C-bend	A "C"-shaped compliant or non-compliant lead bent down and under the body of the package
D	Solder lug	A lug terminal on the package
E	Fast-on plug	A fast-on plug extending from the body of the package
F	Flat	A compliant or non-compliant, non-formed flat lead that extends away from the body of the package
G	Gull wing	A compliant lead bent down from the body of the package with a foot at the end pointing away from the package
H	High-current cable	A lug terminal at the end of a flexible lead
I	Insulated	A flat lead formed by depositing a thin conductor on a supporting insulating film
J	"J" bend	A "J"-shaped compliant lead bent down and back under the body of the package
L	"L" bend	An "L"-shaped compliant lead intended for surface mounting
N	No lead	Metallized terminal pads located on the body of the package
P*	Pin or peg	A tempered lead extending from the body of the package and intended for attachment to a plated through-hole in the land structure
Q	Quick-connect	A tab-like terminal extending from the body of the package
R	Wrap-around	A metallized non-compliant terminal wrapped around the package body
S	"S" bend	An "S"-shaped compliant lead bent under the body of the package
T	Through-hole	A terminal with flat or V-shaped cross-section intended for attachment to a plated through-hole in the land structure
U	"J" inverted	A "J"-shaped compliant or non-compliant lead bent down from the body of the package with the curved end pointing away from the package
W	Wire	An untempered wire lead extending from the body of the package
X	Other	A lead form or terminal shape other than those defined
Y	Screw	A threaded hole

* Industry practice sometimes uses "P" for "package" in the location normally occupied by this field (except that there is no preceding hyphen), for example SOP.

5 Coding system of package-outline styles

- **CC, chip carrier:** A low-profile package whose chip cavity or mounting area occupies a major portion of the package area and whose terminals consist of metal pad surfaces (on the leadless versions) or leads formed around the sides and under the package or out from the package (on leaded versions).

NOTE 1 The body of the chip carrier, usually square or of low aspect ratio, is similar to that of a flatpack.

NOTE 2 When leads extend out from the package, the preferred term is "flatpack" (see FP).

- **CP, clamped package (press-pack):** Package, for high-current devices, in the form of a cylinder with a plane, circular, high-current terminal at each end, intended to be clamped against or between two busbars acting as heat sinks.
- **CY, cylinder or can:** Generally cylindrical package. It usually has terminals that exit from one end, parallel to the central axis of the package and is mounted perpendicular to the seating plane.

- **DB, disk-button:** Low-profile package that looks like a disk or button. It usually has terminals that exit radially from the periphery of the package like the spokes of a wheel or from the disk centre. Terminals may be formed into a variety of shapes.
- **FO, fibre optic:** Microcircuit package that has one or more fibre-optic connectors. Its terminals may exit from, or attach to, any surface of the package and may be formed in a variety of lead shapes.

NOTE 3 The fibre-optic connectors are considered to be terminals.

- **FM, flange mount:** Package that has a flange-mounted heat sink that is an integral part of the package and provides mechanical mounting to a packaging interconnect structure or cold plate. It usually has terminals that exit from, or attach to, any surface of the package in a variety of forms.
- **FP, flatpack:** Low-profile package whose leads project parallel to, and are designed primarily to be attached parallel to, the seating plane.

NOTE 4 The leads originate typically at either two or four sides of a package.

NOTE 5 The body of the flatpack is similar to that of a chip carrier.

NOTE 6 Leads can be formed generally away from the package body. If the leads are formed back towards the package body, the correct term is "chip carrier" (see CC).

- **GA, grid array:** Low-profile package whose terminals are located on one surface in a matrix of at least three rows and three columns; terminals may be missing from some row-column intersections.
- **IP (or IL), in-line package:** Rectangular package having one row or two or more parallel rows of leads designed primarily for insertion mounting perpendicular to the seating plane.

NOTE 7 The leads can all emerge from a single side or from two parallel sides with the leads formed to produce parallel rows.

NOTE 8 The preferred code is "IP".

- **LF, (long-form) package:** Cylindrical or elliptical tubular package having terminal end-caps or axial leads. Its long-form body is usually mounted parallel to the mounting plane.
- **MA, microelectronic assembly:** Assembly of unpackaged (uncased) microcircuits and/or packaged microcircuits, which may also include discrete devices, so constructed on a packaging interconnect structure that for the purpose of specification, testing, commerce, and maintenance, the package is considered to be an indivisible component. The passive and/or active discrete and microelectronic devices may be mounted on either one or two sides of the packaging interconnect structure, and the external terminals usually exit from one side of the assembly. A variety of package sizes, shapes, and external terminal forms are possible.
- **MP, (power) module package:** Package designed for housing two or more power semiconductor chips having a mounting base which is not a terminal, and several screw and/or fast-on or pin terminals on the surface opposite the mounting base.
- **MW, microwave package:** Package specially designed to provide device operation at microwave frequencies.

NOTE 9 "Specially designed" includes, but is not limited to, microwave cavities or terminals with controlled common-element impedance.

- **PF, press fit:** Round or elliptical package whose mechanical mounting area is pressed into the packaging interconnect structure or cold plate for purposes of thermal and electrical connection. Its external terminals may take on a variety of forms.
- **PM, post or stud mount:** Package whose mechanical mounting device is a threaded stud, threaded hole, or post for mounting to the packaging and interconnect structure or cold plate. A variety of package shapes and external terminal forms are possible.
- **SO, small outline:** Low-profile rectangular surface-mount component package. Its chip (die) is bonded to an inner land contact area, primarily a lead frame. External terminals exit parallel to the seating plane on two opposite sides of the moulded, flat package.

NOTE 10 The lead form is usually gull wing but other lead forms are possible.

NOTE 11 This term is deprecated in favour of "chip carrier" (see CC) or "flatpack" (see FP), depending on the lead form.

- **SS, special-shape package:** Miniature component package whose devices require a special shape. Its terminals may project from one or more surfaces.

NOTE 12 Mechanical mounting and terminal attachment may require special techniques.

- **UC, uncased chip:** Uncased, microminiature chip (die). Usually the chip has bonding pads, bumps, etc., that are bonded to pads or lands on a lead-frame, tape, or substrate.
- **VP, vertical surface-mount package:** Surface-mount package intended to be mounted perpendicular to the seating plane. Terminals are located in one or more parallel rows. The package may include supporting posts (for insertion through the seating surface) or pedestals (for attachment to the seating surface).
- **XA-XZ, non-defined family:** Electronic device package that does not fall under any of the other IEC-approved package-style families.

These vendor- or user-specified package-outline-style codes are temporary and should later be replaced with an IEC-approved code. They may be reused and so have no unique, fixed meanings.

- **WL, Wafer-level array:** A chip-scale package whose size is generally equal to the size of the semiconductor device it contains and that is formed by processing on a complete wafer rather than on an individual device.

IECNORM.COM : Click to view the full PDF of IEC 60191-4:2013+AMD1:2018 CSV

Annex A (informative)

Examples of descriptive coding system application

Table A.1 lists some examples of applications of the descriptive coding system. It does not demonstrate all possible combinations of package-outline-style codes, prefixes and suffixes.

Figure A.1 shows the two-letter codes for device package outline styles and depicts examples of typical four-letter designators.

Figure A.2 illustrates the one-letter lead-form (or terminal-shape) codes shown in Table 5.

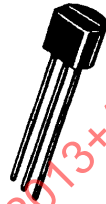
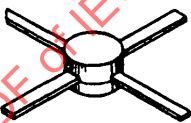
IECNORM.COM : Click to view the full PDF of IEC 60191-4:2013+AMD1:2018 CSV

Table A.1 – Descriptive coding system application

Common package designation	Package outline style	Typical descriptive coding system	Complete descriptive designator example
CCC	CC	CC, QCC or GQCC	GQCC-J68
LCC	CC	CC, LCC ^{a)} , R-LCC, or R-LCC-N	R-CLCC-N32
LCC	CC	CC, LCC ^{a)} , or CLCC-N	CLCC-N32
PLCC	CC	PLCC ^{b)} or PQCC-68	PQCC-J68
TO-5	CY	CY-3, BCY, or MBCY	MBCY-W3
TO-92	CY	CY-3, BCY, or PBCY	PBCY-W3
TO-224	DB	DB-3, RDB, or PRDB	PRDB-F3
TO-234	DB	DB-3, RDB, or CRDB	CRDB-F3
MO-025	FM	FM-11 or MBFM	MBFM-P11
TO-3	FM	FM-2 or MBFM	MBFM-P2
TO-220	FM	FM-3, SFM, or PSFM	PSFM-T3
FP	FP	FP, R-FP or DFP	GDFP-F24
FP	FP	FP, S-FP, or QFP	PQFP-G28
BGA	GA	BGA, BGA-340	E-BGA-B340(484)
PGA	GA	PGA or PGA-108	CPGA-P108(144)
CerDIP	IP	DIP, GDIP, or GDIP-18	GDIP-T18
DIP	IP	DIP, PDIP, or DIP-14	PDIP-T14
QDI	IP	DIP or PDIP	PDIP-T44
SIP	IP	SIP, PSIP, or SIP-11	PSIP-T11
ZIP	IP	ZIP, PZIP, or ZIP-15	PZIP-T15
MO-02	IP	DIP or PDIP	PDIP-T16
MELF	LF	MELF	MELF-R2
Axial lead	LF	ALF	LALF-W2
DO-209	PF	PF or MUPF	MUPF-D1
DO-4	PM	PM or UPM	MUPM-D1
TO-209	PM	PM, UPM, or MUPM	MUPM-H2
SO	SO	SO, DSO, or PDSO	PDSO-G8
SOIC	SO	SO, DSO, or PDSO	PDSO-G14
SOJ	SO	SO-J or SO-J24	PDSO-J24(28)
SOL	SO	DSO or PDSO	PDSO-G20
SOT-23	SO	DSO or PDSO	PDSO-G3
SOT-89	SO	SSO or PSSO	PSSO-F3
TO-244	FM	UFM or PUFM	R-PUFM-Y2
TAB	UC	UC-I, QUC-I	PQUC-I

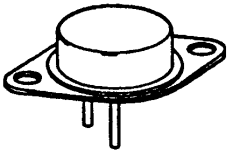
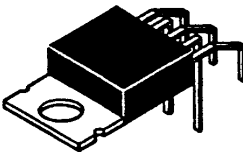
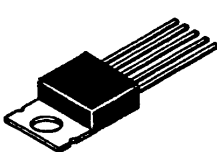
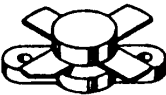
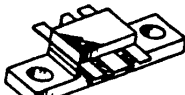
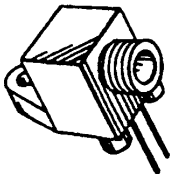
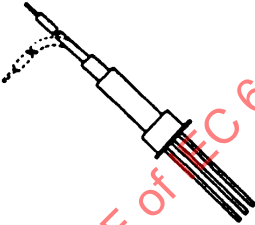
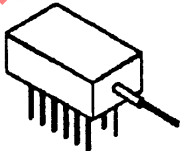
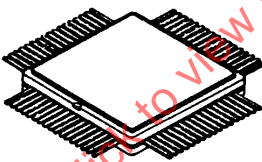
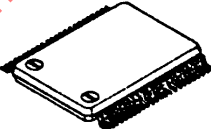
^{a)} The "L" in "LCC" means "lateral", not "with or without lead". Whether an LCC is with or without a lead can be determined from a more complete descriptive designator. For example, an "N" suffix would indicate that the package is without lead, a "J" suffix would indicate that the package has a lead.

^{b)} The use of "L" ("lateral") in LCC is discouraged in favour of "Q" (quad). Thus, the preferred descriptive designator for PLCC is PQCC.

Package outline style and code	Examples	Form
CC Chip carrier	   PQCC-J (PLCC-J) CQCC-N (CLCC-N) CQCC-J (CLCC-J)	E
CY Cylinder	   MBCY-W MBCY-W PBCY-W	A
DB Disk button	    PADB-W LRDB-F GRDB-F PRDB-F	D and E
CP Clamped package	 CECP-N	B

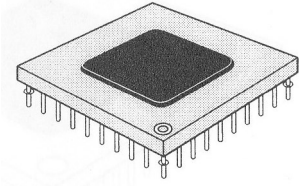
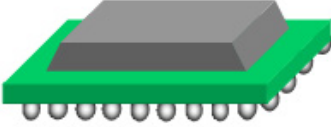
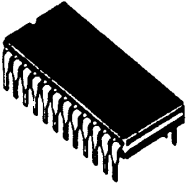
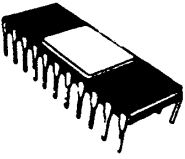
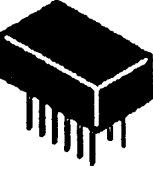
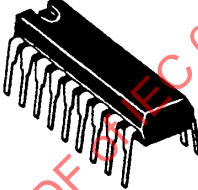
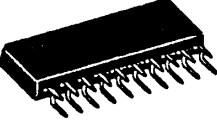
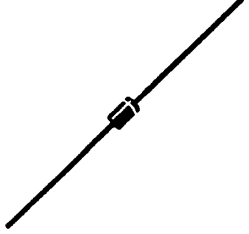
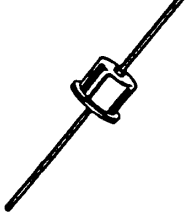
IEC 2562/13

Figure A.1 – Typical package styles and descriptive coding system (1 of 4)

Package outline style and code	Examples	Form
FM Flange mount	     MBFM-P PDFM-T PSFM-T GRFM-F GDFM-F	F
FO Fibre optic	   MXFO-W MAFO-W PXFO-P	A
FP Flatpack	    CQFP-F PDFP-G CDFP-F CQFP-G	E

IEC 2563/13

Figure A.1 (2 of 4)

Package outline style and code	Examples	Form
GA Grid array	 CPGA-P  PBGA-B	G
IP In-line	 GDIP-T  CDIP-T  PSIP-W  PDIP-P  PDIP-T  PZIP-T	G
LF Long form	 MELF-N LELF-N  PALF-W  MALF-W	H and D

IEC 2564/13

Figure A.1 (3 of 4)

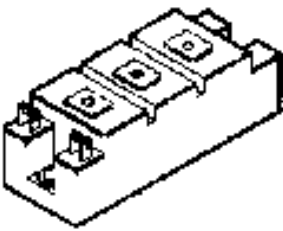
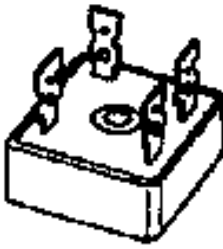
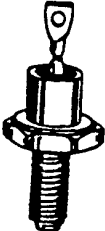
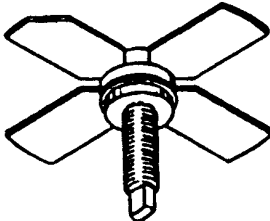
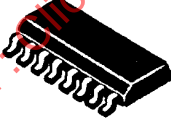
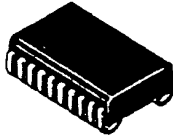
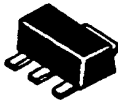
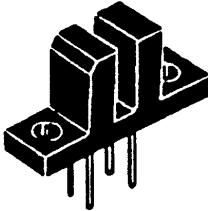
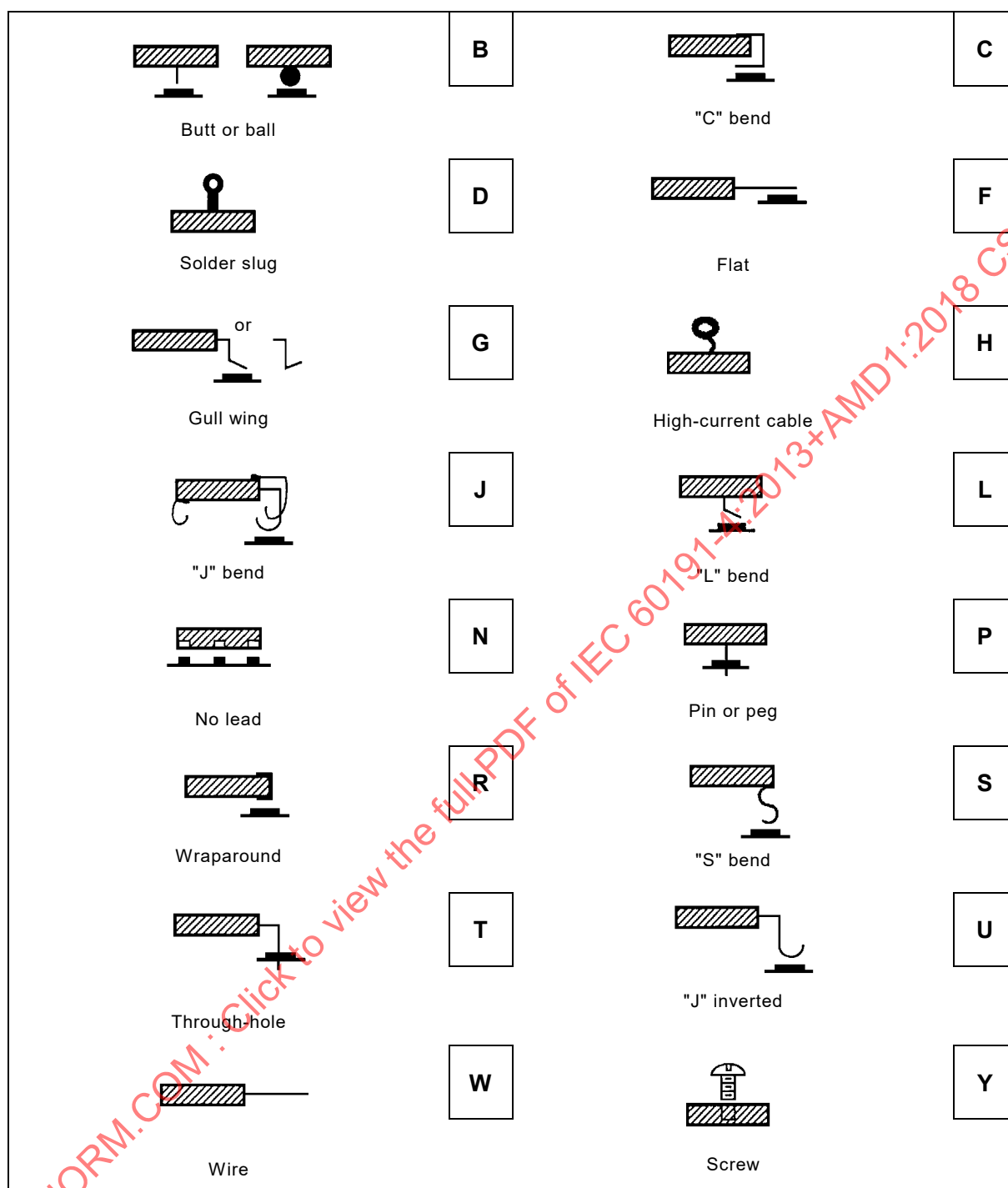
Package outline style and code	Examples	Form
MP Power module	  PUMP-A3 MUMP-E4	B
PF Press fit	 MUPF-D	B
PM Post/stud mount	   MUPM-D MUPM-D CRPM-F	C
SO Small outline	   PDSO-G PDSO-J PSSO-F	E
SS Special shape	 PDSS-W	A

Figure A.1 (4 of 4)



Body of package



Land structure

IEC 2566/13

Figure A.2 – Examples of lead forms (or terminal shapes)

Annex B (informative)

Derivation and application of the descriptive coding system – Common package names

Common package names or abbreviations are often used to directly indicate the form of package in marketing or advertising fields. The descriptive coding for them is to be simplified and modified from the formal coding system for easier usage.

The structure of a common package code consists of a package-body-material code and derived package code being set off by a dash (-) between them.

The package-body-material code is referred to in 4.3.4.

The derived package code is created from the package outline style code (4.3.2) by the addition of a terminal-position code (4.3.3) or lead-form code (4.3.6.2) and optionally the package-specific feature code (4.3.5).

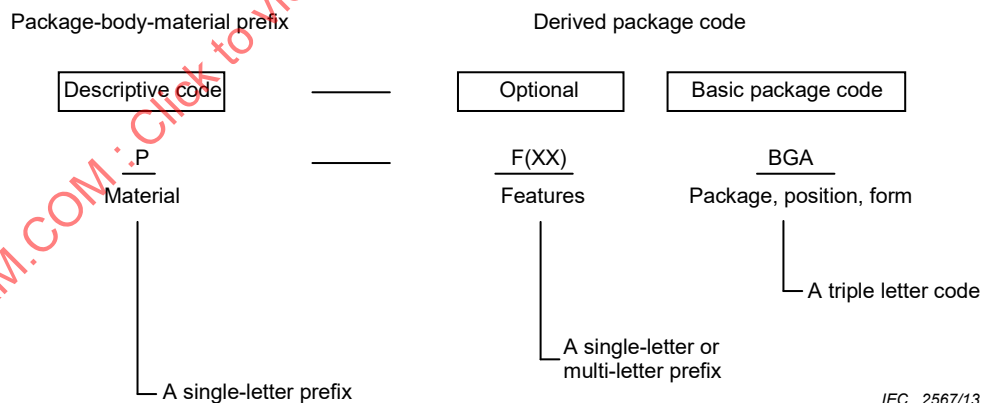
The basic package code consisting of three characters which shows package outline style code by addition of a terminal-position code or lead-form code is generally used in marketing or advertising fields.

To prevent confusion due to minor differences between the common package code and the formal code, it is required to list them in IEC 60191-4.

Figure B.1 shows the descriptive coding structure for common package names.

Table B.1 gives a list of basic package codes and names.

Table B.2 gives a list of some examples of common package names and descriptive codes.



IEC 2567/13

**Figure B.1 – Descriptive coding system for common name
of semiconductor-device package**

Table B.1 – Basic package code and names

Basic package code	Basic package name	Description
BGA	Ball Grid Array Package	Package having balls or bumps on top or bottom face in a matrix of at least three rows and three columns.
DIP	Dual Inline Package	Package having leads in parallel rows on two opposite sides of the body for through-hole insertion.
DTP	Dual Tape Carrier Package	Tape carrier package having flat leads on two opposite sides of the body.
LGA	Land Grid Array Package	Package having lands on top or bottom face in a matrix layout of at least three rows and three columns.
PGA	Pin Grid Array Package	Package having pins on top or bottom face in a matrix layout of at least three rows and three columns.
QFF	Quad Flat F-Leaded Package	Package having unformed leads on four sides of the body.
QFI	Quad Flat I-Leaded Package	Package having I-shaped leads on four sides of the body.
QFJ	Quad Flat J-Leaded Package	Package having J-shaped leads on four sides of the body.
QFN	Quad Flat No Lead Package	Package having single-inline terminal pads along four edges of the bottom face. The terminal pads may or may not be exposed on package sides.
QFP	Quad Flat Package	Package having gull-wing-shaped leads on four sides of the body.
QTP	Quad Tape Carrier Package	Tape carrier package having flat leads on four side of the body.
SIP	Single Inline Package	Package having leads on single side of the body.
SOF	Small Outline F-Leaded Package	Package having unformed leads on two opposite sides of the body.
SOI	Small Outline I-Leaded Package	Package having I-shaped leads on two opposite sides of the body.
SOJ	Small Outline J-Leaded Package	Package having J-shaped leads on two opposite sides of the body.
SON	Small Outline No Lead Package	Package having single-inline terminal pads along two opposite edges of the bottom face. The terminal pads may or may not be exposed on package sides.
SOP	Small Outline Package	Package having gull-wing-shaped leads on two opposite sides of the body.
SVP	Surface Vertical Package	Package having L-shaped leads on a single side of the body.
ZIP	Zigzag Inline Package	Package having zig-zag formed leads on a single side of the body.

Table B.2 – Common package name and descriptive code examples

Basic package code	Common package code	Common package name
BGA	P-BGA	Plastic BGA
	T-BGA	Tape BGA
	C-BGA	Ceramic BGA
DIP	P-DIP	Plastic DIP
	C-DIP	Ceramic DIP
	G-DIP	Glass sealed ceramic DIP
FBGA	P-FBGA	Plastic fine pitch BGA
	P-PFBGA	Plastic Fine pitch BGA with Terminal for stack
	T-FBGA	Tape fine pitch BGA
	C-FBGA	Ceramic fine pitch BGA
	S-FBGA	Silicon fine pitch BGA
FLGA	S-FLGA	Silicon fine pitch LGA
FQFP	P-FQFP	Plastic fine pitch QFP
	C-FQFP	Ceramic fine pitch QFP
LQFP	P-LQFP	Plastic low profile QFP
	C-LQFP	Ceramic low profile QFP
	G-LQFP	Glass sealed ceramic low profile QFP
PGA	P-PGA	Plastic PGA
	C-PGA	Ceramic PGA
SOJ	P-SOJ	Plastic SOJ
SSOP	P-SSOP	Plastic SSOP
TQFP	P-TQFP	Plastic thin QFP
	C-TQFP	Ceramic thin QFP
TSOP	P-TSOP	Plastic TSOP
TSSOP	P-TSSOP	Plastic TSSOP
VQFN	P-VQFN	Plastic very thin QFN

Annex C (informative)

Terminology of semiconductor package outlines

To prevent misuse, misunderstanding and confusion of terminology of semiconductor package outline, correct terms and descriptions are required to be indicated in the international standards.

Correct terms and descriptions of semiconductor package outline including package code variations are listed in Table C.1.

IECNORM.COM : Click to view the full PDF of IEC 60191-4:2013+AMD1:2018 CSV

Table C.1 – Package name and parts name

Classification	Term	Description
Package name	Ball Grid Array Package (BGA)	A package with the balls or bumps placed in a row of 3 x 3 or more, or in grid, on the upper or lower side of its body
Package name	Low Profile Ball Grid Array Package (LBGA)	BGA with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Ball Grid Array Package (TBGA)	BGA with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Very Thin Ball Grid Array Package (VBGA)	BGA with the seated height of over 0,8 mm and up to 1,0 mm
Package name	Very-very Thin Ball Grid Array Package (WBGA)	BGA with the seated height of over 0,65 mm and up to 0,8 mm
Package name	Ultra-thin Ball Grid Array Package (UBGA)	BGA with the seated height of over 0,5 mm and up to 0,65 mm
Package name	Extra Thin Ball Grid Array Package (XBGA)	BGA with the seated height of up to 0,5 mm
Package name	Heat Sink Ball Grid Array Package (HBGA)	BGA with a heat sink
Package name	Heat Sink Low Profile Ball Grid Array Package (HLBGA)	LBGA with a heat sink
Package name	Heat Sink Thin Ball Grid Array Package (HTBGA)	TBGA with a heat sink
Package name	Heat Sink Very Thin Ball Grid Array Package (HVBGA)	VBGA with a heat sink
Package name	Heat Sink Very-very Thin Ball Grid Array Package (HWBGA)	WBGA with a heat sink
Package name	Heat Sink Ultra-thin Ball Grid Array Package (HUBGA)	UBGA with a heat sink
Package name	Heat Sink Extra Thin Ball Grid Array Package (HXBGA)	XBGA with a heat sink
Package name	Fine Pitch Ball Grid Array Package (FBGA)	BGA with the terminal pitch of up to 0,8 mm
Package name	Low Profile Fine Pitch Ball Grid Array Package (LFBGA)	FBGA with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Fine Pitch Ball Grid Array Package (TFBGA)	FBGA with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Very Thin Fine Pitch Ball Grid Array Package (VFBGA)	FBGA with the seated height of over 0,8 mm and up to 1,0 mm
Package name	Very-very Thin Fine Pitch Ball Grid Array Package (WFBGA)	FBGA with the seated height of over 0,65 mm and up to 0,8 mm

Classification	Term	Description
Package name	Ultra-thin Fine Pitch Ball Grid Array Package (UFBGA)	FBGA with the seated height of over 0,5 mm and up to 0,65 mm
Package name	Extra Thin Fine Pitch Ball Grid Array Package (XFBGA)	FBGA with the seated height of up to 0,5 mm
Package name	Terminal for stack Fine Pitch Ball Grid Array Package (PFBGA)	FBGA with the terminals for layer stack
Package name	Terminal for stack Low Profile Fine Pitch Ball Grid Array Package (PLFBGA)	LFBGA with the terminals for layer stack
Package name	Terminal for stack Thin Fine Pitch Ball Grid Array Package (PTFBGA)	TFBGA with the terminals for layer stack
Package name	Terminal for stack Very Thin Fine Pitch Ball Grid Array Package (PVFBGA)	VFBGA with the terminals for layer stack
Package name	Terminal for stack Very-very Thin Fine Pitch Ball Grid Array Package (PWFBGA)	WFBGA with the terminals for layer stack
Package name	Terminal for stack Ultra-thin Fine Pitch Ball Grid Array Package (PUFBGA)	UFBGA with the terminals for layer stack
Package name	Terminal for stack Extra Thin Fine Pitch Ball Grid Array Package (PXFBA)	XFBGA with the terminals for layer stack
Package name	Interstitial Ball Grid Array Package (IBGA)	Interstitial BGA
Package name	Plastic Ball Grid Array Package (P-BGA)	Plastic BGA
Package name	Ceramic Ball Grid Array Package (C-BGA)	Ceramic BGA
Package name	Silicon Fine Pitch Ball Grid Array Package (S-FBGA)	Silicon FBGA
Package name	Dual Inline Package (DIP)	A package with the leads extended from the two sides of its body and used for through-hole mounting
Package name	Shrink Dual Inline Package (SDIP)	Shrink DIP
Package name	Heat Sink Dual Inline Package (HDIP)	DIP with a heat sink
Package name	Heat Sink Shrink Dual Inline Package (HSDIP)	SDIP with a heat sink
Package name	Piggyback Dual Inline Package (PDIP)	Piggyback DIP
Package name	Plastic Dual Inline Package (P-DIP)	Plastic DIP

Classification	Term	Description
Package name	Ceramic Dual Inline Package (C-DIP)	Ceramic DIP
Package name	Glass-Sealed Ceramic Dual Inline Package (G-DIP)	Glass-sealed ceramic DIP
Package name	Glass-Sealed Ceramic Window Dual Inline Package (G-DDIP)	Glass-sealed ceramic DIP with a window
Package name	Dual Tape Carrier Package (DTP)	A package with the leads extended from the two sides of its body and consisting of the tapes
Package name	Dual Tape Carrier Package Type 1 (DTP(1))	DTP Type-1
Package name	Dual Tape Carrier Package Type 2 (DTP(2))	DTP Type-2
Package name	Land Grid Array Package (LGA)	A package without pins and with the lands placed in a row of 3 x 3 or more, or in grid, on the upper or lower side of its body
Package name	Low Profile Land Grid Array Package (LLGA)	LGA with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Land Grid Array Package (TLGA)	LGA with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Very Thin Land Grid Array Package (VLGA)	LGA with the seated height of over 0,8 mm and up to 1,0 mm
Package name	Very-very Thin Land Grid Array Package (WLGA)	LGA with the seated height of over 0,65 mm and up to 0,8 mm
Package name	Ultra-thin Land Grid Array Package (ULGA)	LGA with the seated height of over 0,5 mm and up to 0,65 mm
Package name	Extra Thin Land Grid Array Package (XLGA)	LGA with the seated height of up to 0,5 mm
Package name	Heat Sink Land Grid Array Package (HLGA)	LGA with a heat sink
Package name	Heat Sink Low Profile Land Grid Array Package (HLLGA)	LLGA with a heat sink
Package name	Heat Sink Thin Land Grid Array Package (HTLGA)	TLGA with a heat sink
Package name	Heat Sink Very Thin Land Grid Array Package (HVLGA)	VLGA with a heat sink
Package name	Heat Sink Very-very Thin Land Grid Array Package (HWLGA)	WLGA with a heat sink
Package name	Heat Sink Ultra-thin Land Grid Array Package (HULGA)	ULGA with a heat sink

Classification	Term	Description
Package name	Heat Sink Extra Thin Land Grid Array Package (HXLGA)	XLGA with a heat sink
Package name	Fine Pitch Land Grid Array Package (FLGA)	LGA with the terminal pitch of up to 0,8 mm
Package name	Low Profile Fine Pitch Land Grid Array Package (LFLGA)	FLGA with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Fine Pitch Land Grid Array Package (TFLGA)	FLGA with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Very Thin Fine Pitch Land Grid Array Package (VFLGA)	FLGA with the seated height of over 0,8 mm and up to 1,0 mm
Package name	Very-very Thin Fine Pitch Land Grid Array Package (WFLGA)	FLGA with the seated height of over 0,65 mm and up to 0,8 mm
Package name	Ultra-thin Fine Pitch Land Grid Array Package (UFLGA)	FLGA with the seated height of over 0,5 mm and up to 0,65 mm
Package name	Extra Thin Fine Pitch Land Grid Array Package (XFLGA)	FLGA with the seated height of up to 0,5 mm
Package name	Interstitial Land Grid Array Package (ILGA)	Interstitial LGA
Package name	Plastic Land Grid Array Package (P-LGA)	Plastic LGA
Package name	Ceramic Land Grid Array Package (C-LGA)	Ceramic LGA
Package name	Silicon Fine Pitch Land Grid Array Package (S-FLGA)	Silicon FLGA
Package name	Pin Grid Array Package (PGA)	A package with the pins placed in a row of 3 x 3 or more, or in grid, on the upper or lower side of its body
Package name	Shrink Pin Grid Array Package (SPGA)	Shrink PGA
Package name	Interstitial Pin Grid Array Package (IPGA)	Interstitial PGA
Package name	Heat Sink Pin Grid Array Package (HPGA)	PGA with a heat sink
Package name	Ceramic Pin Grid Array Package (C-PGA)	Ceramic PGA
Package name	Glass-Sealed Ceramic Pin Grid Array Package (G-PGA)	Glass-sealed ceramic PGA
Package name	Plastic Pin Grid Array Package (P-PGA)	Plastic PGA
Package name	Quad Flat F-Leaded Package (QFF)	A package with non-formed leads extended from the four sides of its body

Classification	Term	Description
Package name	Plastic Quad Flat F-Leaded Package (P-QFF)	Plastic QFF
Package name	Glass-Sealed Ceramic Quad Flat F-Leaded Package (G-QFF)	Glass-sealed ceramic QFF
Package name	Quad Flat I-Leaded Package (QFI)	A package with leads formed like the letter "I" and extended from the four sides of its body
Package name	Plastic Quad Flat I-Leaded Package (P-QFI)	Plastic QFI
Package name	Quad Flat J-Leaded Package (QFJ)	A package with leads formed like the letter "J" and extended from the four sides of its body
Package name	Plastic Quad Flat J-Leaded Package (P-QFJ)	Plastic QFJ
Package name	Ceramic Quad Flat J-Leaded Package (C-QFJ)	Ceramic QFJ
Package name	Glass-Sealed Ceramic Quad Flat J-Leaded Package (G-QFJ)	Glass-sealed ceramic QFJ
Package name	Glass-Sealed Ceramic Window Quad Flat J-Leaded Package (G-DQFJ)	Glass-sealed ceramic QFJ with a window
Package name	Quad Flat No Lead Package (QFN)	A package with only one row of terminals on each side of the four sides and on the bottom
Package name	Low Profile Quad Flat No Lead Package (LQFN)	QFN with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Quad Flat No Lead Package (TQFN)	QFN with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Very Thin Quad Flat No Lead Package (VQFN)	QFN with the seated height of over 0,8 mm and up to 1,0 mm
Package name	Very-very Thin Quad Flat No Lead Package (WQFN)	QFN with the seated height of over 0,65 mm and up to 0,8 mm
Package name	Ultra-thin Quad Flat No Lead Package (UQFN)	QFN with the seated height of over 0,5 mm and up to 0,65 mm
Package name	Extra Thin Quad Flat No Lead Package (XQFN)	QFN with the seated height up to 0,5 mm
Package name	Heat Sink Quad Flat No Lead Package (HQFN)	QFN with a heat sink
Package name	Heat Sink Low Profile Quad Flat No Lead Package (HLQFN)	LQFN with a heat sink
Package name	Heat Sink Thin Quad Flat No Lead Package (HTQFN)	TQFN with a heat sink
Package name	Heat Sink Very Thin Quad Flat No Lead Package (HVQFN)	VQFN with a heat sink

Classification	Term	Description
Package name	Heat Sink Very-very Thin Quad Flat No Lead Package (HWQFN)	WQFN with a heat sink
Package name	Heat Sink Ultra-thin Quad Flat No Lead Package (HUQFN)	UQFN with a heat sink
Package name	Heat Sink Extra Thin Quad Flat No Lead Package (HXQFN)	XQFN with a heat sink
Package name	Interstitial Quad Flat No Lead Package (IQFN)	QFN with the terminals arranged in a zigzag alignment (the zigzag alignment is considered as one row)
Package name	Plastic Quad Flat No Lead Package (P-QFN)	Plastic QFN
Package name	Ceramic Quad Flat No Lead Package (C-QFN)	Ceramic QFN
Package name	Silicon Quad Flat No Lead Package (S-QFN)	Silicon QFN
Package name	Quad Flat Package (QFP)	A package with leads formed in gull-wing shape and extended from the four sides of its body
Package name	Low Profile Quad Flat Package (LQFP)	QFP with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Quad Flat Package (TQFP)	QFP with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Very Thin Quad Flat Package (VQFP)	QFP with the seated height of over 0,8 mm and up to 1,0 mm
Package name	Very-very Thin Quad Flat Package (WQFP)	QFP with the seated height of over 0,65 mm and up to 0,8 mm
Package name	Heat Sink Quad Flat Package (HQFP)	QFP with a heat sink
Package name	Heat Sink Low Profile Quad Flat Package (HLQFP)	LQFP with a heat sink
Package name	Heat Sink Thin Quad Flat Package (HTQFP)	TQFP with a heat sink
Package name	Fine-pitch Quad Flat Package (FQFP)	QFP with the terminal pitch of up to 0,5 mm
Package name	Plastic Quad Flat Package (P-QFP)	Plastic QFP
Package name	Ceramic Quad Flat Package (C-QFP)	Ceramic QFP
Package name	Glass-Sealed Ceramic Quad Flat Package (G-QFP)	Glass-sealed ceramic QFP
Package name	Quad Tape Carrier Package (QTP)	A package with the leads extended from the four sides of its body and consisting of the tapes

Classification	Term	Description
Package name	Single Inline Package (SIP)	A package with the a row of leads extended from one side of its body
Package name	Heat Sink Single Inline Package (HSIP)	SIP with a heat sink
Package name	Plastic Single Inline Package (P-SIP)	Plastic SIP
Package name	Small Outline F-Leaded Package (SOF)	A package with non-formed leads extended from the two sides of its body
Package name	Small Outline I-Leaded Package (SOI)	A package with leads formed like the letter "I" and extended from the two sides of its body
Package name	Small Outline J-Leaded Package (SOJ)	A package with leads formed like the letter "J" and extended from the two sides of its body
Package name	Plastic Small Outline J-Leaded Package (P-SOJ)	Plastic SOJ
Package name	Ceramic Small Outline J-Leaded Package (C-SOJ)	Ceramic SOJ
Package name	Glass-Sealed Ceramic Small Outline J-Leaded Package (G-SOJ)	Glass-sealed ceramic SOJ
Package name	Glass-Sealed Ceramic Window Small Outline J-Leaded Package (G-DSOJ)	Glass-sealed ceramic SOJ with a window
Package name	Small Outline No Lead Package (SON)	A package with only one row of terminals on each side of the two sides and on the bottom
Package name	Low Profile Small Outline No Lead Package (LSON)	SON with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Small Outline No Lead Package (TSON)	SON with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Very Thin Small Outline No Lead Package (VSON)	SON with the seated height of over 0,8 mm and up to 1,0 mm
Package name	Very-very Thin Small Outline No Lead Package (WSON)	SON with the seated height of over 0,65 mm and up to 0,8 mm
Package name	Ultra-thin Small Outline No Lead Package (USON)	SON with the seated height of over 0,5 mm and up to 0,65 mm
Package name	Extra Thin Small Outline No Lead Package (XSON)	SON with the seated height of up to 0,5 mm
Package name	Heat Sink Small Outline No Lead Package (HSON)	SON with a heat sink
Package name	Heat Sink Low Profile Small Outline No Lead Package (HLSON)	LSON with a heat sink

Classification	Term	Description
Package name	Heat Sink Thin Small Outline No Lead Package (HTSON)	TSO _N with a heat sink
Package name	Heat Sink Very Thin Small Outline No Lead Package (HVSON)	VSON with a heat sink
Package name	Heat Sink Very-very Thin Small Outline No Lead Package (HWSON)	WSON with a heat sink
Package name	Heat Sink Ultra-thin Small Outline No Lead Package (HUSON)	USON with a heat sink
Package name	Heat Sink Extra Thin Small Outline No Lead Package (HXSON)	XSON with a heat sink
Package name	Plastic Small Outline No Lead Package (P-SON)	Plastic SON
Package name	Ceramic Small Outline No Lead Package (C-SON)	Ceramic SON
Package name	Small Outline Package (SOP)	A package with leads formed in gull-wing shape and extended from the two sides of its body
Package name	Low Profile Small Outline Package (LSOP)	SOP with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Small Outline Package Type 1 (TSOP(1))	Type-1 SOP with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Thin Small Outline Package Type 2 (TSOP(2))	Type-2 SOP with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Shrink Small Outline Package (SSOP)	Shrink SOP
Package name	Low Profile Shrink Small Outline Package (LSSOP)	SSOP with the seated height of over 1,2 mm and up to 1,7 mm
Package name	Thin Shrink Small Outline Package (TSSOP)	SSOP with the seated height of over 1,0 mm and up to 1,2 mm
Package name	Heat Sink Small Outline Package HSOP	SOP with a heat sink
Package name	Heat Sink Low Profile Small Outline Package (HLSOP)	LSOP with a heat sink
Package name	Heat Sink Thin Shrink Small Outline Package (HTSSOP)	TSSOP with a heat sink
Package name	Plastic Small Outline Package (P-SOP)	Plastic SOP
Package name	Ceramic Small Outline Package (C-SOP)	Ceramic SOP
Package name	Glass-Sealed Ceramic Small Outline Package (G-SOP)	Glass-sealed ceramic SOP

Classification	Term	Description
Package name	Surface Vertical Package (SVP)	A package with the leads extended from one side of its body and formed like the letter "L"
Package name	Plastic Surface Vertical Package (P-SVP)	Plastic SVP
Package name	Zigzag Inline Package (ZIP)	A package with the leads extended from one side of its body and folded in zigzag positions inside of its body
Package name	Heat Sink Zigzag Inline Package (HZIP)	ZIP with a heat sink
Package name	Shrink Zigzag Inline Package (SZIP)	Shrink ZIP
Package name	Plastic Zigzag Inline Package (P-ZIP)	Plastic ZIP
Undefined package name	Ceramic Leaded Chip Carrier (CLCC) Leadless Chip Carrier (LCC)	[Unrecommended term] A name for the outline of a ceramic package with the terminals buried in its body. This name was used in the 1980's in the U.S. The official JEITA name is C-QFN.
Undefined package name	Plastic Leaded Chip Carrier (PLCC)	[Unrecommended term] A name for a plastic package with the leads formed like the letter "J". This name was used in the 1980's in the U.S. The official JEITA name is P-QFJ.
Undefined package name	Ceramic Dual Inline Package (CERDIP)	[Unrecommended term] A colloquial term for a glass-sealed ceramic package with the DIP outline. The official JEITA name is G-DIP.
Undefined package name	Tape Carrier Package (TCP)	A name for a package which is made of flexible film and manufactured by TAB connection. A collective term for the packages named as DTP and QTP by JEITA, for the liquid crystal display driver IC packages and other appropriate packages.
Undefined package name	Hybrid IC	A ceramic or glass epoxy IC on which multiple semiconductor devices, packages, and passive devices are loaded, and which makes up a small system circuit. As the terminals for external connection can be mounted by soldering like a package, this is called IC. (Related term: module)
Undefined package name	Chip Size Package (CSP)	[Unrecommended term] A package with almost the same outline dimensions with a semiconductor chip. As this term describes the characteristics of the package and does not refer to the shape, the use of this term is not recommended. This term is used for the name of packages represented by FBGA.
Undefined package name	Multi Chip Module (MCM)	An electronic circuit module on which more than one IC is mounted. Variations such as –C, –Si, and –L, according to the board material, were proposed.
Undefined package name	Multi Chip Package (MCP)	A package on which multiple IC chips of the same type or of different types are loaded.

Classification	Term	Description
Undefined package name	Module	Although this term is commonly used in English, it is usually interpreted as a product consisting of a group made up by semiconductor device, passive device, connector, inductor, filter, etc. as a part of its system, in the field of semiconductor package. A module is part of the function to make up the system.
Undefined package name	System in Package (SiP)	A product which embeds multiple chips to realize one function in the electronic circuit system in one package. While the MCP seals multiple chips into one package, SiP has a unique package that can provide certain system function. This is a collective term covering PoP and PiP.
Undefined package name	Package on Package (PoP, POP)	A composite package made by connecting multiple packages at the terminals and integrating them. Unlike PiP, PoP can be identified as a stacked package of multiple packages from its external shape.
Undefined package name	Package in Package (PiP, PIP)	A package of which multiple packages are sealed inside. Unlike PoP, it is usually impossible to identify this package as PiP from its external shape.
Undefined package name	Flip Chip Ball Grid Array Package (FC-BGA)	A colloquial name for the BGA where semiconductor chips are connected face down to its board via the connecting bump. As the classification of the official names does not allow the classification according to the method for internal connection, this term shall not be used as the outline name.
Undefined package name	TAB-Ball Grid Array Package (T-BGA)	BGA with TAB
Undefined package name	Ceramic-Column Grid Array Package (C-CGA)	
Undefined package name	Wafer Level Chip Size Package (WL-CSP)	[Unrecommended term] A package which has the same dimensions as the chip and which is manufactured by performing rewiring, sealing, and mounting of external terminals at the state of a wafer and by cutting into pieces in the final process. As the classification of the official names does not allow the classification according to the manufacturing method, this term shall not be used as the outline name.
Undefined package name	TO-XXX (XXX is numeric character)	[Unrecommended term] Number registered in the Outline Dimensions Table for Transistors set by the JEDEC standards. Individual semiconductor is numbered as SC-YYY in JEITA (YYY is numeric character). (Ex. TO-220 is SC-46 in JEITA)
Undefined package name	DO-XXX (XXX is numeric character)	[Unrecommended term] Number registered in the Outline Dimensions Table for Diodes set by the JEDEC standards. Individual semiconductor is numbered as SC-YYY in JEITA (YYY is numeric character). (Ex. DO-35 is SC-40 in JEITA)

Classification	Term	Description
Undefined package name	MO-XXX (XXX is numeric character)	[Unrecommended term] Number registered in the Outline Dimensions Table for Electronics Parts set by the JEDEC standards.
Package parts name	Terminal	A collective term for electrodes for external connection such as lead, pin, land, bump and ball.
Package parts name	Package body	A component of a package, excluding a terminal.
Package parts name	Visual index	This index is established for setting the device location, position and direction. The index uses reference shapes with which the location of the first terminal can be visually identified. (Mark, chamfer, notch, tab, dent, etc.)
Package parts name	Mechanical index	This index is established for setting the device location, position and direction to identify them mechanically, optically, electrically, and pneumatically. (Tab, notch, flat, groove, key, etc.)
Package parts name	Gate burr	Resin remaining at the resin supply inlet on the resin molded package, without being completely removed. (This refers to the condition.)
Package parts name	Terminal finish	Plating or other method for a terminal to keep good junction with a seating surface during the mounting of devices.
Package parts name	Cavity	Dents that are made on the package body to load the chips.
Package parts name	Flange	A part used for mounting to a board that is attached to the package body of a through hole mount package mainly for individual semiconductor. Or, a part projecting from a package in terms of the structure.
Package parts name	Stand	A part used for mounting to a board that is attached to the package body of a surface mount package mainly for individual semiconductor.
Package parts name	Gull wing lead	A lead form of IC package that has the shape of gull wing. It is also called "L-lead".
Package parts name	J lead	A lead that is shaped like the letter "J" and molded inside of the IC package.
Package parts name	I lead (Butt lead)	A shape of the semiconductor package terminal whose leads are shaped like the letter "I". The synonym of "I-lead".
Package parts name	Bump	An electrode terminal of a raised shape.
Package parts name	Chip, die, pellet	A part made by cutting a semiconductor board (wafer) that formed an electronic circuit into pieces
Package parts name	Die pad	An area to load chips. It is also called "Island", "Tab", and "Die stage".
Package parts name	Bonding pad	An electrode which is installed on a chip.
Package parts name	Heat sink	A heat content member for temporarily accumulating the heat generated from the chip.
Package parts name	Heat spreader (radiator plate)	A heat transmitting member for diffusing the heat generated from the chip.

Classification	Term	Description
Package parts name	Heat releasing fin	A member for releasing the heat to the air.
Package parts name	Header	A metal plate on the upper part of the individual semiconductor for releasing the heat of for mounting.
Package parts name	Interstitial	A row of terminals that cannot be put on a regular terminal pitch. Zigzag alignment and stagger mean the same.
Package parts name	Index	Place where a location pin is indicated.
Package parts name	Interposer	A part that is located between the chip and the mounting board to realign and electrically connect the terminals.
Package parts name	TAB	Tape Automated Bonding
Package parts name	BTC	Bottom Termination Components
Package parts name	C4 FC	C4 (controlled collapse chip connection) Flip Chip
Term for package drawings	Package outline drawing	A package outline drawing which specifies the dimensions necessary for the mechanical interchangeability to mount a device.
Term for package drawings	Seating plane	A plane which contacts with a package body or the terminal, when mounting a device.
Term for package drawings	Base plane	A plane going through the lowest point of the package body which is parallel to the seating plane.
Term for package drawings	Reference plane	A plane which is displaced parallel to the seating plane by certain distance.
Term for package drawings	Index area	An area where all indexes are located.
Term for package drawings	Terminal row	A straight row of terminals.
Term for package drawings	Mold burr	Resin remaining on the package body, after generated during the molding of the resin molded package and caked between the lead frame and the package body.
Term for package drawings	Pattern of terminal position area	A range for placing the terminals with consideration to the terminal location tolerance, when mounting a surface mount package.
Term for package drawings	Nominal dimensions	The dimensions that are important in the packaging design and are the most appropriate and typical ones to express the variation of the package.
Term for package drawings	Standoff	Clearance between the seating plane and the base plane.
Term for package drawings	Coplanarity (Uniformity of the lowest plane of the terminals)	The maximum value for the distance between the lowest point of all terminals and the seating plane.
Term for package drawings	Datum	A theoretically exact geometrical reference established for controlling the tolerance zone when specifying a geometrical tolerance for a related feature.

Classification	Term	Description
Term for package drawings	Maximum material requirement	An allowable limit size where the actual size of a feature is at its maximum no matter where it is placed on the feature.

IECNORM.COM : Click to view the full PDF of IEC 60191-4:2013+AMD1:2018 CSV

IECNORM.COM : Click to view the full PDF of IEC 60191-4:2013+AMD1:2018 CSV

SOMMAIRE

AVANT-PROPOS	41
1 Domaine d'application	43
2 Système de codification des structures des boîtiers pour dispositifs à semiconducteurs	43
3 Classification en formes des structures des boîtiers pour dispositifs à semiconducteurs	43
4 Système de codification des boîtiers pour dispositifs à semiconducteurs	44
4.1 Généralités	44
4.2 Nouveaux codes descriptifs	44
4.3 Codes de désignation descriptifs	44
4.3.1 Remarques générales	44
4.3.2 Code de désignation descriptif minimal	44
4.3.3 Préfixe donnant la position des broches	46
4.3.4 Préfixe donnant le matériau du corps du boîtier	46
4.3.5 Préfixe de caractéristique spécifique à un boîtier	47
4.3.6 Suffixes de forme de connexion et de nombre de broches	47
4.3.7 Zone d'information détaillée	49
5 Système de codification des modèles de structure de boîtiers	50
Annexe A (informative) Exemples d'applications du système de codification descriptive	53
Annexe B (informative) Dérivation et application du système de codification descriptive – Noms courants de boîtiers	60
Annexe C (informative) Terminologie des structures des boîtiers pour dispositifs à semiconducteurs	63
Figure 1 – Codification descriptive pour les boîtiers de dispositifs à semiconducteurs	45
Figure 2 – Relations entre codes et épaisseur	48
Figure A.1 – Modèles types de boîtiers et système de codification descriptive (1 sur 4)	55
Figure A.2 – Exemples de formes de connexions (ou de broches)	59
Figure B.1 – Système de codification descriptive pour un nom courant de boîtier de dispositif à semiconducteurs	60
Tableau 1 – Codes de modèles de structures de boîtiers	46
Tableau 2 – Préfixes pour la position des broches	47
Tableau 3 – Préfixes indiquant le matériau principal du corps du boîtier	48
Tableau 4 – Préfixes pour les caractéristiques particulières des boîtiers	48
Tableau 5 – Suffixes de formes de connexions (ou de broches)	50
Tableau A.1 – Application du système de codification descriptive	54
Tableau B.1 – Noms et codes des boîtiers principaux	61
Tableau B.2 – Exemples de noms de boîtiers courants et de codes descriptifs	62
Tableau C.1 – Noms de boîtier et noms de partie de boîtier	64

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

NORMALISATION MÉCANIQUE DES DISPOSITIFS À SEMICONDUCTEURS –

Partie 4: Système de codification et classification en formes des structures des boîtiers pour dispositifs à semiconducteurs

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

DÉGAGEMENT DE RESPONSABILITÉ

Cette version consolidée n'est pas une Norme IEC officielle, elle a été préparée par commodité pour l'utilisateur. Seules les versions courantes de cette norme et de son(ses) amendement(s) doivent être considérées comme les documents officiels.

Cette version consolidée de l'IEC 60191-4 porte le numéro d'édition 3.1. Elle comprend la troisième édition (2013-10) [documents 47D/837/FDIS et 47D/848/RVD] et son amendement 1 (2018-03) [documents 47D/897/CDV et 47D/904/RVC] Le contenu technique est identique à celui de l'édition de base et à son amendement.

Cette version Finale ne montre pas les modifications apportées au contenu technique par l'amendement 1. Une version Redline montrant toutes les modifications est disponible dans cette publication.

La Norme internationale IEC 60191-4 a été établie par le sous-comité 47D: Boîtiers des dispositifs à semi-conducteurs, du comité d'études 47 de l'IEC: Dispositifs à semiconducteurs.

Cette troisième édition constitue une révision technique.

Cette édition inclut les modifications techniques majeures suivantes par rapport à l'édition précédente:

- a) Un matériau désigné par le code «S» est ajouté pour indiquer un boîtier à base de silicium.
- b) La description de "WL" qui est ajoutée est destinée à un usage général.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 2.

Une liste de toutes les parties de la série IEC 60191, publiées sous le titre général *Normalisation mécanique des dispositifs à semiconducteurs*, peut être consultée sur le site web de l'IEC.

Le comité a décidé que le contenu de la publication de base et de son amendement ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

IMPORTANT – Le logo "*colour inside*" qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.

NORMALISATION MÉCANIQUE DES DISPOSITIFS À SEMICONDUCTEURS –

Partie 4: Système de codification et classification en formes des structures des boîtiers pour dispositifs à semiconducteurs

1 Domaine d'application

La présente partie de l'IEC 60191 spécifie une méthode pour la désignation des structures des boîtiers et pour la classification des formes des structures de boîtiers des dispositifs à semiconducteurs, ainsi qu'une méthode générale pour établir des codes de désignation descriptifs universels pour les boîtiers à semiconducteurs.

Le code de désignation descriptif fournit un outil de communication utile mais n'intègre pas de contrôle permettant d'assurer l'interchangeabilité des boîtiers.

2 Système de codification des structures des boîtiers pour dispositifs à semiconducteurs

Le système de codification suivant sera utilisé dans les publications concernant la normalisation mécanique:

- premièrement: un numéro d'ordre à trois chiffres (de 000 à 999);
- deuxièmement: une seule lettre de référence indiquant la forme comme indiqué dans le Tableau 1;
- troisièmement: un numéro d'ordre à deux chiffres (de 00 à 99) indiquant une variante d'une structure de boîtier. L'utilisation du préfixe P pour indiquer un dessin provisoire demeure inchangée.

Exemples

- 101A00
- 050G13
- P 101F01

3 Classification en formes des structures des boîtiers pour dispositifs à semiconducteurs

Les dessins des structures des boîtiers pour dispositifs à semiconducteurs sont classés en formes selon le principe suivant:

- forme A: sorties d'un seul côté
- forme B: montage sur dissipateur thermique
- forme C: sorties droites
- forme D: sorties axiales
- forme E: montage en surface
- forme F: radiateur monté sur l'embase, sorties d'un seul côté
- forme G: deux ou quatre rangées de sorties
- forme H: sans sorties axiales.

4 Système de codification des boîtiers pour dispositifs à semiconducteurs

4.1 Généralités

Le système de codification normalisé est une méthode permettant d'identifier les caractéristiques physiques d'une famille de boîtiers de dispositifs électroniques. Le système est fondé sur un code de désignation de deux caractères au minimum indiquant le modèle de structure du boîtier. Ce code de désignation peut être étendu avec l'utilisation de champs facultatifs choisis par l'utilisateur, pour fournir des informations supplémentaires sur les boîtiers telles que la position et le nombre des broches, leur forme, la forme du boîtier et le matériau de composition principal du boîtier.

4.2 Nouveaux codes descriptifs

Si un nouveau boîtier, qui ne correspond pas à un des codes de désignation, est proposé, un nouveau code peut être recommandé pour être normalisé.

4.3 Codes de désignation descriptifs

4.3.1 Remarques générales

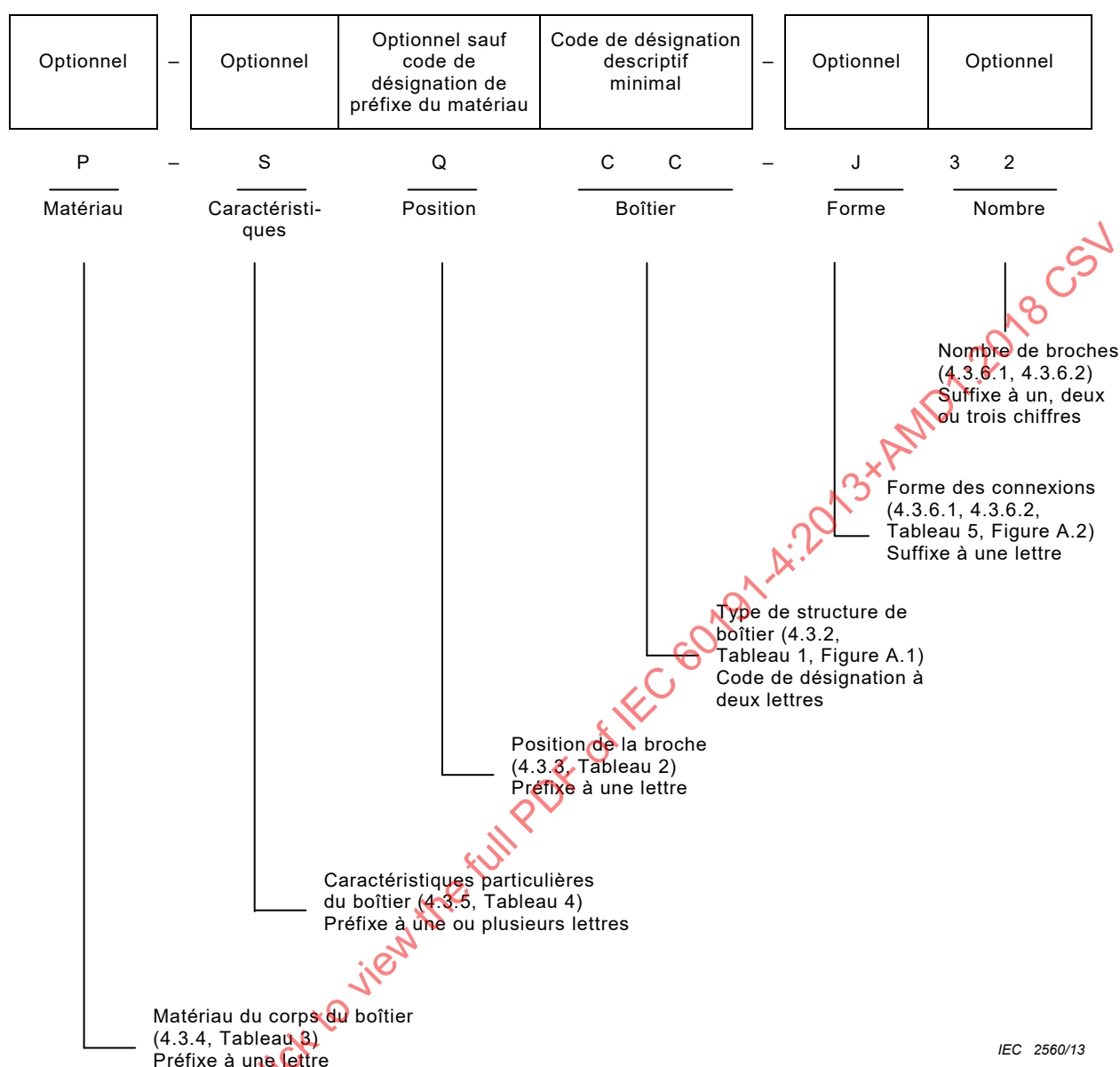
Le code de type de boîtier est le seul domaine obligatoire dans ce système d'identification. Les informations supplémentaires peuvent être fournies par des préfixes et des suffixes optionnels décrits par le système. En général, ces domaines sont indépendants les uns des autres. Sauf spécifications contraires, les utilisateurs de ce système peuvent choisir le domaine dans lequel ils aimeraient développer leur application particulière (voir Figure 1). Le code de désignation descriptif peut être étendu à des informations supplémentaires, pourvu que ces informations soient séparées du code de désignation descriptif par une barre oblique (/) (voir 4.3.7).

NOTE Le Tableau B.1 présente les codes et noms de boîtiers de base.

4.3.2 Code de désignation descriptif minimal

Le code de désignation descriptif minimal est un code à deux lettres qui classe les boîtiers en modèles de structures de boîtiers normalisés. Ces modèles identifient les caractéristiques physiques externes générales. Les codes descriptifs ou les abréviations courants à deux lettres sont inclus; par exemple CC, FP, SO, GA.

La Figure A.1 indique des codes à deux lettres pour différents modèles de structures de boîtiers ainsi que des exemples décrivant chacun d'entre eux. Le Tableau 1 donne la liste des codes de modèles de structures de boîtiers à deux lettres décrits à l'Article 5.



IEC 2560/13

Figure 1 – Codification descriptive pour les boîtiers de dispositifs à semiconducteurs

Tableau 1 – Codes de modèles de structures de boîtiers

Forme	Code	Modèle de boîtier
E	CC	Boîtier porte puce
B	CP	Boîtier pressé
A	CY	Boîtier cylindrique
D/E	DB	Boîtier bouton
F	FM	Boîtier à fixation par brides
A	FO	Boîtier pour dispositif à fibre optique
E	FP	Boîtier plat
G	GA	Boîtier matriciel
G	IL	Boîtier à connexions en ligne. Le code de désignation préférentiel est IP.
G	IP	Boîtier à connexions en ligne ou enfichable. Limité à DIP/SIP/ZIP.
D/H	LF	Boîtier horizontal à forme allongée
	MA	Microassemblage
B	MP	Boîtier de puissance
	MW	Boîtier hyperfréquences
B	PF	Boîtier à compression
C	PM	Boîtier à sorties droites
E	SO*	Boîtier de petite dimension
A	SS	Boîtier de forme spéciale
	UC	Pastille nue
	VP	Boîtier pour montage en surface vertical
	XA-XZ	Famille non définie; option de l'utilisateur ou du fournisseur

* Dans la pratique de l'industrie, on utilise parfois «P» pour «boîtiers» à l'endroit normalement occupé par cette zone (excepté qu'il n'est pas précédé par un tiret), par exemple SOP.

4.3.3 Préfixe donnant la position des broches

Le code de modèle de structure de boîtier à deux lettres peut être complété par un préfixe à une lettre identifiant les positions physiques des broches ou, si applicable, le plan de zone d'interconnexion. Des exemples de codes de désignation à trois lettres incluent des abréviations ou des sigles d'usage courant, par exemple DIP, LCC (de préférence QCC), PGA, QFP, SIP, ZIP.

NOTE 1 Une broche est définie comme un point de connexion qui peut être atteint extérieurement.

NOTE 2 Le préfixe de position de broche correct est déterminé par les structures où se trouvent les broches. Par exemple, le code pour une seule rangée de broches disposées en zigzag serait «Z».

Le Tableau 2 donne une liste de codes de préfixes à une lettre fixant la position des broches.

4.3.4 Préfixe donnant le matériau du corps du boîtier

Le code de désignation descriptif à trois lettres (voir 4.3.2) peut être augmenté d'un préfixe à une lettre identifiant le matériau principal du corps du boîtier. Ce préfixe ne doit être utilisé que si le préfixe de position des broches décrit en 4.3.2 est également utilisé. Les exemples de tels codes de désignation descriptifs à quatre lettres incluent des abréviations ou sigles d'usage courant, par exemple CDIP, PDIP, PLCC (de préférence PQCC), MELF, PQFP.

Le Tableau 3 donne une liste de codes de préfixes à une lettre pour le matériau du corps du boîtier.