

NORME
INTERNATIONALE
INTERNATIONAL
STANDARD

CEI
IEC
191-3F

Première édition
First edition
1994-01

Sixième complément à la CEI 191-3 (1974)

**Normalisation mécanique des dispositifs
à semiconducteurs –**

Partie 3:

Règles générales pour la préparation des
dessins d'encombrement des circuits intégrés

Sixth supplement to IEC 191-3 (1974)

**Mechanical standardization of semiconductor
devices –**

Part 3:

General rules for the preparation of outline
drawings of integrated circuits



Numéro de référence
Reference number
CEI/IEC 191-3F: 1994

Révision de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la Commission afin d'assurer qu'il reflète bien l'état actuel de la technique.

Les renseignements relatifs à ce travail de révision, à l'établissement des éditions révisées et aux mises à jour peuvent être obtenus auprès des Comités nationaux de la CEI et en consultant les documents ci-dessous:

- **Bulletin de la CEI**
- **Annuaire de la CEI**
- **Catalogue des publications de la CEI**
Publié annuellement

Terminologie

En ce qui concerne la terminologie générale, le lecteur se reportera à la Publication 50 de la CEI: Vocabulaire Electrotechnique International (VEI), qui est établie sous forme de chapitres séparés traitant chacun d'un sujet défini, l'Index général étant publié séparément. Des détails complets sur le VEI peuvent être obtenus sur demande.

Les termes et définitions figurant dans la présente publication ont été soit repris du VEI, soit spécifiquement approuvés aux fins de cette publication.

Symboles graphiques et littéraux

Pour les symboles graphiques, symboles littéraux et signes d'usage général approuvés par la CEI, le lecteur consultera:

- la Publication 27 de la CEI: Symboles littéraux à utiliser en électrotechnique;
- la Publication 617 de la CEI: Symboles graphiques pour schémas.

Les symboles et signes contenus dans la présente publication ont été soit repris des Publications 27 ou 617 de la CEI, soit spécifiquement approuvés aux fins de cette publication.

Publications de la CEI établies par le même Comité d'Etudes

L'attention du lecteur est attirée sur le deuxième feuillet de la couverture, qui énumère les publications de la CEI préparées par le Comité d'Etudes qui a établi la présente publication.

Revision of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information on the work of revision, the issue of revised editions and amendment sheets may be obtained from IEC National Committees and from the following IEC sources:

- **IEC Bulletin**
- **IEC Yearbook**
- **Catalogue of IEC Publications**
Published yearly

Terminology

For general terminology, readers are referred to IEC Publication 50: International Electrotechnical Vocabulary (IEV), which is issued in the form of separate chapters each dealing with a specific field, the General Index being published as a separate booklet. Full details of the IEV will be supplied on request.

The terms and definitions contained in the present publication have either been taken from the IEV or have been specifically approved for the purpose of this publication.

Graphical and letter symbols

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to:

- IEC Publication 27: Letter symbols to be used in electrical technology;
- IEC Publication 617: Graphical symbols for diagrams.

The symbols and signs contained in the present publication have either been taken from IEC Publications 27 or 617, or have been specifically approved for the purpose of this publication.

IEC publications prepared by the same Technical Committee

The attention of readers is drawn to the back cover, which lists IEC publications issued by the Technical Committee which has prepared the present publication.

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC
191-3F**

Première édition
First edition
1994-01

Sixième complément à la CEI 191-3 (1974)

**Normalisation mécanique des dispositifs
à semiconducteurs –**

Partie 3:

Règles générales pour la préparation des
dessins d'encombrement des circuits intégrés

Sixth supplement to IEC 191-3 (1974)

**Mechanical standardization of semiconductor
devices –**

Part 3:

General rules for the preparation of outline
drawings of integrated circuits

© CEI 1994 Droits de reproduction réservés — Copyright — all rights reserved

Aucune partie de cette publication ne peut être reproduite ni
utilisée sous quelque forme que ce soit et par aucun pro-
cédé, électronique ou mécanique, y compris la photocopie et
les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in
any form or by any means, electronic or mechanical,
including photocopying and microfilm, without permission
in writing from the publisher.

Bureau Central de la Commission Electrotechnique Internationale 3, rue de Varembé Genève, Suisse



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

Sixième complément à la CEI 191-3 (1974)

NORMALISATION MÉCANIQUE DES DISPOSITIFS
À SEMICONDUCTEURS -Partie 3: Règles générales pour la préparation
des dessins d'encombrement des circuits intégrés

AVANT-PROPOS

- 1) La CEI (Commission Electrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par les comités d'études où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 3) Ces décisions constituent des recommandations internationales publiées sous forme de normes, de rapports techniques ou de guides et agréées comme telles par les Comités nationaux.
- 4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.

La Norme internationale CEI 191-3F a été établie par le sous-comité 47D* de la CEI: Normalisation mécanique des dispositifs semiconducteurs.

Elle constitue le sixième complément à la CEI 191-3.

Le texte de cette norme est issu des documents suivants:

DIS	Rapport de vote
47(BC)1227	47(BC)1293

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

L'annexe G fait partie intégrante de cette norme.

* Anciennement comité d'études 47.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

Sixth supplement to IEC 191-3 (1974)

MECHANICAL STANDARDIZATION OF
SEMICONDUCTOR DEVICES –Part 3: General rules for the preparation of
outline drawings of integrated circuits

FOREWORD

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international cooperation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters, prepared by technical committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 3) They have the form of recommendations for international use published in the form of standards, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.

International Standard IEC 191-3F has been prepared by IEC subcommittee 47D*:
Mechanical standardization of semiconductor devices.

It forms the sixth supplement of IEC 191-3.

The text of this standard is based on the following documents:

DIS	Report on voting
47(CO)1227	47(CO)1293

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

Annex G forms an integral part of this standard.

* Formally technical committee 47.

Sixième complément à la CEI 191-3 (1974)

**NORMALISATION MÉCANIQUE DES DISPOSITIFS
À SEMICONDUCTEURS -**

**Partie 3: Règles générales pour la préparation
des dessins d'encombrement des circuits intégrés**

Page 8 de la CEI 191-3B

Après l'article 14, ajouter l'article 15 suivant:

- 15 Règle pour l'orientation des boîtiers de circuits Intégrés dans les supports de manutention et de livraison tels que réglettes et rails**

Voir l'annexe G.

IECNORM.COM: Click to view the full PDF of IEC 60191-3F:1994
WithoutDrawn

Sixth supplement to IEC 191-3 (1974)

**MECHANICAL STANDARDIZATION OF
SEMICONDUCTOR DEVICES -**

**Part 3: General rules for the preparation of
outline drawings of integrated circuits**

Page 9 of IEC 191-3B

After clause 14, add the following clause 15:

- 15 Rule for orientation of integrated circuit packages in handling and shipping carriers such as stick magazines and rails**

See annex G.

IECNORM.COM: Click to view the full PDF of IEC 60191-3F:1994
Withdrawn

Annexe G (normative)

Règle pour l'orientation des boîtiers de circuits intégrés dans les supports de manutention et de livraison tels que réglettes et rails.

Introduction

Les utilisateurs de circuits intégrés fournis par différents fabricants ont besoin que les boîtiers de circuits intégrés soient orientés de façon normalisée dans les supports de manutention et de livraison tels que réglettes et rails.

Pour cette raison une règle qui, se référant au marquage de leur sortie n° 1 et au marquage de leur numéro de code, spécifie la position du boîtier du circuit intégré dans la réglette ou le rail, est nécessaire.

Règle

Les boîtiers des circuits intégrés doivent être placés dans les supports du boîtier tels que réglettes et rails, de telle sorte que le côté portant le marquage de la sortie n° 1 sorte le premier du support.

Lorsque des boîtiers sont placés dans le support et vus du dessus, le marquage de la sortie n° 1 doit se trouver à gauche ou au coin en bas à gauche et le marquage du code doit se trouver sur le dessus du boîtier et lisible de gauche à droite.

Exemples: voir la figure G.1.

Dans le cas des boîtiers DIP, QUIP, SOP, FP, QFP, CCC et PGA la sortie n° 1 est la première de sa rangée à sortir du véhicule de transport.

ou

Dans le cas des boîtiers PLCC et CCC la rangée de sorties comprenant la sortie n° 1 dans son milieu est la première sortie du véhicule de transport.

Annex G (normative)

Rule for orientation of integrated circuit packages in handling and shipping carriers such as stick magazines and rails.

Introduction

The users of integrated circuits which are supplied by different manufacturers need to have integrated circuit packages oriented in a standard way in handling and shipping carriers such as stick magazines or rails.

For this reason a rule is required to designate the orientations of the integrated circuit packages relative to their terminal No. 1 mark and code mark in stick magazines or rails.

Rule

Integrated packages shall be put in carrier packages such as stick magazines and rails with the terminal No. 1 mark oriented so that the side with the mark exits first from the carrier.

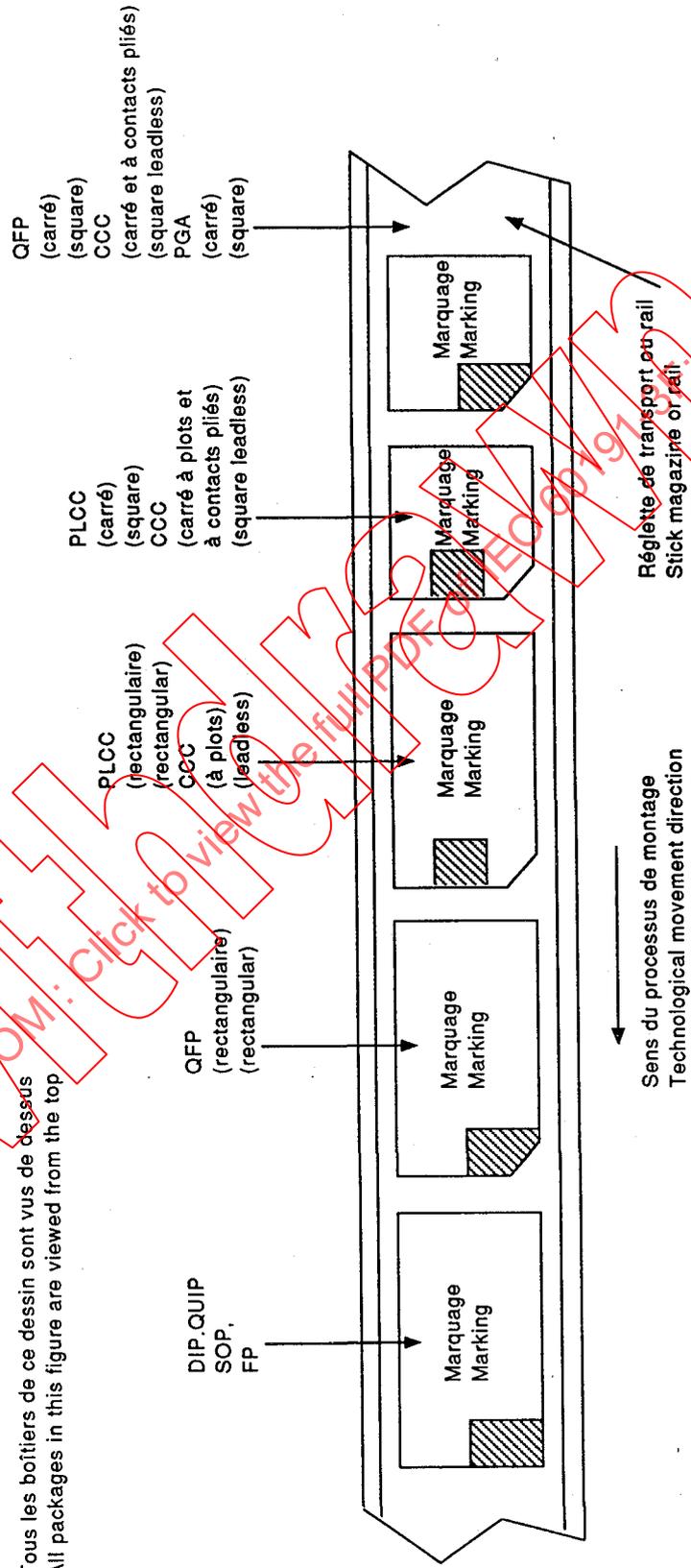
When the packages are in the carrier and viewed from the top, the terminal No. 1 mark shall be to the left or in the lower left corner and marking shall be right side up and readable from the left to the right.

For examples: see figure G.1.

Terminal No.1 exits as first terminal of the row which contains terminal No. 1, in the case of magazines containing packages like DIP (dual-in-line package), QUIP (Quad in-line package), SOP (small outline package), FP (flatpack), QFP (quad flatpack), CCC (ceramic chip carrier), or PGA (pin grid array).

or

The row which contains terminal No. 1 in its centre exits first in the case of magazines containing packages like PLCC (plastic leaded chip carrier), or CCC (ceramic chip carrier).



CEI-IEC 02.194

Figure G.1

IECNORM.COM: Click to view the full PDF of IEC 60191-3F:1994

Withdrawn

**Publications de la CEI préparées
par le Comité d'Etudes n° 47**

- 191: - Normalisation mécanique des dispositifs à semi-conducteurs.
- 191-1 (1966) Première partie: Préparation des dessins des dispositifs à semiconducteurs.
- 191-1A (1969) Premier complément.
- 191-1B (1970) Deuxième complément.
- 191-1C (1974) Troisième complément.
- 191-2 (1966) Deuxième partie: Dimensions.
- 191-2A (1967) Premier complément.
- 191-2B (1969) Deuxième complément.
- 191-2C (1970) Troisième complément.
- 191-2D (1971) Quatrième complément.
- 191-2E (1974) Cinquième complément.
- 191-2F (1976) Sixième complément.
- 191-2G (1978) Septième complément.
- 191-2H (1978) Huitième complément.
- 191-2J (1980) Neuvième complément.
- 191-2K (1981) Dixième complément.
- 191-2L (1982) Onzième complément.
- 191-2M (1983) Douzième complément.
- 191-2N (1987) Treizième complément.
- 191-2P (1988) Quatorzième complément.
- 191-2Q (1990) Quinzième complément.
- 191-3 (1974) Troisième partie: Règles générales pour la préparation des dessins d'encombrement des circuits intégrés.
Modification n° 1 (1983).
- 191-3A (1976) Premier complément.
- 191-3B (1978) Deuxième complément.
- 191-3C (1987) Troisième complément.
- 191-3D (1988) Quatrième complément.
- 191-3E (1990) Cinquième complément.
- 191-3F (1994) Sixième complément.
- 191-4 (1987) Quatrième partie: Système de codification et classification en formes des boîtiers pour dispositifs à semiconducteurs.
- 191-5 (1987) Cinquième partie: Recommandations applicables au transfert automatique sur bande (TAB) des circuits intégrés.
- 191-6 (1990) Sixième partie: Règles générales pour la préparation des dessins d'encombrement des dispositifs à semiconducteurs à montage en surface.
- 747: - Dispositifs à semiconducteurs. Dispositifs discrets.
- 747-1 (1983) Première partie: Généralités.
Amendement 1 (1991).
Amendement 2 (1993).
- 747-2 (1983) Deuxième partie: Diodes de redressement.
Amendement 1 (1992).
Amendement 2 (1993).

(suite)

**IEC publications prepared
by Technical Committee No. 47**

- 191: - Mechanical standardization of semiconductor devices.
- 191-1 (1966) Part 1: Preparation of drawings of semiconductor devices.
- 191-1A (1969) First supplement.
- 191-1B (1970) Second supplement.
- 191-1C (1974) Third supplement.
- 191-2 (1966) Part 2: Dimensions.
- 191-2A (1967) First supplement.
- 191-2B (1969) Second supplement.
- 191-2C (1970) Third supplement.
- 191-2D (1971) Fourth supplement.
- 191-2E (1974) Fifth supplement.
- 191-2F (1976) Sixth supplement.
- 191-2G (1978) Seventh supplement.
- 191-2H (1978) Eighth supplement.
- 191-2J (1980) Ninth supplement.
- 191-2K (1981) Tenth supplement.
- 191-2L (1982) Eleventh supplement.
- 191-2M (1983) Twelfth supplement.
- 191-2N (1987) Thirteenth supplement.
- 191-2P (1988) Fourteenth supplement.
- 191-2Q (1990) Fifteenth supplement.
- 191-3 (1974) Part 3: General rules for the preparation of outline drawings of integrated circuits.
Amendment No. 1 (1983).
- 191-3A (1976) First supplement.
- 191-3B (1978) Second supplement.
- 191-3C (1987) Third supplement.
- 191-3D (1988) Fourth supplement.
- 191-3E (1990) Fifth supplement.
- 191-3F (1994) Sixth supplement.
- 191-4 (1987) Part 4: Coding system and classification into forms of package outlines for semiconductor devices.
- 191-5 (1987) Part 5: Recommendations applying to tape automated bonding (TAB) of integrated circuits.
- 191-6 (1990) General rules for the preparation of outline drawings of surface mounted semiconductor device packages.
- 747: - Semiconductor devices. Discrete devices.
- 747-1 (1983) Part 1: General.
Amendment 1 (1991).
Amendment 2 (1993).
- 747-2 (1983) Part 2: Rectifier diodes.
Amendment 1 (1992).
Amendment 2 (1993).

(continued)