

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

(affiliée à l'Organisation Internationale de Normalisation — ISO)

NORME DE LA CEI

INTERNATIONAL ELECTROTECHNICAL COMMISSION

(affiliated to the International Organization for Standardization — ISO)

IEC STANDARD

Publication 117-15 B

1976

Deuxième complément à la Publication 117-15 (1972)

Symboles graphiques recommandés

Quinzième partie : Opérateurs logiques binaires

Section F : Codeurs

Second supplement to Publication 117-15 (1972)

Recommended graphical symbols

Part 15: Binary logic elements

Section F: Coders



Droits de reproduction réservés — Copyright - all rights reserved

Bureau Central de la Commission Electrotechnique Internationale

1, rue de Varembé
Genève, Suisse

Révision de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la Commission afin d'assurer qu'il reflète bien l'état actuel de la technique.

Les renseignements relatifs à ce travail de révision, à l'établissement des éditions révisées et aux mises à jour peuvent être obtenus auprès des Comités nationaux de la CEI et en consultant les documents ci-dessous:

- **Bulletin de la CEI**
- **Rapport d'activité de la CEI**
Publié annuellement
- **Catalogue des publications de la CEI**
Publié annuellement

Terminologie utilisée dans la présente publication

Seuls sont définis ici les termes spéciaux se rapportant à la présente publication.

En ce qui concerne la terminologie générale, le lecteur se reportera à la Publication 50 de la CEI: Vocabulaire Electrotechnique International (V.E.I.), qui est établie sous forme de chapitres séparés traitant chacun d'un sujet défini, l'Index général étant publié séparément. Des détails complets sur le V.E.I. peuvent être obtenus sur demande.

Symboles graphiques et littéraux

Le recueil complet des symboles graphiques approuvés par la CEI fait l'objet de la Publication 117 de la CEI.

Les symboles littéraux et autres signes approuvés par la CEI font l'objet de la Publication 27 de la CEI.

Autres publications de la CEI établies par le même Comité d'Etudes

L'attention du lecteur est attirée sur la page 4 de la couverture, qui énumère les autres publications de la CEI préparées par le Comité d'Etudes qui a établi la présente publication.

Revision of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information on the work of revision, the issue of revised editions and amendment sheets may be obtained from IEC National Committees and from the following IEC sources:

- **IEC Bulletin**
- **Report on IEC Activities**
Published yearly
- **Catalogue of IEC Publications**
Published yearly

Terminology used in this publication

Only special terms required for the purpose of this publication are defined herein.

For general terminology, readers are referred to IEC Publication 50: International Electrotechnical Vocabulary (I.E.V.), which is issued in the form of separate chapters each dealing with a specific field, the General Index being published as a separate booklet. Full details of the I.E.V. will be supplied on request.

Graphical and letter symbols

The complete series of graphical symbols approved by the IEC is given in IEC Publication 117.

Letter symbols and other signs approved by the IEC are contained in IEC Publication 27.

Other IEC publications prepared by the same Technical Committee

The attention of readers is drawn to the back cover, which lists other IEC publications issued by the Technical Committee which has prepared the present publication.

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

(affiliée à l'Organisation Internationale de Normalisation — ISO)

NORME DE LA CEI

INTERNATIONAL ELECTROTECHNICAL COMMISSION

(affiliated to the International Organization for Standardization — ISO)

IEC STANDARD

Publication 117-15 B

1976

Deuxième complément à la Publication 117-15 (1972)

Symboles graphiques recommandés

Quinzième partie: Opérateurs logiques binaires

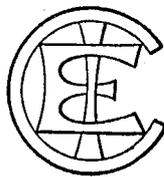
Section F: Codeurs

Second supplement to Publication 117-15 (1972)

Recommended graphical symbols

Part 15: Binary logic elements

Section F: Coders



Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher

Bureau Central de la Commission Electrotechnique Internationale

1, rue de Varembé
Genève, Suisse

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DEUXIÈME COMPLÈMENT À LA PUBLICATION 117-15 (1972)

SYMBOLES GRAPHIQUES RECOMMANDÉS

QUINZIÈME PARTIE: OPÉRATEURS LOGIQUES BINAIRES

Section F: Codeurs

PRÉAMBULE

- 1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Etudes où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.
- 3) Dans le but d'encourager l'unification internationale, la CEI exprime le vœu que tous les Comités nationaux adoptent dans leurs règles nationales le texte de la recommandation de la CEI, dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.

PRÉFACE

La présente norme a été établie par le Sous-Comité 3A: Symboles graphiques pour schémas, du Comité d'Etudes N° 3 de la CEI: Symboles graphiques.

Un premier projet fut discuté lors de la réunion tenue à Istanbul en 1973. Un projet révisé fut discuté lors de la réunion tenue à Paris en 1974. A la suite de cette réunion, un projet, document 3A(Bureau Central)58, fut soumis à l'approbation des Comités nationaux suivant la Règle des Six Mois en mars 1975.

Les pays suivants se sont prononcés explicitement en faveur de la publication:

Allemagne	Italie
Australie	Japon
Autriche	Pays-Bas
Belgique	Royaume-Uni
Bésil	Suède
Canada	Suisse
Danemark	Turquie
Espagne	Union des Républiques Socialistes Soviétiques
Etats-Unis d'Amérique	Yougoslavie
Finlande	
Israël	

Autre publication de la CEI citée dans la présente norme:

Publication n° 117-13: Symboles graphiques recommandés,
Treizième partie: Symboles fonctionnels pour transmission et applications diverses.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SECOND SUPPLEMENT TO PUBLICATION 117-15 (1972)

RECOMMENDED GRAPHICAL SYMBOLS

PART 15: BINARY LOGIC ELEMENTS

Section F: Coders

FOREWORD

- 1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.
- 3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules in so far as national conditions will permit. Any divergence between the IEC recommendation and the corresponding national rules should, as far as possible, be clearly indicated in the latter.

PREFACE

This standard has been prepared by Sub-Committee 3A, Graphical Symbols for Diagrams, of IEC Technical Committee No. 3, Graphical Symbols.

A first draft was discussed at the meeting held in Istanbul in 1973. A revised draft was discussed at the meeting held in Paris in 1974. As a result of this meeting, a draft, Document 3A(Central Office)58, was submitted to the National Committees for approval under the Six Months' Rule in March 1975.

The following countries voted explicitly in favour of publication:

Australia	Netherlands
Austria	Spain
Belgium	Sweden
Brazil	Switzerland
Canada	Turkey
Denmark	Union of Soviet
Finland	Socialist Republics
Germany	United Kingdom
Israel	United States of America
Italy	Yugoslavia
Japan	

Other IEC publication quoted in this standard:

Publication No. 117-13: Recommended Graphical Symbols,
Part 13: Block Symbols for Transmission and Miscellaneous Applications.

DEUXIÈME COMPLÉMENT
A LA PUBLICATION 117-15 (1972)

SYMBOLES GRAPHIQUES
RECOMMANDÉS

QUINZIÈME PARTIE:
OPÉRATEURS LOGIQUES BINAIRES

Section F: Codeurs

SECOND SUPPLEMENT
TO PUBLICATION 117-15 (1972)

RECOMMENDED
GRAPHICAL SYMBOLS

PART 15:
BINARY LOGIC ELEMENTS

Section F: Coders

Après la page 25, ajouter la section suivante:

After page 25, add the following section:

SECTION F — CODEURS

SECTION F — CODERS

21a. **Explication**

Un codeur est un élément logique qui a pour fonction de transformer un jeu de valeurs d'entrée en un jeu de valeurs de sortie d'après une table de conversion préalablement définie (code).

En principe, le jeu des valeurs d'entrée et celui des valeurs de sortie peuvent survenir chacun simultanément ou en séquence.

On distingue donc les quatre types de base de codeurs suivants:

codeurs parallèle-parallèle
codeurs parallèle-série
codeurs série-parallèle
codeurs série-série

21a.1 *Explication des divers types de codeurs*

Un codeur parallèle-parallèle transforme un jeu de valeurs simultanées d'entrée en un jeu de valeurs simultanées de sortie.

Un codeur parallèle-série transforme un jeu de valeurs simultanées d'entrée en un jeu de valeurs séquentielles de sortie.

Un codeur série-parallèle transforme un jeu de valeurs séquentielles d'entrée en un jeu de valeurs simultanées de sortie.

Un codeur série-série transforme un jeu de valeurs séquentielles d'entrée en un jeu de valeurs séquentielles de sortie.

Il est possible de combiner ces divers types de base en codeurs plus complexes.

21a.2 *Convention*

Dans une séquence de bits « série », le plus significatif d'entre eux est, sauf indication contraire, inscrit en tête.

21a. **Explanation**

A coder is a logic element whose function is to transform a set of input values into a set of output values according to a pre-defined table of correspondences (code).

In principle, the set of input values and the set of output values can each occur simultaneously or in a time-sequenced manner.

Hence the following four basic types of coders can be distinguished:

parallel-to-parallel coders
parallel-to-serial coders
serial-to-parallel coders
serial-to-serial coders

21a.1 *Explanation of the various types of coders*

A parallel-to-parallel coder transforms a set of simultaneous input values into a set of simultaneous output values.

A parallel-to-serial coder transforms a set of simultaneous input values into a set of time-sequenced output values.

A serial-to-parallel coder transforms a set of time-sequenced input values into a set of simultaneous output values.

A serial-to-serial coder transforms a set of time-sequenced input values into a set of time-sequenced output values.

In more complex coders, various of the above basic types may be combined.

21a.2 *Convention*

In a serial string of bits, the most significant bit is presented first, unless otherwise indicated.

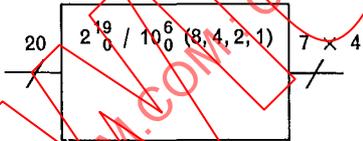
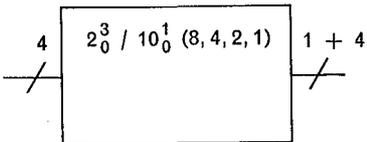
No.	Symbole Symbol	Légende Description
1648A	<p style="text-align: center;">*</p> 	<p>Codeur. <i>Symbole général.</i></p> <p>Coder. <i>General symbol.</i></p> <p><i>Note.</i> — X et Y peuvent être remplacés par des indications respectivement représentatives de l'information à l'entrée et de l'information à la sortie, ou par une note ou autre moyen explicatif.</p> <p><i>Note.</i> — X and Y may be replaced by appropriate indications of the representation of the information at the inputs and at the outputs respectively, or by means of a note or other explanation.</p>

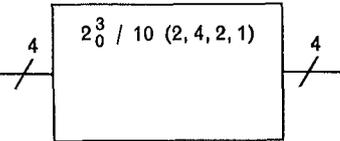
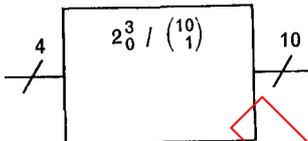
* La barre inclinée a été adoptée comme étant une abréviation du symbole général de convertisseur (voir le symbole 1340 de la Publication 117-13 de la CEI: Symboles graphiques recommandés, Treizième partie. Symboles fonctionnels pour transmission et applications diverses).

* The solidus has been adopted as representing an abbreviated form of the general symbol for a changer (see Symbol 1340 of IEC Publication 117-13, Recommended Graphical Symbols, Part 13: Block Symbols for Transmission and Miscellaneous applications).

21b. Exemples

21b. Examples

No.	Symbole Symbol	Légende Description
1648B		<p>Codeur parallèle-parallèle avec représentation en code binaire à 20 bits à l'entrée et représentation en code binaire décimal à 7 chiffres (28 bits) à la sortie.</p> <p>Parallel-to-parallel coder with a 20-bit binary code representation at the input and a 7-digit (28 bits) binary coded decimal representation at the output.</p>
1648C		<p>Codeur parallèle-parallèle avec représentation en code binaire à 4 bits à l'entrée et représentation en code binaire décimal à 2 chiffres (respectivement 1 et 4 bits) à la sortie.</p> <p>Parallel-to-parallel coder with a 4-bit binary code representation at the input and a 2-digit (1 and 4 bits respectively) binary coded decimal representation at the output.</p>

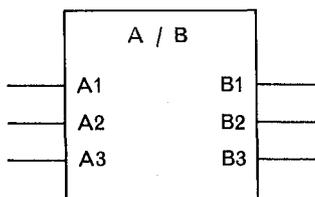
No.	Symbole Symbol	Légende Description
1648D		<p>Codeur parallèle-parallèle avec représentation en code binaire à 4 bits, dont seules les combinaisons de 0 à 9 inclus sont utilisées à l'entrée, et avec représentation en code 2, 4, 2, 1 décimal à 1 chiffre (4 bits) à la sortie.</p> <p>Parallel-to-parallel coder with a 4-bit binary code representation of which only the combinations 0 to 9 inclusive are used at the input and a 1-digit (4-bits) 2, 4, 2, 1 coded decimal representation at the output.</p>
1648E		<p>Codeur parallèle-parallèle avec représentation en code binaire à 4 bits, dont seules les combinaisons de 0 à 9 inclus sont utilisées à l'entrée, et avec représentation en code « 1 sur 10 » à 10 bits à la sortie.</p> <p>Parallel-to-parallel coder with a 4-bit binary code representation of which only the combinations 0 to 9 inclusive are used at the input and a 10-bit "1 out of 10" code representation at the output.</p> <p>Note. — (1_1^{10}) signifie « 1 sur 10 ».</p> <p>Note. — (1_1^{10}) stands for "1 out of 10".</p>
1648F		<p>Codeur parallèle-parallèle avec représentation en code Gray à 4 bits à l'entrée, et représentation en code binaire à 4 bits à la sortie.</p> <p>Parallel-to-parallel coder with a 4-bit Gray code representation at the input and a 4-bit binary code representation at the output.</p>

IEC NORM.COM Click to view the full PDF IEC 61346-1:1996

21c. Relation entre entrées et sorties des codeurs

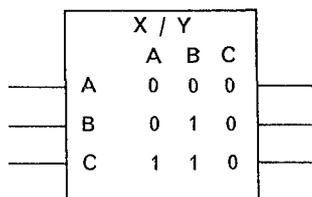
La relation entre entrées et sorties d'un codeur peut être explicitée de l'une des façons suivantes:

- a) Par une table. Le diagramme comportant le symbole doit aussi contenir soit la table de conversion, soit l'indication où la table se trouve. Les lettres X et Y doivent être remplacées par un renvoi à la table ou à la partie utilisable de la table en question.



A1	A2	A3	B1	B2	B3	ΣA	ΣB
0	0	0	1	0	0	0	4
0	0	1	0	0	0	1	0
0	1	0	0	1	0	2	2
0	1	1	0	0	0	3	0
1	0	0	0	0	0	4	0
1	0	1	0	0	0	5	0
1	1	0	0	0	1	6	1
1	1	1	0	0	0	7	0

- b) En marquant les entrées par des lettres, et les sorties par des chiffres binaires qui indiqueront l'état des entrées pour lesquelles la sortie passe à l'état 1.



- c) En marquant chaque entrée par son décimal pondérant, et chaque sortie par un chiffre décimal ou par une liste de chiffres décimaux séparés par des virgules. Une sortie passe à l'état 1 si, et seulement

21c. Relation between inputs and outputs of coders

The relation between inputs and outputs of coders can be indicated by means of:

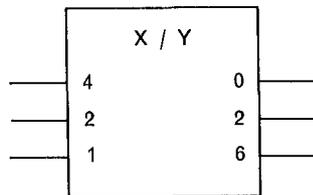
- a) A table. The diagram containing the symbol must also contain either the table of correspondences or a statement as to where this table is to be found. The letters X and Y must each be replaced by a reference to the table or the applicable part of the table concerned.

- b) By labelling the inputs with letters and the outputs with binary numbers representing the states of the inputs for which the output takes on the defined 1-state.

- c) By labelling each input with its decimal weighting and each output with a decimal number, or with a list of decimal numbers separated by commas. An output takes on the defined 1-state if, and only

si la somme des valeurs pondérées des entrées à l'état 1 est égale au chiffre qui figure dans l'indication de cette sortie.

if, the sum of the weights of the inputs assuming the defined 1-state equals a number appearing in the label of that output.



Note. — Si la notation de dépendance est appliquée en relation avec une de ces méthodes, le mode d'application doit permettre d'éviter toute ambiguïté.

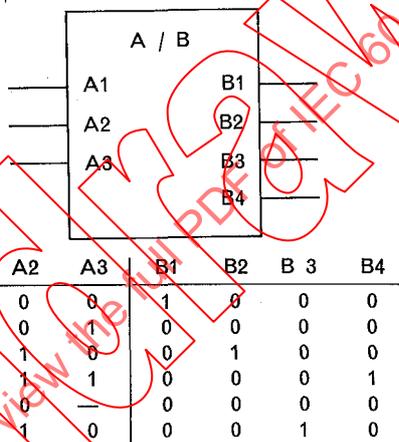
Note. — If the dependency notation is applied in connection with one of these methods, the manner of application must be such as to preclude ambiguity.

Exemples

Représentation selon la règle donnée au point a) de l'article 21c.

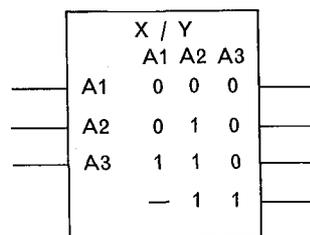
Examples

Representation according to the rule given in Item a) of Clause 21c.



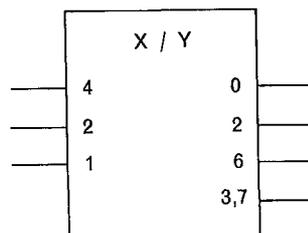
Représentation selon la règle donnée au point b) de l'article 21c.

Representation according to the rule given in Item b) of Clause 21c.



Représentation selon la règle donnée au point c) de l'article 21c.

Representation according to the rule given in Item c) of Clause 21c.



21d. Sorties indépendantes d'une ou plusieurs entrées

Les codeurs peuvent avoir des sorties qui sont indépendantes d'une ou de plusieurs entrées. On peut marquer une telle entrée au moyen d'un trait d'union remplaçant le chiffre binaire représentant cette entrée à la sortie appropriée.

21d. Outputs independent of one or more inputs

Coders may have outputs which are independent of one or more inputs. To indicate such an input, a hyphen may replace the binary digit representing this input at the relevant output label.

21e. Entrées groupées de codeurs

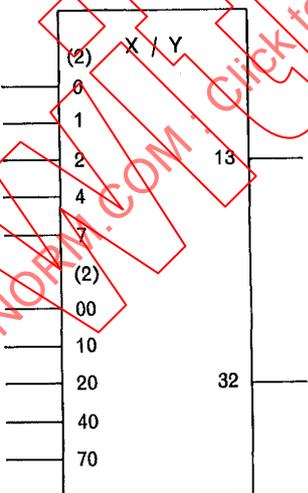
Sur un codeur où les entrées sont représentées séparées en plusieurs groupes, chaque groupe peut être associé à un nombre entre parenthèses afin d'indiquer le nombre particulier d'entrées de ce groupe, qui doivent être à l'état 1 à n'importe quel moment.

21e. Grouped inputs of coders

In a coder where inputs are shown separated into groups, each group may be shown associated with a number between parentheses to indicate the particular number of inputs in that group which may be expected to stand at their defined 1-state at any one time.

Exemple

Example

No.	Symbole Symbol	Légende Description
1648G		<p>Codeur avec entrées groupées, représenté selon la règle donnée au point <i>c</i>) de l'article 21c.</p> <p>Le code des entrées est le code décimal deux sur cinq.</p> <p>La sortie repérée 13 ne prend l'état 1 que lorsque les entrées 1, 2 et 00, 10 prennent l'état 1.</p> <p>La sortie repérée 32 ne prend l'état 1 que lorsque les entrées 0, 2 et 10, 20 prennent l'état 1.</p> <p>Coder with grouped inputs, shown according to the rule given in Item <i>c</i>) of Clause 21c.</p> <p>The input code is the two-out-of-five decimal code.</p> <p>The output labelled 13 takes on its defined 1-state only if the inputs labelled 1, 2 and 00, 10 take on their defined 1-states.</p> <p>The output labelled 32 takes on its defined 1-state only if the inputs labelled 0, 2 and 10, 20 take on their defined 1-states.</p>